

TESE

670

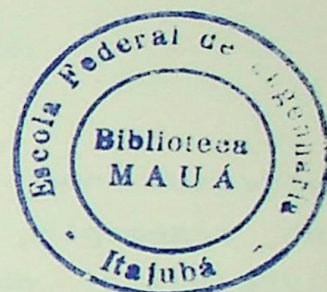
UNIVERSIDADE FEDERAL DE ENGENHARIA DE ITAJUBÁ

PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

UM SISTEMA OTIMIZADO PARA MEDIÇÃO
DE GRANDEZAS ELÉTRICAS ATRAVÉS DA
DIGITALIZAÇÃO DOS SINAIS

HERCULANO COIMBRA FILHO

ESCOLA FEDERAL DE ENGENHARIA DE ITAJUBÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



UM SISTEMA OTIMIZADO PARA MEDIÇÃO DE GRANDEZAS
ELÉTRICAS ATRAVÉS DA DIGITALIZAÇÃO DOS SINAIS

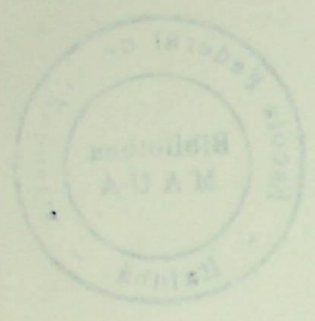
DISSERTAÇÃO SUBMETIDA À ESCOLA FEDERAL DE ENGENHARIA DE ITAJUBÁ
PARA OBTENÇÃO DO GRAU DE MESTRE EM CIÊNCIAS DE ENGENHARIA

HERCULANO COIMBRA FILHO

ORIENTADOR: Prof. Carlos Alberto Mohallem Guimarães
Departamento de Eletrotécnica

CO-ORIENTADOR: Prof. Carlos Alberto Murari Pinheiro
Departamento de Eletrônica

CLASS 621.317.3; 621.391.6 (043.2)
C 652 U
670



PROGRAMA DE ESTUDIOS DE ENFERMERIA
PROGRAMA DE ESTUDIOS DE ENFERMERIA

UNIVERSITY OF TORONTO LIBRARY
UNIVERSITY OF TORONTO LIBRARY

HEROIC AND CHIVALRIC FILMS

Department of Library Studies
Department of Library Studies
Department of Library Studies



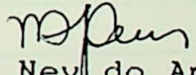
Ministério da Educação
ESCOLA FEDERAL DE ENGENHARIA DE ITAJUBÁ
Reconhecida Lei 3232 05/01/1917

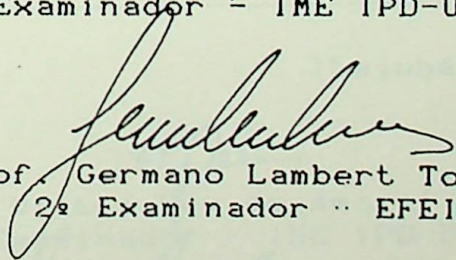
A N E X O I

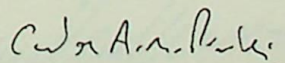
PRONUNCIAMENTO DA COMISSÃO EXAMINADORA

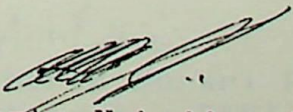
A Comissão Examinadora, abaixo assinada, nomeada por Portaria nº 273 de 05/08/91, considerando o resultado do Julgamento da Prova de Defesa Pública da Dissertação de Mestrado intitulada: "UM SISTEMA OTIMIZADO PARA MEDIÇÃO DE GRANDEZAS ELÉTRICAS ATRAVÉS DA DIGITALIZAÇÃO DOS SINAIS" apresenta pronunciamento no sentido de que o Coordenador dos Cursos de Pós-Graduação em Engenharia Elétrica da Escola Federal de Engenharia de Itajubá solicite ao DRA (Departamento de Registro Acadêmico) a expedição do título de Mestre em Ciências em Engenharia Elétrica, na Área de Concentração de Sistemas Elétricos Industriais, satisfeitas as demais exigências regimentais, a HERCULANO COIMBRA FILHO.

Itajubá, 09 de Agosto de 1991.


Prof. Wilton Ney do Amaral Pereira
1º Examinador - IME IPD-UNITAU


Prof. Germano Lambert Torres
2º Examinador - EFEI


Prof. Carlos Alberto Murari Pinheiro
3º Examinador - EFEI


Prof. Carlos Alberto Mohallem Guimarães
4º Examinador - Orientador - EFEI



Ministério da Educação
ESCOLA FEDERAL DE ENGENHARIA DE ITAJUBÁ
Reconhecida Lei 3232 05/01/1917
A N E X O I I

FOLHA DE JULGAMENTO DA COMISSÃO EXAMINADORA

Título da Dissertação "UM SISTEMA OTIMIZADO PARA MEDIÇÃO DE GRANDES ELÉTRICAS ATRAVÉS DA DIGITALIZAÇÃO DOS SINAIS".

Autor: HERCULANO COIMBRA FILHO

JULGAMENTO

EXAMINADORES	CONCEITO	RUBRICA
1º	A ⁺	<i>W. Ney</i>
2º	A ⁺	<i>G. Lambert</i>
3º	A ⁺	<i>C. Alberto</i>
4º	A ⁺	<i>C. Alberto</i>

Resultado Médio: Conceito A⁺, ou seja, APROVADO
COM DISTINÇÃO

Observações. _____

Itajubá, 09 de Agosto de 1991.

W. Ney
Prof. Wilton Ney do Amaral Pereira
1º Examinador - IME IPD-UNITAU

G. Lambert
Prof. Germano Lambert Torres
2º Examinador - EFEI

C. Alberto
Prof. Carlos Alberto Murari Pinheiro
3º Examinador - EFEI

C. Alberto
Prof. Carlos Alberto Mohallem Guimarães
4º Examinador - Orientador - EFEI

Aos meus pais, Herculano e Wanda,
 pelo apoio e todo um modo de vida.
 À minha esposa Rose, meus filhos
 Herculano e Fabricio, pelo total
 incentivo, compreensão e pelas
 horas que deixamos de conviver.

AGRADECIMENTOS

- À CAPES pelo apoio financeiro.
- Ao professor Carlos Alberto Mohallem Guimarães, pela dedicação na orientação desse trabalho, pela sua experiência e, principalmente, pela disposição e boa vontade, sempre que foi solicitado.
- Ao professor Carlos Alberto Murari Pinheiro, pela co-orientação e por todos os informes prestados ao longo desse trabalho, além da confiança e disposição.
- Ao professor José Carlos Goulart de Siqueira pela colaboração prestada no decorrer desse trabalho.
- Aos funcionários do DET e DON, secretaria e laboratórios, pela inestimável colaboração.
- À todos aqueles que, direta ou indiretamente, participaram desse trabalho.
- Às várias amizades feitas em Itajubá durante o tempo de desenvolvimento desse trabalho.
- Ao Departamento de Circuitos Elétricos da Faculdade de Engenharia da Universidade Federal de Juiz de Fora pela oportunidade de desenvolver esse trabalho em Itajubá.

RESUMO

Devido à forte tendência atual em digitalização dos processos de apoio em sistemas elétricos de potência, tais como medição, proteção, controle e supervisão, com vistas a minimizar a relação custo/benefício, o presente trabalho traz uma contribuição para otimizar a medição de grandezas elétricas utilizando a tecnologia da digitalização dos sinais através de microcomputador.

Através de um sistema de tratamento de sinais e aquisição de dados, amostra-se sinais de tensão e corrente e, por integração numérica, calcula-se várias grandezas tais como: tensão eficaz verdadeira, corrente eficaz verdadeira, potências ativa, reativa e aparente, fator de potência monofásico ou vetorial, análise de harmônicas de cada sinal, outras.

O Sistema utiliza um único conversor analógico para digital de velocidade e resolução médias, amostrando, por um processo de PARTILHA DE PERÍODOS, até seis sinais elétricos: três tensões e três correntes.

O processo consiste em amostrar totalmente um período de tensão e imediatamente a seguir, um período de corrente, evitando-se a multiplexagem entre amostras, fato que inviabiliza a otimização. Com isso obtém-se a maior quantidade possível de amostras dentro de um período do sinal, com um dado conversor A/D associado a um microcomputador.

A fim de tornar mais universal, desenvolveu-se uma subrotina para desvincular o Sistema de Medição da frequência da rede elétrica, bem como da base de tempo do microcomputador.

O Sistema emprega circuitagem com componentes encontráveis no mercado nacional, bem como utiliza aplicativos de uso geral tais como: TURBO PASCAL 3.0, TURBO PASCAL TOOLBOX 3.0 E ASSEMBLY 1.0.

O acesso à operação é auto-instrutivo, tornando o seu manuseio simplificado.

ABSTRACT

Owing to the actual hard tendency in digitalization of the support processes in electrical power systems, such as measurements, protection, control and supervision, looking for the minimization of the relation cost/benefit, the present work brings on a contribution to optimize the measurement of electrical magnitudes using the signal digitalization technology of the microcomputer.

By the use of a signal treatment system and data acquisition, a sampling is made with signals of voltage and current, and by numerical integration are calculated some quantities such as : real efficient voltage; real efficient current; active, apparent and reactive power, vectorial or single phase power factor, harmonical analysis of each signal and others.

This system uses just one analogic to digital converter of medium speed and resolution, sampling by the use of a period division process, till six electrical signals : three for voltage and three for current.

The process consists of totally sampling a period of voltage and soon after that a period of current, avoiding the multiplexing of samples, which could invalidate the optimization. Doing that is gotten the greatest possible quantity of samples during the signal period, using a given A/D converter associated to a microcomputer.

In order to make it more universal was developed a subroutine to untie the frequency measurement system of the electrical network, as well that of the microcomputer time basis.

The system works with circuitry using components that can be found in the national market, as well uses applicatives of general purpose, such as :TURBO PASCAL 3.0 , TURBO PASCAL TOOBOX 3.0 and ASSEMBLY 1.0 .

The access to the operation is autoinstructive making its operation very easy.

CONTEÚDO

DEDICATÓRIA	i
AGRADECIMENTOS	ii
RESUMO	iii
ABSTRACT	iv
CONTEÚDO	v

Pág.

CAPÍTULO 1 - CONSIDERAÇÕES GERAIS

1.1 - Introdução	1
1.2 - Uma Visão Geral do Sistema	2
1.3 - Características Gerais do Sistema	4
1.4 - Descrição do Trabalho	7

CAPÍTULO 2 - ANÁLISE DE ERROS NA MEDIÇÃO POR TÉCNICAS DE AMOSTRAGEM

2.1 - Introdução	8
2.2 - Expressões Aproximadas para Cálculo dos Valores Médio, Eficaz, Potências Ativa, Reativa e Aparente	9
2.2.1 - Valor médio de funções periódicas	9
2.2.2 - Valor eficaz de funções periódicas	10
2.2.3 - Potência ativa	11
2.2.4 - Potências reativa e aparente	12
2.3 - Parâmetros Influenciadores de Erros	13
2.4 - Quantificação dos Erros Devidos aos Parâmetros Influenciadores	16
2.4.1 - Erro na medição do valor eficaz de um sinal considerando a forma da onda, o número de amostras e o início da amostragem	17
2.4.2 - Erro na medição do valor eficaz de um sinal considerando a forma da onda e o número de bits do conversor A/D	23

2.5 - Erro na Medição da Potência Ativa	27
2.6 - Conclusão	30

CAPÍTULO 3 - CIRCUITAGEM DO SISTEMA DE MEDIÇÃO MICROCOMPUTADORIZADO

3.1 - Introdução	31
3.2 - A Interface de Tratamento de Sinais	34
3.2.1 - Circuito para tratamento de sinais tipo tensão elétrica	34
3.2.2 - Circuito para tratamento de sinais tipo corrente elétrica	36
3.2.3 - Considerações gerais	38
3.2.4 - O circuito de cada unidade wattimétrica da I.T.S.	44
3.3 - O Módulo de Digitalização	45
3.3.1 - O conversor analógico para digital	47
3.3.2 - A interface de comunicação paralela	48
3.3.3 - O multiplexador	49
3.3.4 - O circuito amostrador/sustentador	49
3.4 - O Microcomputador	50
3.5 - Conclusões	50

CAPÍTULO 4 - APLICATIVOS COMPUTACIONAIS

4.1 - Introdução	52
4.2 - Aspectos Relevantes	53
4.2.1 - da Linguagem computacional	53
4.2.2 - Detecção de Zero (sincronismo)	54
4.2.3 - Velocidade do microcomputador	55
4.3 - O Aplicativo da Medição	57
4.3.1 - Características gerais	57
4.3.2 - O algoritmo	57
4.3.3 - Particularidades do aplicativo	64
4.3.4 - Saída dos resultados	65
4.4 - O Aplicativo da Transformada Rápida de Fourier	67
4.4.1 - Características gerais	67
4.4.2 - A Transformada Rápida de Fourier	67

4.4.3 - O algoritmo	68
4.4.4 - Saída dos resultados	71
4.5 - Aplicativo de Apoio	74
4.6 - Conclusão	75

CAPÍTULO 5 - OPERAÇÃO DO EQUIPAMENTO

5.1 - Introdução	76
5.2 - Inicialização do Sistema	76
5.3 - Utilização para Medição de Grandezas Elétricas	77
5.4 - Utilização para Análise de Harmônicas	83
5.5 - Conclusão	85

CAPÍTULO 6 - CONCLUSÕES E SUGESTÕES

6.1 - Introdução	87
6.2 - Calibração e Aferição do Sistema	88
6.2.1 - Limites de erros teóricos	88
6.2.2 - Resultados da aferição	89
6.3 - Aplicações para o Sistema	94
6.4 - Proposições de Novos Trabalhos	94

REFERÊNCIAS BIBLIOGRÁFICAS	96
----------------------------	----

ANEXOS :

Anexo 1 - Aplicativo para cálculo do erro no valor eficaz de sete sinais simulados, com relação a velocidade do conversor A/D e o início da amostragem dos sinais.	98
Anexo 2 - Aplicativo para cálculo do erro no valor eficaz de sete sinais simulados, com relação ao número de bits do conversor A/D.	113
Anexo 3 - Aplicativo para cálculo do erro na potência ativa simulada, com relação a defasagem entre os dois sinais.	128

Anexo 4 - Placa de circuito impresso da Interface de Tratamento de Sinais. Lado da solda e dos componetes. Lista de material.	134
Anexo 5 - Aplicativo, em Assembly, para aquisição de seis sinais analógicos.	138
Anexo 6 - Manual de fabricantes dos diversos CI's empregados : AD574A, PPI8255A, 4066, CA3140A.	143

CAPÍTULO 1

CONSIDERAÇÕES GERAIS

1.1 - Introdução

A utilização de tecnologia digital em equipamentos de gerenciamento de processos, de controle de produção e de medição de um modo geral, hoje é uma tendência irreversível [7,10,21]. Esta afirmação é baseada, principalmente, na análise da relação custo/benefício dos equipamentos que adotam essa técnica. Um sistema de medição elétrico convencional, por exemplo, apresenta um relativo alto custo de instalação e manutenção [3,12,18]. Um painel de medição de grandezas elétricas de uma instalação trifásica, contendo voltímetros, amperímetros, watímetros, varímetros e cossifímetros possui um custo superior a US \$ 6.000,00 (seis mil dólares). Além dessa característica, a instalação, operação e manutenção desses equipamentos necessita de recurso humano bem treinado e experiente, de modo a não comprometer o sistema por falhas humanas. A obtenção de bancos de dados e relatórios sobre o sistema, é vital na otimização, na confiabilidade, no planejamento, em fim, no gerenciamento global de toda a instalação, quer Industrial, quer dos Sistemas de Geração, Transmissão e Distribuição de Energia Elétrica .

O Sistema desenvolvido neste trabalho, é aplicado na área de medição de grandezas elétricas em sistemas trifásicos, bifásicos ou monofásicos, visando a substituição dos painéis de medição de instalações elétricas. É capaz de operar como os medidores analógicos convencionais e fornecer as informações necessárias ao controle total da instalação, com mais confiabilidade, velocidade, exatidão e sobretudo menor custo. O sistema apresenta as seguintes vantagens em relação a

instrumentação de painel:

A) Todas as leituras e informações poderão ser apresentadas em listagem de computador, o que elimina erros de registro de dados por parte do operador e possibilita a criação de bancos de dados para uso futuro pelo pessoal de planejamento e operação, além de fornecer subsídios para tratamentos estatísticos;

B) Através das informações apresentadas no monitor de vídeo do microcomputador, um único operador é capaz de gerenciar toda a instalação elétrica;

C) A portabilidade do Sistema é uma grande vantagem, no entanto nos painéis de instrumentação é inviabilizada devido ao volume e ao peso dos mesmos;

D) Uma das maiores vantagens do sistema desenvolvido sobre o convencional, consiste no custo do equipamento, que deve estar por volta de US \$ 1.500,00 (um mil e quinhentos dólares), o que representa, aproximadamente, 25 % do custo de um painel de instrumentação, conforme abordado anteriormente;

E) Outra grande vantagem é a possibilidade da análise de harmônicas dos sinais tensão e corrente, coisa que a instrumentação de painel convencional não tem condições de informar e;

F) Finalmente, o equipamento poderá visualizar todas as formas das ondas dos sinais envolvidos, numa aplicação bastante semelhante aos osciloscópios mais modernos.

1.2 - Uma Visão Geral do Sistema

O equipamento desenvolvido recebeu o nome de "SISTEMA DE MEDIÇÃO MICROCOMPUTADORIZADO" e consiste de dois módulos,

além do microcomputador: a Interface de Tratamento dos Sinais e o Módulo de Digitalização. A Interface de Tratamento dos Sinais tem como tarefa tornar os sinais de entrada (tensões e correntes) a serem analisados, compatíveis com o módulo seguinte, que é o Módulo de Digitalização. A função desse é, basicamente, converter a tensão em um número binário, capaz de ser armazenado e processado pelo microcomputador.

Através da figura 1.1 tem-se uma idéia de como o equipamento é empregado.

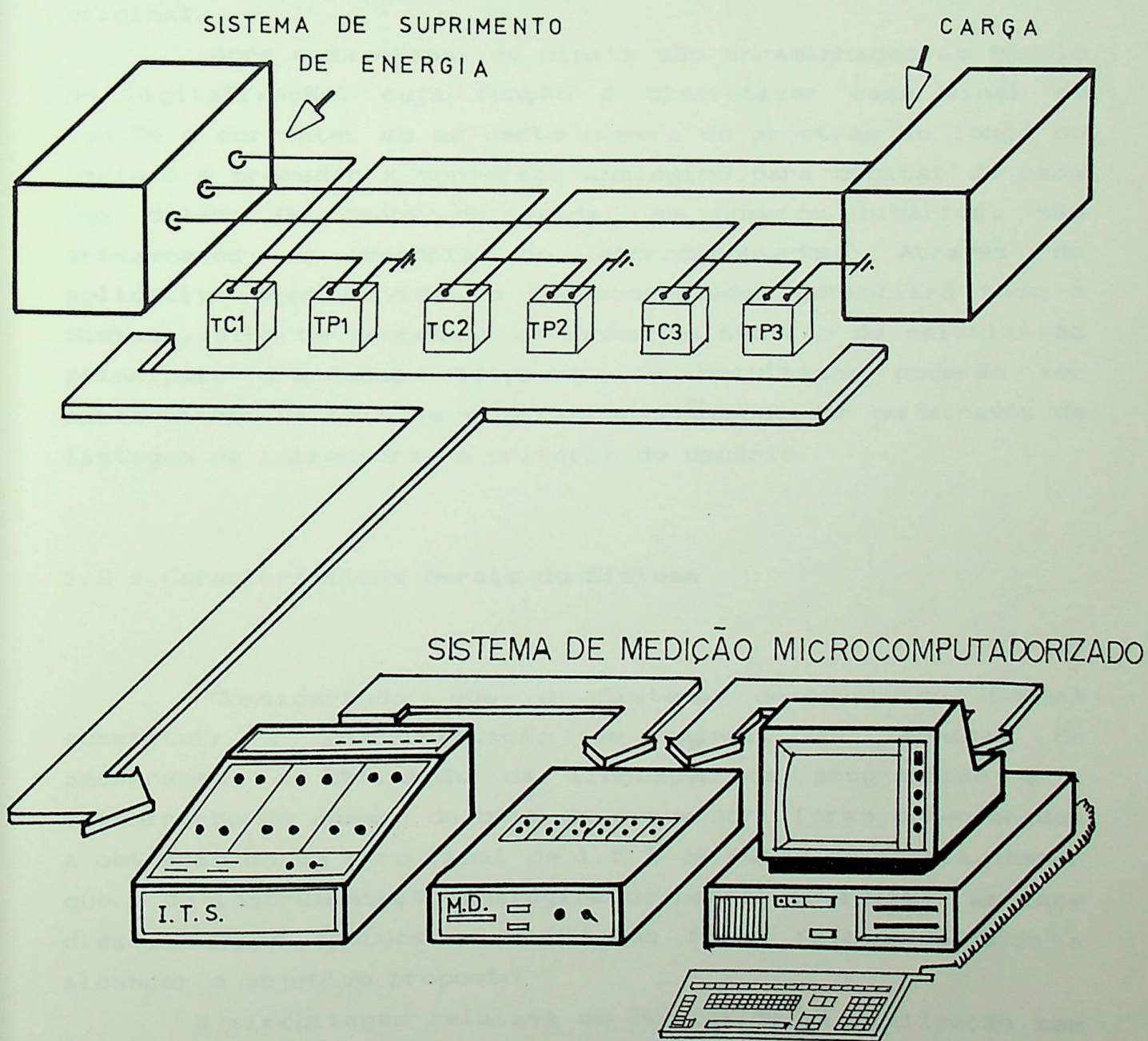


Fig. 1.1-O Sistema de Medição Microcomputadorizado

As tensões relativas as fases A, B e C são reduzidas e isoladas empregando-se transformadores de potencial para medição (TP). As correntes correspondentes são também reduzidas e isoladas utilizando-se transformadores de corrente para medição (TC). As tensões e as correntes atenuadas e isoladas, são a seguir aplicadas à Interface de Tratamento dos Sinais.

Na Interface de Tratamento de Sinais as tensões sofrem uma nova redução para compatibilização de níveis e as correntes são transformadas em tensões, tomando o cuidado em manter-se inalterada a forma de onda e o ângulo de fase da corrente original.

Após essa etapa, os sinais são encaminhados ao Módulo de Digitalização, cuja função é discretizar cada sinal de tensão e corrente, em um certo número de amostras ao longo do Período e proceder a conversão analógico para digital de cada uma delas. Os dados de saída, em números binários, são armazenados na memória do microcomputador. Através do aplicativo desenvolvido, o microcomputador gerenciará todo o Sistema, além de processar os dados no sentido de calcular as principais grandezas elétricas. Os resultados poderão ser apresentados na tela de vídeo do microcomputador ou através de listagem na impressora, a critério do usuário.

1.3 - Características Gerais do Sistema

Considerando que o Sistema desenvolvido poderá substituir a instrumentação de painel, as técnicas de amostragem, a definição da linguagem de programação e a determinação do número de bits do conversor, foram direcionadas a obtenção de um erro final de 1.5 % de fundo de escala, menor que o da instrumentação analógica de painel [3,12,18]. Em face disso, vários estudos e simulações foram feitos de modo a alcançar o objetivo proposto.

A circuitagem relativa ao Módulo de Digitalização bem como o algoritmo de aquisição, foram implementados com uma filosofia diferente, visando otimizar o sistema para o fim que

se deseja. Um sistema de aquisição de dados rápido e de alta exatidão, para ser utilizado em medição elétrica, utiliza, tipicamente, seis conversores analógico para digital de alta velocidade, já que têm que atuar individualmente em cada sinal de entrada do Sistema, ou seja, as três tensões e as três correntes do sistema trifásico [1,2,5,17,19]. O Sistema desenvolvido utiliza apenas um conversor analógico para digital (A/D) de média velocidade. Cada sinal de entrada do Módulo de Digitalização é selecionado por de uma chave analógica, através de multiplexagem. A amostragem é realizada por partilha de períodos, e não por partilha de amostras, como é usualmente empregado.

O processo consiste em amostrar inicialmente todo um período do sinal de tensão e, imediatamente após, todo um período do sinal de corrente, utilizando-se dessa forma a plena velocidade de amostragem do conversor A/D. Evita-se, portanto, dois grandes problemas da técnica convencional por amostras multiplexadas, que são: a metade do número de amostras para cada sinal e o inevitável zig-zag das amostras, provocando um virtual deslocamento entre os dois sinais, pois para a medida de potências há necessidade que as amostras sejam simultâneas [15].

A figura 1.2 mostra a utilização da técnica por partilha de períodos.

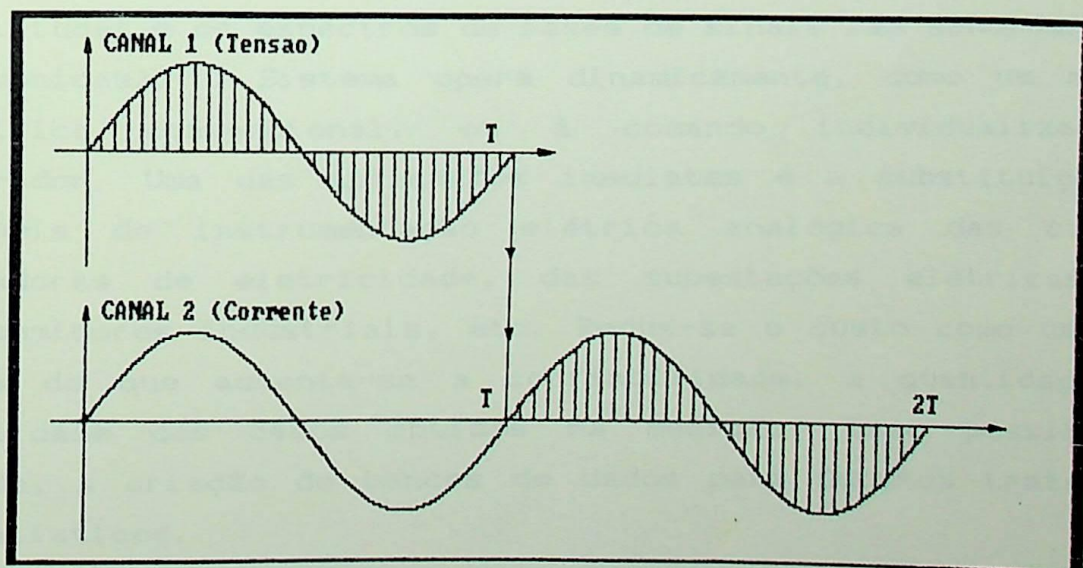


Fig. 1.2- Amostragem de sinais tensão e corrente por partilha de períodos.

Além do tempo de conversão A/D, fixo para o conversor utilizado [15,21], uma parte do intervalo de tempo entre amostras consecutivas é gasto pelas instruções de uma subrotina de aquisição (tempo de processamento). Essa parcela de tempo é amarrada à base de tempo (Clock) do microcomputador, sendo que , quanto mais esse é veloz, menor será aquela parcela. Analogamente, algo idêntico acontece se a frequência do sinal a ser medido for reduzida (p.ex. 50 Hz). De modo a tornar o Sistema mais universal, foi possível fazê-lo independente da velocidade do microcomputador e da frequência dos sinais aquisitados. Portanto poderão ser utilizados microcomputadores tipo IBM PC-XT ou AT em qualquer de base de tempo acima de 4.77 Mhz, assim como aquisitar sinais elétricos de frequência ligeiramente acima ou abaixo de 60 Hz (p.ex. 50 Hz), sem alterações na circuitagem ou no aplicativo.

Uma parte do aplicativo é destinada a aquisitar dados do sistema elétrico de potência. Uma outra parte é dedicada a cálculos para obtenção dos valores eficazes das tensões e das correntes; potências ativa, reativa e aparente, monofásica, bifásica ou trifásica; fator de potência e ângulo do fator de potência; espectros de amplitudes e de fases de componentes harmônicas até a quadragésima harmônica. Além das grandezas citadas anteriormente, o aplicativo visualiza: as formas das ondas relativas as tensões e as correntes; os espectros de amplitudes e os espectros de fases de sinais não senoidais (com harmônicas). O Sistema opera dinamicamente, como um medidor elétrico convencional, ou à comando individualizado do operador. Uma das aplicações imediatas é a substituição dos painéis de instrumentação elétrica analógica das centrais geradoras de eletricidade, das subestações elétricas, dos consumidores industriais, etc. Reduz-se o custo como um todo, além do que aumenta-se a confiabilidade, a quantidade e a qualidade dos dados obtidos na medição. Isso possibilita, ainda, a criação de bancos de dados para futuros tratamentos estatísticos.

1.4 - Descrição do Trabalho

No capítulo 2 são apresentados os resultados de várias simulações com objetivo de definir a taxa de amostragem conveniente, o número de bits do conversor (A/D) e a influência da forma da onda no cálculo do valor eficaz de um sinal e da potência ativa entre dois sinais. São apresentadas, ainda, as expressões aproximadas que permitem o cálculo dos diversos valores de grandezas elétricas e uma análise conclusiva sobre os resultados encontrados.

No capítulo 3 são apresentados os módulos que compõem o Sistema, destacando-se a circuitagem de cada um deles, os componentes empregados, assim como todos os ajustes necessários. São analisados: a Interface de Tratamento dos Sinais, o Módulo de Digitalização e o Microcomputador utilizado.

No capítulo 4, é mostrado o programa computacional, com as diversas subrotinas utilizadas, os aplicativos de medição e de análise de harmônicas e os aplicativos de apoio.

O capítulo 5 é destinado à operação/manuseio de todo o equipamento, e funcionará como manual de utilização detalhado, inclusive com as janelas gráficas que inicializam a operação do Sistema.

Finalmente, no capítulo 6 são apresentadas as conclusões pertinentes a todo o trabalho desenvolvido nos capítulos anteriores e as aplicações para o Sistema, assim como as sugestões para sua melhoria e a proposição de novos estudos e desenvolvimentos.

CAPÍTULO 2

ANÁLISE DE ERROS NA MEDIÇÃO POR TÉCNICAS DE AMOSTRAGEM

2.1 - Introdução

Um sinal analógico pode ser discretizado com qualquer quantidade de amostras. No entanto, havendo interesse por estudos de harmônicas, através da Transformada Rápida convencional de Fourier, o número de amostras deverá ser do tipo 2^n , para n inteiro e positivo, ou seja,,32,64,128,256,512 amostras e assim sucessivamente [8,16].

Existem conversores analógico para digital, que fornecem os dados de saída tipicamente com 8, 10 ou 12 bits, que em outras palavras, definem a resolução do conversor. Como exemplo, seja um conversor de entrada -5 a +5 volts, se o dado de saída é de 8 bits, esse conversor terá 2^8 passos para discretizar, ou seja, 256. Caso responda com 10 bits, terá 2^{10} passos, ou seja, 1024. Se responder com 12 bits, terá 2^{12} passos, ou seja, 4096. As resoluções de tensão para a citada faixa de entrada e para 8, 10 e 12 bits, serão, respectivamente, 0.03906 volts, 0.00976 volts e 0.00244 volts, obtidas dividindo-se a faixa de atuação do conversor (10 volts) pelo seu número de passos [15].

Sinais analógicos que apresentam descontinuidades, quando amostrados por um conversor A/D relativamente lento, podem propiciar erros no valor final da grandeza medida, através da discretização e manipulação numérica [1,2,17,19].

Outra importante influência ocorre quando da escolha do início da amostragem de cada sinal, principalmente naqueles que apresentam descontinuidades [19].

Considerando-se que o trabalho proposto tem por meta a otimização de um sistema de medição digitalizado de grandezas

elétricas, há, portanto, a necessidade de uma análise quanto ao número de amostras adequado, ao número de bits do conversor, às formas das ondas dos principais sinais analógicos e o início da amostragem, objetivando-se, a diminuição da relação custo-benefício. Nesse capítulo é analisada a sensibilidade dos valores das grandezas elétricas medidas face às influências dessas características de não idealidade.

Tomou-se por base atingir um erro de 1.5 % de fundo de escala da grandeza medida, para balizar, convenientemente, a escolha do conversor A/D, no que tange a velocidade e ao número de bits, tendo em vista sempre o pior caso de forma de ondas de tensão e corrente na entrada. Para isso foram simuladas as seguintes ondas: Senoidal, Senoidal Retificada em Meia Onda, Dente de Serra, Triangular, e diversas ondas do tipo Quadrada.

2.2 - Expressões Aproximadas para o Cálculo dos Valores Médio, Eficaz, Potências Ativa, Reativa e Aparente

2.2.1 - Valor médio de funções periódicas

Por definição, o valor médio " Y_m " de funções periódicas é dado pela expressão (2.1) :

$$Y_m = \frac{1}{T} \int_0^T y(t) \cdot dt \quad (2.1)$$

Onde: Y_m ==> valor médio por definição.

$y(t)$ => função temporal definida.

T ==> período da função.

A discretização da expressão (2.1) leva a obter-se a expressão (2.2) que fornece o valor médio aproximado de sinais amostrados [1,5,17,19]:

$$Y_{ma} = \frac{1}{N} \sum_{i=1}^N Y_i \quad (2.2)$$

Onde : Y_{ma} =====> Valor médio aproximado.

N =====> No. de amostras regularmente espaçadas,
obtidas à partir do sinal.

Y_i =====> valor da i ésima amostra.

A expressão obtida por integração numérica observa as mesmas características da expressão original. Convém observar que o número de amostras contribui, consideravelmente, para diminuição do erro no cálculo do valor médio. Quando N tende ao infinito, a expressão (2.2) retorna à sua forma por definição, ou seja, a expressão (2.1).

2.2.2 - Valor eficaz de funções periódicas

Por definição, o valor eficaz " Y_{ef} " de funções periódicas é dado pela expressão (2.3) :

$$Y_{ef} = \sqrt{\frac{1}{T} \int_0^T y(t)^2 .dt} \quad (2.3)$$

Onde : Y_{ef} =====> valor eficaz por definição.

T =====> período da função.

$y(t)$ =====> função temporal periódica.

A discretização da expressão (2.3) leva a obter a expressão (2.4) que fornece o valor eficaz aproximado de sinais amostrados [1,5,17,19]:

$$Y_{\text{efa}} = \sqrt{\frac{1}{N} \sum_{i=1}^N (Y_i)^2} \quad (2.4)$$

Onde: Y_{efa} ==> valor eficaz aproximado.

N ==> número de amostras.

Y_i ==> valor da i ésima amostra.

Cabem aqui as observações do item anterior.

2.2.3 - Potência ativa

Por definição a potência ativa " P " dos sinais de tensão $v(t)$ e de corrente $i(t)$, periódicos, é dada pela expressão (2.5) :

$$P = \frac{1}{T} \int_0^T v(t) \cdot i(t) \quad [W] \quad (2.5)$$

Onde: P ==> Potência ativa por definição, dentro do período considerado.

T ==> período das funções.

$v(t)$ => sinal temporal de tensão.

$i(t)$ => sinal temporal de corrente.

A discretização da expressão (2.5) leva a obter a expressão (2.6) que fornece a potência ativa aproximada dos sinais amostrados [1,5,17,19]:

$$P_A = \frac{1}{N} \sum_{i=1}^N v_i \cdot I_i \quad [W] \quad (2.6)$$

Onde: P_A =====> potência ativa aproximada, dentro do período considerado.

V_i =====> valor da i ésima amostra de tensão.

I_i =====> valor da i ésima amostra de corrente.

N =====> número de amostras.

Cabe observar que as amostras V_i e I_i são obtidas simultaneamente.

2.2.4 - Potências reativa e aparente

Por definição a potência aparente entre dois sinais $v(t)$ e $i(t)$, periódicos, é dada pela expressão (2.7):

$$S = V_{ef} \cdot I_{ef} \quad [VA] \quad (2.7)$$

Onde: S =====> potência aparente por definição.

V_{ef} =====> tensão eficaz de $v(t)$.

I_{ef} =====> corrente eficaz de $i(t)$.

A discretização da expressão (2.7) é feita partindo-se da expressão (2.4) do valor eficaz aproximado [1,5,17,19]:

$$S_A = V_{efa} \cdot I_{efa} \quad [VA] \quad (2.8)$$

$$S_A = \sqrt{\frac{1}{N} \sum_{i=1}^N V_i^2} \cdot \sqrt{\frac{1}{N} \sum_{i=1}^N I_i^2} \quad [VA] \quad (2.9)$$

Onde: S_A =====> potência aparente por definição.

N =====> número de amostras.

V_i =====> valor a i ésima amostra da tensão.

I_i =====> valor da i ésima amostra da corrente.

A potência reativa, por definição, é dada pela expressão (2.10):

$$Q = \sqrt{S^2 - P^2} \quad [\text{VAr}] \quad (2.10)$$

Onde: $Q \Rightarrow$ potência reativa por definição.

$P \Rightarrow$ potência ativa por definição.

$S \Rightarrow$ potência aparente por definição.

Podendo ser substituída pela expressão aproximada (2.11):

$$Q_A = \sqrt{S_A^2 - P_A^2} \quad [\text{VAr}] \quad (2.11)$$

Onde: $Q_A \Rightarrow$ potência reativa por aproximação.

2.3 - Parâmetros influenciadores de erro

Devido ao fato de um sistema de medição que utiliza técnicas por amostragem de sinais não trabalhar diretamente com as expressões por definição, mas sim com aquelas por aproximação, alguns erros surgem devido aos seguintes fatos:

a) Discretização da amostra [15]:

Quanto mais rápido for um conversor A/D, mais amostras se conseguem, aproximando-se ainda mais do valor ideal a ser medido. A figura 2.1 mostra a utilização de dois conversores, sendo um mais lento que o outro.

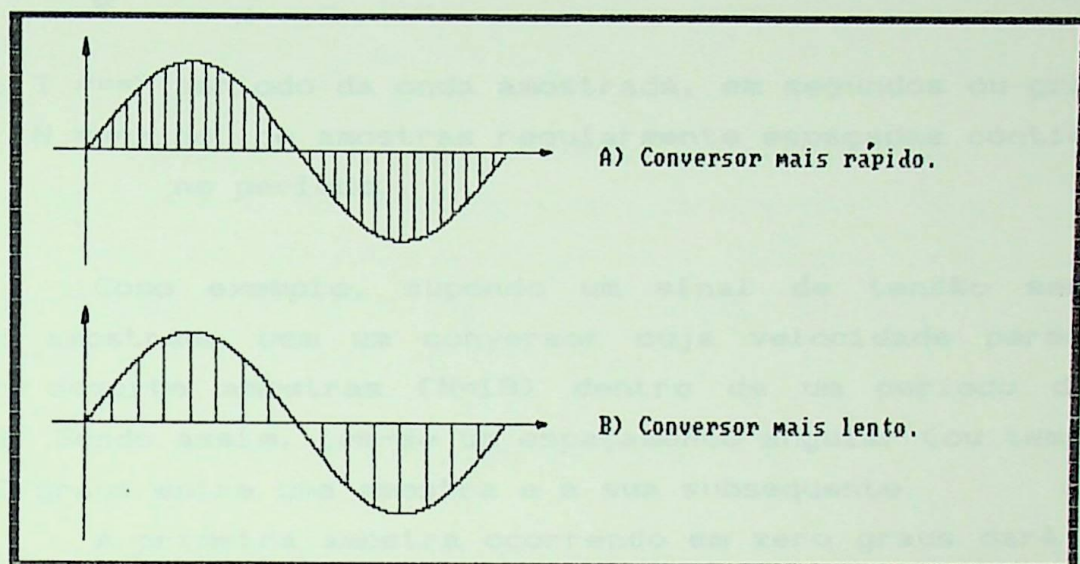


Figura 2.1 - Discretização da mesma onda com conversores de diferentes velocidades.

Portanto, nesse capítulo são simulados conversores A/D de velocidades diferentes, que permitem obter 32, 64, 128, 256 ou 512 amostras dentro de um período de um sinal qualquer.

b) Número de *bits* do conversor [15]:

Um conversor A/D além de discretizar o sinal, promove, também, a quantificação da amostra por passos de tensão, conforme citado no item 2.1. Um valor ideal da amostra quantificada requer um número infinito de *bits*. Como isso é impossível, será verificada a sensibilidade do erro quando se usa conversores de 8, 10 e 12 *bits* de saída.

c) Início da amostragem [21]:

Define-se " t_e " como sendo o tempo de espaçamento

entre as amostras consecutivas, que admite-se ser constante e pode ser dado pela expressão (2.12).

$$t_e = \frac{T}{N} \quad (2.12)$$

Onde: $T \implies$ período da onda amostrada, em segundos ou graus.

$N \implies$ no. de amostras regularmente espaçadas contidas no período.

Como exemplo, supondo um sinal de tensão senoidal sendo amostrado com um conversor cuja velocidade permite-se obter dezoito amostras ($N=18$) dentro de um período de 360 graus. Sendo assim, tem-se um espaçamento angular (ou temporal) de 20 graus entre uma amostra e a sua subsequente.

A primeira amostra ocorrendo em zero graus dará lugar a última amostra ocorrer em 340 graus, pois nesse caso a amostra que ocorrer em 360 graus, pertencerá ao próximo trem de amostragem. No entanto, a primeira amostra poderá ocorrer desde zero até 20 graus, no exemplo dado. Caso venha ocorrer em 20 graus, dará lugar a última ocorrer em 360 graus, conforme mostra a figura 2.2.

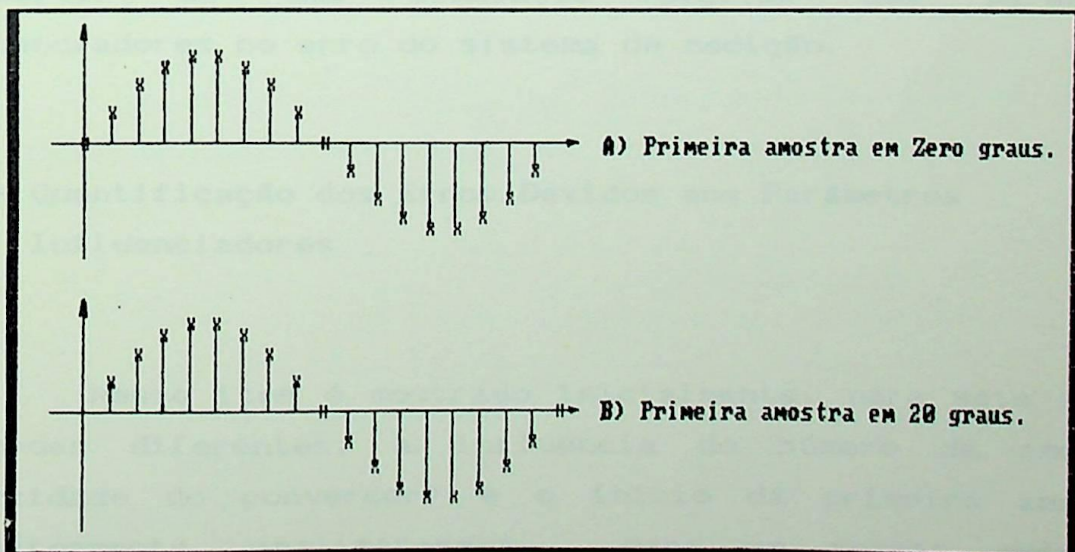


Figura 2.2 - Onda Senoidal discretizada com 18 amostras.

Portanto, será verificada, ainda, a influência do deslocamento do início da amostragem fazendo-o ocorrer em zero, um quarto ($t_e/4$), metade ($t_e/2$) ou três quartos ($3t_e/4$) do tempo de espaçamento entre as amostras.

d) Forma da onda [21]:

A composição harmônica de um sinal influencia no erro final do sistema de medição por amostragem. Sendo assim, utilizar-se-á de algumas formas de onda típicas, para observar o comportamento do erro final da medida. Os tipos de ondas utilizadas foram citadas no item 2.1.

e) Outros influenciadores [15]:

Sabe-se que a não regularidade do espaçamento entre as amostras influencia o resultado final da medida, porém, em se tratando de conversores A/D, que sempre gastam o mesmo tempo para realizar uma conversão, independente do valor de tensão da entrada, e cujo relógio tem por base um oscilador a cristal, essa não idealidade fica minimizada, como já prevista por outros autores [10,15,21].

No item 2.4 são apresentados os resultados obtidos a partir de uma simulação digital dos parâmetros influenciadores no erro do sistema de medição.

2.4 - Quantificação dos Erros Devidos aos Parâmetros Influenciadores

Nesse item é mostrado inicialmente, para sete formas de ondas diferentes, a influência do número de amostras (velocidade do conversor) e o início da primeira amostra. Posteriormente, analisar-se-á, para as mesmas ondas, a influência do número de bits do conversor A/D (8, 10 ou 12), tomando-se por base um número de amostras adequado, para o desenvolvimento do sistema otimizado e início da amostragem em

zero graus.

A medição a ser analisada em primeira instância será a do valor eficaz de um sinal, por ter uma maior manipulação numérica e como consequência maiores erros estarão envolvidos. Outra medição a ser analisada, em segunda instância, é a da potência ativa, pois a partir dela e dos valores eficazes dos sinais, calculam-se as outras medições.

O valor padrão, para comparação com o valor calculado, é obtido à partir da definição onde o número de amostras é infinito.

A expressão para cálculo do erro é a seguinte :

$$\text{Erro (\%)} = \frac{V_c - V_e}{V_e} \times 100$$

onde: $V_c \implies$ Valor eficaz aproximado, calculado pela expressão 2.4 .

$V_e \implies$ Valor eficaz exato, calculado pela expressão 2.3 .

2.4.1 - Erro na medição do valor eficaz de um sinal considerando a forma da onda, o número de amostras e o início da amostragem

a) Onda Senoidal:

Nas condições definidas anteriormente, é simulada uma onda Senoidal com fase zero. Os resultados estão apresentados na tabela 2.1 :

No. amostras	Início da amostragem			
	0	$1/4 t_e$	$1/2 t_e$	$3/4 t_e$
32	0.00	0.00	0.00	0.00
64	0.00	0.00	0.00	0.00
128	0.00	0.00	0.00	0.00
256	0.00	0.00	0.00	0.00
512	0.00	0.00	0.00	0.00

Tabela 2.1 - Erro (%) para valor eficaz da onda Senoidal.

No. de amostras X início da amostragem.

b) Onda Senoidal Retificada em Meia Onda:

Nas mesmas condições anteriores, é simulada uma onda Senoidal Retificada em Meia Onda, obtendo-se os resultados apresentados na tabela 2.2 :

No. amostras	Início da amostragem			
	0	$1/4 t_e$	$1/2 t_e$	$3/4 t_e$
32	0.00	0.00	0.00	0.00
64	0.00	0.00	0.00	0.00
128	0.00	0.00	0.00	0.00
256	0.00	0.00	0.00	0.00
512	0.00	0.00	0.00	0.00

Tabela 2.2 - Erro (%) para valor eficaz da onda Senoidal Retif. em Meia Onda. No. de amostras X início da amostragem.

c) Onda Dente de Serra :

Nas mesmas condições anteriores é simulada uma onda Dente de Serra, de forma representada na figura 2.3, obtendo-se os resultados apresentados na tabela 2.3:

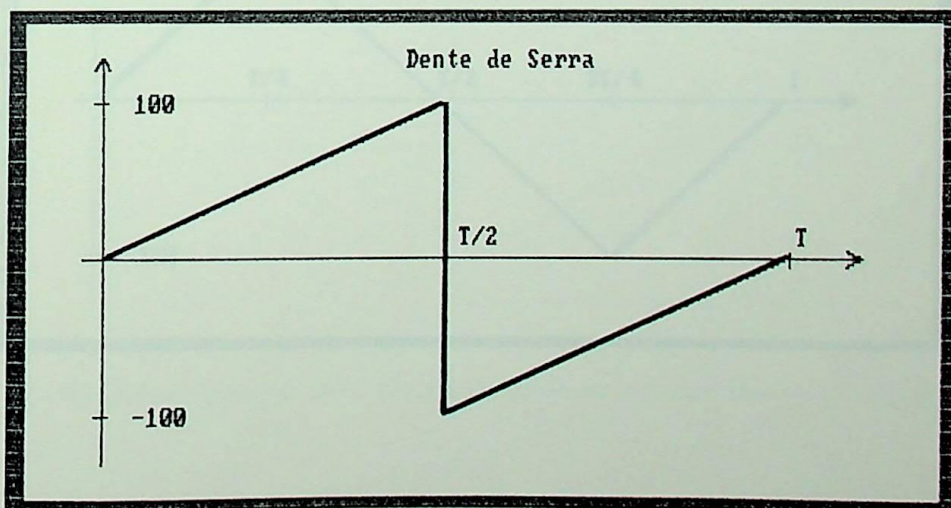


Figura 2.3 - Onda Dente de Serra simulada.

No. amostras	Início da amostragem			
	0	$1/4 t_e$	$1/2 t_e$	$3/4 t_e$
32	0.09	-0.02	-0.05	-0.02
64	0.02	-0.02	-0.02	-0.02
128	0.00	-0.02	-0.02	-0.02
256	0.00	-0.02	-0.02	-0.02
512	0.00	-0.02	-0.02	-0.02

Tabela 2.3 - Erro (%) para valor eficaz da onda Dente de Serra. No. de amostras X início da amostragem.

d) Onda Triangular :

Nas mesmas condições anteriores é simulada uma onda Triangular, de forma representada na figura 2.4, obtendo-se os resultados apresentados na tabela 2.4:

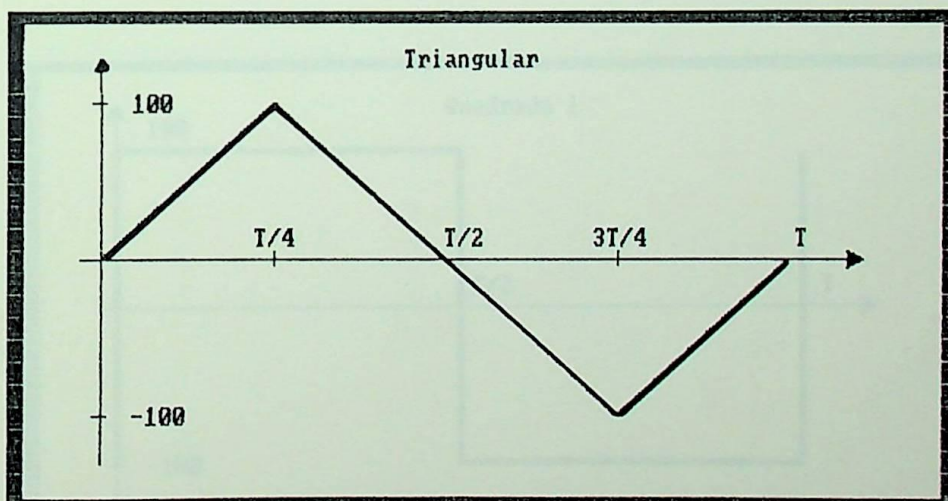


Figura 2.4 - Onda Triangular simulada.

No. amostras	Início da amostragem			
	0	$1/4 t_e$	$1/2 t_e$	$3/4 t_e$
32	0.38	-0.05	-0.21	-0.05
64	0.09	-0.02	-0.05	-0.02
128	0.02	-0.02	-0.02	-0.02
256	0.00	-0.02	-0.02	-0.02
512	0.00	-0.02	-0.02	-0.02

Tabela 2.4 - Erro (%) para o valor eficaz da onda Triangular. No. de amostras X início da amostragem.

e) Onda Quadrada 1 :

Nas mesmas condições anteriores é simulada uma onda Quadrada de forma representada na figura 2.5, obtendo-se os resultados da tabela 2.5:

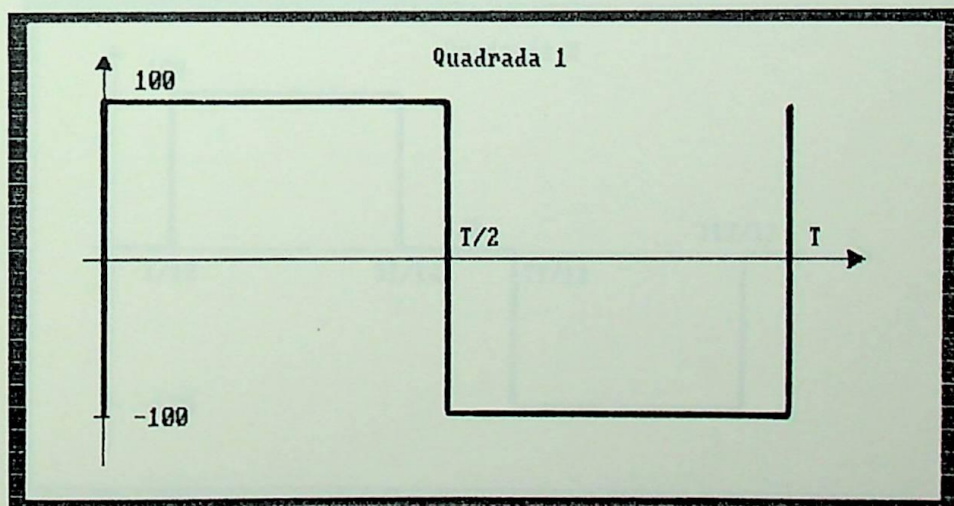


Figura 2.5 - Onda Quadrada 1 simulada.

No. amostras	Início da amostragem			
	0	$1/4 t_e$	$1/2 t_e$	$3/4 t_e$
32	0.00	0.00	0.00	0.00
64	0.00	0.00	0.00	0.00
128	0.00	0.00	0.00	0.00
256	0.00	0.00	0.00	0.00
512	0.00	0.00	0.00	0.00

Tabela 2.5 - Erro (%) para valor eficaz da onda Quadrada 1.

No. de amostras X início da amostragem.

f) Onda Quadrada 2 :

Nas mesmas condições anteriores, é simulada uma outra onda Quadrada, de forma representada na figura 2.6, obtendo-se os resultados da tabela 2.6 :

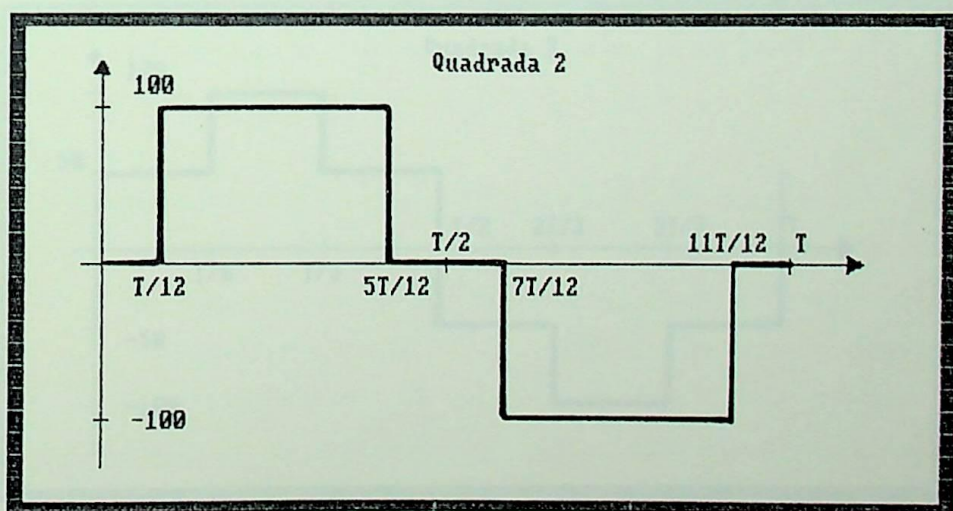


Figura 2.6 - Onda Quadrada 2 simulada.

No. amostras	Início da amostragem			
	0	$1/4 t_e$	$1/2 t_e$	$3/4 t_e$
32	1.56	1.56	-3.17	1.56
64	-0.78	-0.78	1.56	-0.78
128	0.39	0.39	-0.78	0.39
256	-0.20	-0.20	0.39	-0.20
512	0.10	0.10	-0.20	0.10

Tabela 2.6 - Erro (%) para valor eficaz da onda Quadrada 2.

No. de amostras X início da amostragem.

g) Onda Quadrada 3 :

Nas mesmas condições anteriores, é simulada uma terceira onda Quadrada, de forma representada na figura 2.7, obtendo-se os resultados da tabela 2.7 :

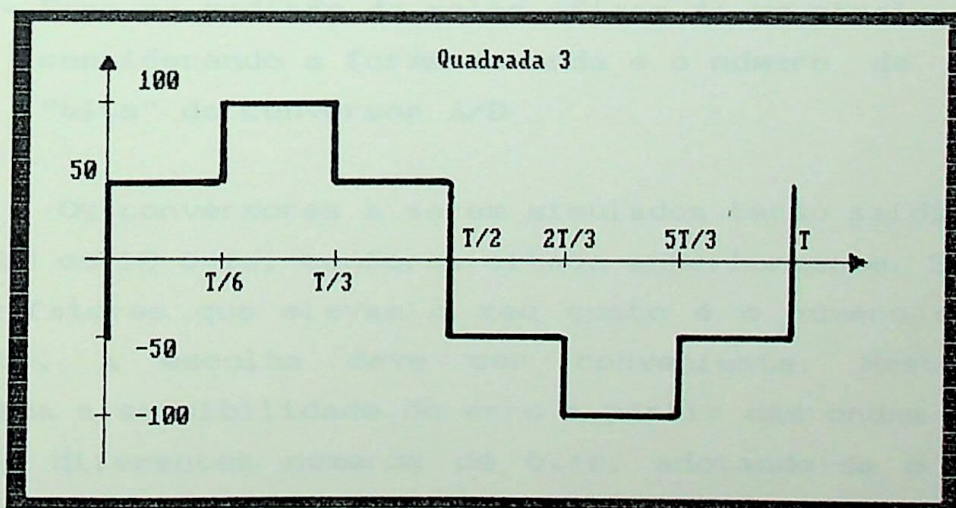


Figura 2.7 - Onda Quadrada 3 simulada.

No. amostras	Início da amostragem			
	0	$1/4 t_e$	$1/2 t_e$	$3/4 t_e$
32	-1.57	-1.57	3.08	-1.57
64	0.78	0.78	-1.57	0.78
128	-0.40	-0.40	0.78	-0.40
256	0.20	0.20	-0.40	0.20
512	-0.10	-0.10	0.20	-0.10

Tabela 2.7 - Erro (%) para valor eficaz da onda Quadrada 3.

No. de amostras X início da amostragem.

Com vista nos resultados apresentados nas tabelas anteriores, verifica-se que o número de amostras que poderá ser utilizado, convenientemente, é de 256 e que a partida da amostragem dos sinais deverá ser, preferencialmente, em zero. Confirma-se, também, o fato de que quanto mais harmônicas comporem o sinal, maior é o erro na determinação do seu valor eficaz. O aplicativo está disponível no Anexo 1.

2.4.2 - Erro na medição do valor eficaz de um sinal considerando a forma da onda e o número de "bits" do conversor A/D

Os conversores a serem simulados terão saídas binárias de 8, 10 ou 12 bits, conforme citado anteriormente. Sabe-se que um dos fatores que elevam o seu custo é o número de bits e, portanto, a escolha deve ser conveniente. Neste item é analisada a sensibilidade do erro a partir das ondas propostas, para os diferentes números de bits, adotando-se o número de amostras igual a 256 e a partida da amostragem em zero.

a) Onda Senoidal :

A tabela 2.8 apresenta os resultados da simulação do erro para a onda Senoidal com relação ao número de bits do

conversor A/D :

No. de bits	Erro (%)
8	0.00
10	0.00
12	0.00

Tabela 2.8 - Erro para o valor eficaz da onda Senoidal considerando o no. de bits do conversor A/D

b) Onda Senoidal Retificada em Meia Onda :

A tabela 2.9 apresenta os resultados da simulação do erro da onda Senoidal Retificada em Meia Onda, com relação ao número de bits do conversor A/D :

No. de bits	Erro (%)
8	-0.62
10	-0.13
12	-0.03

Tabela 2.9 - Erro para o valor eficaz da onda Senoidal Retificada em Meia Onda considerando o no. de bits do conversor A/D.

c) Onda Dente de Serra :

A tabela 2.10 apresenta os resultados da simulação do erro para a onda Dente de Serra com relação ao número de bits do conversor A/D :

No. de bits	Erro (%)
8	-0.04
10	0.00
12	0.00

Tabela 2.10 - Erro para o valor eficaz da onda Dente de Serra considerando o no. de bits do conversor A/D.

d) Onda Triangular :

A tabela 2.11 apresenta os resultados da simulação do erro para a onda Triangular com relação ao número de bits do conversor A/D :

No. de bits	Erro (%)
8	-0.04
10	-0.02
12	0.00

Tabela 2.11 - Erro para o valor eficaz da onda Triangular considerando o no. de bits do conversor A/D.

e) Onda Quadrada 1 :

A tabela 2.12 apresenta os resultados da simulação do erro para a onda Quadrada 1 com relação ao número de bits do conversor A/D :

No. de bits	Erro (%)
8	0.09
10	0.02
12	0.00

Tabela 2.12 - Erro para o valor eficaz da onda Quadrada 1 considerando o no. de bits do conversor A/D.

f) Onda Quadrada 2 :

A tabela 2.13 apresenta os resultados da simulação do erro da onda Quadrada 2 com relação ao número de bits do conversor A/D :

No. de bits	Erro (%)
8	2.17
10	2.09
12	2.07

Tabela 2.13 - Erro para o valor eficaz da onda Quadrada 2 considerando o no. de bits do conversor A/D.

g) Onda Quadrada 3 :

A tabela 2.14 apresenta os resultados da simulação do erro da onda Quadrada 3 com relação ao número de bits do conversor A/D :

No. de bits	Erro (%)
8	-0.41
10	-0.38
12	-0.38

Tabela 2.14 - Erro para o valor eficaz da onda Quadrada 3 considerando o no. de bits do conversor A/D.

Para o erro definido na proposição do sistema de medição, 1.5 % do fundo de escala, o número de bits do conversor A/D pouco irá influenciar nos objetivos para o cálculo do valor eficaz dos sinais em questão. Dessa forma, considerando-se, exclusivamente, o custo do conversor A/D, a opção será por um conversor de 8 bits. O aplicativo está disponível no Anexo 2.

2.5 - Erro na Medição da Potência Ativa

A partir das delimitações feitas nos itens anteriores, com relação ao número de amostras, número de bits do conversor, início da amostragem e forma de onda, nesse item é analisado o erro quando se faz medição de potência ativa, através da utilização da expressão aproximada, expressão (2.6). Nesse caso, adotou-se as formas de ondas mais críticas com 256 amostras por sinal, conversor de 8 bits e início da amostragem em zero para ambos os sinais envolvidos. Será analisada, também, a influência da defasagem entre os dois sinais simulados.

Os resultados foram obtidos a partir das simulações feitas com as seguintes ondas :

TENSÃO	CORRENTE
Senoidal	Senoidal
Senoidal	Quadrada 1
Senoidal	Quadrada 2

a) Onda Senoidal x onda Senoidal :

A tabela 2.15 apresenta os resultados da simulação do erro da potência ativa, para dois sinais Senoidais, considerando-se o ângulo de defasagem entre esses sinais :

Defasagem (graus)	ERRO (%)
0	0.0
10	0.0
20	0.0
30	0.0
40	0.0
50	0.0
60	0.0
70	0.0
80	0.0

Tabela 2.15 - Erro para potência ativa entre dois sinais Senoidais considerando a defasagem entre eles.

b) Onda Senoidal x onda Quadrada 1 :

A tabela 2.16 apresenta os resultados da simulação do erro da potência ativa, para um sinal Senoidal com fase zero e a onda Quadrada 1, considerando-se o ângulo de defasagem entre a onda senoidal e a fundamental da onda Quadrada 1.

Defasagem (graus)	ERRO (%)
0	0.0
10	0.0
20	0.2
30	0.1
40	0.0
50	0.3
60	0.8
70	2.0
80	5.6

Tabela 2.16 - Erro para potência ativa entre um sinal Senoidal e a onda Quadrada 1, considerando-se a defasagem entre eles.

c) Onda Senoidal x onda Quadrada 2 :

A tabela 2.17 apresenta os resultados da simulação do erro da potência ativa, para um sinal Senoidal com fase zero e a onda Quadrada 2, considerando-se o ângulo de defasagem entre a onda senoidal e a fundamental da onda Quadrada 2.

Defasagem (graus)	ERRO (%)
0	0.2
10	0.0
20	0.0
30	0.3
40	0.4
50	0.7
60	1.6
70	1.6
80	1.6

Tabela 2.17 - Erro para potência ativa entre um sinal Senoidal e a onda Quadrada 2, considerando-se a defasagem entre eles.

Apesar de alguns erros obtidos nas simulações serem superiores a 1.5 %, de um modo geral o erro no cálculo da potência ativa pode ser considerado satisfatório, pois, na prática, é difícil ocorrer potência ativa proveniente de sinais mais críticos que os simulados nesse item, principalmente com ângulo de defasagem superior a 70 graus. É normativo fazer ensaios em Watímetros e mesmo em medidores de energia, em zero e 60 graus de defasagem, somente. O aplicativo está disponível no Anexo 3.

2.6 - Conclusões

Considerando-se os resultados obtidos através das diversas simulações apresentadas nesse capítulo, podem ser definidas algumas variáveis do sistema de medição, objetivando-se um erro final não superior a 1,5 % de fundo de escala :

1- O número de amostras escolhido é de 256.

2- Face ao equipamento destinar-se à medição de grandezas elétricas alternadas cujas frequências fundamentais são de 60 Hz (ou 50 Hz), correspondendo a um período de 16.666,66 microsegundos (ou 20.000 μ s), é escolhido um conversor A/D de 25 μ s por conversão, permitindo-se uma certa folga no tempo de gerenciamento requerido pelo microcomputador. Essa folga é necessária, ainda, para deixar o sistema de medição independente da velocidade do microcomputador.

3- O conversor escolhido é de 8 bits.

4- A partida da amostragem dos sinais é feita, preferencialmente, no início do semi-ciclo positivo.

CAPÍTULO 3

CIRCUITAGEM DO SISTEMA DE MEDIÇÃO MICROCOMPUTADORIZADO

3.1 - Introdução

Uma grandeza física pode ser supervisionada por sistema digital, através de circuitos destinados a promover a comunicação entre essa grandeza e o microcomputador. Esse conjunto de circuitos chama-se SISTEMA DE AQUISIÇÃO DE DADOS e sua alocação é mostrada na figura 3.1.

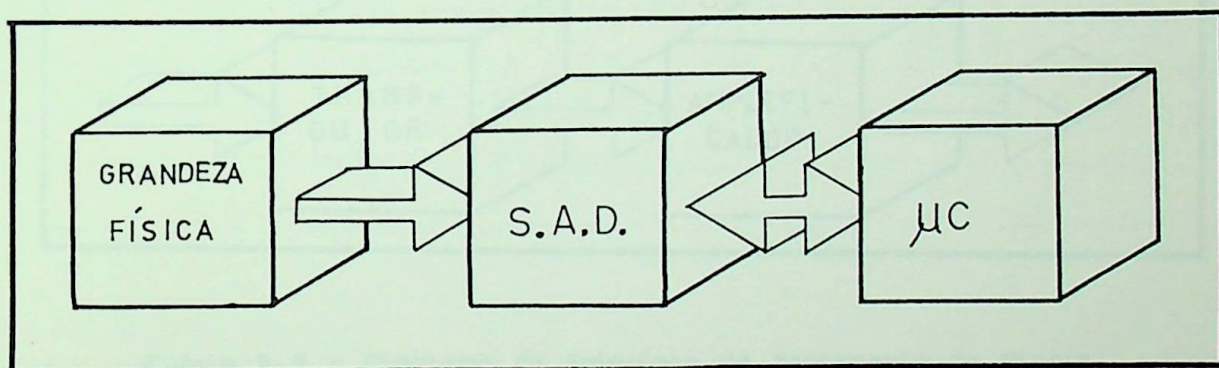


Figura 3.1 - Supervisão de uma grandeza física com microcomputador.

Para o objetivo proposto nesse trabalho, as grandezas físicas a serem supervisionadas, são sinais elétricos de tensão e de corrente. O módulo Sistema de Aquisição de Dados, consiste de uma INTERFACE DE TRATAMENTO DE SINAIS e do MÓDULO DE DIGITALIZAÇÃO, conforme mostra a figura 3.2.

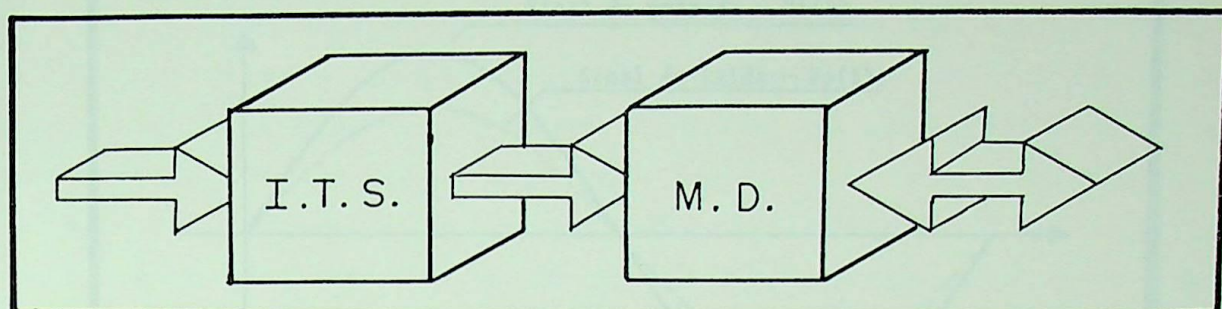


Figura 3.2 - Diagrama do Sistema de Aquisição de Dados.

A Interface de Tratamento de Sinais (I.T.S.), consiste de um módulo denominado **TRANSDUTOR** e outro denominado **AMPLIFICADOR**, conforme a figura 3.3.

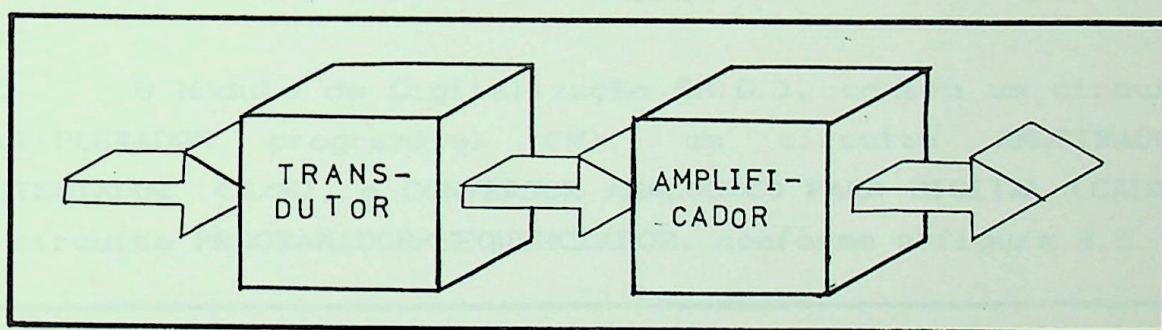


Figura 3.3 - Diagrama da Interface de Tratamento de Sinais.

O Transdutor tem por objetivo transformar a corrente elétrica em tensão, mantendo-se a forma de onda e o ângulo de fase do sinal original, uma vez que o Módulo de Digitalização somente pode adquirir sinais do tipo tensão elétrica.

O Amplificador consiste em um circuito eletrônico capaz de isolar e amplificar o sinal a ser pesquisado, sem alterar ainda a sua natureza. A título de exemplo, a figura 3.4 apresenta o sinal de saída da I.T.S., para um sinal de entrada do tipo tensão ou corrente elétrica senoidal.

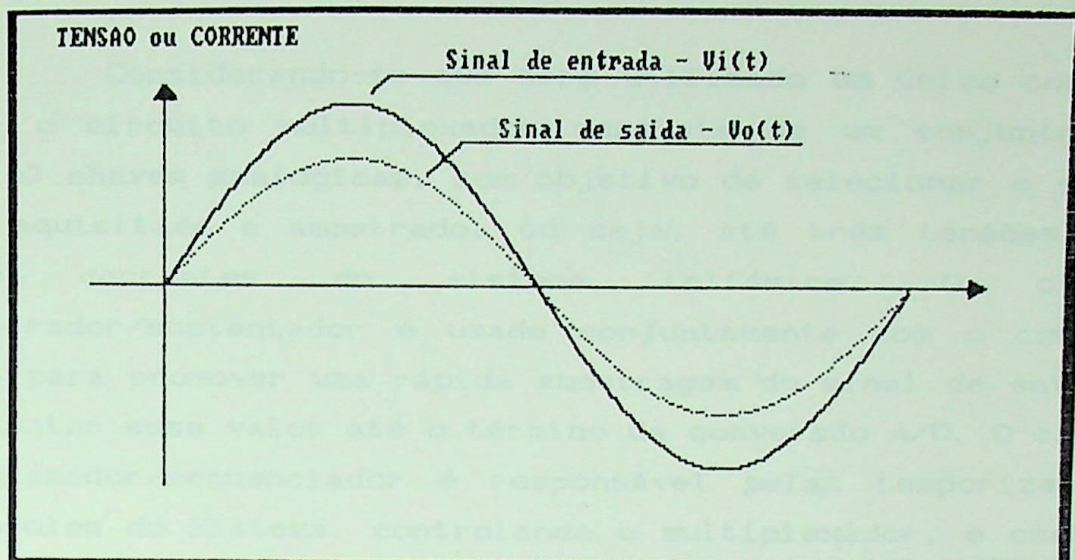


Figura 3.4 - Exemplo de sinal de entrada e a respectiva saída da I. T. S.

O Módulo de Digitalização (M.D.), contém um circuito MULTIPLEXADOR programável (M), um circuito AMOSTRADOR/SUSTENTADOR (A/S), o CONVERSOR ANALÓGICO PARA DIGITAL (CAD) e um circuito PROGRAMADOR/SEQUENCIADOR, conforme a figura 3.5.

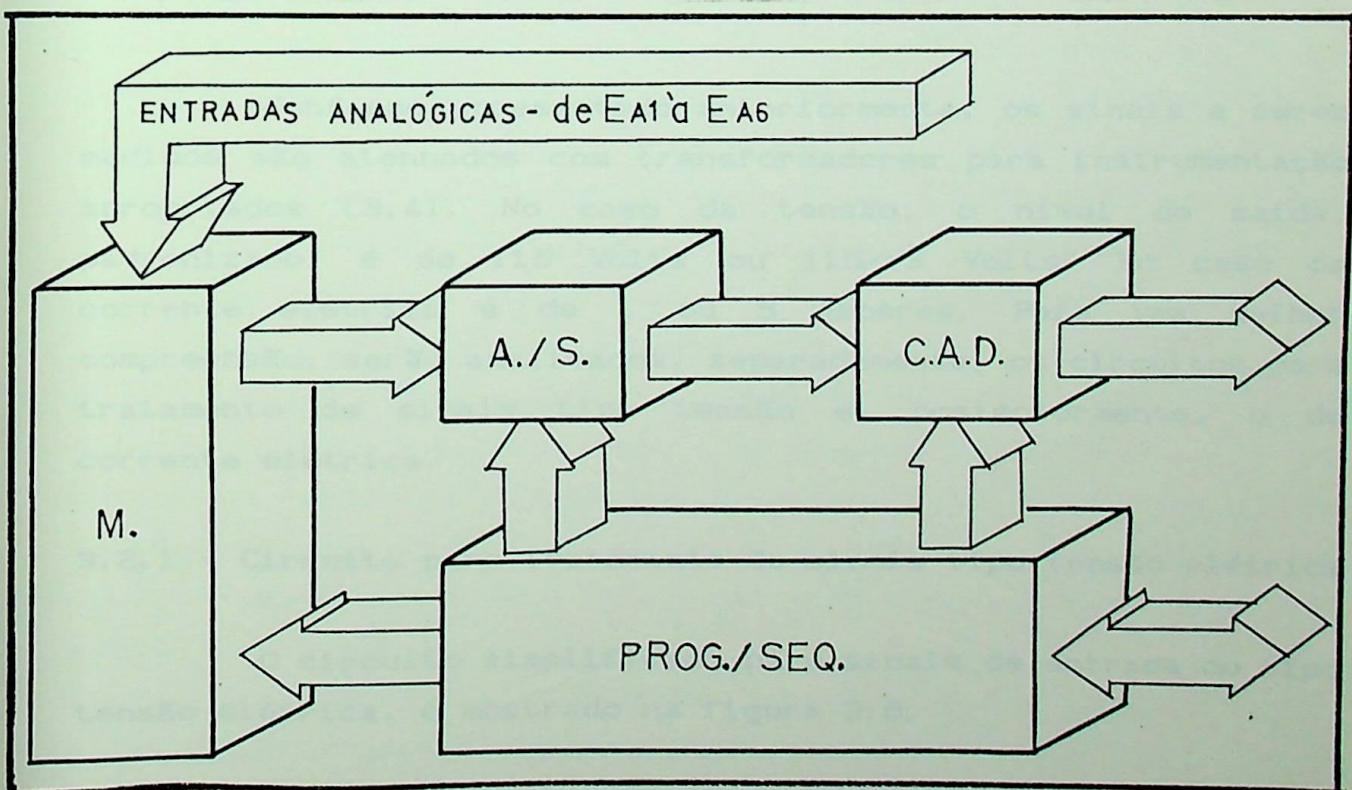


Figura 3.5 - Diagrama do Módulo de Digitalização.

Considerando-se que será utilizado um único conversor A/D, o circuito multiplexador consiste de um conjunto de 6 (seis) chaves analógicas, com objetivo de selecionar o sinal a ser adquirido e amostrado, ou seja, até três tensões e até três correntes do sistema trifásico. O circuito amostrador/sustentador é usado conjuntamente com o conversor A/D, para promover uma rápida amostragem do sinal de entrada e sustentar esse valor até o término da conversão A/D. O circuito programador/sequenciador é responsável pelas temporizações e controles do Sistema, controlando o multiplexador, o conversor A/D e o circuito amostrador/sustentador, sendo controlado, através de suas entradas digitais de controle, por um microcomputador.

Neste capítulo são apresentados detalhes dos circuitos da Interface de Tratamento de Sinais e do Módulo de Digitalização, bem como todos os ajustes necessários à calibração.

3.2 - A Interface de Tratamento de Sinais

Conforme apresentado anteriormente, os sinais a serem medidos são atenuados com transformadores para instrumentação apropriados [3,4]. No caso da tensão, o nível de saída, padronizado, é de 115 Volts ou $115/\sqrt{3}$ Volts. No caso da corrente elétrica é de 1 ou 5 Ampères. Para uma melhor compreensão, serão analisados, separadamente, os circuitos para tratamento de sinais tipo tensão e, posteriormente, o de corrente elétrica.

3.2.1 - Circuito para tratamento de sinais tipo tensão elétrica

O circuito simplificado para sinais de entrada do tipo tensão elétrica, é mostrado na figura 3.6.

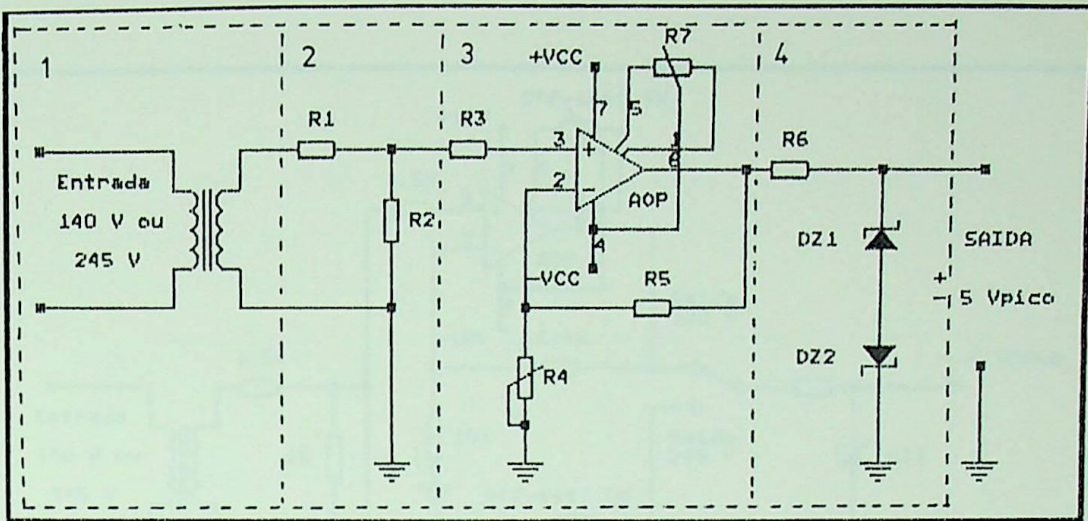


Figura 3.6 - O circuito simplificado para tratamento de sinais tipo tensão elétrica.

No bloco (1) é utilizado um transformador de potencial confeccionado para atender à aplicação, de relação 220 Volts para 6 volts, classe 0.6. Desse modo, para 115 volts ou 230 Volts na entrada, o transformador fornecerá, respectivamente, 3.14 volts e 6.28 volts. As tensões de 140 V ou 245 V correspondem aos valores máximos admissíveis na entrada da Interface de Tratamento de Sinais. O bloco (2) consiste de um divisor de tensão resistivo, composto de resistores de precisão, de relação constante, uma vez que o próximo bloco apresenta altíssima impedância de entrada. O bloco (3) consiste de um amplificador linear não inversor com compensação da tensão de *Offset* e minimização de sua deriva (*Drift*) [6]. Os resistores são de precisão, sendo o resistor R_4 ajustável, para propiciar a calibração do circuito. O amplificador utilizado, entre outras características, apresenta alta impedância de entrada e tensão de *Offset* baixa. O bloco (4) é um circuito de proteção para o Módulo de Digitalização, capaz de drenar qualquer sinal de nível maior que + 5 Volts e menor que - 5 Volts.

O circuito completo da Interface para sinais do tipo tensão é mostrado na figura 3.7.

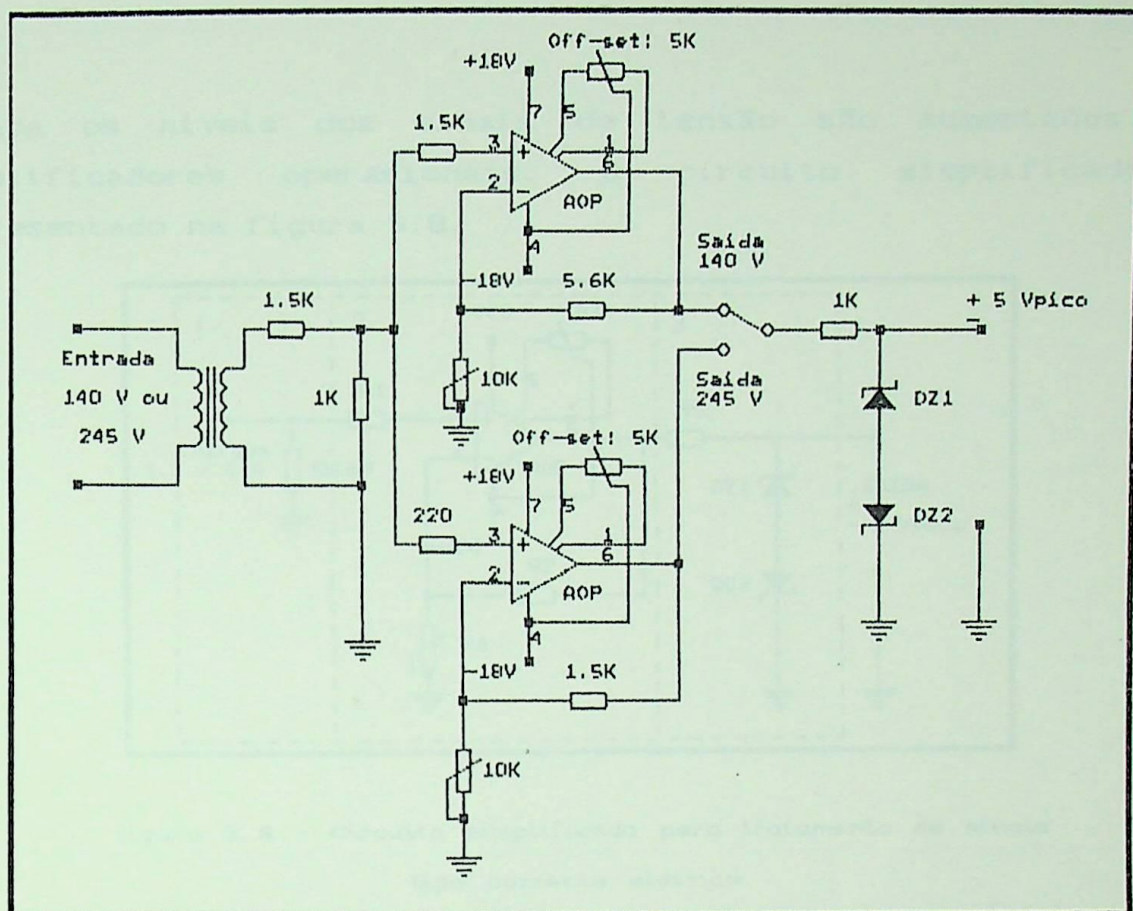


Figura 3.7 - Circuito para tratamento de sinais de tensão com dois níveis de entrada.

Inicialmente pensou-se em utilizar-se somente um amplificador operacional com dois ganhos distintos dependendo da tensão de entrada. Porém, a fim de minimizar os efeitos de *Offset* e suas derivas, optou-se em dividir o circuito em duas partes, cada qual operando com um ganho diferente, atendendo às necessidades de amplificação de cada *tape* de entrada [20].

3.2.2 - Circuito para tratamento de sinais tipo corrente elétrica

Conforme descrito no item 3.2, os níveis de corrente admissíveis são de 1 e 5 Ampères, sendo posteriormente convertidos em tensão. Nesse caso é empregado um resistor *Shunt* de fio de manganina e de construção não indutiva. Após essa

etapa os níveis dos sinais de tensão são aumentados com amplificadores operacionais. O circuito simplificado é apresentado na figura 3.8.

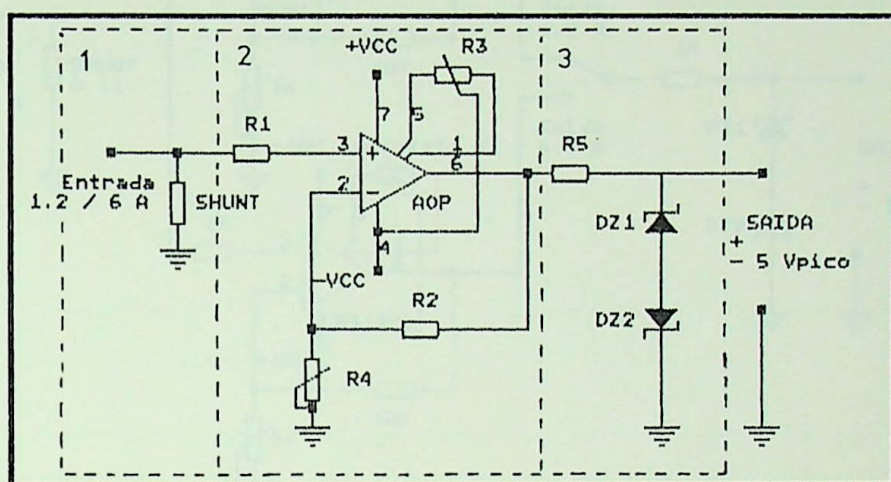


figura 3.8 - Circuito simplificado para tratamento de sinais tipo corrente elétrica.

O bloco (1) consta do resistor de fio de valor 0.11 ohms, utilizado como *Shunt*. O bloco (2), como no item anterior, é o módulo amplificador, na configuração de um amplificador linear não inversor com alta impedância de entrada, com compensação da tensão de *Offset* com deriva minimizada [6]. O amplificador empregado foi o mesmo utilizado no circuito para tratamento de sinais do tipo tensão. O bloco (3) é, também, um circuito para proteção do Módulo de Digitalização como descrito no item 3.2.1.. As correntes de 1.2 A ou 6 A correspondem aos valores máximos admissíveis na entrada da Interface de Tratamento de Sinais.

A figura 3.9 representa o circuito para tratamento de sinais tipo corrente elétrica.

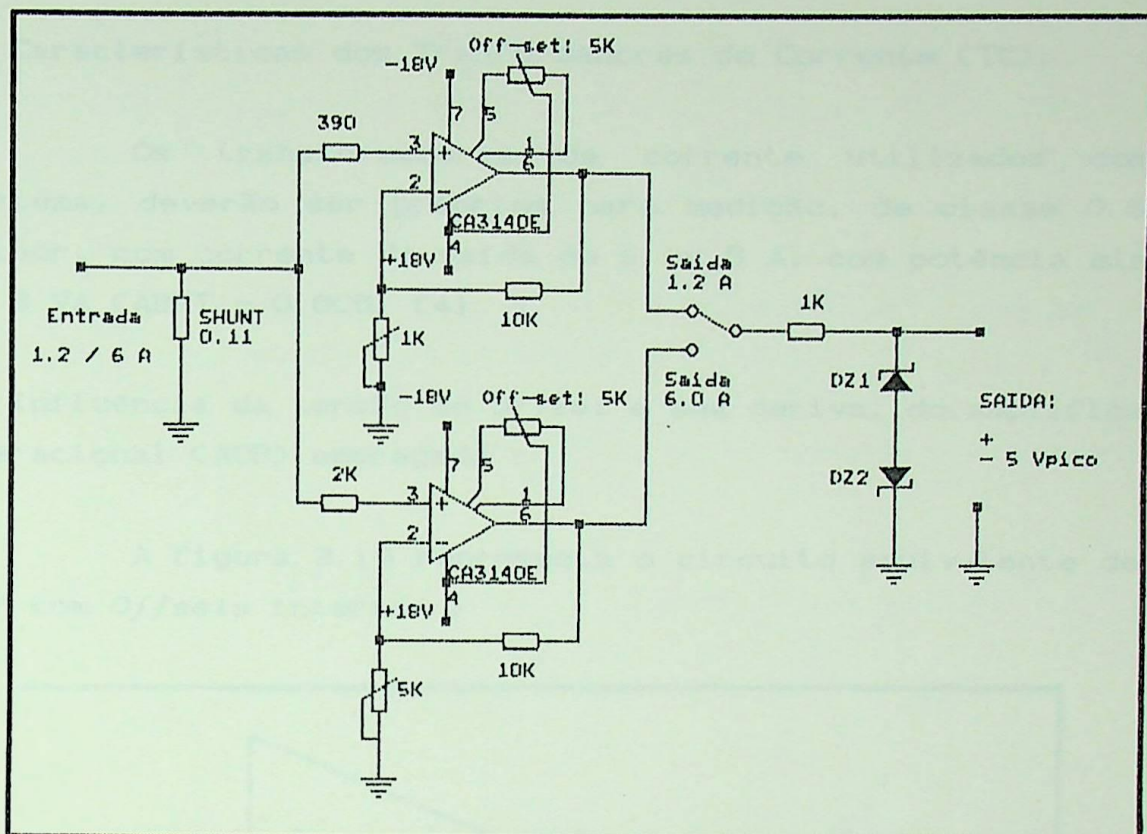


Figura 3.9- O circuito para tratamento de sinais tipo corrente elétrica com dois níveis de entrada.

Cabem aqui as observações feitas no item anterior em relação à divisão do circuito.

Os resistores variáveis de 1.0 Kohms e 5.0 Kohms têm por objetivo a calibração do circuito.

3.2.3 - Considerações Gerais

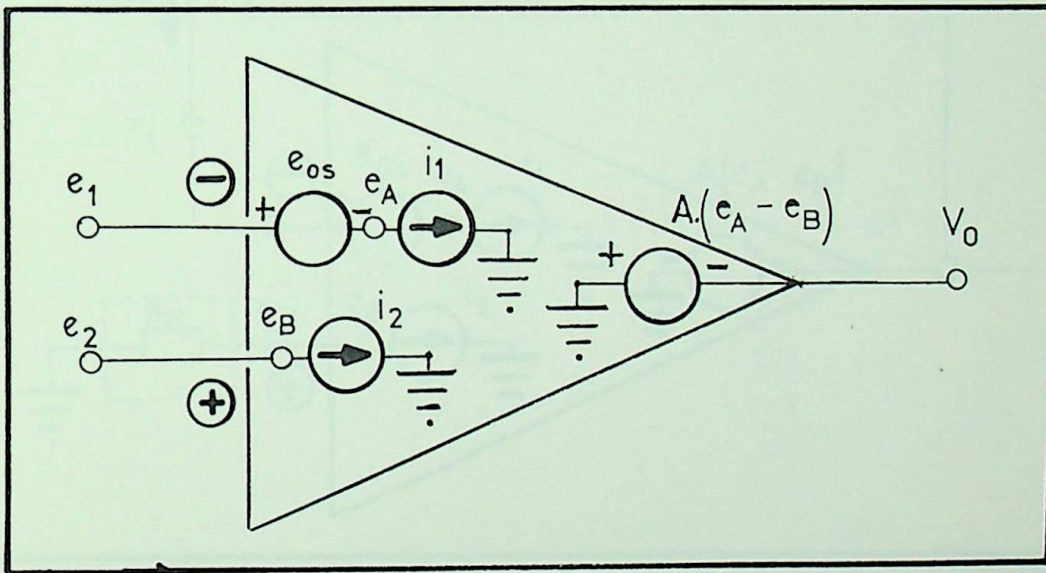
O projeto dos circuitos de tratamento de sinais foi desenvolvido de forma a satisfazer minimamente os requisitos do Sistema, objetivando-se, ainda, um baixo custo. Dessa forma foram conseguidos circuitos eficientes, que não deformam os sinais tratados, além de não produzirem atraso dos sinais porque são altamente lineares. Algumas considerações de importância são apresentadas a seguir:

A) Características dos Transformadores de Corrente (TC):

Os transformadores de corrente utilizados com o Sistema, deverão ser próprios para medição, de classe 0.6 ou melhor, com corrente de saída de 1 ou 5 A, com potência mínima de 3 VA (ABNT - 0,6C5) [4].

B) Influência da tensão de *Offset* e sua deriva, do amplificador operacional (AOP) empregado :

A figura 3.10 representa o circuito equivalente de um AOP com *Offsets* internos :



Onde : e_{os} =====> tensão de *Offset* de entrada.
 i_1 e i_2 ==> correntes de polarização de entrada.

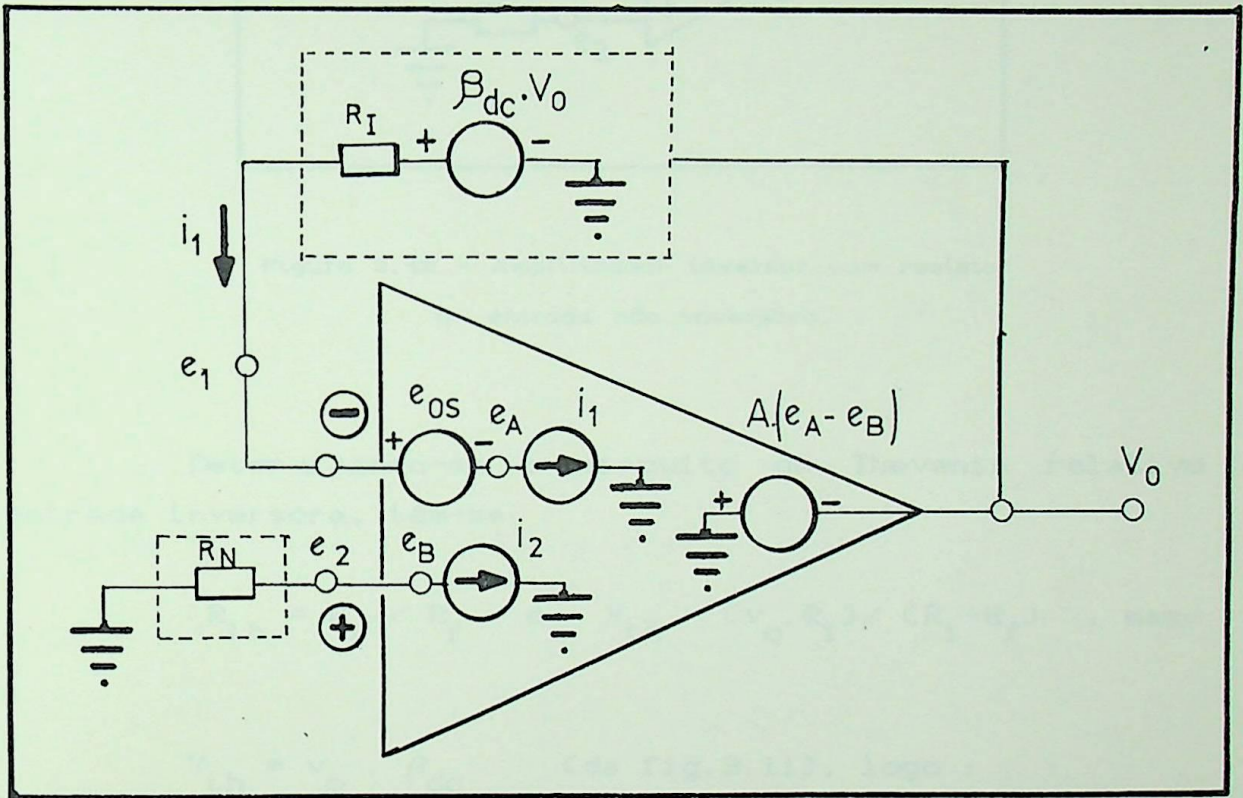
Figura 3.10 - Circuito equivalente de um AOP devido ao *Offset*.

As correntes i_1 e i_2 são, aproximadamente, iguais em amplitude e polaridade. A diferença entre elas é chamada CORRENTE DE OFFSET DE ENTRADA, assim :

$$i_{os} = i_1 - i_2 \quad (3.1)$$

A corrente i_{os} , nos amplificadores operacionais utilizados, é tipicamente da ordem de ± 50 nA (50 nanoamperes). A tensão de *Offset* de entrada (e_{os}) é uma característica constante para cada amplificador, situando-se entre ± 0.5 mV e ± 5.0 mV.

A figura 3.11 representa o circuito equivalente geral para análise dos efeitos de *Offsets*.



- Onde :
- β_{dc} \implies taxa de realimentação DC.
 - v_o \implies tensão de saída devido ao *Offset*.
 - R_I \implies resistência de Thevenin vista pela entrada inversora
 - R_N \implies resistência de Thevenin vista pela entrada não inversora

Figura 3.11 - Circuito geral equivalente para análise dos efeitos de *Offset*.

Seja a figura 3.12, de um amplificador operacional na configuração inversor, com resistor na entrada não inversora.

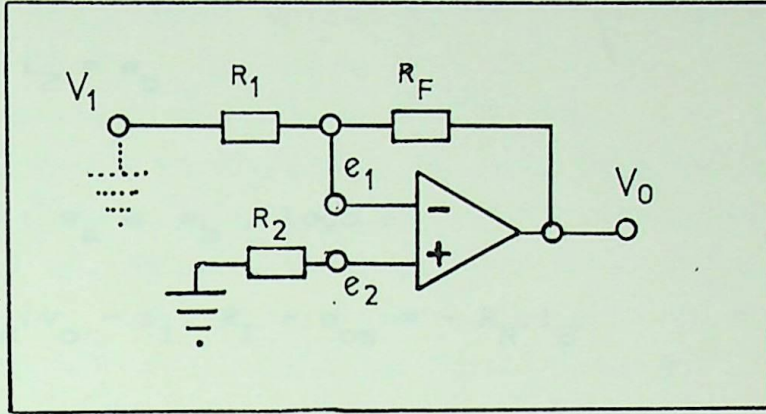


Figura 3.12 - Amplificador inversor com resistor na entrada não inversora.

Determinando-se o circuito de Thevenin relativo a entrada inversora, têm-se:

$$R_{th} = R_1 // R_f \quad \text{e} \quad V_{th} = (v_o \cdot R_1) / (R_1 + R_f) \quad , \text{mas:}$$

$$V_{th} = v_o \cdot \beta_{dc} \quad (\text{da fig. 3.11}), \text{ logo:}$$

$$\beta_{dc} = \frac{R_1}{R_1 + R_f} \quad (3.2)$$

$$R_I = R_1 // R_f = \frac{R_1 \cdot R_f}{R_1 + R_f} \quad (3.3)$$

$$R_N = R_2 \quad (3.4)$$

Aplicando-se equação de laço na figura 3.11, têm-se :

$$\beta_{dc} \cdot v_o - i_1 \cdot R_I - e_{os} = e_a \quad (3.5)$$

$$-R_N \cdot i_2 = e_b \quad (3.6)$$

mas : $e_a \cong e_b$, logo :

$$\beta_{dc} \cdot v_o - i_1 \cdot R_I - e_{os} = -R_N \cdot i_2 \quad (3.7)$$

$$\text{ou : } v_o = \frac{1}{\beta_{dc}} [e_{os} + i_1 (R_I - R_N) + i_{os} \cdot R] \quad (3.8)$$

passando para módulo e ao limite :

$$|v_o| \leq \frac{1}{\beta_{dc}} [|e_{os}| + |i_1| \cdot (R_I - R_N) + |i_{os}| \cdot R] \quad (3.9)$$

Observando a expressão 3.9, constata-se que se $R_I = R_N$ e ainda se R_N for pequeno e como $|i_{os}| \cong 50$ nA, a tensão de *Offset* de saída (v_o), dependerá, exclusivamente, de e_{os} e da taxa de realimentação DC do amplificador, que será igual ao inverso do ganho, já que nos circuitos projetados, os amplificadores estão na configuração de não inversor. Dessa forma procurou-se manter baixas as resistências dos circuitos de tratamento de sinais, assim como procurou-se manter $R_I \cong R_N$ e projetar os circuitos com ganhos menores possíveis. Não obstante, compensou-se o residual de *Offset* por ajuste externo. Com isso, além de praticamente eliminar-se o efeito do *Offset*, minimizou-se a sua deriva com a temperatura.

No circuito de tratamento de sinais do tipo corrente elétrica, o efeito da tensão de *Offset* de entrada é mais significativo, pois sendo a tensão de entrada pequena, há a necessidade de um ganho de tensão mais elevado. Para 1 Ampère, a tensão no *Shunt* é da ordem de 0.11 Volts. Como a tensão de saída terá que ser próxima de 3.5 Volts (5 V de pico), irá requerer um ganho igual a 31. Em face disso, foi escolhido o Amplificador Operacional CA3140E [22], que fornece uma tensão de *Offset* de entrada de no máximo ± 1 mV. Da mesma forma que no amplificador de tensão, as resistências do circuito de corrente foram dimensionadas com valores não elevados, procurando-se balanceá-las através da adição de um resistor no terminal não inversor, de modo a fazer-se $R_I = R_N$. Nesse caso também foi feita a compensação externa da tensão de *Offset*.

Mesmo não havendo a compensação externa, a tensão de *Offset* resultante na saída (v_{OS}) será :

$$v_{OS} = e_{OS} \cdot 1/\beta_{dc} = 1 \cdot 31 = \pm 31 \text{ mV} \quad (3.10)$$

Como o conversor A/D empregado, apresenta resolução de tensão de, aproximadamente, 39 mV (8 bits), conforme visto no item 2.1 do Capítulo 2, a tensão de *Offset* de saída será inferior à resolução de tensão do conversor.

Considerando-se que foi adotado no projeto $R_N = R_I$, e R_N e R_I não elevados, a análise da deriva da tensão de *Offset* de saída com a temperatura, seguirá a seguinte expressão:

$$|\Delta v_o| \leq \frac{1}{\beta_{dc}} \cdot (|\Delta e_{OS}|) \quad (3.11)$$

O valor típico de Δe_{OS} é de $\pm 5 \mu\text{V} / ^\circ\text{C}$.

A temperatura de especificação das características dos AOP's é de 25 °C. Para uma variação de ± 25 °C e ganho igual 31, a variação da tensão de *Offset* de saída, com a temperatura, será de ± 3.9 mV, ficando, portanto, bem abaixo da resolução do conversor A/D, o que é imprescindível [20].

C) A fonte de alimentação dos AOP's :

A fonte de alimentação simétrica que alimenta os amplificadores operacionais (num total de 12 AOP's) é constituída de um transformador de alimentação com tape central, de relação 110 - 15+15 volts. Contém uma ponte retificadora de quatro diodos, reguladores de tensão e capacitores operando como filtros. Foi desenvolvida para manter os níveis de tensão bem regulados de modo a não produzirem distorções nos sinais de saída da Interface. Seu circuito é apresentado na figura 3.13 [7].

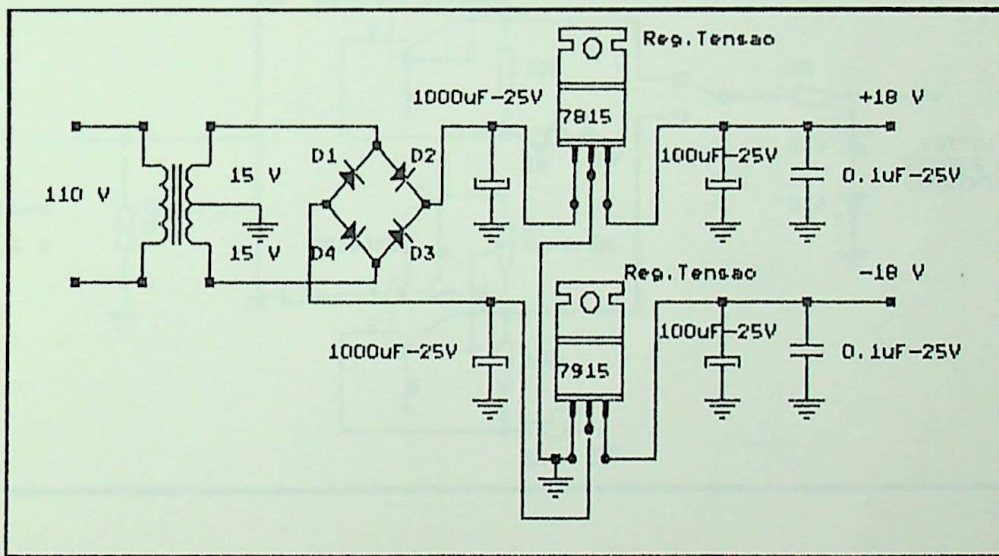


Figura 3.13 - Circuito da fonte simétrica de alimentação dos amplificadores operacionais.

3.2.4 - O circuito de cada unidade Wattimétrica da I.T.S.

O circuito completo de cada unidade wattimétrica da Interface de Tratamento de Sinais é apresentado na figura 3.14.

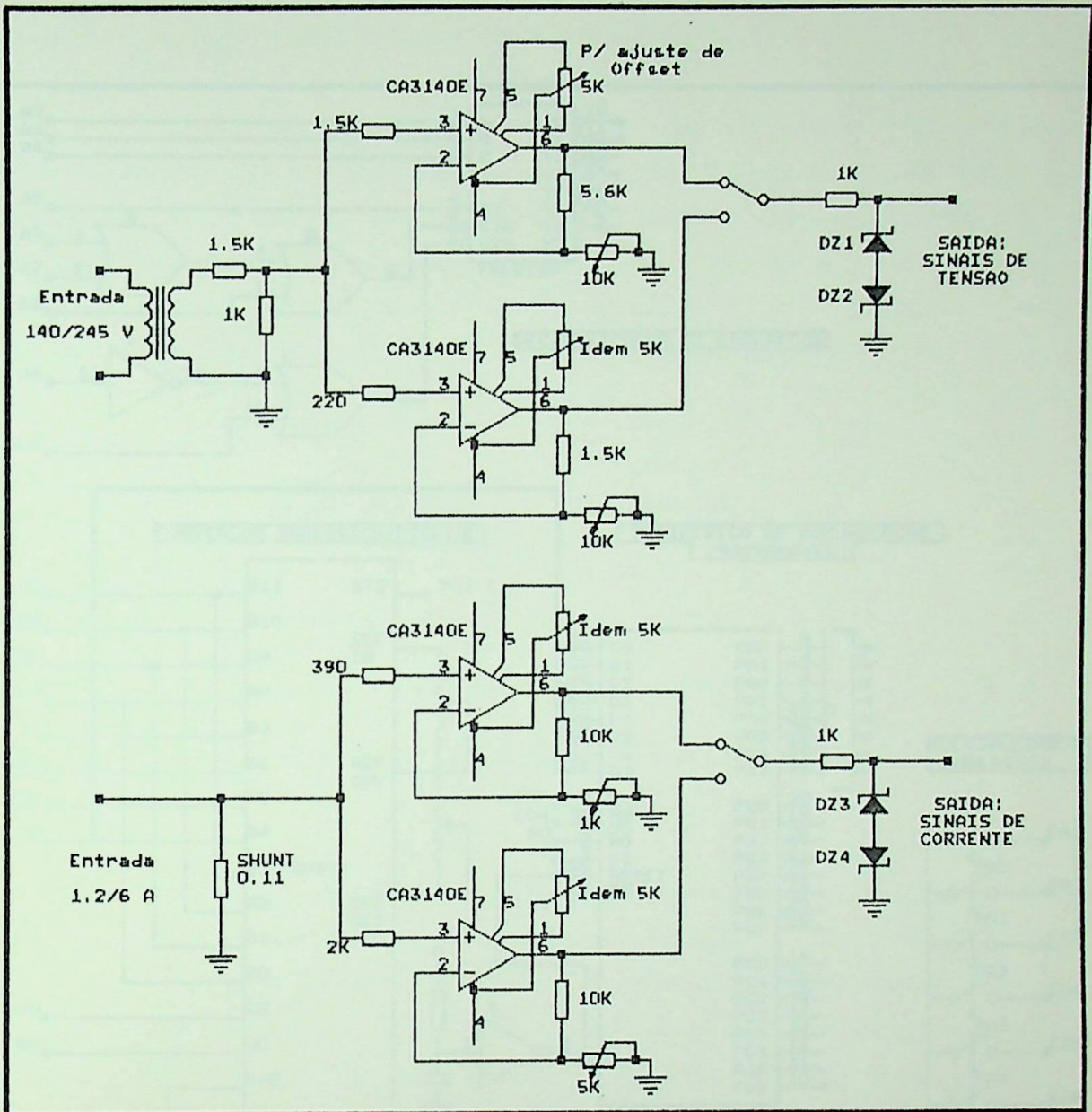


Figura 3.14 - Circuito de cada unidade wattimétrica da I. T. S.

3.3 - O Módulo de Digitalização

O Módulo de Digitalização, conforme descrito no item 3.1, apresenta um único conversor A/D, o ADC574 da ANALOG DEVICE, uma Interface de Comunicação Paralela, a PPI 8255A da INTEL, um conjunto de chaves analógicas (multiplexador), composto por dois CI 4066 (4 chaves em cada um deles) e o circuito amostrador/sustentador, conforme mostra a figura 3.15.

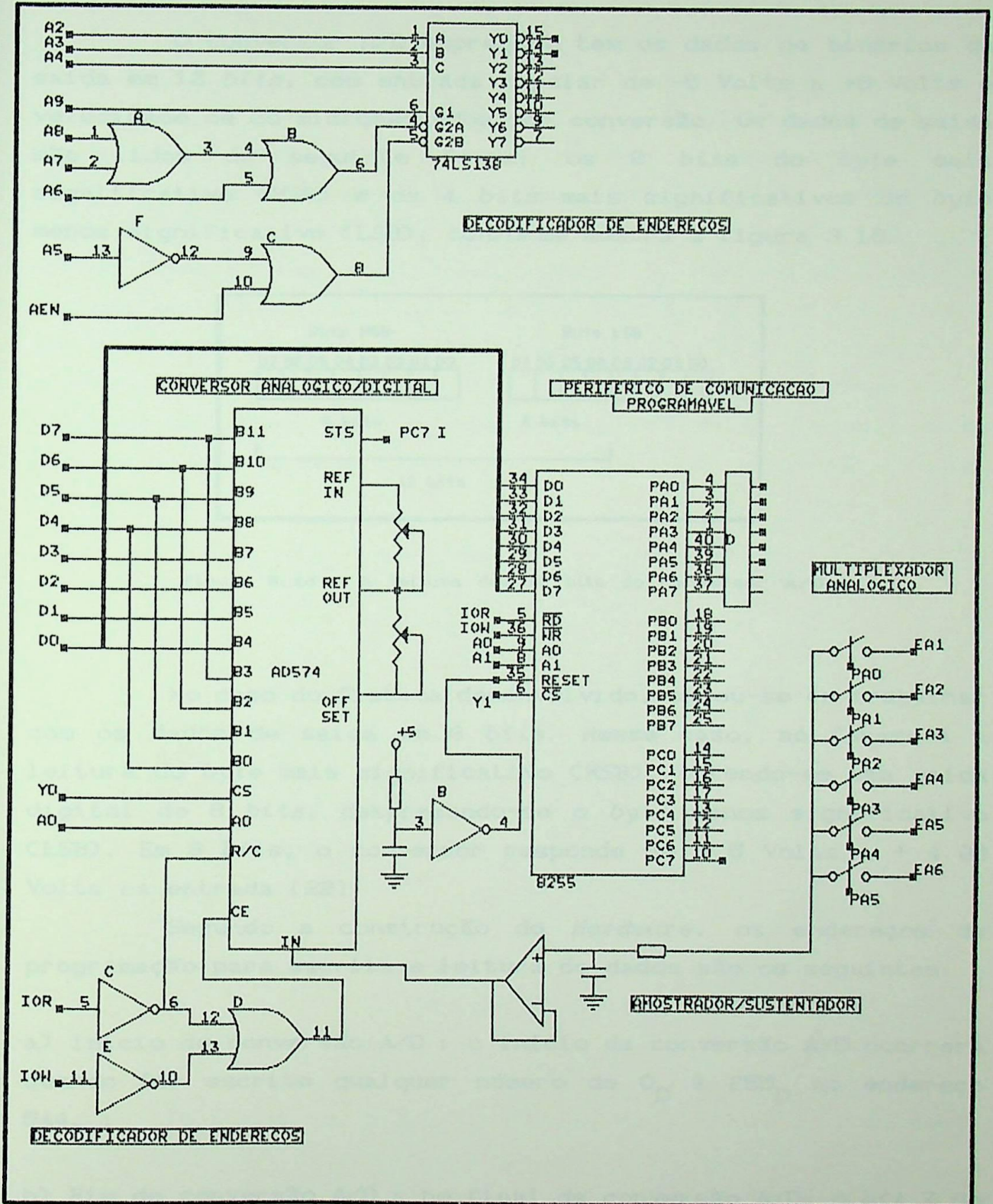


Figura 3.15 - O circuito do Módulo de Digitalização

3.3.1 - O Conversor Analógico para Digital

O conversor A/D empregado tem os dados de binários de saída em 12 bits, com entrada bipolar de -5 Volts a +5 Volts e velocidade de 25 microsegundos por conversão. Os dados de saída são lidos da seguinte forma: os 8 bits do byte mais significativo (MSB) e os 4 bits mais significativos do byte menos significativo (LSB), conforme mostra a figura 3.16.

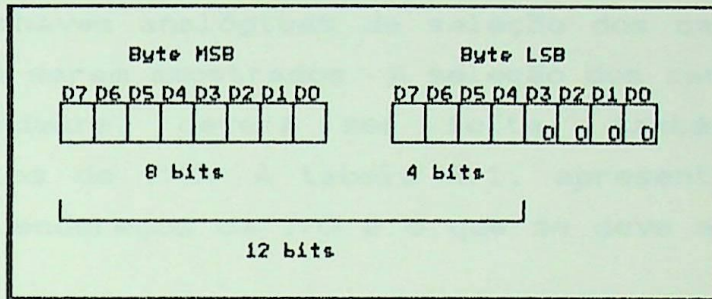


Figura 3.16 - A leitura dos 12 bits do conversor A/D.

No caso do Sistema desenvolvido, optou-se em trabalhar com os dados de saída em 8 bits. Nesse caso, só far-se-á a leitura do byte mais significativo (MSB), obtendo-se uma saída digital de 8 bits, desprezando-se o byte menos significativo (LSB). Em 8 bits, o conversor responde de - 5 Volts a + 4.96 Volts na entrada [22].

Segundo a construção do *Hardware*, os endereços de programação para escrita e leitura do dados são os seguintes:

- a) Início de conversão A/D : o início da conversão A/D ocorrerá quando for escrito qualquer número de 0_D à 255_D no endereço 544_D ;
- b) Fim de conversão A/D : no final da conversão A/D, o bit 7 do endereço 550_D deverá ser igual a "0";
- c) Leitura do dado : deverá ser lido no endereço 544_D .

3.3.2 - A Interface de Comunicação Paralela

Conforme a figura 3.15, a Interface de Comunicação Paralela, a PPI 8255A, possui 3 portas de 8 bits cada uma, programáveis como entradas ou saídas de dados. No caso do Sistema desenvolvido, serão utilizadas apenas duas portas, ambas programadas como saída de dados. Assim, segundo o *Hardware*, deve-se escrever 137_D no endereço 551_D [22]. As duas portas programadas como saída, terão a responsabilidade de acionar as chaves analógicas de seleção dos canais de entrada dos sinais a serem amostrados. A seleção dos canais de entrada, segundo *Hardware*, deverá ser feita, também, através de endereçamentos de *I/O*. A tabela 3.1, apresenta os canais de seleção, os endereços de *I/O* e o que se deve escrever em cada um deles.

CANAIS	ENDEREÇO	O QUE ESCREVER
EA1	548_D	01_D
EA2	548_D	02_D
EA3	548_D	04_D
EA4	548_D	08_D
EA5	548_D	16_D
EA6	548_D	32_D

Tabela 3.1 - Programação dos canais de entrada do multiplexador analógico.

Para desligamento dos canais de entrada selecionados, deve-se escrever 0_D no endereço de *I/O* igual a 548_D .

Esse periférico é responsável pelo sincronismo do Sistema e gerenciamento das suas funções internas.

3.3.3 - O Multiplexador

O Multiplexador é composto de 2 CI's 4066, com quatro chaves analógicas cada um. O diagrama desse CI é apresentado na figura 3.17.

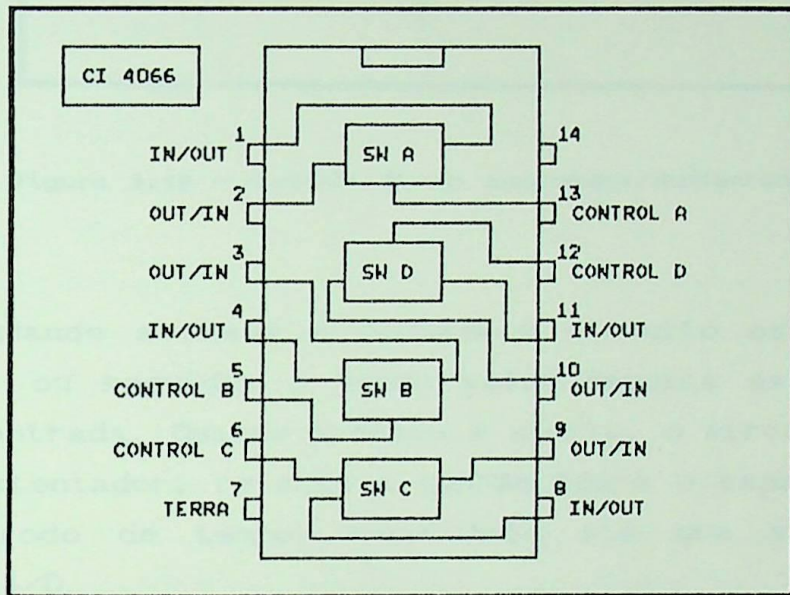


Figura 3.17 - O diagrama do CI 4066 (chaves analógicas).

As chaves analógicas são operadas (selecionadas) pela interface PPI 8255A, vista no item anterior [22].

3.3.4 - O circuito Amostrador/Sustentador

O circuito Amostrador/ Sustentador (*Sample and Hold*) é usado para diminuir o tempo de abertura para o conversor, através de uma rápida amostragem do sinal de entrada e então sustentar esse valor até que a conversão esteja terminada. O seu circuito é mostrado na figura 3.18.

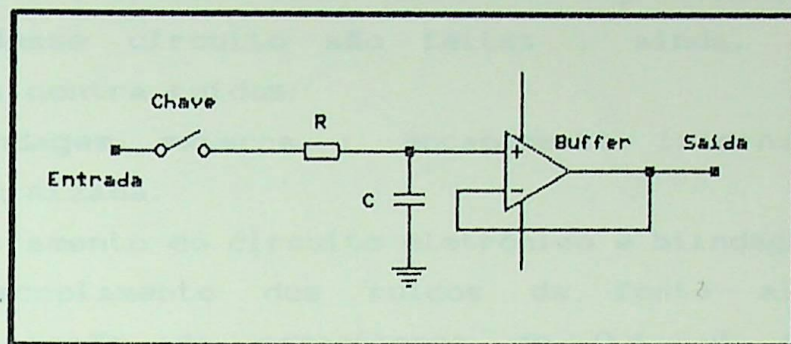


Figura 3.18 - Circuito de um Amostrador/Sustentador.

Quando a chave é fechada o circuito estará no modo amostrador ou seguidor e sendo assim seguirá as mudanças do sinal de entrada. Quando a chave é aberta, o circuito vai para o modo sustentador, retendo a tensão sobre o capacitor por um curto período de tempo, necessário até que se termine a conversão A/D.

3.4 - O Microcomputador

O Microcomputador deve ter a configuração mínima de um IBM PC-XT de 4.77 Mhz de base de tempo, com 640 Kbytes de memória RAM, um drive de 360 Kbytes e Coprocessador aritmético (não necessariamente), para utilização da Transformada Rápida de Fourier.

3.5 - Conclusões

A Interface de Tratamento de Sinais é capaz de proporcionar a transdução, a isolação e a amplificação dos sinais de entrada, mantendo-se sua forma de onda e o ângulo de fase. Para os níveis de tensão e corrente elétrica da entrada, a Interface fornece níveis na saída de - 5 a + 5 Volts de pico,

promovendo o casamento com o Módulo de Digitalização.

Nesse circuito são feitas , ainda, as seguintes prevenções contra ruídos:

- 1- Blindagem externa : encapamento interno com folha aluminizada.
- 2- Aterramento do circuito eletrônico e blindagem.
- 3- Desacoplamento dos ruídos da fonte alimentação : utilização de capacitores de 0.1 μ F de poliéster metalizado, colocado nos terminais + Vcc e - Vcc de todos os amplificadores operacionais [6].

O Módulo de Digitalização é compatível com microcomputadores IBM - PC XT ou AT , devendo-se atentar para que não existam periféricos ou placas do microcomputador que estejam utilizando os mesmos endereços de programação apresentados nos itens anteriores.

A placa de circuito impresso, vista pelo lado da solda e pelo lado dos componentes, correspondente a Interface de Tratamento de Sinais, é apresentada no Anexo 4.

CAPÍTULO 4

APLICATIVOS COMPUTACIONAIS

4.1 - Introdução

Nesse capítulo são analisados os aplicativos computacionais do Sistema desenvolvido que permitem calcular os valores eficazes das tensões e das correntes; as potências ativa, reativa e aparente, em cada unidade wattimétrica e/ou total; fator de potência vetorial (à três ou quatro fios) da carga; ângulo do fator de potência vetorial da carga; as amplitudes e os ângulos de fase das componentes harmônicas dos sinais medidos. Além do cálculo dessas grandezas, é possível a visualização de todos os sinais de tensão e de corrente, assim como os espectros de amplitudes e de fases das componentes harmônicas, à partir da amostragem e conversão analógica para digital dos sinais medidos.

O *Software* foi desmembrado em duas partes à saber: uma relativa a medição das grandezas elétricas (APLICATIVO DA MEDIÇÃO) e outra relativa a análise de harmônicas dos sinais medidos (APLICATIVO DA TRANSFORMADA RÁPIDA DE FOURIER). Na primeira parte os valores das grandezas elétricas são obtidos através de um processo dinâmico, por tempo indeterminado, podendo ser interrompido à critério do usuário. Seu uso, portanto, é semelhante à instrumentação de painel, onde a leitura se renova dinamicamente. A outra parte tem sua aplicação individualizada e acionada sempre que se necessitar uma análise espectral das harmônicas dos sinais elétricos medidos.

Foi empregada a linguagem TURBO PASCAL VERSÃO 3.0 para processamento e cálculos de todos os parâmetros elétricos envolvidos no processo da medição e na análise de harmônicas.

Por necessitar-se velocidade, optou-se por fazer-se a aquisição dos sinais analógicos em **ASSEMBLY VERSÃO 1.0**. Através de comandos próprios do *Turbo Pascal*, foi possível a inclusão da rotina em *Assembly*, diretamente no programa principal. Como os diversos resultados deverão ser apresentados na forma de rotinas gráficas, é utilizada, portanto, a rotina gráfica **TOOLBOX PASCAL 3.0**, convenientemente empregada para desenhar as várias telas que ilustram o aplicativo, assim como plotar as formas das ondas dos sinais pesquisados.

4.2 - Aspectos Relevantes

4.2.1 - da Linguagem computacional

O *Turbo Pascal* [11,13] é uma linguagem rápida, tanto no tempo de compilação (tempo para traduzir as instruções de *Pascal* para linguagem de máquina) quanto no tempo de execução dos programas. Além dessa característica, o *Turbo Pascal* permite utilizar, com eficiência, todos os recursos de *Hardware* do microcomputador, possibilitando combinar programas em *Turbo Pascal* com subrotinas em linguagem de máquina e se comunicar diretamente com os terminais de Entrada e Saída e com o Sistema Operacional de Disco do computador. Através do *Turbo Pascal Toolbox*, [11,13] foi possível a implantação de janelas (telas) com o objetivo de ilustrar a apresentação de resultados e a visualizar as formas das ondas medidas.

Uma subrotina bem depurada, em *Pascal 3.0*, para aquisitar pontos ao longo do período de um sinal analógico de frequência da fundamental igual a 60 Hz, com um microcomputador PC-XT em sua versão mais básica com 4.77 MHz de *clock*, utilizando um conversor analógico para digital de 25 microsegundos de conversão, não possibilita obter-se 256 ou mais amostras. Dessa forma optou-se em fazer-se, exclusivamente, a aquisição dos pontos, através de subrotina em linguagem de máquina, obtendo-se, então, um número relativamente maior de amostras por período, já que a

velocidade dessa linguagem é superior à do *Turbo Pascal 3.0*. Através de instruções apropriadas, a subrotina em *Assembly* [9,14] foi inserida diretamente no Programa Principal em *Pascal*.

4.2.2 - Detecção de zero (sincronismo)

No capítulo 2, viu-se que o início da amostragem dos sinais deve ser próximo de ZERO ascendente, nos sinais alternados. Desse modo, foi elaborado um algoritmo que permite detetar o ZERO ascendente do sinal analógico a ser amostrado. Esse algoritmo é mostrado na figura 4.1.

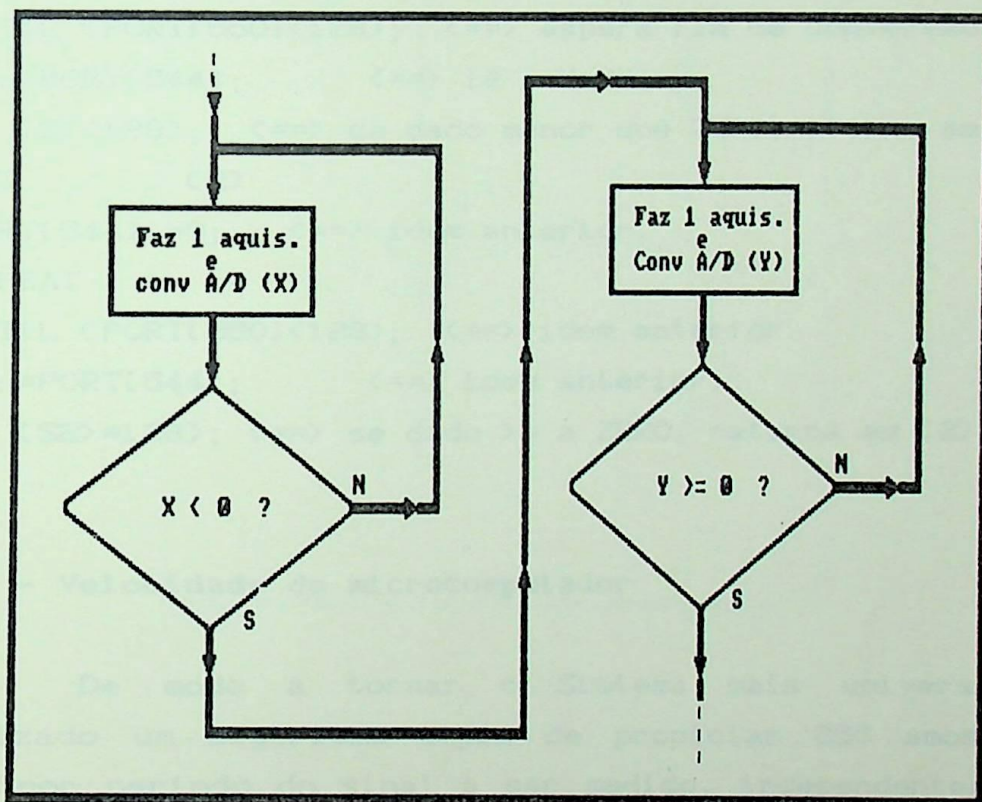


Figura 4.1- Algoritmo da subrotina para detectar o "zero" ascendente de sinais alternados.

Inicialmente faz-se a aquisição de um ponto na curva que representa o sinal a ser medido e verifica-se se esse valor é menor que ZERO. Caso negativo, faz-se nova aquisição, até que a condição seja satisfeita. Dessa forma, garante-se que o sinal

está em seu semi-ciclo negativo. A seguir faz-se outra aquisição na curva e verifica-se se esse valor é maior ou igual a ZERO. Caso negativo, repete-se a operação até que a condição seja satisfeita. Pode-se afirmar que houve, então, uma passagem pelo ZERO, no sentido ascendente, ou seja, do semi-ciclo negativo para o semi-ciclo positivo. As instruções abaixo, representam essa subrotina :

```

PORT[548]:=1;      <==> seleciona o canal de entrada.
REPEAT            (1)
  PORT[544]:=0;    <==> dá partida no conversor.
  REPEAT
    UNTIL (PORT[550]<128); <==> espera fim de conversão.
    S1:=PORT[544];   <==> lê o dado.
  UNTIL (S1<128); <==> se dado menor que ZERO, retorna em (1)
REPEAT            (2)
  PORT[544]:=0;    <==> idem anterior.
  REPEAT
    UNTIL (PORT[550]<128); <==> idem anterior.
    S2:=PORT[544];   <==> idem anterior.
  UNTIL (S2>=128); <==> se dado >= a ZERO, retorna em (2).

```

4.2.3 - Velocidade do microcomputador

De modo a tornar o Sistema mais universal, foi idealizado um algoritmo capaz de propiciar 256 amostras ou mais, por período do sinal a ser medido, independentemente do *clock* do microcomputador utilizado ou da frequência da fundamental, do sinal amostrado. Sabe-se, que quanto maior for o *clock* do microcomputador, utilizando-se, simultaneamente um conversor A/D com menor tempo de conversão, mais rápido será o Sistema, e portanto, mais amostras serão obtidas em um período do sinal pesquisado. Com esse objetivo e tomando-se como referência um microcomputador de 4.77 Mhz de base de tempo e um conversor A/D de 25 microsegundos de conversão, foi implementado o algoritmo apresentado na figura 4.2.

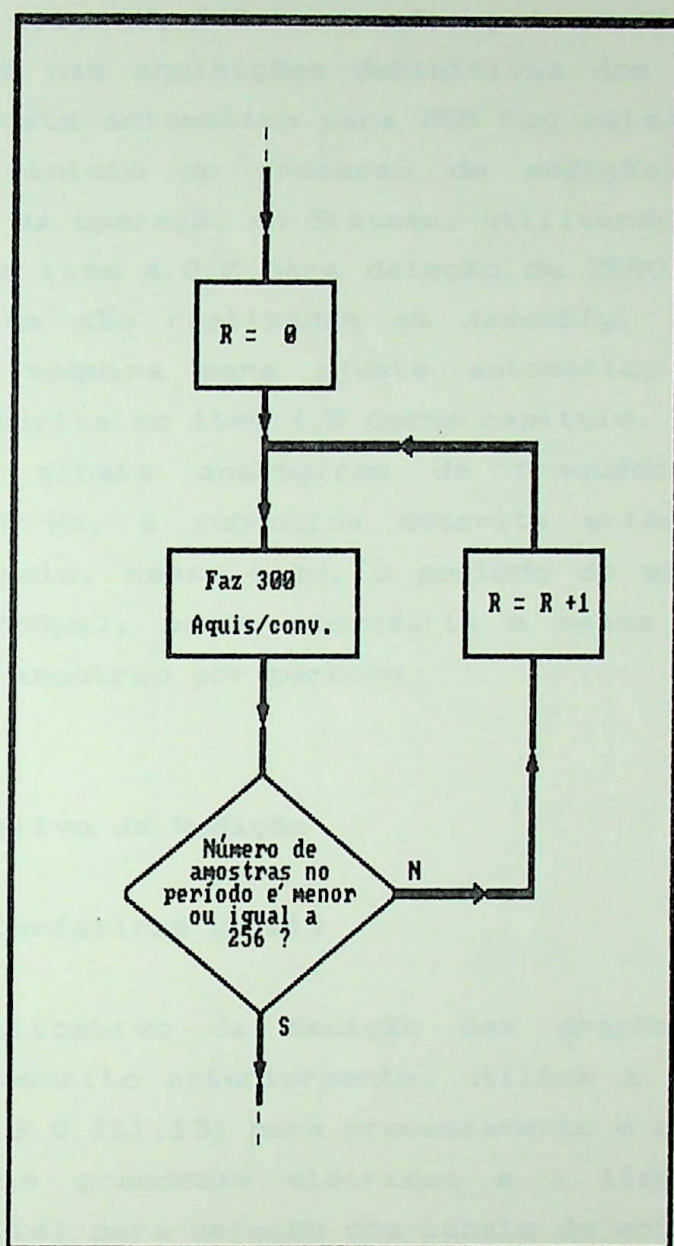


Figura 4.2- Algoritmo que ajusta automaticamente o número de amostras em 256, ou mais.

A variável " R " no algoritmo é um retardo, colocado entre duas amostras consecutivas, correspondendo a um contador. Inicialmente tem-se $R = 0$ (para atender a microcomputadores de 4.77 Mhz de *clock*). Faz-se 300 aquisições e verifica-se se o período foi totalmente discretizado com um número de amostras menor ou igual a 256. Caso isso não tenha ocorrido, o valor de " R " é incrementado e faz-se novas 300 aquisições, repetindo-se todo o processo até que a condição seja

satisfeita. O valor de " R " e o número de amostras encontrado, são utilizados nas aquisições definitivas dos sinais a serem medidos. O ajuste automático para 256 (ou mais) amostras só é realizado no início do processo de medição, logo após a inicialização da operação do Sistema, utilizando-se a subrotina apresentada no item 4.2.2 para detecção de ZERO. As aquisições dessa subrotina são realizadas em *Assembly*. A subrotina em linguagem de máquina para ajuste automático do número de amostras é descrita no item 4.5 desse capítulo.

Para sinais analógicos de frequência fundamental inferior a 60 Hz, a subrotina descrita anteriormente opera normalmente, pois, nesse caso, o período do sinal será maior que $1/60$ ($16666\mu s$), sendo necessária a mesma filosofia para ajuste de 256 amostras por período.

4.3 - O Aplicativo da Medição

4.3.1 - Características gerais

O Aplicativo da Medição das grandezas elétricas, conforme já descrito anteriormente, utiliza a linguagem *Turbo Pascal* versão 3.0 [11,13] para processamento e cálculo de todos os valores das grandezas elétricas e a linguagem *Assembly* versão 1.0 [9,14] para seleção dos canais de entrada, início da aquisição/conversão de dados, leitura e armazenamento dos dados digitais em registros de memória do microcomputador.

Procurou-se desenvolver o Aplicativo da Medição da forma mais simples possível, de modo a torná-lo rápido e ao mesmo tempo de fácil manuseio. Assim, conseguiu-se um programa de fácil operação, não necessitando, por parte do usuário, qualquer conhecimento sobre a tecnologia utilizada e, sim de conhecimentos básicos na operação de microcomputadores.

4.3.2 - O Algoritmo

O desenvolvimento do Aplicativo, foi baseado no algoritmo representado na figura 4.3.

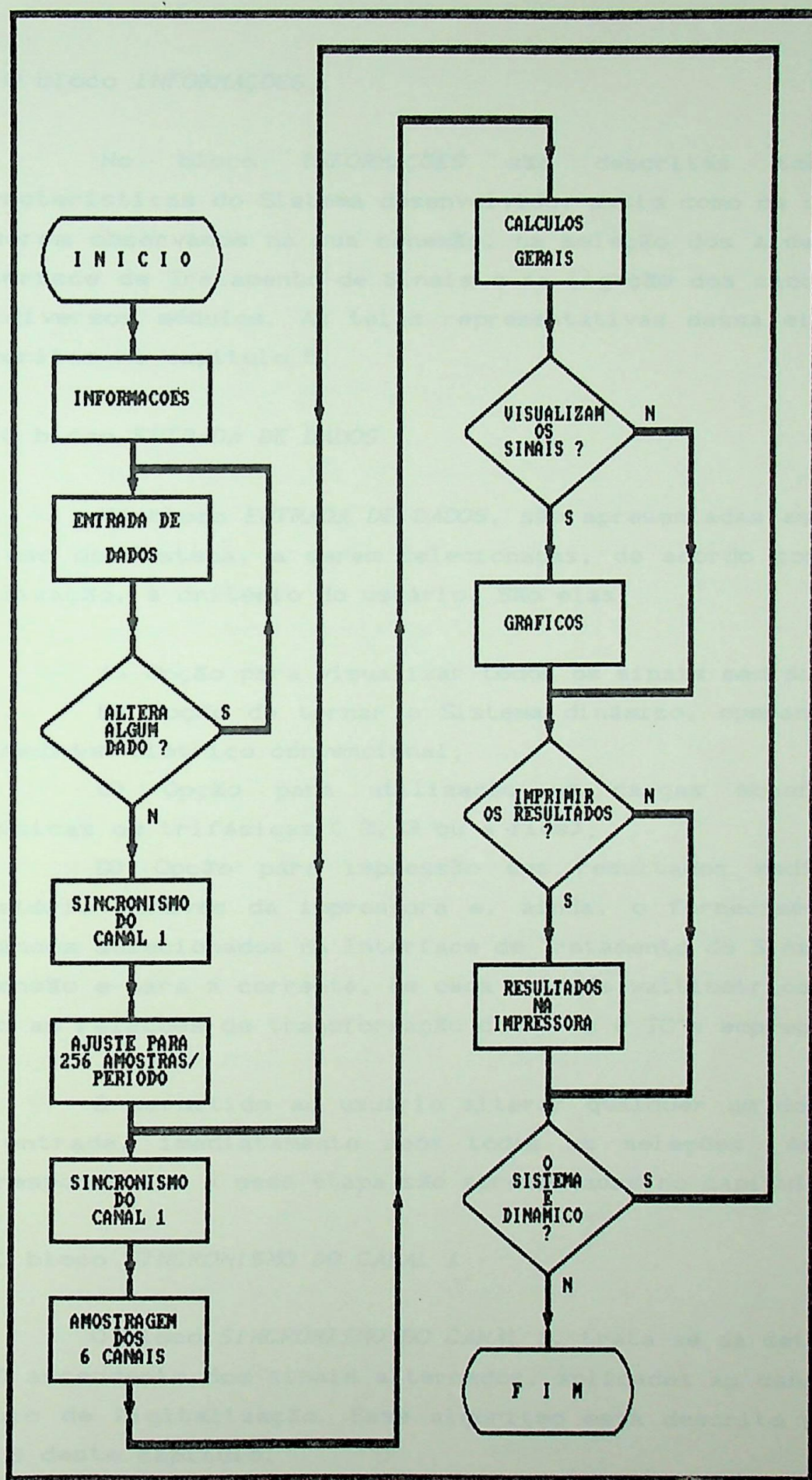


Figura 4.9- Algoritmo do Aplicativo da Medição.

1) O bloco *INFORMAÇÕES* :

No bloco *INFORMAÇÕES* são descritas todas as características do Sistema desenvolvido, assim como os cuidados a serem observados na sua conexão, na seleção dos alcances da Interface de Tratamento de Sinais e na ligação dos cabos entre os diversos módulos. As telas representativas dessa etapa são descritas no capítulo 5.

2) O bloco *ENTRADA DE DADOS* :

No bloco *ENTRADA DE DADOS*, são apresentadas as opções de uso do Sistema, a serem selecionadas, de acordo com a sua utilização, à critério do usuário. São elas:

A) Opção para visualizar todos os sinais medidos;

B) Opção de tornar o Sistema dinâmico, operando como um medidor elétrico convencional;

C) Opção para utilização em cargas monofásicas, bifásicas ou trifásicas (2, 3 ou 4 fios);

D) Opção para impressão dos resultados medidos em relatório através da impressora e, ainda, o fornecimento dos alcances selecionados na Interface de Tratamento de Sinais para a tensão e para a corrente, de cada unidade wattimétrica, assim como as relações de transformação dos TP's e TC's empregados.

É permitido ao usuário alterar qualquer um dos dados de entrada, imediatamente após todas as seleções. As telas correspondentes a essa etapa são apresentadas no capítulo 5.

3) O bloco *SINCRONISMO DO CANAL 1* :

O bloco *SINCRONISMO DO CANAL 1*, trata-se da detecção do ZERO ascendente dos sinais alternados, aplicados ao canal 1 do Módulo de Digitalização. Esse algoritmo está descrito no item 4.2.2 deste capítulo.

4) O bloco AJUSTE PARA 256 AMOSTRAS/PERÍODO :

No bloco AJUSTE PARA 256 AMOSTRAS/PERÍODO, é possível ajustar-se o número de amostras/periódodo, do sinal medido, em 256 (ou mais), independente da velocidade do microcomputador ou da frequência fundamental do sinal medido. Esse algoritmo está descrito no item 4.2.3 deste capítulo.

5) O bloco AMOSTRAGEM DOS 6 CANAIS :

Após a ajustagem automática do número de amostras e do sincronismo em ZERO ascendente, o bloco AMOSTRAGEM DOS 6 CANAIS promove a aquisição, a conversão A/D e o armazenamento do dado digital na memória do microcomputador. Nessa subrotina, além das instruções convencionais do *Turbo Pascal*, foram empregadas outras que serão discutidas a seguir [13] :

A) A instrução: `PORT [n:inteiro] := MD; ;` acessa a porta "n" (endereço "n") do microprocessador, escrevendo nesse endereço o número "M_D" (M decimal) ou "\$M" (M hexadecimal). Ela é convenientemente utilizada para selecionar os canais de entrada, programar o periférico de comunicação do Módulo de Digitalização, dar partida na amostragem/conversão do sinal analógico e proceder a leitura de dados armazenados na memória do microcomputador. Se incluída no programa como na forma : `M := PORT [n] ;` será atribuída à variável "M" o conteúdo do endereço de memória "n".

B) A instrução: `INLINE ($ código/...): ;` permite inserir instruções em linguagem de máquina diretamente no programa fonte. Através dessa instrução, o programa para aquisição dos 256 pontos ao longo do período, dos seis sinais a serem medidos, é introduzido no Programa Principal. Isso ocorre após a geração dos códigos de operação (OPCODE) dessa subrotina, através da linguagem *Assembly 1.0*.

C) A instrução: `OFS (identificador) :inteiro ; ;` retorna o *offset* dentro do segmento de memória ocupado pelo

primeiro byte da variável, função ou procedimento identificado. As variáveis (no caso assim utilizada) identificadas pela instrução são anexadas a subrotina em *Assembly*.

6) O bloco *CÁLCULOS GERAIS* :

Nesse bloco existem várias subrotinas de modo a proceder-se a transformação do valor de cada amostra, de decimal em número real; do cálculo do valor eficaz de cada sinal pesquisado; do cálculo das potências ativa, aparente, reativa e fator de potência monofásico, assim como as potências totais, o fator de potência total (fator de potência vetorial) e o seu ângulo e a plotagem dos sinais amostrados. São analisadas à seguir, separadamente, cada uma dessas subrotinas.

AD A subrotina para transformação de número decimal em real:

A subrotina para transformação do dado lido da memória do microcomputador, em um número real, é através da definição de *FUNÇÕES* no *Turbo Pascal*. Então, por exemplo:

```
FOR I : = 0 TO 255 DO
  BEGIN
    V1[I]:=DECIMAL( X1[I] );
  END;
```

DECIMAL é uma função definida no cabeçalho do programa fonte como se segue:

```
FUNCTION DECIMAL ( A : Integer ) : Real;
  VAR V : Real;
  BEGIN
    V : = A / 256 ;
    V : = 10 * V - 5 ;
    DECIMAL : = V ;
  END;
```

Onde : $V1[I]$ ==> número real correspondente a cada amostra desde $I=0$ até 255, perfazendo 256 pontos do sinal 1.
 $X1[I]$ ==> valor de cada amostra, desde $I=0$ até 255, do sinal 1.
 A =====> variável inteira, correspondente a $X1$
 V =====> variável real;

Para cada valor de I (de 0 até 255) a instrução contida no FOR , chama a função DECIMAL de modo a promover a transformação decimal-real do valor de cada amostra. São armazenados 256 valores reais da variável $V1$, correspondendo aos 256 pontos amostrados. Analogamente, é feita a conversão decimal-real de cada amostra dos outros canais medidos.

B) A subrotina para calcular o valor eficaz do sinal amostrado:

Uma vez feita a transformação do número decimal em número real, de cada amostra do sinal medido, é possível calcular-se o valor eficaz do sinal, através da expressão aproximada, apresentada no item 2.2, do capítulo 2, ou seja:

$$V_{ef_a} = \sqrt{\frac{1}{N} \sum_{i=1}^N x_i^2} \quad (4.1)$$

É , também, da definição de uma FUNÇÃO, em *Pascal*, que se determina o valor eficaz de um sinal amostrado. A seguir é apresentada a instrução que aciona a FUNÇÃO.

VEF : = VALOR_EFICAZ (V1);

A função VALOR_EFICAZ será assim definida:

```

FUNCTION VALOR_EFICAZ ( V1 : VREAL ) : Real ;
  VAR VRMS : Real ;
      I : Integer ;
  BEGIN
    VRMS : = 0 ;
    FOR I : = 0 TO 255 DO
      VRMS : = VRMS + SQR ( V1 [ I ] ) ;
    VALOR_EFICAZ : = SQRT ( VRMS/256 ) ;
  END ;

```

Há necessidade de definir-se:

```
VREAL = ARRAY [ 0..255 ] OF REAL ;
```

no cabeçalho do Programa Principal.

De modo análogo, são calculados os valores eficazes dos outros sinais amostrados.

C) A subrotina para cálculo das potências monofásicas:

A potência aparente monofásica é calculada à partir dos valores eficazes da tensão e da corrente correspondentes àquela potência. Em *Pascal*, a instrução é:

```
APARE1 : = VEF1 * VEF2 ;
```

A potência ativa monofásica é calculada à partir da expressão aproximada, mencionada no item 2.2, do capítulo 2, ou seja:

$$P_a = \frac{1}{N} \cdot \sum_{i=1}^N I_i \cdot V_i \quad (4.2)$$

Há necessidade de multiplicar-se cada amostra da tensão pela amostra correspondente do sinal corrente, promovendo o somatório desses produtos. Em *Pascal*, as instruções são as seguintes :

```

POT1 : = 0 ;
FOR I : =0 TO 255 DO
  POT1 : = POT1 + V1[I] * V2[I] ;
POT1 : = POT1 / 256 ;

```

A potência reativa monofásica é calculada à partir do triângulo de potências, ou seja :

$$Q = \sqrt{S^2 - P^2} \quad (4.3)$$

Assim, em *Pascal*, a instrução é:

```

REATI1 : = SQRT ( SQR (APARE1) - SQR (POT1) ) ;

```

À partir das potências monofásicas, calcula-se o fator de potência monofásico e o seu respectivo ângulo. À seguir apresentam-se as instruções correspondentes a esses cálculos:

```

FAT1 : = POT1 / APARE1 ;
ANG1 : = ( ARCTAN (REATI1/POT1)) * 180/PI ;

```

Analogamente, são calculadas as potências monofásicas, o fator de potência monofásico e o ângulo desse fator de potência, para os outros circuitos wattimétricos.

À partir das potências monofásicas, são calculadas as potências ativa, reativa e aparente total da carga trifásica, assim como seu fator de potência vetorial e o respectivo ângulo.

4.3.3 - Particularidades do aplicativo

Para efeito dos cálculos intermediários, considerou-se os resultados com 3 algarismos significativos. Desse modo

eliminou-se um possível problema no cálculo da potência reativa, quando o fator de potência for unitário ($S = P$), pois devida à aproximação numérica, poder-se-ia encontrar $P > S$ ou P diferente de S , o que traria problemas para o Aplicativo.

Para que não ocorram problemas aritméticos, como por exemplo, divisão por ZERO, algumas providências foram tomadas:

- 1) Se a carga é resistiva pura ($S = P$), faz-se um desvio no programa e assume-se : $P = S$; $Q = 0$; F.P. = 1 e ANG = 0 .
- 2) Se a carga é reativa pura ($P = 0$), faz-se um desvio no programa e assume-se : $Q = S$; $P = 0$; F.P. = 0 e ANG = 90 .
- 3) Considerando-se que na prática, um fator de potência igual a 0.999 é tomado como igual a 1 (unitário), sempre que isso ocorrer, o fator de potência será igual a 1, assumindo-se: $P = S$; $Q = 0$ e ANG = 0 . Analogamente, para fator de potência menor que 0.035 ($ANG \geq 88$ graus), assume-se: $Q = S$; $P = 0$; F.P. = 0 e ANG = 90 graus.
- 4) Sendo a carga monofásica ou bifásica (2 ou 3 fios), com uma ou duas unidades wattimétricas, respectivamente, o aplicativo sempre adquire os seis canais, mesmo que 2 ou 4 canais não estejam sendo utilizados. Sendo assim, na entrada de dados iniciais, quando é solicitado o número de fios do sistema elétrico, o Aplicativo da Medição faz com que todas as potências inexistentes sejam iguais a ZERO, para o cálculo das potências totais da carga.
- 5) No cálculo das potências totais, os arredondamentos descritos neste item são igualmente adotados.

4.3.4 - Saída dos resultados

Os resultados da medição, à critério do usuário, poderão ser apresentados no monitor de vídeo, com ou sem resultados na impressora. As figuras 4.4 e 4.5 apresentam os resultados via vídeo e via impressora, respectivamente.

UNIDADE WATTIMETRICA : 1			UNIDADE WATTIMETRICA : 2		
V.EF.V1 =	126.4	V	V.EF.V2 =	126.4	V
V.EF.I1 =	4.32	A	V.EF.I2 =	4.32	A
P.ATIVA =	546.4	W	P.ATIVA =	546.4	W
P.APAR. =	546.4	VA	P.APAR. =	546.4	VA
P.REAT. =	0.0	VAR	P.REAT. =	0.0	VAR
UNIDADE WATTIMETRICA : 3					
V.EF.V3 =	126.4	V			
V.EF.I3 =	4.32	A			
P.ATIVA =	546.4	W			
P.APAR. =	546.4	VA			
P.REAT. =	0.0	VAR			
METODO DOS TRES WATTIMETROS					
POTENCIA ATIVA TOTAL =	1639.3	WATTS			
POTENCIA APARENTE TOTAL =	1639.3	VA			
POTENCIA REATIVA TOTAL =	0.0	VAR			
FAT. DE POTENCIA TOTAL =	1.000				
ANG. DO F. DE POTENCIA =	0				
					Contin.=[Enter]

Figura 4.4- Tela do monitor de vídeo com os resultados da medição.

```

*****
"   RESULTADOS DA MEDICAO :   "
*****

DATA => 16/ 7/1991          *          HORA => 22:21:55

*****
* GRANDEZAS * WATTIMET.1* WATTIMET.2* WATTIMET.3* TOTAL : *
*****
* TENSAO [V]*      126.4 *      126.4 *      126.4 * ----- *
*-----*-----*-----*-----*-----*
*CORRENTE[A]*       4.32 *       4.32 *       4.32 * ----- *
*-----*-----*-----*-----*-----*
*P.ATIVA [W]*      546.4 *      546.4 *      546.4 * 1639.3 *
*-----*-----*-----*-----*-----*
*P.APAR [VA]*      546.4 *      546.4 *      546.4 * 1639.3 *
*-----*-----*-----*-----*-----*
*P.REAT[VAR]*       0.0 *       0.0 *       0.0 *      0.0 *
*-----*-----*-----*-----*-----*
*F. POTENCIA*       1.000 *       1.000 *       1.000 *      1.000 *
*-----*-----*-----*-----*-----*
*ANG.F.P.[G]*       0 *       0 *       0 *      0 *
*-----*-----*-----*-----*-----*
*IMPEDANCIA *      ---- *      ---- *      ---- *      ---- *
* [OHMS] *          *          *          *          *
*****

```

Figura 4.5 - Apresentação dos resultados via impressora.

4.4 - O Aplicativo da Transformada Rápida de Fourier (FFT)

4.4.1 - Características gerais

O algoritmo da Transformada Rápida de Fourier (FFT) [8,16] empregado utiliza, para análise dos espectros de amplitudes e fases das componentes harmônicas do sinal, um número de amostras igual a uma potência de 2. No caso particular do Sistema desenvolvido, utiliza-se 256 amostras por período do sinal a ser analisado.

Na prática, não se consegue exatamente 256 amostras no período, mas um número ligeiramente superior (para um microcomputador de 16 Mhz e sinal com frequência fundamental igual a 60 Hz, o número de amostras no período é, aproximadamente igual a 262). Para contornar esse problema, optou-se por fazer uma interpolação linear entre amostras, de modo a conseguir-se , exatamente, 256 amostras/período. Essa técnica propiciou erros desprezíveis, considerando-se que, em média, são interpoladas apenas 6 amostras.

Considerando-se que o algoritmo empregado apresenta erros devido à aproximação aritmética, a apresentação do espectro de amplitudes das componentes harmônicas, ficou limitado a 1.5 % da fundamental, desse modo, valores das amplitudes de harmônicas menores que 1.5 % da fundamental, são desprezados.

As observações apresentadas no item 4.3.1, são aplicáveis aqui também.

4.4.2 - A Transformada Rápida de Fourier (FFT)

A Transformada Rápida de Fourier [16] é um algoritmo de alta velocidade, desenvolvido por Cooley-Tukey, publicado em 1965, que estabeleceu um caminho para executar a Transformada Discreta de Fourier (DFT) com um número de operações muitas vezes menor. Por exemplo, para 32 amostras a DFT é operada com mais ou menos 1024 operações, enquanto que a FFT é realizada

com apenas 160 operações. Para 256 amostras, a DFT processa cerca de 65500 operações, enquanto que a FFT processa apenas 2048 operações, desse modo, foi possível determinar-se o espectro de frequências de um sinal temporal, com bastante precisão, num tempo relativamente pequeno.

Por questão de ordem prática, deseja-se calcular o espectro até a frequência de ordem 40, ou seja, 2400 hz, para a frequência fundamental de 60 Hz. Segundo a Teoria da Amostragem, a taxa de amostragem (amostras/segundo) deverá ser de no mínimo duas vezes a mais alta frequência a ser calculada. Nesse caso igual ao dobro de 2400, ou seja, 4800 amostras/segundo. Como o Sistema faz 256 amostras em 1/60 segundos, tem-se que a sua taxa de amostragem é igual a 15360 amostras/segundo, que é mais de 3 vezes a taxa mínima necessária.

4.4.3 - O Algoritmo

O aplicativo desenvolvido utiliza o algoritmo de Cooley-Tukey, determinando os espectros de amplitudes e de fases das componentes harmônicas do sinal analisado, até a quadragésima harmônica (2400 hz). Os ângulos de fase foram calculados para sinais componentes representados pela expressão do SENO. A figura 4.6 apresenta o fluxograma do aplicativo em questão.

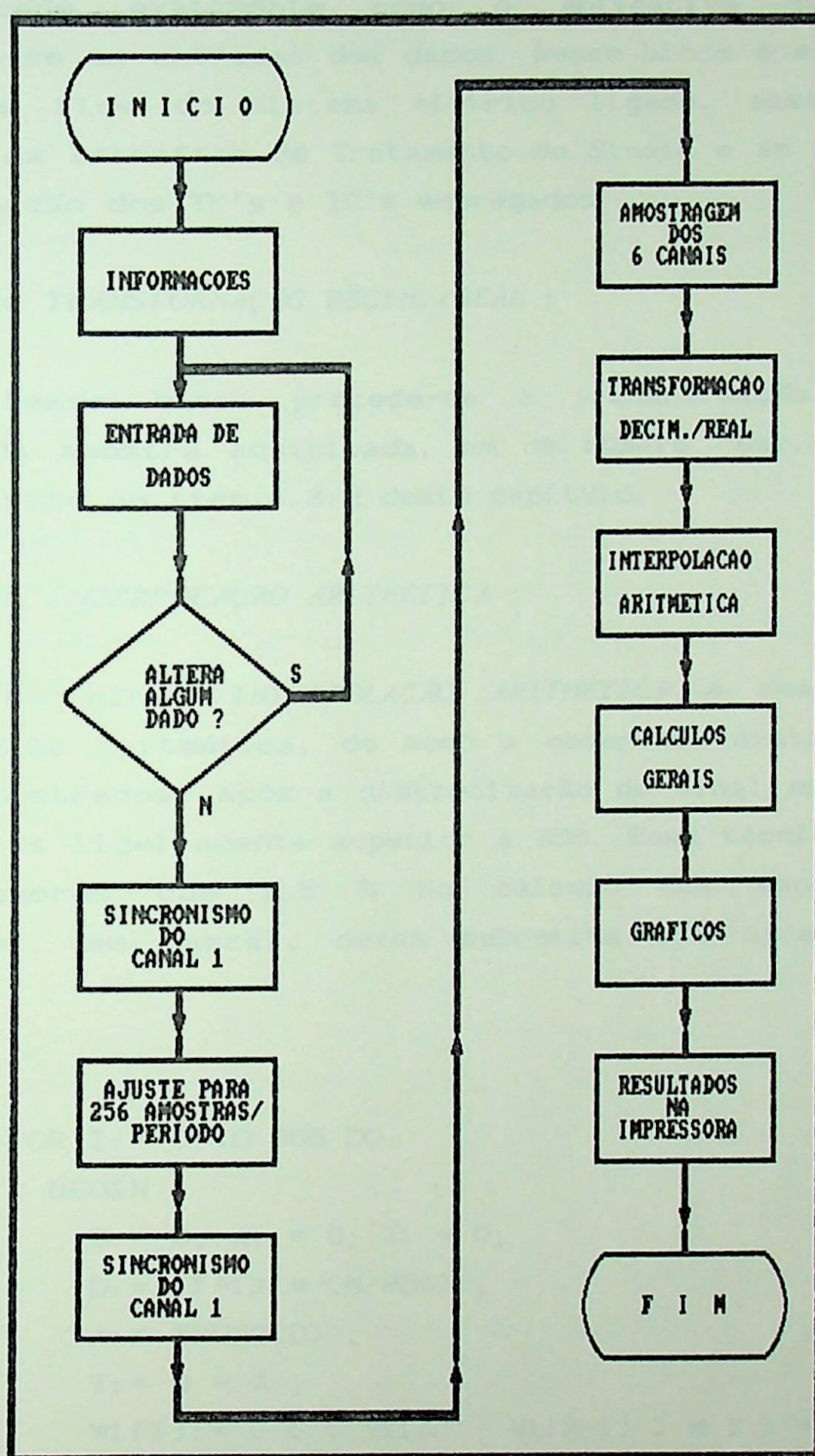


Figura 4.6 - O algoritmo do Aplicativo da FFT.

Até o bloco *TRANSFORMAÇÃO DECIM./REAL*, o Aplicativo da FFT procede exatamente como o Aplicativo da Medição, exetutando-se as entradas dos dados. Nesse bloco é solicitado o número de fios do sistema elétrico ligado, assim como os alcances da Interface de Tratamento de Sinais e as relações de transformação dos TP's e TC's empregados.

1) o bloco *TRANSFORMAÇÃO DECIM./REAL* :

Nesse bloco procede-se a transformação do valor decimal da amostra aqusitada, em um número real, exatamente como descrito no item 4.3.2 deste capítulo.

2) o bloco *INTERPOLAÇÃO ARITMÉTICA* :

No bloco *INTERPOLAÇÃO ARITMÉTICA* é realizada uma interpolação aritmética, de modo a obter-se, exatamente, 256 pontos amostrados, após a discretização do sinal em um número de amostras ligeiramente superior a 256. Essa técnica introduz erros menores que 1.5 % no cálculo dos espectros. As instruções, em Pascal, dessa subrotina são apresentadas à seguir:

```

FOR I:= 0 TO 255 DO
  BEGIN
    D:= 0; A:= 0; T:= 0;
    D:= (I+1) * (N/256) ;
    A:= TRUNC(D) ;
    T:= D - A ;
    W1[I]:= ( ( ( V1[A] - V1[A-1] ) * T ) + V1[A-1] );
  END;

```

Onde: N ==> número de amostras original (>256);
 V1[I]==> valor de cada amostra original (N>256);
 W1[I]==> valor da amostra interpolada.

3) o bloco *CÁLCULOS GERAIS* :

Nesse bloco procedem-se os cálculos relativos aos espectros de amplitudes e de fases das componentes harmônicas do sinal pesquisado, através do algoritmo da FFT, com 256 amostras no período. As componentes do espectro com amplitudes menores que 1,5 % da amplitude da fundamental, foram desprezadas.

4) o bloco *GRÁFICOS* :

Uma vez calculados os espectros de amplitudes e de fases de cada sinal de entrada e através de uma rotina gráfica, é possível plotar esses espectros na tela do monitor de vídeo. São visualizados os espectros de amplitudes e de fases dos sinais correspondentes a cada unidade wattimétrica.

4) o bloco *RESULTADOS NA IMPRESSORA*:

Esse bloco consta de uma subrotina que imprime os resultados calculados relativos aos dois espectros, de cada sinal de entrada, assinalando o dia, o mês, o ano, a hora e o minuto em que foi feita a amostragem dos sinais analisados, de modo a propiciar um banco de dados para uma análise futura.

4.4.4 - Saída dos resultados

Os resultados são apresentados na forma de gráfico no monitor de vídeo e através de tabelas impressas no dispositivo de impressão. Como exemplo, para os sinais de tensão e corrente, apresentados na figura 4.7, as figuras 4.8 e 4.9, apresentam as formas de saída dos resultados encontrados.

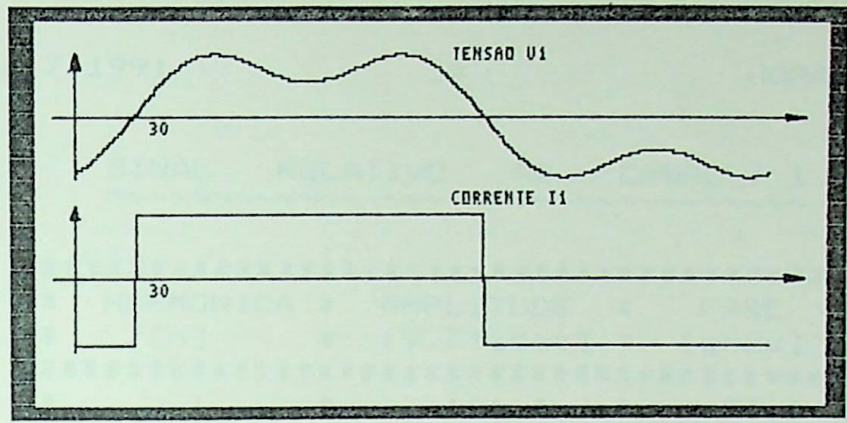


Figura 4.7 - Sinais tensão e corrente tomados como exemplo para apresentação dos resultados em vídeo e impressora.

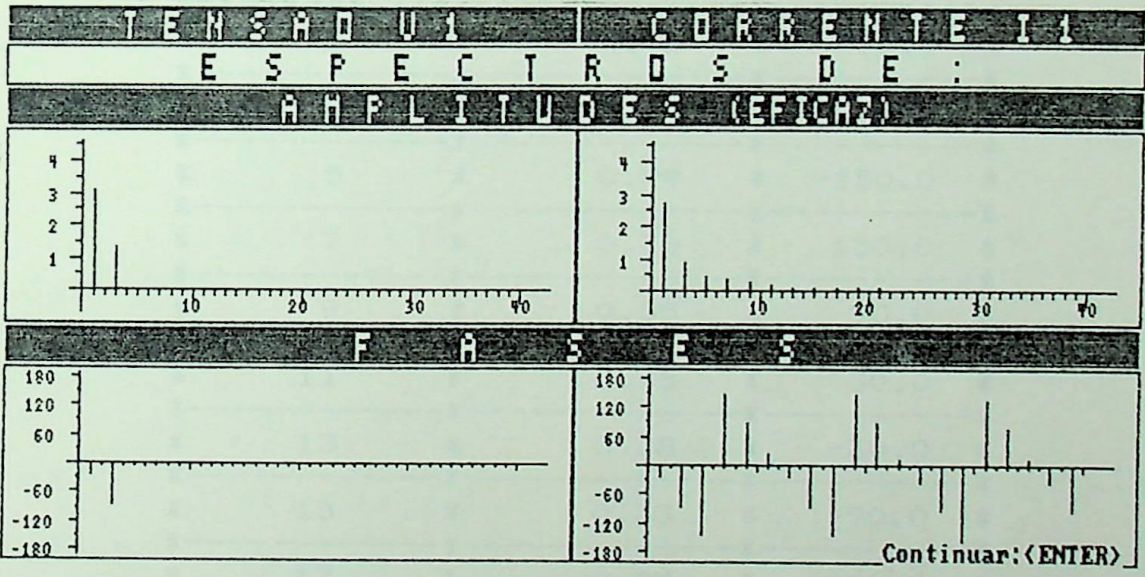


Figura 4.8 - Tela contendo os espectros de amplitudes e fases de cada sinal exemplificado.

```

" RESULTADOS DA ANALISE DE HARMONICAS VIA FFT "

```

DATA => 16/ 7/1991

*

HORA => 22:36:57

```

SINAL RELATIVO AO CANAL : 1

```

```

*****
* HARMONICA * AMPLITUDE * FASE *
* [n] * [V.Eficaz] * [grau] *
*****
* 1 * 126.4 * -30.0 *
*-----*-----*-----*
* 3 * 55.0 * -90.0 *
*****

```

```

SINAL RELATIVO AO CANAL : 2

```

```

*****
* HARMONICA * AMPLITUDE * FASE *
* [n] * [V.Eficaz] * [grau] *
*****
* 1 * 4.92 * -30.0 *
*-----*-----*-----*
* 3 * 1.64 * -90.0 *
*-----*-----*-----*
* 5 * 0.99 * -150.0 *
*-----*-----*-----*
* 7 * 0.70 * 150.0 *
*-----*-----*-----*
* 9 * 0.55 * 90.0 *
*-----*-----*-----*
* 11 * 0.45 * 30.0 *
*-----*-----*-----*
* 13 * 0.38 * -30.0 *
*-----*-----*-----*
* 15 * 0.33 * -90.0 *
*-----*-----*-----*
* 17 * 0.29 * -150.0 *
*-----*-----*-----*
* 19 * 0.26 * 150.0 *
*-----*-----*-----*
* 21 * 0.24 * 90.0 *
*****

```

Figura 4.9 - Resultados impressos no dispositivo de impressão, para o exemplo citado.

4.5 - Aplicativo de Apoio

Conforme já descrito anteriormente, a aquisição dos 6 sinais analógicos é feita através de uma subrotina em linguagem *Assembly* versão 1,0 [9], de modo a obter-se um maior número de amostras por período. A subrotina aquisição, em *Assembly*, é inserida diretamente no programa fonte, através da instrução *INLINE*, do *Turbo Pascal*. Os códigos de operação, em linguagem de máquina, foram determinados através do programa ".OBJ", após programação em *Assembly*. A subrotina com instruções em *Assembly* e os respectivos códigos de operação são apresentados na figura 4.10.

Codigos Hexadecimal	Funcao	Codigos de Operacao
	EXTRN	OFFSET:WORD
	EXTRN	RETAR:WORD
	CODE	SEGMENT'CODE'
		ASSUME CS:CODE
		PUBLIC AQUISITE
	SEL_CANAL	EQU 224H
	PORTA_LEITURA	EQU 220H
	NAMOST	EQU 12CH
	AQUISITE	PROC
FA		CLI
8B	1E 0000e	MOU BX,OFFSET
B9	012C	MOU CX,NAMOST
BA	0224	MOU DX,SEL_CANAL
B0	01	MOU AL,01
EE		OUT DX,AL
B8	0004	MOU AX,04H
	ESPERA_1:	
48		DEC AX
75	FD	JNZ ESPERA_1
BA	0220	MOU DX,PORTA_LEITURA
	AQUISICAO:	
EE		OUT DX,AL
A1	0000e	MOU AX,RETAR
	TEMPO:	
48		DEC AX
75	FD	JNZ TEMPO
EC		IN AL,DX
88	07	MOU [BX],AL
43		INC BX
E2	F3	LOOP AQUISICAO
FB		STI
	AQUISITE	ENDP
	CODE	ENDS
		END

Figura 4.10 - A subrotina aquisição em *Assembly* e os respectivos códigos de operação em hexadecimal.

CAPÍTULO 5

4.6 - Conclusão

Tanto o Aplicativo da Medição quanto o Aplicativo da FFT, operam satisfatoriamente, propiciando um erro final menor que 1.5 % do fundo de escala, conforme objetivo proposto inicialmente. O Aplicativo da Medição é bastante versátil oferecendo diversas opções de utilização para o usuário. O Aplicativo da FFT não oferece a opção de ser dinâmico, visto que a análise harmônica é um processo não muito veloz que depende, sobretudo, da velocidade do microcomputador empregado.

CAPÍTULO 5

OPERAÇÃO DO EQUIPAMENTO

5.1 - Introdução

Neste capítulo é apresentada a operação do equipamento, com as instruções necessárias ao seu manuseio. O equipamento pode ser operado por qualquer pessoa, pois o Sistema é auto-instrutivo e a entrada dos dados e demais instruções ao longo do processamento são de fácil compreensão.

5.2 - Inicialização do Sistema

Para a inicialização do Sistema, o usuário deve atentar-se para as seguintes instruções :

- 1- O Sistema é compatível com microcomputador IBM-PC XT ou AT de velocidade mínima de 4.77 Mhz.
- 2- Os programas destinados à medição ou à análise de harmônicas estão inseridos em disco flexível denominado MEDIDOR UNIVERSAL.
- 3- Neste disco, além dos aplicativos fundamentais, estão incluídos : o sistema operacional versão 4.01 e um programa para inicialização de todo o Sistema.
- 4- O disco deverá ser introduzido no *drive* A, independente do microcomputador conter, ou não, disco duro.

5- Ao final da inicialização, a primeira tela no monitor corresponde ao *Menu de acesso*, contendo as instruções necessárias para seleção da operação do Sistema, conforme a figura 5.1.

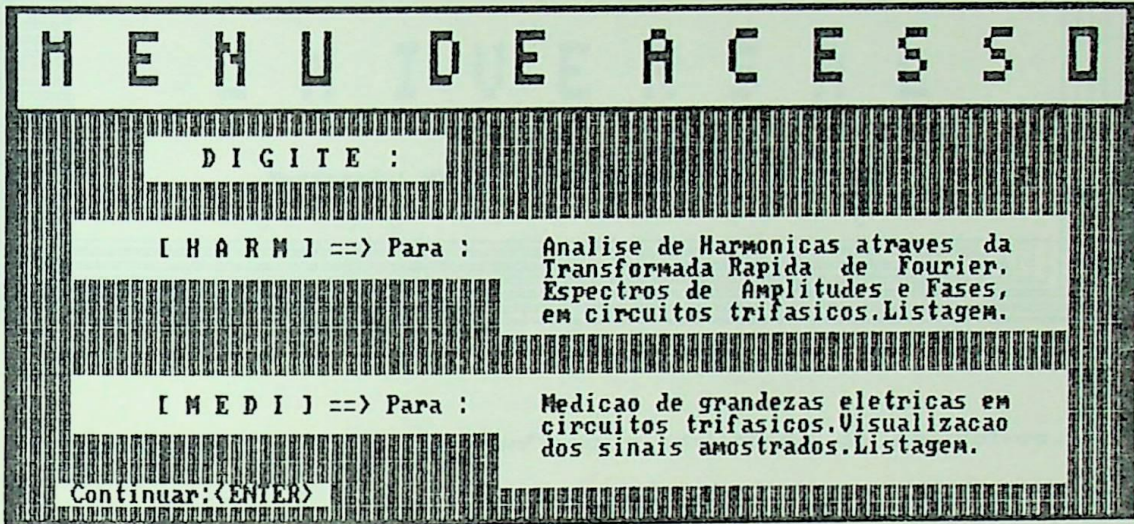


Figura 5.1 - Tela correspondente ao "Menu de Acesso".

5.3 - Utilização para Medição de Grandezas Elétricas

Depois de ter digitado [MEDI] - [Enter], surgirão telas no monitor, tanto para ilustrar o equipamento, quanto para fornecer informações a respeito da operação do mesmo. A primeira tela tem por objetivos, ilustrar e confirmar ao usuário qual a opção de aplicação selecionada. Essa tela está apresentada na figura 5.2.



Figura 5.2 - Tela que confirma a utilização do Aplicativo.

Após acionamento da tecla [Enter], a próxima tela pergunta ao usuário se ele necessita de informações gerais sobre o Sistema. Aqueles que nunca utilizaram esse Sistema, deverão optar pela tecla : [S], ou seja, "SIM, desejo informações gerais sobre o Sistema". A figura 5.3 apresenta a tela em questão.

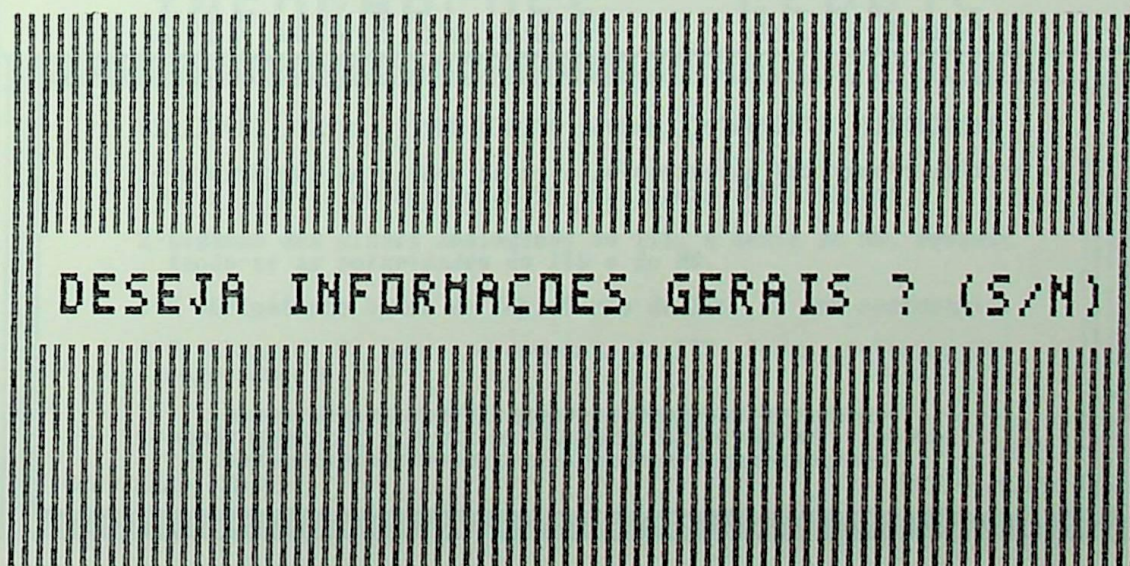


Figura 5.3 - Tela que oferece informações sobre o Sistema.

Nas próximas duas telas surgirão informações fundamentais para o correto funcionamento do equipamento, incluindo procedimentos obrigatórios que evitarão danos ao Sistema. Essas telas são mostradas nas figuras 5.4 e 5.5.

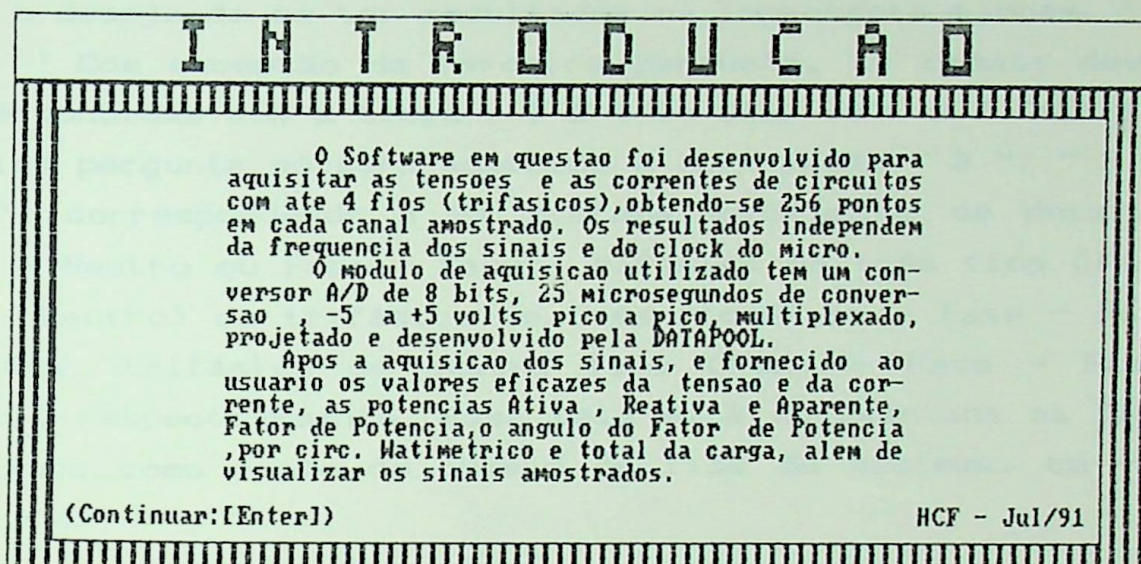


Figura 5.4 - Tela de apresentação técnica resumida do Sistema.

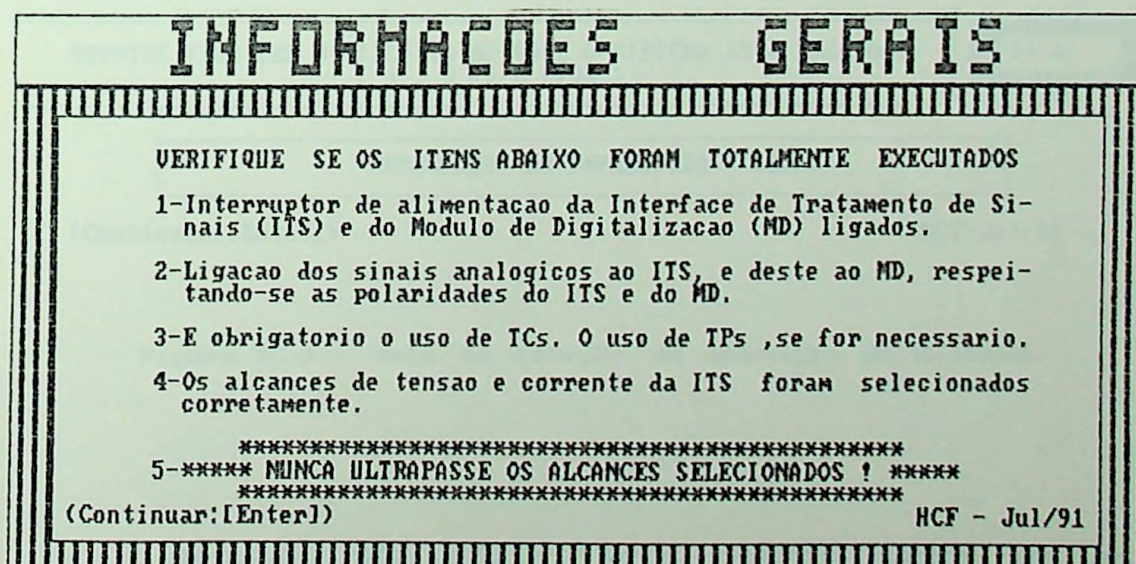


Figura 5.5 - Tela de informações sobre o Sistema.

Seguidamente, em outra tela serão solicitados alguns dados de entrada : a primeira pergunta será sobre a necessidade ou não de visualização dos sinais amostrados; a segunda, sobre a medição dinâmica; a terceira, sobre a quantidade de fios do sistema elétrico ao qual o equipamento está ligado; e a última, sobre o desejo de se ter resultados na impressora também.

Com excessão da terceira pergunta, as demais deverão ser respondidas com a tecla : [S] (= Sim) ou [N] (=Não). Na terceira pergunta só será admitida a informação " 2 ", " 3 " ou " 4 ", correspondendo a um sistema monofásico de dois fios (Fase - Neutro ou Fase - Fase): bifásico de três fios (Fase - Fase - Neutro) ou trifásico de três fios (Fase - Fase - Fase); ou ainda, trifásico de quatro fios (Fase - Fase - Fase - Neutro), respectivamente. Essa tela está apresentada na figura 5.6, tendo como opção do número de fios do sistema, um valor igual a 4.

ENTRADA DE DADOS	
DESEJA VISUALIZAR OS SINAIS AMOSTRADOS ? (S/N)	
DESEJA MEDICAO DINAMICA ? (S/N)	
QUANTOS FIOS TEM O CIRCUITO AO QUAL O SISTEMA ESTA LIGADO ? (4 , 3 OU 2 FIOS)	>> 4
RESULTADOS NA IMPRESSORA ? (S/N)	
(Continuar:[Enter])	HCF-Jul/91

Figura 5.6 - Tela de seleção da operação do Sistema.

À seguir, são solicitados outros dados de entrada, tais como: os alcances de tensão e corrente, de cada unidade wattimétrica, selecionados na Interface de Tratamento de Sinais e as relações dos TP's e TC's utilizados. Na informação dos

alcances da Interface, a seleção será mediante o acionamento da tecla [Espaço] até a situação relativa ao alcance desejado, para então acionar a tecla [Enter]. A respeito da relação dos TP's e TC's, o usuário deverá entrar com o valor correspondente a relação nominal e acionar a tecla [Enter]. Caso não sejam utilizados TP's e TC's, o usuário deverá informar uma relação igual a 1 (Um). Essa tela está apresentada na figura 5.7, tendo sido selecionados os alcances de 140 Volts e 1.2 Amperes, assim como TP's e TC's de relação igual a 1 (um) e 5 (cinco), respectivamente, para cada unidade wattimétrica da Interface.

ENTRADA DE DADOS		
UNID. WATTIMETRICA 1 ***** TENSÃO U 1 Alcance = <input type="text" value="140"/> Relacao do TP = 1	UNID. WATTIMETRICA 2 ***** TENSÃO U 2 Alcance = <input type="text" value="140"/> Relacao do TP = 1	UNID. WATTIMETRICA 3 ***** TENSÃO U 3 Alcance = <input type="text" value="140"/> Relacao do TP = 1
CORRENTE I 1 Alcance = <input type="text" value="1.2"/> Relacao do TC = 5	CORRENTE I 2 Alcance = <input type="text" value="1.2"/> Relacao do TC = 5	CORRENTE I 3 Alcance = <input type="text" value="1.2"/> Relacao do TC = 5
(seleciona :[Espaço] ; entra :[Enter])		

Figura 5.7 - Tela correspondente a entrada de dados.

A tela seguinte, dá condição ao usuário de modificar ou corrigir algum dado de entrada errado, à partir da primeira tela, relativa a entrada de dados. Somente com os dados corretos o usuário deverá seguir adiante. Estando tudo correto, o usuário aciona a tecla [N], correspondendo a nenhuma alteração. Essa tela está apresentada na figura 5.8.

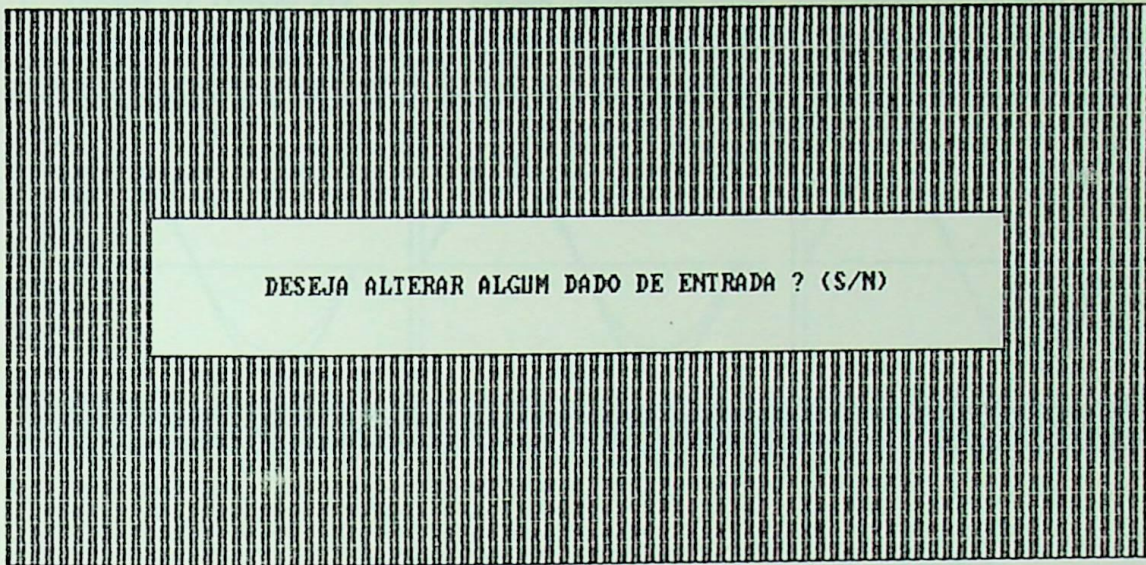


Figura 5.8 - Tela para alteração de algum dado de entrada.

Sendo assim o Sistema entra em operação de medição, em conformidade com as instruções do usuário, fornecendo as informações solicitadas.

Qualquer tecla acionada durante o processo de medição dinâmica ABORTA o sistema, retornando o computador ao sistema operacional instalado no disco.

É aconselhável que, exclusivamente para medição dinâmica, não se faça a opção por resultados na impressora, pois a taxa de renovação de leitura (leitura/segundo) se torna baixa, tornando o Sistema lento. A seguir é apresentada a figura 5.9 que é a tela que visualiza os sinais medidos.

A tela correspondente a visualização dos valores medidos foi apresentada no item 4.3 do Capítulo 4.

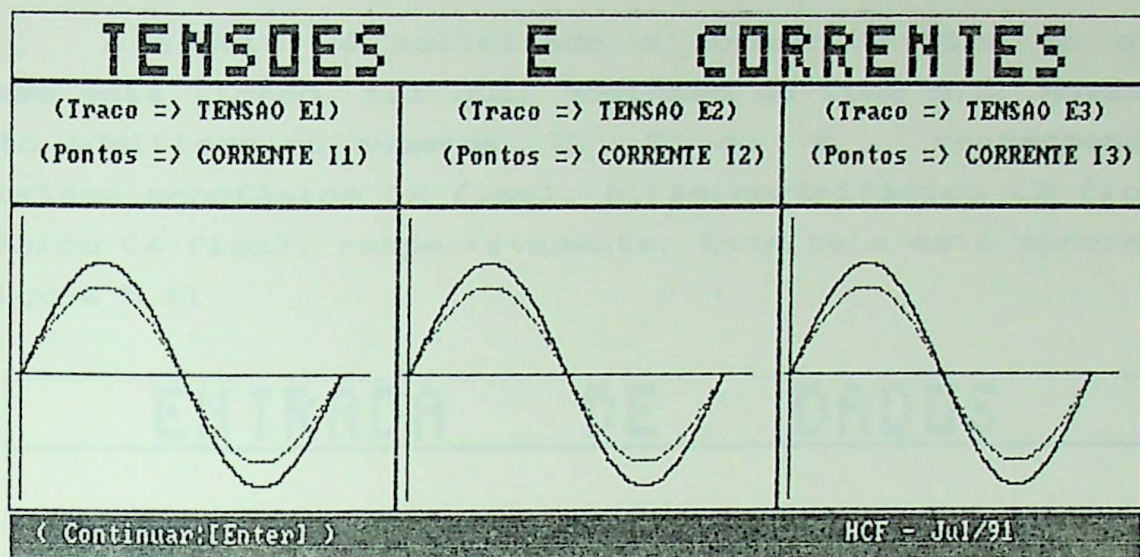


Figura 5.9 - Tela que visualiza os sinais medidos.

5.4 - Utilização para Análise de Harmônicas

Depois de se ter digitado [HARM] - [Enter], aparecerá a primeira tela, cujo objetivo é informar ao usuário a opção selecionada de operação. Essa tela está apresentada na figura 5.10.



Figura 5.10 - Tela que confirma a utilização do Aplicativo.

À seguir, é solicitado o número de fios ao qual o Sistema está ligado, tal qual mostrado no item 5.3. Novamente, só são admitidos os números 2, 3 ou 4, correspondentes ao sistema monofásico (2 fios), bifásico/trifásico (3 fios) ou trifásico (4 fios), respectivamente. Essa tela está apresentada na figura 5.11.

ENTRADA DE DADOS	
QUANTOS FIOS TEM O CIRCUITO AO QUAL O SISTEMA ESTA LIGADO ? (2 , 3 ou 4)	
>>	2

Figura 5.11 - Tela que solicita o número de fios do sistema.

A próxima tela, solicita os alcances selecionados da Interface de Tratamento de Sinais e as relações dos TP's e TC's utilizados. Deve-se ter o mesmo procedimento do item anterior, cuja tela é idêntica a da figura 5.7.

Novamente, na tela seguinte, é questionada se há necessidade de alteração de algum dado de entrada. Estando tudo correto, o usuário deverá digitar [N]. Caso contrário, deverá ser acionada a tecla [S] e promover a entrada de todos os dados necessários, mais uma vez. Essa tela é idêntica a da figura 5.8.

O processo de cálculo da FFT envolve várias operações matemáticas, tornando o Sistema relativamente lento. Não deverá ser tomada nenhuma atitude, enquanto estiver na tela a informação de " AGUARDE ".

A análise de harmônicas consiste de um processo isolado, cujos resultados são apresentados na forma de gráficos no monitor, através dos Espectros de Amplitudes e de Fases, e na forma de tabela na impressora. O processo não é dinâmico e é necessária uma nova inicialização, quando se quiser outra análise. Digitando-se [HARM] - [Enter], é reiniciada a operação de análise das harmônicas.

A tela correspondente a visualização dos espectros de amplitudes e de fases foi apresentada no item 4.4 do Capítulo 4.

5.5 - Conclusões

Os circuitos de tensão da Interface de Tratamento de Sinais poderão ser ligados diretamente ao sistema elétrico, quando a tensão de alimentação for inferior a 245 Volts, dispensando o uso de TP's. Com relação aos circuitos de corrente, mesmo que o nível de corrente seja inferior a 6 amperes, é necessário o uso de TC's, de modo a promover a isolação da Interface de Tratamento de Sinais, do sistema elétrico de suprimento de energia.

Durante a fase de conexão dos diversos módulos, é imprescindível que os sinais a serem medidos/analísados não estejam conectados a I.T.S., de modo a permitir uma segurança com o manuseio dos condutores e impedir avarias nos módulos de Interface e Digitalização.

Não deverão ser conectados os sinais a serem medidos, antes de ligados os Módulos de Interface de Tratamento de Sinais e Digitalização.

Para microcomputadores na configuração mínima de 4.77 Mhz com coprocessador aritmético, a taxa de renovação de leituras no modo dinâmico do Sistema de Medição é de, aproximadamente, uma indicação para cada 1.5 segundos. No Sistema para Análise de Harmônicas, o tempo para processamento e cálculos até a visualização do espectros de amplitudes e de fases é de ,aproximadamente, 25 segundos. Sendo utilizado

microcomputador mais veloz, os tempos descritos acima serão reduzidos consideravelmente. Desse modo, para microcomputadores com várias base de tempo (*clock*), o usuário deverá utilizá-lo com o maior *clock* possível (consultar manual do Micro).

No modo dinâmico para Medição de Grandezas Elétricas, a renovação da leitura é acompanhada de um *bip* sinalizador.

A primeira informação dos valores medidos é mais demorada que as demais, visto que é nessa etapa que atua a subrotina para verificação da velocidade do microcomputador. A partir dessa primeira leitura, as demais terão reduzidos os seus intervalos de tempo de renovação de leitura.

Constatada alguma irregularidade ao longo do processo de medição/análise, o usuário deverá promover uma PARTIDA RÁPIDA (acionamento conjunto das teclas : [Ctrl] [Alt] [Del]) do microcomputador e reiniciar o Sistema. Se o Sistema travar, acione a chave RESET (parte traseira da CPU) ou desligue o microcomputador e aguarde alguns segundos antes de religá-lo.

CAPÍTULO 6

CONCLUSÕES E SUGESTÕES

6.1 - Introdução

O SISTEMA DE MEDIÇÃO MICROCOMPUTADORIZADO proporciona uma alternativa viável para a substituição da instrumentação analógica de painel de subestações, usinas, salas de controle etc, de um modo geral. Esta afirmação está baseada no erro encontrado, no custo do Sistema e no benefício proporcionado, conforme já descrito em capítulos anteriores.

Os Aplicativos computacionais que acompanham o Sistema, são versáteis, de operação simples, capazes de atender, de forma satisfatória, os objetivos propostos.

As circuitagens dos módulos de Interface de Tratamento de Sinais e Digitalização são simples e apresentam dispositivos de proteção e blindagem eficientes.

Os finais de escala dos circuitos de tensão e corrente do Sistema foram calibrados com Voltímetro e Amperímetro digitais de erro $0.2 \% \pm 1$ dígito. Uma vez os circuitos calibrados, procedeu-se a aferição em mais três pontos ao longo das escalas voltimétricas, amperimétricas e wattimétricas. A aferição da potência ativa foi realizada com um Wattímetro padrão de classe 0,15 .

Não há, no entanto, a necessidade de aferição das outras grandezas elétricas, pelo fato delas serem obtidas por manipulação numérica decorrentes das três grandezas bases: tensão, corrente e potência ativa.

Foi realizado, também, um ensaio com onda quadrada alternada de frequência fundamental igual a 50 Hz, cujo erro ficou inferior a 1,5 % .

6.2 - Calibração e Aferição do Sistema

Os sinais de tensão e corrente empregados na calibração e na aferição foram senoidais de 60 Hz. Os mesmos sinais de tensão e de corrente foram aplicados, simultaneamente, nos três circuitos de tensão e nos três circuitos de corrente, respectivamente.

6.2.1 - Limites de erros teóricos

A tabela 6.1 mostra os limites de erros teóricos para o Sistema desenvolvido, tomando-se como referência 1.5 % de fundo de escala.

GRANDEZA ELÉTRICA	FUNDO DE ESCALA F.E.	ERRO ABS. MÁX. A 1.5 % F.E.
TENSÃO	245 V	± 3.7 V
	140 V	± 2.1 V
CORRENTE	6 A	± 0.09 A
	1.2 A	± 0.02 A
P. ATIVA	245Vx6A = 1470W	± 22 W
	140Vx6A = 840W	± 13 W
	245Vx1.2A= 294W	± 4 W
	140Vx1.2A= 168W	± 3 W

Tabela 6.1 - Limites de erros para os diversos fundos de escala de tensão, corrente e pot. ativa.

6.2.2 - Resultados da aferição

O instrumental empregado como padrão para a aferição e a calibração do Sistema foi :

- 2 Multímetros Digitais marca ICEL, modelo 5660C, classe de exatidão 0.2 % \pm 1 dígito .
- 1 Transformador de Corrente marca BROWN BOVERI, série 57881, 30/5 A - Exatidão 0.3C12.5 .
- Mesa de aferição trifásica LANDIS GYR com Wattímetros Eletrodinâmicos de classe 0.15 .

A tabela 6.2 mostra os resultados da aferição dos três circ. voltimétricos, para o fundo de escala de 140 V. Os limites dos erros são \pm 2.1 Volts.

TENSÃO APLICADA (V)	C. VOLTIMÉT. 1		C. VOLTIMÉT. 2		C. VOLTIMÉT. 3	
	T.lida (V)	erro (abs)	T.lida (V)	erro (abs)	T.lida (V)	erro (abs)
140.0	140.0	0	140.0	0	140.0	0
120.0	120.1	-0.1	120.0	0	120.0	0
80.0	80.1	-0.1	80.0	0	80.0	0
40.0	40.2	-0.2	40.1	-0.1	40.1	-0.1

Tabela 6.2 - Resultados da aferição dos três circuitos Voltimétricos para o fundo de escala de 140 Volts.

A tabela 6.3 mostra os resultados da aferição dos três circ. voltimétricos, para o fundo de escala de 245 Volts. Os limites dos erros são \pm 3.7 Volts.

TENSÃO APLICADA (V)	C. VOLTIMÉT. 1		C. VOLTIMÉT. 2		C. VOLTIMÉT. 3	
	T.lida (V)	erro (abs)	T.lida (V)	erro (abs)	T.lida (V)	erro (abs)
245.0	245.0	0	245.0	0	245.0	0
180.0	180.1	-0.1	180.0	0	180.0	0
120.0	120.1	-0.1	120.0	0	120.0	0
60.0	60.2	-0.2	60.1	-0.1	60.1	-0.1

Tabela 6.3 - Resultados da aferição dos três circuitos voltimétricos para o fundo de escala de 245 Volts.

A tabela 6.4 apresenta os resultados da aferição dos três circ. amperimétricos, para o fundo de escala de 1.2 Amperes. Os limites dos erros são ± 0.02 Amperes.

CORRENTE APLICADA (A)	C. AMPERIMÉT. 1		C. AMPERIMÉT. 2		C. AMPERIMÉT. 3	
	C.lida (A)	erro (abs)	C.lida (A)	erro (abs)	C.lida (A)	erro (abs)
1.20	1.20	0	1.20	0	1.20	0
0.90	0.90	0	0.90	0	0.90	0
0.60	0.61	-0.01	0.61	-0.01	0.61	-0.01
0.30	0.31	-0.01	0.31	-0.01	0.31	-0.01

Tabela 6.4 - Resultados da aferição dos três circuitos amperimétricos para o fundo de escala de 1.2 Amperes.

A tabela 6.5 apresenta os resultados da aferição dos três circ. amperimétricos, para o fundo de escala de 6 Amperes. Os limites do erro são ± 0.09 Amperes.

CORRENTE APLICADA (A)	C. AMPERIMÉT. 1		C. AMPERIMÉT. 2		C. AMPERIMÉT. 3	
	C.lida (A)	erro (abs)	C.lida (A)	erro (abs)	C.lida (A)	erro (abs)
6.00	6.00	0	6.00	0	6.00	0
4.50	4.50	0	4.50	0	4.50	0
3.00	3.01	-0.01	3.01	-0.01	3.01	-0.01
1.50	1.51	-0.01	1.51	-0.01	1.51	-0.01

Tabela 6.5 - Resultados da aferição dos três circuitos amperimétricos para o fundo de escala de 6 Amperes.

As tabelas 6.6, 6.7, 6.8 e 6.9 referem-se aos resultados obtidos da aferição dos três circuitos wattimétricos.

A tabela 6.6 mostra os erros obtidos em cada circ. wattimétrico quando utiliza-se fundos de escala : 245 ou 140 V x 1.2 A , com fator de potência unitário. Os limites dos erros são:

para 245 V x 1,2 A ==> ± 4 Watts

140 V x 1,2 A ==> ± 3 Watts

INSTRUMENTAL PADRÃO			VALORES MEDIDOS (W)			ERROS (abs.)		
Volts	Amperes	Watts	W 1	W 2	W 3	W 1	W 2	W 3
140.0	0.30	42.00	43.8	43.7	43.7	-1.8	-1.7	-1.7
140.0	0.60	84.00	84.6	84.5	84.5	-0.6	-0.5	-0.5
140.0	0.90	126.0	126.3	126.2	126.2	-0.3	-0.2	-0.2
140.0	1.20	168.0	168.0	168.0	168.0	0	0	0
245.0	0.30	73.50	75.10	75.10	75.20	-1.6	-1.6	-1.7
245.0	0.60	147.0	147.5	147.6	147.5	-0.5	-0.6	-0.5
245.0	0.90	220.5	220.7	220.7	220.8	-0.2	-0.2	-0.3
245.0	1.20	294.0	294.0	294.0	294.0	0	0	0

Tabela 6.6 - Resultados da aferição para F P = 1 e fundos de escala iguais a 245 ou 140 V x 1.2 Amperes.

A tabela 6.7 mostra os erros obtidos em cada circ. wattimétrico quando utiliza-se fundos de escala: 245 ou 140 V x 6 A, com fator de potência unitário. Os limites dos erros são :

para 245 V x 6 A ==> ± 22 Watts

140 V x 6 A ==> ± 13 Watts

INSTRUMENTAL PADRÃO			VALORES MEDIDOS (W)			ERROS (abs.)		
Volts	Amperes	Watts	W 1	W 2	W 3	W 1	W 2	W 3
140.0	1.50	210.0	210.8	210.7	210.7	-0.8	-0.7	-0.7
140.0	3.00	420.0	420.4	420.3	420.3	-0.4	-0.3	-0.3
140.0	4.50	630.0	630.4	630.3	630.3	-0.4	-0.3	-0.3
140.0	6.00	840.0	840.0	840.0	840.0	0	0	0
245.0	1.50	367.5	368.4	368.3	368.3	-0.9	-0.8	-0.8
245.0	3.00	735.0	735.5	735.5	735.5	-0.5	-0.5	-0.5
245.0	4.50	1102	1102	1102	1102	0	0	0
245.0	6.00	1470	1470	1470	1470	0	0	0

Tabela 6.7 - Resultados da aferição para F P = 1 e fundos de escala iguais a 245 ou 140 x 6 Amperes.

A tabela 6.8 mostra os erros obtidos em cada circ. wattimétrico quando utiliza-se fundos de escala : 245 ou 140 V x 1.2 A com fator de potência 0.5 indutivo. Os limites dos erros são iguais aos de fator de potência unitário.

INSTRUMENTAL PADRÃO			VALORES MEDIDOS (W)			ERROS (abs.)		
Volts	Amperes	Watts	W 1	W 2	W 3	W 1	W 2	W 3
140,0	0,30	21,0	22.8	22.9	22,9	-1.8	-1.9	-1.9
140,0	0,60	42,0	42.7	42,6	42,6	-0.7	-0.6	-0,6
140,0	0,90	63,0	63.4	63.3	63,3	-0.4	-0.3	-0.3
140,0	1,20	84,0	84.2	84.2	84,2	-0.2	-0.2	-0,2
245,0	0,30	36.7	37.5	37.4	37.4	-0.8	-0,7	-0,7
245,0	0,60	73.5	73.9	73.8	73.8	-0.4	-0.3	-0,3
245,0	0,90	110,2	110.5	110.4	110.4	-0.3	-0.2	-0,2
245,0	1,20	147,0	147.2	147,2	147.2	-0.2	-0.2	-0,2

Tabela 6.8 - Resultados da aferição para F P = 0,5 indutivo e fundos de escala iguais a 245 ou 140 V x 1.2 Amperes.

A tabela 6.9 mostra os erros obtidos em cada circ. wattimétrico quando utiliza-se fundos de escala : 245 ou 140 V x 6 A com fator de potência 0.5 indutivo. Os limites dos erros são iguais aos de fator de potência unitário.

INSTRUMENTAL PADRÃO			VALORES MEDIDOS (W)			ERROS (abs.)		
Volts	Amperes	Watts	W 1	W 2	W 3	W 1	W 2	W 3
140,0	1,50	105,0	105.6	105.6	105,6	-0.6	-0,6	-0,6
140,0	3,00	210,0	210.4	210.4	210,4	-0.4	-0.4	-0,4
140,0	4,50	315,0	315.3	315.4	315,2	-0.3	-0.4	-0,2
140,0	6,00	420,0	420.1	420.2	420,1	-0.1	-0.2	-0,1
245,0	1,50	183.8	184.3	184.2	184.3	-0.5	-0,4	-0,5
245,0	3,00	367.5	367.8	367.7	367.7	-0.3	-0.2	-0,2
245,0	4,50	551.3	551.6	551.5	551.5	-0.3	-0.2	-0,2
245,0	6,00	735.0	735.1	735.1	735.1	-0.1	-0.1	-0,1

Tabela 6.9 - Resultados da aferição para F P = 0.5 indutivo e fundos de escala 245 ou 140 V x 6 Amperes.

Considerando os limites dos erros calculados anteriormente e os erros apresentados na aferição, constata-se que os resultados são satisfatórios, para a aplicação a que se destina.

6.3 - Aplicações para o Sistema

O Sistema desenvolvido tem sua maior aplicação na medição de grandezas em Sistemas Elétricos de Potência, podendo ser empregado junto às Usinas Geradoras de Eletricidade, nas Subestações Elétricas, outros, devendo ser utilizado em substituição aos painéis de medição de uma forma mais generalizada.

Onde houver necessidade de análise de harmônicas e medição de potência em sinais harmônicos, o Sistema poderá ser empregado com grande eficácia.

Nos laboratórios de instrumentação pode ser utilizado, com algumas restrições, como padrão para aferição de instrumentação elétrica de painel, além de poder utilizá-lo para visualização dos sinais analógicos pesquisados.

O Sistema pode, ainda, ser empregado como um equipamento didático no treinamento de pessoal, bem como, ensino e pesquisa em instituições do gênero.

A geração de relatórios, assim como o armazenamento de dados em memória de massa, visam facilitar a produção de dados estatísticos para aplicações a longo prazo, orientando planejamentos para futuras ampliações do sistema elétrico.

6.4 - Proposição de Novos Trabalhos

O Sistema desenvolvido teve seu objetivo alcançado, mas não obstante aos resultados encontrados, algumas alterações podem ser feitas, visando melhorar a eficiência e, ainda, reduzir custos, sem perder as propriedades objetivadas. São

elas :

- aprimoramento da Interface de Tratamento de Sinais analógicos, utilizando circuitos amplificadores operacionais de melhor desempenho no que tange a *offset*, isolação, CMRR, outros ;

- Para sinais exclusivamente senoidais, há a possibilidade de empregar, no módulo de Digitalização, um conversor A/D de menor velocidade de conversão, de modo a aquisitar-se 128 ou 64 pontos, por período do sinal a ser pesquisado, já que os erros encontrados são bem inferiores a 1,5 % ;

- utilização de circuitos com microcomputadores ou microcontroladores dedicados de modo a tornar o Sistema totalmente portátil ;

- adaptação do Sistema para medição de potência instantânea, com vistas a análise dinâmica de parâmetros elétricos, tais como : partida de motores, rejeição de carga, faltas elétricas, outras ;

- Aplicações de sistemas especialistas com vistas ao controle de grandezas elétricas como: fator de potência, demanda, estabilidade, etc.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] - CLARKE, F.J.J. and STOCKTON, J.R. - "Principles and theory of Wattmeters Operating on the Basis of Regularly Sample pairs" - 1982
- [2] - CORNEY, ANORENC and PULLMAN, ROYCE T. - "Digital Sampling Laboratory Wattmeter" - IEEE, vol. IM -36, no. 1, mar/87
- [3] - FILHO, SOLON DE MEDEIROS - "Fundamentos de Medidas Elétricas" - Ed. Guanabara Dois, 1981
- [4] - FILHO, SOLON DE MEDEIROS - "Medição de Energia Elétrica" - ed. Gunabara Dois, 1981
- [5] - HILL, JOHN J. - "Design of a Microprocessor - Based Digital Wattmeter" - IEEE, vol. IECI-28, no. 3, Ago/81
- [6] - JUNIOR, ANTONIO PERTENCE - "Amplific. Operacionais e Filtros Ativos" - Ed. MacGraw-Hill, 1981
- [7] - MIODUSKI, ALFONS LEOPOLD - "Elementos e Técnicas Modernas de Medição Analógica e Digital" - Ed. Guanabara Dois, 1982
- [8] - MORGAN, C.P. - "The byte book of computer music" -Ed. Byte, 1979
- [9] - NORTON, PETER - "Linguagem Assembly para IBM-PC" - Ed. Campus, 1977
- [10] - OPPHEIM, ALAN V. - "Signals and Systems"
- [11] - RINALDI, ROBERTO - "Turbo Pascal" - Ed. Érica, 1990

- [12] - RIZZI,ÁLVARO PEREIRA - "Medidas Elétricas" - Ed. Guanabara Dois,1982
- [13] - SCHLIEVE, PAUL L. - "Turbo Pascal Ilustrado" - Ed.Lutécia, 1981
- [14] - SHELDON,THOMAS - "PC-DOS, MS-DOS -Guia do usuário" - Ed. McGraw-Hill, 1987
- [15] - SHOREYS,F. - "New Approaches to Higer - Speed High - Resolution Analogue - to - digital Conversion" - Ed. Electronics & Power, 1982
- [16] - SIQUEIRA,J.C.GOULART e outros - "Transformada Rápida de Fourier" - EFEI, 1989
- [17] - STENBAKKEN,GERARD N. - "Sampling Wattmeter" - IEEE vol PAS-103, no. 10, out/84
- [18] - STOCKI,M and K.U.,WINTERLING - "Electro Technical Measurements" - Ed. Springer Inter. Student Edition
- [19] - TURGEL,RAYMOND - "Digital Wattmeter Using a Sampling Method" - IEEE - vol IM-23, no. 4,Dez/74
- [20] - WAIT,J.N. - "Introduction to Operational Amplifier - Theory and Applications" - Ed. MacGraw - Hill,1977
- [21] - YUEN,C.K./BEAUCHAMP,K.G./ROBERSON,G.P.S. - "Micro-processos Systems and their application to signal processing" - Ed. Academic Press
- [22] - Z - MANUAIS DE FABRICANTES : INTEL, ANALOG DEVICES,RCA, MOTOROLA.

ANEXO 1

APLICATIVO PARA CÁLCULO DO ERRO NO VALOR EFICAZ DE SETE SINAIS ANALÓGICOS SIMULADOS COM RELAÇÃO A VELOCIDADE DO CONVERSOR A/D E O INÍCIO DA AMOSTRAGEM DOS SINAIS.

```

PROGRAMA
DECLARA
  VALORES ARRAY(0..30) OF REAL
  N, I, J, K, L, M, O, P, Q, R, S, T, U, V, W, X, Y, Z, AA, AB, AC, AD, AE, AF, AG, AH, AI, AJ, AK, AL, AM, AN, AO, AP, AQ, AR, AS, AT, AU, AV, AW, AX, AY, AZ, BA, BB, BC, BD, BE, BF, BG, BH, BI, BJ, BK, BL, BM, BN, BO, BP, BQ, BR, BS, BT, BU, BV, BW, BX, BY, BZ, CA, CB, CC, CD, CE, CF, CG, CH, CI, CJ, CK, CL, CM, CN, CO, CP, CQ, CR, CS, CT, CU, CV, CW, CX, CY, CZ, DA, DB, DC, DD, DE, DF, DG, DH, DI, DJ, DK, DL, DM, DN, DO, DP, DQ, DR, DS, DT, DU, DV, DW, DX, DY, DZ, EA, EB, EC, ED, EE, EF, EG, EH, EI, EJ, EK, EL, EM, EN, EO, EP, EQ, ER, ES, ET, EU, EV, EW, EX, EY, EZ, FA, FB, FC, FD, FE, FF, FG, FH, FI, FJ, FK, FL, FM, FN, FO, FP, FQ, FR, FS, FT, FU, FV, FW, FX, FY, FZ, GA, GB, GC, GD, GE, GF, GG, GH, GI, GJ, GK, GL, GM, GN, GO, GP, GQ, GR, GS, GT, GU, GV, GW, GX, GY, GZ, HA, HB, HC, HD, HE, HF, HG, HH, HI, HJ, HK, HL, HM, HN, HO, HP, HQ, HR, HS, HT, HU, HV, HW, HX, HY, HZ, IA, IB, IC, ID, IE, IF, IG, IH, II, IJ, IK, IL, IM, IN, IO, IP, IQ, IR, IS, IT, IU, IV, IW, IX, IY, IZ, JA, JB, JC, JD, JE, JF, JG, JH, JI, JJ, JK, JL, JM, JN, JO, JP, JQ, JR, JS, JT, JU, JV, JW, JX, JY, JZ, KA, KB, KC, KD, KE, KF, KG, KH, KI, KJ, KK, KL, KM, KN, KO, KP, KQ, KR, KS, KT, KU, KV, KW, KX, KY, KZ, LA, LB, LC, LD, LE, LF, LG, LH, LI, LJ, LK, LL, LM, LN, LO, LP, LQ, LR, LS, LT, LU, LV, LW, LX, LY, LZ, MA, MB, MC, MD, ME, MF, MG, MH, MI, MJ, MK, ML, MM, MN, MO, MP, MQ, MR, MS, MT, MU, MV, MW, MX, MY, MZ, NA, NB, NC, ND, NE, NF, NG, NH, NI, NJ, NK, NL, NM, NN, NO, NP, NQ, NR, NS, NT, NU, NV, NW, NX, NY, NZ, OA, OB, OC, OD, OE, OF, OG, OH, OI, OJ, OK, OL, OM, ON, OO, OP, OQ, OR, OS, OT, OU, OV, OW, OX, OY, OZ, PA, PB, PC, PD, PE, PF, PG, PH, PI, PJ, PK, PL, PM, PN, PO, PP, PQ, PR, PS, PT, PU, PV, PW, PX, PY, PZ, QA, QB, QC, QD, QE, QF, QG, QH, QI, QJ, QK, QL, QM, QN, QO, QP, QQ, QR, QS, QT, QU, QV, QW, QX, QY, QZ, RA, RB, RC, RD, RE, RF, RG, RH, RI, RJ, RK, RL, RM, RN, RO, RP, RQ, RR, RS, RT, RU, RV, RW, RX, RY, RZ, SA, SB, SC, SD, SE, SF, SG, SH, SI, SJ, SK, SL, SM, SN, SO, SP, SQ, SR, SS, ST, SU, SV, SW, SX, SY, SZ, TA, TB, TC, TD, TE, TF, TG, TH, TI, TJ, TK, TL, TM, TN, TO, TP, TQ, TR, TS, TT, TU, TV, TW, TX, TY, TZ, UA, UB, UC, UD, UE, UF, UG, UH, UI, UJ, UK, UL, UM, UN, UO, UP, UQ, UR, US, UT, UY, UV, UW, UX, UY, UZ, VA, VB, VC, VD, VE, VF, VG, VH, VI, VJ, VK, VL, VM, VN, VO, VP, VQ, VR, VS, VT, VU, VV, VW, VX, VY, VZ, WA, WB, WC, WD, WE, WF, WG, WH, WI, WJ, WK, WL, WM, WN, WO, WP, WQ, WR, WS, WT, WU, WV, WW, WX, WY, WZ, XA, XB, XC, XD, XE, XF, XG, XH, XI, XJ, XK, XL, XM, XN, XO, XP, XQ, XR, XS, XT, XU, XV, XW, XX, XY, XZ, YA, YB, YC, YD, YE, YF, YG, YH, YI, YJ, YK, YL, YM, YN, YO, YP, YQ, YR, YS, YT, YU, YV, YW, YX, YY, YZ, ZA, ZB, ZC, ZD, ZE, ZF, ZG, ZH, ZI, ZJ, ZK, ZL, ZM, ZN, ZO, ZP, ZQ, ZR, ZS, ZT, ZU, ZV, ZW, ZX, ZY, ZZ
  BEGIN
    ...
  END

```

```

program main;
var x: array[0..255] of real;
var i, j, k: integer;
begin
  for i := 0 to 255 do
    x[i] := 0.0;
  end;
  for i := 0 to 255 do
    for j := 0 to 255 do
      for k := 0 to 255 do
        x[i+j+k] := x[i+j+k] + 1.0;
      end;
    end;
  end;
end;

```

ANEXO 1

APLICATIVO PARA CÁLCULO DO ERRO NO VALOR EFICAZ DE SETE SINAIS ANALÓGICOS SIMULADOS COM RELAÇÃO A VELOCIDADE DO CONVERSOR A/D E O INÍCIO DA AMOSTRAGEM DOS SINAIS.

```

program main;
var i, j, k: integer;
var x: array[0..255] of real;
var y: array[0..255] of real;
var z: array[0..255] of real;
var w: array[0..255] of real;
var v: array[0..255] of real;
var u: array[0..255] of real;
var t: array[0..255] of real;
var s: array[0..255] of real;
var r: array[0..255] of real;
var q: array[0..255] of real;
var p: array[0..255] of real;
var o: array[0..255] of real;
var n: array[0..255] of real;
var m: array[0..255] of real;
var l: array[0..255] of real;
var k: array[0..255] of real;
var j: array[0..255] of real;
var i: array[0..255] of real;
var h: array[0..255] of real;
var g: array[0..255] of real;
var f: array[0..255] of real;
var e: array[0..255] of real;
var d: array[0..255] of real;
var c: array[0..255] of real;
var b: array[0..255] of real;
var a: array[0..255] of real;
begin
  for i := 0 to 255 do
    x[i] := 0.0;
    y[i] := 0.0;
    z[i] := 0.0;
    w[i] := 0.0;
    v[i] := 0.0;
    u[i] := 0.0;
    t[i] := 0.0;
    s[i] := 0.0;
    r[i] := 0.0;
    q[i] := 0.0;
    p[i] := 0.0;
    o[i] := 0.0;
    n[i] := 0.0;
    m[i] := 0.0;
    l[i] := 0.0;
    k[i] := 0.0;
    j[i] := 0.0;
    i[i] := 0.0;
    h[i] := 0.0;
    g[i] := 0.0;
    f[i] := 0.0;
    e[i] := 0.0;
    d[i] := 0.0;
    c[i] := 0.0;
    b[i] := 0.0;
    a[i] := 0.0;
  end;
end;

```

```

program senoide;

type valores=array[0..530] of real;

var i,j,k,l,kk :integer;
    z,w,r,s,x,y,po,dt,t,dif :real;
    v,a,b,ii,p :valores;

Begin

    j:=-1;
    repeat
    l:=32;
    j:=j+1;
    repeat
        t:=360/l;
        x:=0;
        dt:=(t/4)*j;
        for i:=0 to (l-1) do begin
            s:=(t*i)+dt;
            v[i]:=100*sin(s*pi/180);
            v[i]:=sqr(v[i]);
            x:=x+v[i];
        end;
        z:=x/l;
        z:=sqrt(z);
        z:=z*100;
        z:=round(z);
        z:=z/100;
        r:=70.71;
        dif:=z-r;
        if dif<>0 then begin
            w:=((z-r)/r)*100;
            w:=w*100;
            w:=round(w);
            w:=w/100;
        end else w:=0;
        if l=32 then begin clrscr;
            gotoxy(1,3);
            writeln('ONDA SENOIDAL ');
            writeln('*****');
            writeln('');
            writeln('PARTIDA EM T = (tamost/4) x ',j:1);
        end;
    end;
end;

```

```
program verloop1;  
  
    writeln('');  
    end;  
    writeln('');  
    writeln('Namost : ',1:3,' ; Vef. simul. = ',  
z:6:2,' ; Vef. real = ',r:6:2,' ; erro = ',w:7:2,' %');  
    l:=l*2;  
    until l=1024;  
    read;  
    until j=3;  
End.
```

```

program senomeia;

{ Simula a onda senoidal retificada em meia onda
  com relacao ao numero de amostras e ao inicio
  da amostragem. }

type valores=array[0..530] of real;

var i,j,k,l,kk :integer;
    z,w,r,s,x,y,po,dt,t,dif :real;
    v,a,b,ii,p :valores;

Begin

    j:=-1;
    repeat
    l:=32;
    j:=j+1;
    repeat
        t:=360/l;
        x:=0;
        dt:=(t/4)*j;
        for i:=0 to (l-1) do begin
            s:=(t*i)+dt;
            v[i]:=100*sin(s*pi/180);
            if s>180 then v[i]:=0;
            v[i]:=sqr(v[i]);
            x:=x+v[i];
        end;
        z:=x/l;
        z:=sqrt(z);
        z:=z*100;
        z:=round(z);
        z:=z/100;
        r:=50;
        dif:=z-r;
        if dif<>0 then begin
            w:=((z-r)/r)*100;
            w:=w*100;
            w:=round(w);
            w:=w/100;
        end else w:=0;
        if l=32 then begin clrscr;
            gotoxy(1,3);

```

```
writeln('ONDA SENOIDAL RETIFICADA DE MEIA ONDA');
writeln('*****');
writeln('');
writeln('PARTIDA EM T = (tamost/4) x ',j:1);
end;
writeln('');
writeln('Namost : ',l:3,' ; Vef. simul. = ',
z:6:2,' ; Vef. real = ',r:6:2,' ; erro = ',w:7:2,' %');
l:=l*2;
until l=1024;
read;
until j=3;
```

End.

```
program triangul;
```

```
{ Simula a onda triangular com relacao ao
  numero de amostras e ao inicio da amostragem }
```

```
type valores=array[0..530] of real;
```

```
var i,j,k,l,kk :integer;
    z,w,r,s,x,y,po,dt,t,dif :real;
    v,a,b,ii,p :valores;
```

```
Begin
```

```
  j:=-1;
  repeat
    l:=32;
    j:=j+1;
    repeat
      t:=360/l;
      x:=0;
      dt:=(t/4)*j;
      for i:=0 to (l-1) do begin
        s:=(t*i)+dt;
        v[i]:=(10*s)/9;
        if s>90 then v[i]:=(10*(180-s))/9;
        if s>270 then v[i]:=(10*(s-360))/9;
        v[i]:=sqr(v[i]);
        x:=x+v[i];
      end;
      z:=x/l;
      z:=sqrt(z);
      z:=z*100;
      z:=round(z);
      z:=z/100;
      r:=57.74;
      dif:=z-r;
      if dif<>0 then begin
        w:=((z-r)/r)*100;
        w:=w*100;
        w:=round(w);
        w:=w/100;
      end else w:=0;
      if l=32 then begin clrscr;
        gotoxy(1,3);
```

```

writeln('ONDA TRIANGULAR ');
writeln('*****');
writeln('');
writeln('PARTIDA EM T = (tamost/4) x ',j:1);
writeln('');
end;
writeln('');
writeln('Namost : ',1:3,' ; Vef. simul. = '
,z:6:2,' ; Vef. real = ',r:6:2,' ; erro = ',w:7:2,' %');
l:=1*2;
until l=1024;
read;
until j=3;

```

End.

```

program detterra;
{ Simula a onda dente de serra com relacao ao
  numero de amostras e ao inicio da amostragem }
type valores=array[0..530] of real;
var i,j,k,l,kk :integer;
    z,w,r,s,x,y,po,dt,t,dif :real;
    v,a,b,ii,p :valores;
Begin
    j:=-1;
    repeat
    l:=32;
    j:=j+1;
    repeat
        t:=360/l;
        x:=0;
        dt:=(t/4)*j;
        for i:=0 to (l-1) do begin
            s:=(t*i)+dt;
            v[i]:=(5*s)/9;
            if s>180 then v[i]:=(5*(s-360))/9;
            v[i]:=sqr(v[i]);
            x:=x+v[i];
        end;
        z:=x/l;
        z:=sqrt(z);
        z:=z*100;
        z:=round(z);
        z:=z/100;
        r:=57.74;
        dif:=z-r;
        if dif<>0 then begin
            w:=((z-r)/r)*100;
            w:=w*100;
            w:=round(w);
            w:=w/100;
        end else w:=0;
        if l=32 then begin clrscr;
            gotoxy(1,3);

```

```

writeln('ONDA DENTE DE SERRA ');
writeln('*****');
writeln('');
writeln('PARTIDA EM T = (tamost/4) x ',j:1);
writeln('');
end;
writeln('Namost : ',1:3,' ; Vef. simul. = ',
z:6:2,' ; Vef. real = ',r:6:2,' ; erro = ',w:7:2,' %');
writeln('');
l:=1*2;
until l=1024;
read;
until j=3;

```

End.

```

program quadrad1;

type valores=array[0..530] of real;

var i,j,k,l,kk :integer;
    z,w,r,s,x,y,po,dt,t,dif :real;
    v,a,b,ii,p :valores;

Begin

    j:=-1;
    repeat
    l:=32;
    j:=j+1;
    repeat
        t:=360/l;
        x:=0;
        dt:=(t/4)*j;
        for i:=0 to (l-1) do begin
            s:=(t*i)+dt;
            v[i]:=-100;
            if s>0 then v[i]:=100;
            if s>180 then v[i]:=-100;
            v[i]:=sqr(v[i]);
            x:=x+v[i];
        end;
        z:=x/l;
        z:=sqrt(z);
        z:=z*100;
        z:=round(z);
        z:=z/100;
        r:=100;
        dif:=z-r;
        if dif<>0 then begin
            w:=((z-r)/r)*100;
            w:=w*100;
            w:=round(w);
            w:=w/100;
        end else w:=0;
        if l=32 then begin clrscr;
        gotoxy(1,3);

```

```
writeln('ONDA QUADRADA 1');
writeln('*****');
writeln('');
writeln('PARTIDA EM T = (tamost/4) x ',j:1);
writeln('');
end;
writeln('Namost : ',1:3,' ; Vef. simul. = ',
z:6:2,' ; Vef. real = ',r:6:2,' ; erro = ',w:7:2,' %');
writeln('');
l:=1*2;
until l=1024;
read;
until j=3;
```

End.

```
Program quadrad2;
```

```
{ Simula a onda quadrada2 com relacao ao
  numero de amostras e ao inicio da amostragem }
```

```
type valores=array[0..530] of real;
```

```
var i,j,k,l,kk :integer;
    z,w,r,s,x,y,po,dt,t,dif :real;
    v,a,b,ii,p :valores;
```

```
Begin
```

```
  j:=-1;
  repeat
    l:=32;
    j:=j+1;
    repeat
      t:=360/l;
      x:=0;
      dt:=(t/4)*j;
      for i:=0 to (l-1) do begin
        s:=(t*i)+dt;
        v[i]:=0;
        if s>30 then v[i]:=100;
        if s>150 then v[i]:=0;
        if s>210 then v[i]:=-100;
        if s>330 then v[i]:=0;
        v[i]:=sqr(v[i]);
        x:=x+v[i];
      end;
      z:=x/l;
      z:=sqrt(z);
      z:=z*100;
      z:=round(z);
      z:=z/100;
      r:=81.65;
      dif:=z-r;
      if dif<>0 then begin
        w:=((z-r)/r)*100;
        w:=w*100;
        w:=round(w);
        w:=w/100;
      end else w:=0;
      if l=32 then begin clrscr;
        gotoxy(1,3);
```

```

writeln('ONDA QUADRADA 2');
writeln('*****');
writeln('');
writeln('PARTIDA EM T = (tamost/4) x ',j:1);
writeln('');
end;
writeln('Namost : ',l:3,' ; Vef. simul. = ',
z:6:2,' ; Vef. real = ',r:6:2,' ; erro = ',w:7:2,' %');
writeln('');
l:=l*2;
until l=1024;
read;
until j=3;

```

End.

```
writeln('ONDA QUADRADA 2');
writeln('*****');
writeln('');
writeln('PARTIDA EM T = (tamost/4) x ',j:1);
writeln('');
end;
writeln('Namost : ',l:3,' ; Vef. simul. = ',
z:6:2,' ; Vef. real = ',r:6:2,' ; erro = ',w:7:2,' %');
writeln('');
l:=l*2;
until l=1024;
read;
until j=3;
```

End.

Program quadrada3;

{ Simula a onda quadrada3 com relacao ao
numero de amostras e ao inicio da amostragem }

type valores=array[0..530] of real;

var i,j,k,l,kk :integer;
z,w,r,s,x,y,po,dt,t,dif :real;
v,a,b,ii,p :valores;

Begin

```

j:=-1;
repeat
l:=32;
j:=j+1;
repeat
t:=360/l;
x:=0;
dt:=(t/4)*j;
for i:=0 to (l-1) do begin
s:=(t*i)+dt;
v[i]:=-50;
if s>0 then v[i]:=50;
if s>60 then v[i]:=100;
if s>120 then v[i]:=50;
if s>180 then v[i]:=-50;
if s>240 then v[i]:=-100;
if s>300 then v[i]:=-50;
v[i]:=sqr(v[i]);
x:=x+v[i];
end;
z:=x/l;
z:=sqrt(z);
z:=z*100;
z:=round(z);
z:=z/100;
r:=70.71;
dif:=z-r;
if dif<>0 then begin
w:=((z-r)/r)*100;
w:=w*100;
w:=round(w);
w:=w/100;
end else w:=0;
if l=32 then begin clrscr;
gotoxy(1,3);

```

```
writeln('ONDA QUADRADA 3');
writeln('');
writeln('PARTIDA EM T = (tamost/4) x ',j:1);
writeln('');
end;
writeln('');
writeln('Namost : ',1:3,' ; Vef. simul. = ',
z:6:2,' ; Vef. real = ',r:6:2,' ; erro = ',w:7:2,' %');
l:=1*2;
until l=1024;
read;
until j=3;
```

End.


```
program bitseno;
```

```
{ Simula conversor de 8, 10 e 12 bits com 256
  amostras para onda senoidal }
```

```
type valores=array[-2..256] of real;
  valores1=array[0..256] of integer;
```

```
var nn,i,j,k,l,kk,bit :integer;
    z,w,r,s,x,y,po,dt,t,dif,stp :real;
    v,a,b,ii,p :valores;
    aa : valores1;
```

```
Procedure arredondamento;
```

```
  Begin
```

```
    nn:=1;
    repeat
      nn:=nn*10;
      z:=stp*nn;
      s:=trunc(z);
      until s<>0;
      nn:=nn*10;
      stp:=trunc(stp*nn);
      stp:=stp/nn;
```

```
  end;
```

```
Begin
```

```
  t:=360/256;
  bit:=8;
  kk:=256;
  clrscr;
  gotoxy(1,3);
  writeln('*****');
  writeln('* ONDA SENOIDAL *');
  writeln('*****');
  writeln('');
  repeat
    stp:=10/kk;
    ARREDONDAMENTO;
    b[-1]:=0;
    for i:=0 to 255 do begin
      v[i]:=4.5*sin(t*i*pi/180);
      v[i]:=v[i]+5;
      a[i]:=v[i]/stp;
      aa[i]:=trunc(a[i]);
      a[i:]=(aa[i]*stp)-5;
      b[i]:=sqr(a[i]);
      b[i]:=b[i-1]+b[i];
```

```
  end;
```

```

y:=b[255]/256;
x:=sqrt(y);
x:=(int(x*nn))/nn;
r:=(int((4.5/sqrt(2))*nn))/nn;
w:=((x-r)/r)*100;
writeln('NUMERO DE BITS IGUAL A => ',bit:2);
writeln('');
writeln('Vef. simul. = ',x:8:5,' ; Vef. real = '
,r:8:5,' ; erro = ',w:7:2,' %');
writeln('');
bit:=bit+2;
kk:=kk*4;
until bit=14;

```

End.

[Faint, illegible text, likely bleed-through from the reverse side of the page]

```
program bitretif;
```

```
{ Simula conversor de 8, 10 e 12 bits com 256
amostras, para a onda senoidal retificada em
meia onda. }
```

```
type valores=array[-2..256] of real;
     valores1=array[0..256] of integer;
```

```
var nn,i,j,k,l,kk,bit :integer;
     z,w,r,s,x,y,po,dt,t,dif,stp :real;
     v,a,b,ii,p :valores;
     aa : valores1;
```

```
Procedure arredondamento;
```

```
Begin
```

```
  nn:=1;
  repeat
    nn:=nn*10;
    z:=stp*nn;
    s:=trunc(z);
    until s<>0;
    nn:=nn*10;
    stp:=trunc(stp*nn);
    stp:=stp/nn;
```

```
end;
```

```
Begin
```

```
  t:=360/256;
  bit:=8;
  kk:=256;
  clrscr;
  gotoxy(1,3);
  writeln('*****');
  writeln('* ONDA SENOIDAL RETIFICADA DE MEIA ONDA *');
  writeln('*****');
  writeln('');
  repeat
    stp:=10/kk;
    ARREDONDAMENTO;
    b[-1]:=0;
    for i:=0 to 255 do begin
      v[i]:=4.5*sin(t*i*pi/180);
      dt:=t*i;
      if dt>180 then v[i]:=0;
      a[i]:=(v[i]+5)/stp;
      aa[i]:=trunc(a[i]);
      a[i]:=(aa[i]*stp)-5;
      b[i]:=sqr(a[i]);
      b[i]:=b[i-1]+b[i];
    end;
```

```

y:=b[255]/256;
x:=sqrt(y);
x:=(int(x*nn))/nn;
r:=2.25;
w:=((x-r)/r)*100;
writeln('NUMERO DE BITS IGUAL A => ',bit:2);
writeln('');
writeln('Vef. simul. = ',x:8:5,' ; Vef. real = '
,r:8:5,' ; erro = ',w:7:2,' %');
writeln('');
bit:=bit+2;
kk:=kk*4;
until bit=14;

```

End.

```

begin
  ...
  writeln('*****');
  writeln('E DADA TRIANGULO A');
  writeln('*****');
  writeln('');
  repeat
    ...
  until ...
end

```

```
program bittrian;
```

```
{ Simula conversor de 8, 10 e 12 bits com 256
  amostras para a onda triangular }
```

```
type valores=array[-2..256] of real;
  valores1=array[0..256] of integer;
```

```
var nn,i,j,k,l,kk,bit :integer;
    z,w,r,s,x,y,po,dt,t,dif,stp :real;
    v,a,b,ii,p :valores;
    aa : valores1;
```

```
Procedure arredondamento;
```

```
Begin
```

```
  nn:=1;
  repeat
    nn:=nn*10;
    z:=stp*nn;
    s:=trunc(z);
    until s<>0;
    nn:=nn*10;
    stp:=trunc(stp*nn);
    stp:=stp/nn;
```

```
end;
```

```
Begin
```

```
  t:=360/256;
  bit:=8;
  kk:=256;
  clrscr;
  gotoxy(1,3);
  writeln('*****');
  writeln('* ONDA TRIANGULAR *');
  writeln('*****');
  writeln('');
  repeat
    stp:=10/kk;
    ARREDONDAMENTO;
    b[-1]:=0;
```

```

for i:=0 to 255 do begin
  s:=t*i;
  v[i]:=((10*s)/9)*0.045;
  if s>90 then v[i]:=((10*(180-s))/9)*0.045;
  if s>270 then v[i]:=((10*(s-360))/9)*0.045;
  a[i]:=(v[i]+5)/stp;
  aa[i]:=trunc(a[i]);
  a[i]:=(aa[i]*stp)-5;
  b[i]:=sqr(a[i]);
  b[i]:=b[i-1]+b[i];
end;
y:=b[255]/256;
x:=sqrt(y);
x:=(int(x*nn))/nn;
r:=(int(2.5983*nn))/nn;
w:=((x-r)/r)*100;
writeln('NUMERO DE BITS IGUAL A =>',bit:2);
writeln('');
writeln('Vef. simul. = ',x:8:5,' ; Vef. real = '
,r:8:5,' ; erro = ',w:7:2,' %');
writeln('');
bit:=bit+2;
kk:=kk*4;
until bit=14;

```

End.

```
program bitserra;
```

```
{ Simula conversor de 8, 10 e 12 bits com 256
  amostras para a onda dente de serra. }
```

```
type valores=array[-2..256] of real;
  valores1=array[0..256] of integer;
```

```
var nn,i,j,k,l,kk,bit :integer;
  z,w,r,s,x,y,po,dt,t,dif,stp :real;
  v,a,b,ii,p :valores;
  aa : valores1;
```

```
Procedure arredondamento;
```

```
  Begin
```

```
    nn:=1;
    repeat
      nn:=nn*10;
      z:=stp*nn;
      s:=trunc(z);
      until s<>0;
      nn:=nn*10;
      stp:=trunc(stp*nn);
      stp:=stp/nn;
```

```
  end;
```

```
Begin
```

```
  t:=360/256;
  bit:=8;
  kk:=256;
  clrscr;
  gotoxy(1,3);
  writeln('*****');
  writeln('* ONDA DENTE DE SERRA *');
  writeln('*****');
  writeln('');
  repeat
    stp:=10/kk;
    ARREDONDAMENTO;
    b[-1]:=0;
```

```

for i:=0 to 255 do begin
  s:=(t*i);
  v[i]:=((5*s)/9)*0.045;
  if s>180 then v[i]:=((5*(s-360))/9)*0.045;
  a[i]:=(v[i]+5)/stp;
  aa[i]:=trunc(a[i]);
  a[i]:=(aa[i]*stp)-5;
  b[i]:=sqr(a[i]);
  b[i]:=b[i-1]+b[i];
end;
y:=b[255]/256;
x:=sqrt(y);
x:=(int(x*nn))/nn;
r:=(int(2.5983*nn))/nn;
w:=((x-r)/r)*100;
writeln('NUMERO DE BITS IGUAL A => ',bit:2);
writeln('');
writeln('Vef. simul. = ',x:8:5,' ; Vef. real = '
,r:8:5,' ; erro = ',w:7:2,' %');
writeln('');
bit:=bit+2;
kk:=kk*4;
until bit=14;

```

End.

```
program bitqual;
```

```
{ Simula conversor de 8, 10 e 12 bits com 256
  amostras da onda quadrada }
```

```
type valores=array[-2..256] of real;
  valores1=array[0..256] of integer;
```

```
var nn,i,j,k,l,kk,bit :integer;
    z,w,r,s,x,y,po,dt,t,dif,stp :real;
    v,a,b,ii,p :valores;
    aa : valores1;
```

```
Procedure arredondamento;
```

```
Begin
```

```
  nn:=1;
  repeat
    nn:=nn*10;
    z:=stp*nn;
    s:=trunc(z);
    until s<>0;
    nn:=nn*10;
    stp:=trunc(stp*nn);
    stp:=stp/nn;
```

```
end;
```

```
Begin
```

```
  t:=360/256;
  bit:=8;
  kk:=256;
  clrscr;
  gotoxy(1,3);
  writeln('*****');
  writeln('* ONDA QUADRADA 1 *');
  writeln('*****');
  writeln('');
  repeat
    stp:=10/kk;
    ARREDONDAMENTO;
    b[-1]:=0;
```

```
for i:=0 to 255 do begin
  s:=(t*i);
  v[i]:=-4.5;
  if s>0 then v[i]:=4.5;
  if s>180 then v[i]:=-4.5;
  a[i]:=(v[i]+5)/stp;
  aa[i]:=trunc(a[i]);
  a[i]:=(aa[i]*stp)-5;
  b[i]:=sqr(a[i]);
  b[i]:=b[i-1]+b[i];
end;
y:=b[255]/256;
x:=sqrt(y);
x:=(int(x*nn))/nn;
r:=4.5;
w:=((x-r)/r)*100;
writeln('NUMERO DE BITS IGUAL A => ',bit:2);
writeln('');
writeln('Vef. simul. = ',x:8:5,' ; Vef. real = '
,r:8:5,' ; erro = ',w:7:2,' %');
writeln('');
bit:=bit+2;
kk:=kk*4;
until bit=14;
```

End.

Program bitqua2;

{ Simula conversor de 8, 10 e 12 bits com 256 amostras para onda quadrada2. }

```
type valores=array[-2..256] of real;
valores1=array[0..256] of integer;
```

```
var nn,i,j,k,l,kk,bit :integer;
z,w,r,s,x,y,po,dt,t,dif,stp :real;
v,a,b,ii,p :valores;
aa : valores1;
```

Procedure arredondamento;

Begin

```
nn:=1;
repeat
nn:=nn*10;
z:=stp*nn;
s:=trunc(z);
until s<>0;
nn:=nn*10;
stp:=trunc(stp*nn);
stp:=stp/nn;
```

end;

Begin

```
t:=360/256;
bit:=8;
kk:=256;
clrscr;
gotoxy(1,3);
writeln('*****');
writeln('* ONDA QUADRADA 2 *');
writeln('*****');
writeln('');
repeat
stp:=10/kk;
ARREDONDAMENTO;
b[-1]:=0;
```

```
program bitqua2;
```

```
{ Simula conversor de 8, 10 e 12 bits com 256  
  amostras para onda quadrada2. }
```

```
type valores=array[-2..256] of real;  
  valores1=array[0..256] of integer;
```

```
var nn,i,j,k,l,kk,bit :integer;  
  z,w,r,s,x,y,po,dt,t,dif,stp :real;  
  v,a,b,ii,p :valores;  
  aa : valores1;
```

```
Procedure arredondamento;
```

```
  Begin
```

```
    nn:=1;  
    repeat  
      nn:=nn*10;  
      z:=stp*nn;  
      s:=trunc(z);  
      until s<>0;  
      nn:=nn*10;  
      stp:=trunc(stp*nn);  
      stp:=stp/nn;
```

```
  end;
```

```
Begin
```

```
  t:=360/256;  
  bit:=8;  
  kk:=256;  
  clrscr;  
  gotoxy(1,3);  
  writeln('*****');  
  writeln('* ONDA QUADRADA 2 *');  
  writeln('*****');  
  writeln('');  
  repeat  
    stp:=10/kk;  
    ARREDONDAMENTO;  
    b[-1]:=0;
```

```

for i:=0 to 255 do begin
  s:=(t*i);
  v[i]:=0;
  if s>30 then v[i]:=4.5;
  if s>150 then v[i]:=0;
  if s>210 then v[i]:=-4.5;
  if s>330 then v[i]:=0;
  a[i]:=(v[i]+5)/stp;
  aa[i]:=trunc(a[i]);
  a[i]:=(aa[i]*stp)-5;
  b[i]:=sqr(a[i]);
  b[i]:=b[i-1]+b[i];
end;
y:=b[255]/256;
x:=sqrt(y);
x:=(int(x*nn))/nn;
r:=(int(4.4*(sqrt(2/3))*nn))/nn;
w:=((x-r)/r)*100;
writeln('NUMERO DE BITS IGUAL A => ',bit:2);
writeln('');
writeln('NN = ',nn,' Vef. simul. = ',x:8:5,' ; Vef. real = ',
,r:8:5,' ; erro = ',w:7:2,' %');
writeln('');
bit:=bit+2;
kk:=kk*4;
until bit=14;

```

End.

```
program bitqua3;
```

```
{ Simula conversor de 8, 10 e 12 bits com 256
  amostras para a onda quadrada3. }
```

```
type valores=array[-2..256] of real;
  valores1=array[0..256] of integer;
```

```
var nn,i,j,k,l,kk,bit :integer;
    z,w,r,s,x,y,po,dt,t,dif,stp :real;
    v,a,b,ii,p :valores;
    aa : valores1;
```

```
Procedure arredondamento;
```

```
Begin
```

```
  nn:=1;
  repeat
    nn:=nn*10;
    z:=stp*nn;
    s:=trunc(z);
    until s<>0;
    nn:=nn*10;
    stp:=trunc(stp*nn);
    stp:=stp/nn;
```

```
end;
```

```
Begin
```

```
  t:=360/256;
  bit:=8;
  kk:=256;
  clrscr;
  gotoxy(1,3);
  writeln('*****');
  writeln('* ONDA QUADRADA 3 *');
  writeln('*****');
  writeln('');
  repeat
    stp:=10/kk;
    ARREDONDAMENTO;
    b[-1]:=0;
```

```

for i:=0 to 255 do begin
  s:=(t*i)+0.5;
  v[i]:=-2.25;
  if s>0 then v[i]:=2.25;
  if s>60 then v[i]:=4.5;
  if s>120 then v[i]:=2.25;
  if s>180 then v[i]:=-2.25;
  if s>240 then v[i]:=-4.5;
  if s>300 then v[i]:=-2.25;
  a[i]:=(v[i]+5)/stp;
  aa[i]:=trunc(a[i]);
  a[i]:=(aa[i]*stp)-5;
  b[i]:=sqr(a[i]);
  b[i]:=b[i-1]+b[i];
end;
y:=b[255]/256;
x:=sqrt(y);
x:=(int(x*nn))/nn;
r:=(int((2.25*(sqrt(2))*nn))/nn;
w:=((x-r)/r)*100;
writeln('NUMERO DE BITS IGUAL A => ',bit:2);
writeln('');
writeln('      Vef. simul. = ',x:8:5,' ; Vef. real = '
,r:8:5,' ; erro = ',w:7:2,' %');
writeln('');
bit:=bit+2;
kk:=kk*4;
until bit=14;

```

End.


```
program pot8bit;
```

```
{ Simula potencia ativa entre senoide x senoide,  
senoide x quadrada1 e senoide x quadrada2, com  
defasagem de 10 em 10 graus ate 80 graus,  
conversor de 8 bits e 256 amostras/per. }
```

```
type valores=array[-2..256] of real;  
valores1=array[0..256] of integer;
```

```
var nn,i,j,k,k1,k2,k3,k4,k5,l,kk,bit :integer;  
z,w,r,s,x,y,po,dt,t,dif,stp :real;  
vv,v,b,ii,p,a,va :valores;  
aa,vaa : valores1;
```

```
Procedure arredondamento;
```

```
Begin  
nn:=1;  
repeat  
nn:=nn*10;  
z:=stp*nn;  
s:=trunc(z);  
until s<>0;  
nn:=nn*10;  
stp:=trunc(stp*nn);  
stp:=stp/nn;
```

```
end;
```

```
Begin
```

```
k:=0;  
stp:=10/256;  
arredondamento;  
t:=360/256;  
bit:=8;  
repeat  
clrscr;  
gotoxy(1,3);  
writeln('*****');  
writeln('* POTENCIA SENOIDE x SENOIDE *');  
writeln('*****');  
writeln('');  
writeln('DESLOCAMENTO DA SENOIDE 2 : ',K:2,' graus');  
writeln('');  
p[-1]:=0;
```

```

for i:=0 to 255 do
begin
  s:=t*i;
  v[i]:=4.5*sin(t*i*pi/180);
  a[i:=(v[i]+5)/stp;
  aa[i]:=trunc(a[i]);
  a[i:=(aa[i]*stp)-5;
  vv[i]:=4.5*sin((s+k)*pi/180);
  va[i:=(vv[i]+5)/stp;
  vaa[i]:=trunc(va[i]);
  va[i:=(vaa[i]*stp)-5;
  p[i]:=a[i]*va[i];
  p[i]:=p[i]+p[i-1];
end;
x:=p[255]/256;
x:=(int(x*nn))/nn;
r:=(4.5/2)*4.5*(cos(k*pi/180));
r:=(int(r*nn))/nn;
w:=abs(((x-r)/r)*100);
if w<0.099 then w:=0;
writeln('NUMERO DE BITS IGUAL A => ',bit:2);
writeln('');
writeln('      Pot. simul. = ',x:7:3,' ; Pot. real = '
,r:7:3,' ; erro = ',w:7:2,' %');
writeln('');
read;
k:=k+10;
until k=90;

k:=0;
repeat
  clrscr;
  gotoxy(1,3);
  writeln('*****');
  writeln('* POTENCIA SENOIDE x QUADRADA 1 *');
  writeln('*****');
  writeln('');
  writeln('DESLOCAMENTO DA QUADRADA 1 : ',K:2,' graus');
  writeln('');
  p[-1]:=0;

```

```

for i:=0 to 255 do
  begin
    s:=(i*t);
    vv[i]:=-4.5;
    if s>k then vv[i]:=4.5;
    kk:=k+180;
    if s>kk then vv[i]:=-4.5;
    va[i]:=(vv[i]+5)/stp;
    vaa[i]:=trunc(va[i]);
    va[i]:=(vaa[i]*stp)-5;
    p[i]:=a[i]*va[i];
    p[i]:=p[i]+p[i-1];
  end;
x:=p[255]/256;
x:=(int(x*nn))/nn;
case k of
  0 : r:=12.891;
  10 : r:=12.695;
  20 : r:=12.114;
  30 : r:=11.164;
  40 : r:=9.875;
  50 : r:=8.286;
  60 : r:=6.445;
  70 : r:=4.409;
  80 : r:=2.238;
end;
r:=(int(r*nn))/nn;
w:=abs(((x-r)/r)*100);
if w<0.099 then w:=0;
writeln('NUMERO DE BITS IGUAL A => ',bit:2);
writeln('');
writeln('      Pot. simul. = ',x:7:3,' ; Pot. real = '
,r:7:3,' ; erro = ',w:7:1,' %');
writeln('');
read;
k:=k+10;
until k=90;

k:=0;
repeat
  clrscr;
  gotoxy(1,3);
  writeln('*****');
  writeln('* POTENCIA SENOIDE x QUADRADA 2 *');
  writeln('*****');
  writeln('DESLOCAMENTO DA QUADRADA 2 : ',k:2,' graus');
  writeln('');
  p[-1]:=0;

```

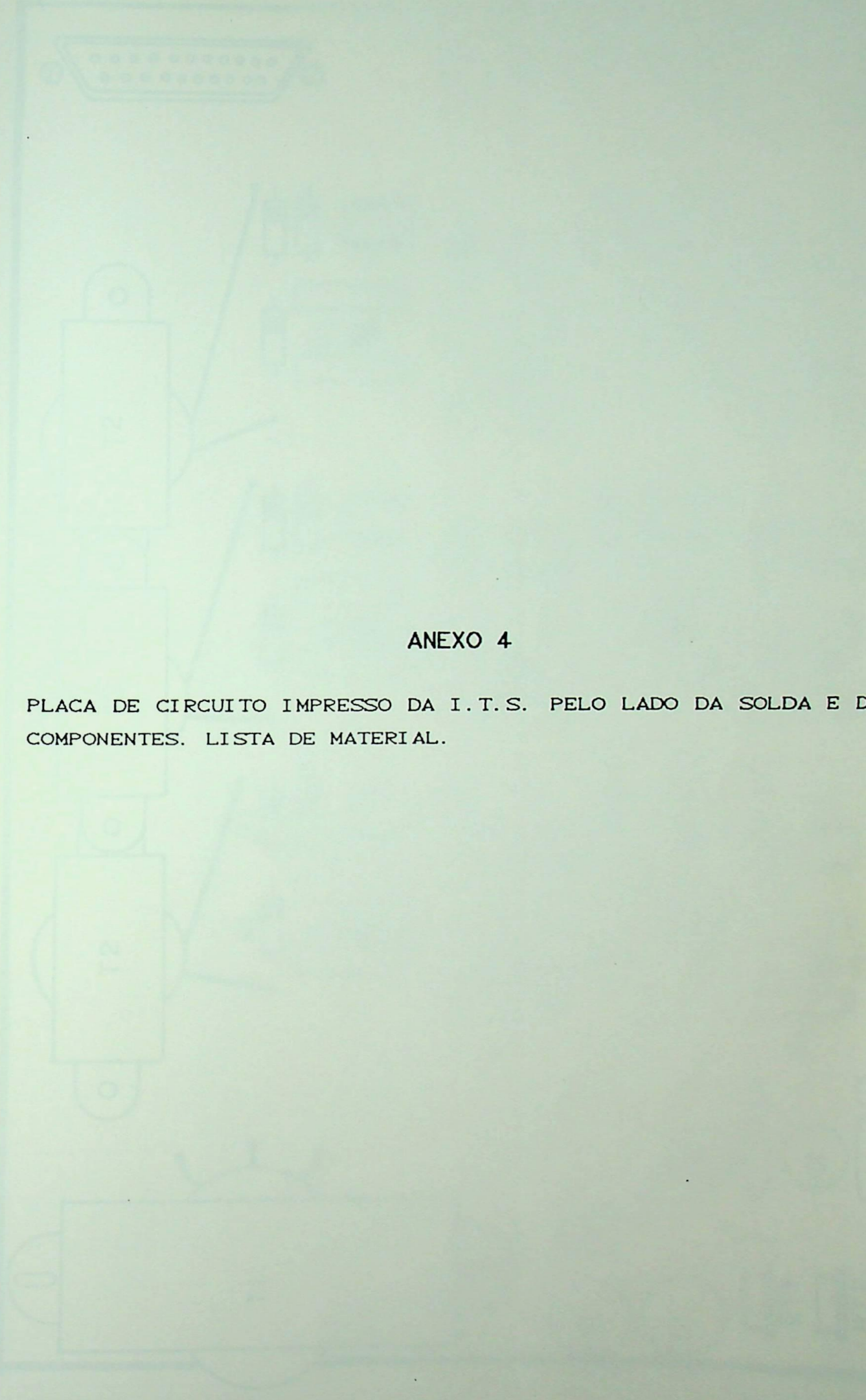
```

for i:=0 to 255 do
begin
  vv[i]:=0;
  s:=(i*t);
  if k>30 then
  begin
    k5:=k-30;
    vv[i]:=-4.5;
    if s>k5 then vv[i]:=0;
  end;
  if k=30 then
  begin
    vv[i]:=-4.5;
    if s>0 then vv[i]:=0;
  end;
  k1:=k+30;
  if s>k1 then vv[i]:=4.5;
  k2:=k+150;
  if s>k2 then vv[i]:=0;
  k3:=k+210;
  if s>k3 then vv[i]:=-4.5;
  k4:=k+330;
  if s>k4 then vv[i]:=0;
  va[i]:=(vv[i]+5)/stp;
  vaa[i]:=trunc(va[i]);
  va[i]:=(vaa[i]*stp)-5;
  p[i]:=a[i]*va[i];
  p[i]:=p[i]+p[i-1];
end;
x:=p[255]/256;
x:=(int(x*nn))/nn;
case k of
0 : r:=11.164;
10 : r:=10.994;
20 : r:=10.491;
30 : r:=9.668;
40 : r:=8.552;
50 : r:=7.176;
60 : r:=5.582;
70 : r:=3.818;
80 : r:=1.938;
end;

```

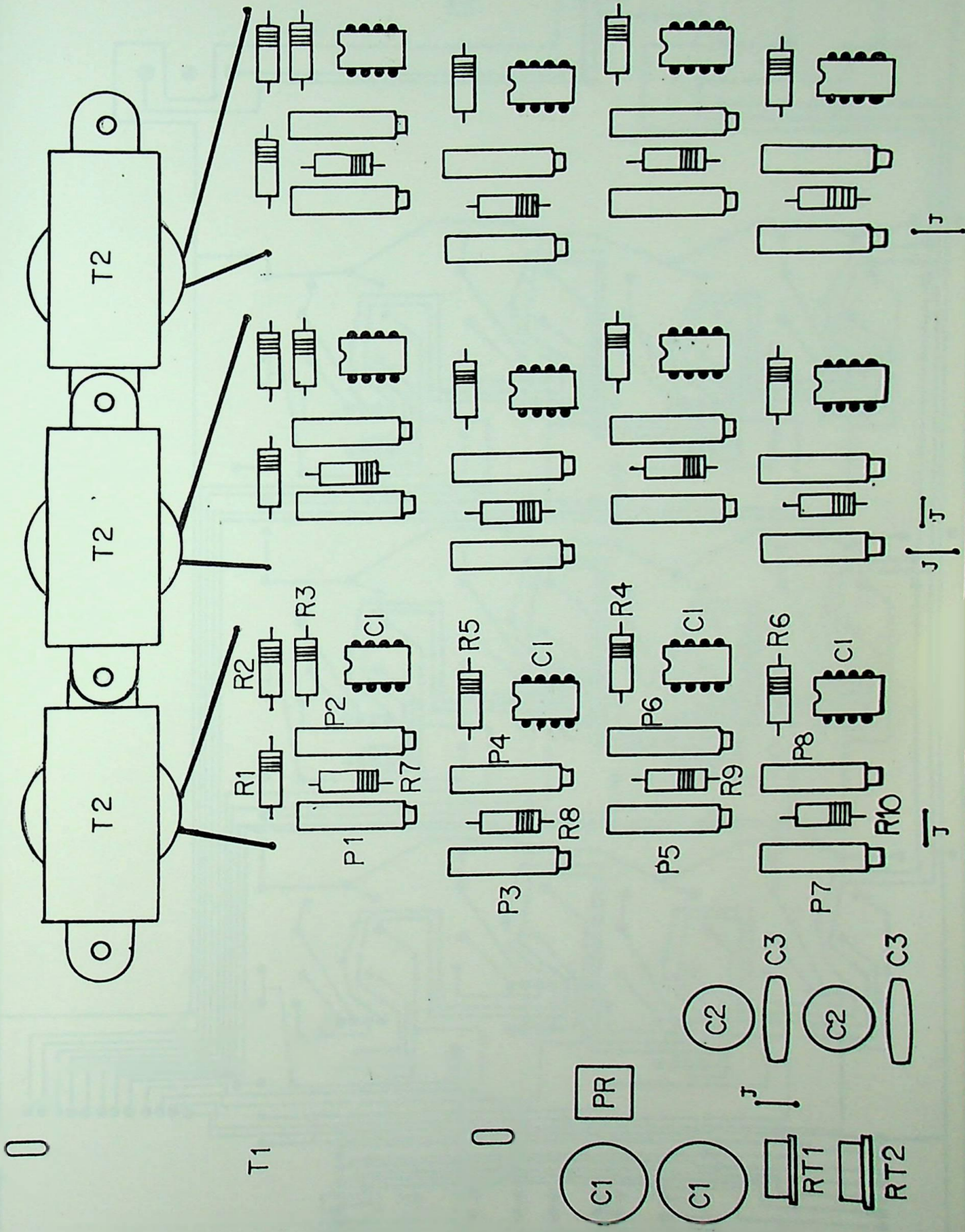
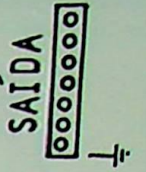
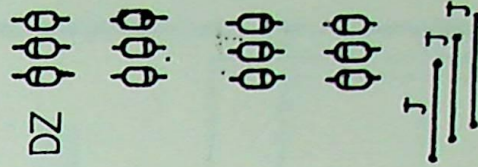
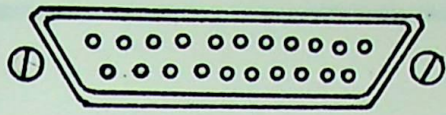
```
r:=(int(r*nn))/nn;
w:=abs(((x-r)/r)*100);
if w<0.099 then w:=0;
writeln('NUMERO DE BITS IGUAL A => ',bit:2);
writeln('');
writeln('Pot. simul. = ',x:7:3,' ; Pot. real = '
,r:7:3,' ; erro = ',w:7:1,' %');
read;
k:=k+10;
until k=90;
```

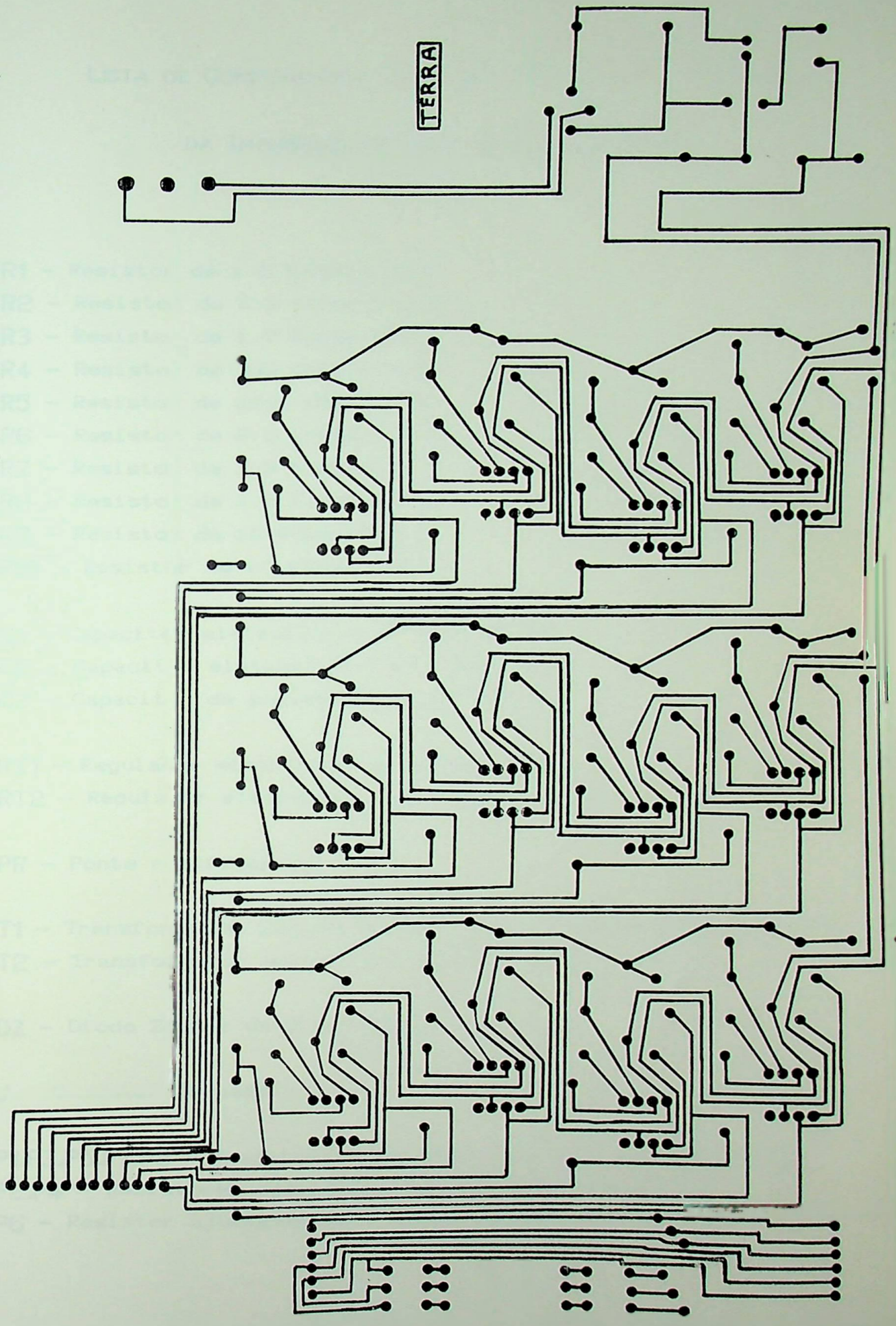
End.



ANEXO 4

PLACA DE CIRCUITO IMPRESSO DA I.T.S. PELO LADO DA SOLDA E DOS COMPONENTES. LISTA DE MATERIAL.





LISTA DE COMPONENTES DA PLACA DE CIRCUITO IMPRESSO
DA INTERFACE DE TRATAMENTO DE SINAIS

- R1 - Resistor de 1.5 Kohms-1/4 W
R2 - Resistor de 1.0 Kohms-1/4 W
R3 - Resistor de 1.5 Kohms-1/4 W
R4 - Resistor de 390 ohms-1/4 W
R5 - Resistor de 220 ohms-1/4 W
R6 - Resistor de 2.0 Kohms-1/4 W
R7 - Resistor de 5.6 Kohms-1/4 W
R8 - Resistor de 1.5 Kohms-1/4 W
R9 - Resistor de 10 Kohms-1/4 W
R10 - Resistor de 10 Kohms-1/4 W
- C1 - Capacitor eletrolítico de 1000 μ F-25V
C2 - Capacitor eletrolítico de 100 μ F-25V
C3 - Capacitor de poliester de 0.1 μ F-25V
- RT1 - Regulador eletrônico de tensão 7915
RT2 - Regulador eletrônico de tensão 7815
- PR - Ponte retificadora - 1 A.
- T1 - Transformador 110/15+15 Volts com CT no secundário - 2 A.
T2 - Transformador monofásico 220/6 Volts - 1 A.
- DZ - Diodo Zenner de 5.6 Volts
- J - Condutor "bypass"
- P1,P3,P5,P7,P8 - Resistores ajustáveis de 5 Kohms (precisão)
P2,P4 - Resistores ajustáveis de 10 Kohms (precisão)
P6 - Resistor ajustável de 1 Kohms (precisão)

ANEXO 5

APLICATIVO EM ASSEMBLY PARA AQUISIÇÃO DE SEIS SINAIS
ANALÓGICOS.

```

EXTRN      NAMOST:WORD
EXTRN      RETAR:WORD
EXTRN      OFSETLEI3:WORD
EXTRN      OFSETLEI4:WORD
EXTRN      OFSETLEI5:WORD
EXTRN      OFSETLEI6:WORD
EXTRN      OFSETLEI1:WORD
EXTRN      OFSETLEI2:WORD
CODE
          ASSUME  CS:CODE
          PUBLIC  TESTE

SEL_CANAL EQU      224H
PORTA_LEITURA EQU    220H

TESTE     PROC
          CLI
          MOV     BX,OFSETLEI1
          MOV     CX,NAMOST

          MOV     DX,SEL_CANAL
          MOV     AL,01
          OUT     DX,AL

          MOV     AX,04H
ESPERA_I: DEC     AX
          JNZ     ESPERA_I

          MOV     DX,PORTA_LEITURA
AQUISICAO_I: OUT    DX,AL
          MOV     AX,RETAR

RETARDO_I:
          DEC     AX
          JNZ     RETARDO_I
          IN     AL,DX
          MOV     [BX],AL
          INC     BX
          LOOP    AQUISICAO_I

          MOV     BX,OFSETLEI2
          MOV     CX,NAMOST

          MOV     DX,SEL_CANAL
          MOV     AL,02
          OUT     DX,AL

          MOV     AX,04H
ESPERA_II: DEC    AX
          JNZ    ESPERA_II

```

```

AQUISICAO_II:      MOV      DX,PORTA_LEITURA

                   OUT      DX,AL
                   MOV      AX,RETAR

RETARDO_II:

                   DEC      AX
                   JNZ      RETARDO_II
                   IN       AL,DX
                   MOV      [BX],AL
                   INC      BX
                   LOOP     AQUISICAO_II
                   STI

                   MOV      BX,OFSETLEI3
                   MOV      CX,NAMOST

                   MOV      DX,SEL_CANAL
                   MOV      AL,04
                   OUT      DX,AL

                   MOV      AX,4H

ESPERA_III:        DEC      AX
                   JNZ      ESPERA_III

AQUISICAO_III:    MOV      DX,PORTA_LEITURA

                   OUT      DX,AL
                   MOV      AX,RETAR

RETARDO_III:

                   DEC      AX
                   JNZ      RETARDO_III
                   IN       AL,DX
                   MOV      [BX],AL
                   INC      BX
                   LOOP     AQUISICAO_III

                   MOV      BX,OFSETLEI4
                   MOV      CX,NAMOST

                   MOV      DX,SEL_CANAL
                   MOV      AL,0B
                   OUT      DX,AL

                   MOV      AX,04H

ESPERA_IIII:      DEC      AX
                   JNZ      ESPERA_IIII

```

```

                                MOV     DX,PORTA_LEITURA
AQUISICAO_IIII:
                                OUT     DX,AL
                                MOV     AX,RETAR

RETARDO_IIII:
                                DEC     AX
                                JNZ     RETARDO_IIII
                                IN      AL,DX
                                MOV     [BX],AL
                                INC     BX
                                LOOP    AQUISICAO_IIII

                                MOV     BX,DFSETLEI5
                                MOV     CX,NAMOST

                                MOV     DX,SEL_CANAL
                                MOV     AL,16
                                OUT     DX,AL

                                MOV     AX,04H
ESPERA_V:
                                DEC     AX
                                JNZ     ESPERA_V

                                MOV     DX,PORTA_LEITURA
AQUISICAO_V:
                                OUT     DX,AL
                                MOV     AX,RETAR

RETARDO_V:
                                DEC     AX
                                JNZ     RETARDO_V
                                IN      AL,DX
                                MOV     [BX],AL
                                INC     BX
                                LOOP    AQUISICAO_V

                                MOV     BX,DFSETLEI6
                                MOV     CX,NAMOST

                                MOV     DX,SEL_CANAL
                                MOV     AL,32
                                OUT     DX,AL

                                MOV     AX,04H
ESPERA_VI:
                                DEC     AX
                                JNZ     ESPERA_VI

```

```
AQUISICAO_VI:      MOV      DX,PORTA_LEITURA

                   OUT      DX,AL
                   MOV      AX,RETAR

RETARDO_VI:

                   DEC      AX
                   JNZ      RETARDO_VI
                   IN       AL,DX
                   MOV      [BX],AL
                   INC      BX
                   LOOP     AQUISICAO_VI
                   STI

TESTE              ENDF

CODE              ENDS

                  END
```

ANEXO 6

CATÁLOGO DOS FABRICANTES DOS CI'S : AD574A, PPI 8255A, CI 4066 E
CA31 40A.



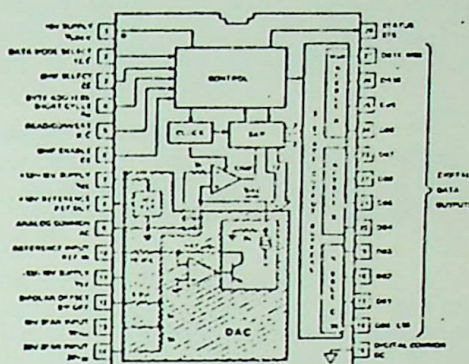
Fast, Complete 12-Bit A/D Converter with Microprocessor Interface

AD574A

FEATURES

- Complete 12-Bit A/D Converter with Reference and Clock
- Full 8- or 16-Bit Microprocessor Bus Interface
- 250ns Bus Access Time
- Guaranteed Linearity Over Temperature
 - 0 to +70°C - AD574AJ, AK, AL
 - 55°C to +125°C - AD574AS, AT, AU
- No Missing Codes Over Temperature
- Fast Successive Approximation Conversion - 25µs
- Buried Zener Reference for Long-Term Stability and Low Gain T.C. 10ppm/°C max AD574AL, 12.5ppm/°C max AD574AU
- Low Profile 28-Pin Ceramic DIP
- Low Power: 390mW

AD574A FUNCTIONAL BLOCK DIAGRAM



PRODUCT DESCRIPTION

The AD574A is a complete 12-bit successive-approximation analog-to-digital converter with 3-state output buffer circuitry for direct interface to an 8-, 12- or 16-bit microprocessor bus. The AD574A design is implemented with two LSI chips each containing both analog and digital circuitry, resulting in the maximum performance and flexibility at the lowest cost.

One chip is the high performance AD565A 12-bit DAC and voltage reference. It contains the high speed current output switching circuitry, laser-trimmed thin film resistor network, low T.C. buried zener reference and the precision input scaling and bipolar offset resistors. This chip is laser-trimmed at the wafer stage (LWT) to adjust ladder network linearity, voltage reference tolerance and temperature coefficient, and the calibration accuracy of input scaling and bipolar offset resistors.

The second chip uses the proven LCI (linear-compatible integrated injection logic) process to provide the low-power P²L successive-approximation register, converter control circuitry, clock, bus interface, and the high performance latching comparator. The precision, low-drift comparator is adjusted for initial input offset error at the wafer stage by the "zener-zap" technique which trims the comparator input stage to 1/10 LSB typical error. This form of trimming, while cumbersome for complex ladder networks, is an attractive alternative to thin film resistor trimming for a simple offset adjustment and eliminates the need for thin film processing for this portion of the circuitry.

The AD574A is available in six different grades. The AD574AJ, AK, and AL grades are specified for operation over the 0 to +70°C temperature range. The AD574AS, AT, and AU are specified for the -55°C to +125°C range. All grades are packaged in a low-profile, 0.600 inch wide, 28-pin hermetically-sealed ceramic DIP.

PRODUCT HIGHLIGHTS

- The AD574A interfaces to most popular microprocessors with an 8-, 12-, or 16-bit bus without external buffers or peripheral interface controllers. Multiple-mode three-state output buffers connect directly to the data bus while the read and convert commands are taken from the control bus. The 12-bits of output data can be read either as one 12-bit word or as two 8-bit bytes (one with 8 data bits, the other with 4 data bits and 4 trailing zeros).
- The precision, laser-trimmed scaling and bipolar offset resistors provide four calibrated ranges, 0 to +10 and 0 to +20 volts unipolar, or -5 to +5 and -10 to +10 volts bipolar. Typical bipolar offset and full scale calibration of $\pm 0.1\%$ can be trimmed to zero with one external component each.
- The internal buried zener reference is trimmed to 2.0 volts with 1% maximum error and 15ppm/°C typical T.C. The reference is available externally and can drive up to 1.5mA beyond that required for the reference and bipolar offset resistors.

THE AD574A OFFERS GUARANTEED MAXIMUM LINEARITY ERROR OVER THE FULL OPERATING TEMPERATURE RANGE

LINEARITY ERROR

Linearity error refers to the deviation of each individual code from the ideal line from "zero" through "full scale". The point of "zero" occurs $\frac{1}{2}$ LSB (1.22mV for 10 volt span) before the first code transition (all zeros to only the LSB "on"). "Full scale" is defined as a level $\frac{1}{2}$ LSB beyond the last code transition (to all ones). The deviation of a code from the true straight line is measured from the middle of each particular code.

The AD574AK, AL, AT, and AU grades are guaranteed for maximum nonlinearity of $\pm \frac{1}{2}$ LSB. For these grades, this means that an analog value which falls exactly in the center of a given code width will result in the correct digital output code. Values nearer the upper or lower transition of the code width may produce the next upper or lower digital output code. The AD574AJ and AS grades are guaranteed to ± 1 LSB max error. For these grades, an analog value which falls within a given code width will result in either the correct code for that region or either adjacent one.

Note that the linearity error is not user-adjustable.

DIFFERENTIAL LINEARITY ERROR (NO MISSING CODES)

A specification which guarantees no missing codes requires that every code combination appear in a monotonic increasing sequence as the analog input level is increased. Thus every code must have a finite width. For the AD574AK, AL, AT, and AU grades, which guarantee no missing codes to 12-bit resolution, all 4096 codes must be present over the entire operating temperature ranges. The AD574AJ and AS grades guarantee no missing codes to 11-bit resolution over temperature; this means that all code combinations of the upper 11 bits must be present; in practice very few of the 12-bit codes are missing.

UNIPOLAR OFFSET

The first transition should occur at a level $\frac{1}{2}$ LSB above analog common. Unipolar offset is defined as the deviation of the actual transition from that point. This offset can be adjusted as discussed on the following two pages. The unipolar offset temperature coefficient specifies the maximum change of the transition point over temperature, with or without external adjustment.

BIPOLAR OFFSET

Similarly, in the bipolar mode, the major carry transition (0111 1111 1111 to 1000 0000 0000) should occur for an analog value $\frac{1}{2}$ LSB below analog common. The bipolar offset error and temperature coefficient specify the initial deviation and maximum change in the error over temperature.

QUANTIZATION UNCERTAINTY

Analog-to-digital converters exhibit an inherent quantization uncertainty of $\pm \frac{1}{2}$ LSB. This uncertainty is a fundamental characteristic of the quantization process and cannot be reduced for a converter of given resolution.

LEFT-JUSTIFIED DATA

The data format used in the AD574A is left-justified. This means that the data represents the analog input as a fraction of full-scale, ranging from 0 to $\frac{4095}{4096}$. This implies a binary point to the left of the MSB.

FULL SCALE CALIBRATION ERROR

The last transition (from 1111 1111 1110 to 1111 1111 1111) should occur for an analog value $1 \frac{1}{2}$ LSB below the nominal full scale (9.9963 volts for 10.000 volts full scale). The full scale calibration error is the deviation of the actual level at the last transition from the ideal level. This error, which is typically 0.05 to 0.1% of full scale, can be trimmed out as shown in Figures 3 and 4. The full scale calibration error over temperature is given with and without the initial error trimmed out. The temperature coefficients for each grade indicate the maximum change in the full scale gain from the initial value using the internal 10 volt reference.

TEMPERATURE COEFFICIENTS

The temperature coefficients for full-scale calibration, unipolar offset, and bipolar offset specify the maximum change from the initial (25°C) value to the value at T_{min} or T_{max} .

POWER SUPPLY REJECTION

The standard specifications for the AD574A assume use of +5.00 and ± 15.00 or ± 12.00 volt supplies. The only effect of power supply error on the performance of the device will be a small change in the full scale calibration. This will result in a linear change in all lower order codes. The specifications show the maximum change in calibration from the initial value with the supplies at the various limits.

CODE WIDTH

A fundamental quantity for A/D converter specifications is the code width. This is defined as the range of analog input values for which a given digital output code will occur. The nominal value of a code width is equivalent to 1 least significant bit (LSB) of the full scale range or 2.44mV out of 10 volts for a 12-bit ADC.

AD574A Analog Circuit Details

UNIPOLAR RANGE CONNECTIONS FOR THE AD574A
The AD574A contains all the active components required to perform a complete 12-bit A/D conversion. Thus, for most situations, all that is necessary is connection of the power supplies (+5, +12/+15 and -12/-15 volts), the analog input, and the conversion initiation command, as discussed on the next page. Analog input connections and calibration are easily accomplished; the unipolar operating mode is shown in Figure 4.

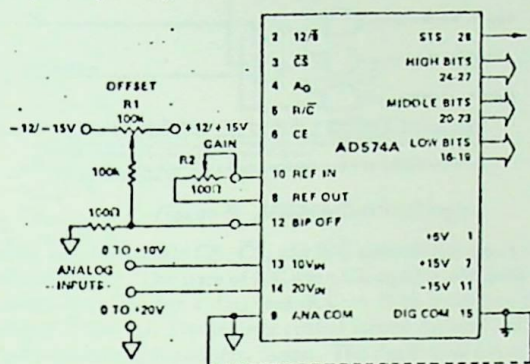


Figure 3. Unipolar Input Connections

All of the thin film application resistors of the AD574A are trimmed for absolute calibration. Therefore, in many applications, no calibration trimming will be required. The absolute accuracy for each grade is given in the specification tables. For example, if no trims are used, the AD574AK guarantees ± 2 LSB max zero offset error and $\pm 0.25\%$ (10LSB) max full scale error. (Typical full scale error is ± 2 LSB.) If the offset trim is not required, pin 12 can be connected directly to pin 9; the two resistors and trimmer for pin 12 are then not needed. If the full scale trim is not needed, a $50\Omega \pm 1\%$ metal film resistor should be connected between pin 8 and pin 10.

The analog input is connected between pin 13 and pin 9 for a 0 to +10V input range, between 14 and pin 9 for a 0 to +20V input range. The AD574A easily accommodates an input signal beyond the supplies. For the 10 volt span input, the LSB has a nominal value of 2.44mV, for the 20 volt span, 4.88mV. If a 10.24V range is desired (nominal 2.5mV/bit), the gain trimmer (R2) should be replaced by a 50Ω resistor, and a 200Ω trimmer inserted in series with the analog input to pin 13 (for a full scale range of 20.48V (5mV/bit), use a 500Ω trimmer into pin 14). The gain trim described below is now done with these trimmers. The nominal input impedance into pin 13 is $5k\Omega$, and $10k\Omega$ into pin 14.

UNIPOLAR CALIBRATION

The AD574A is intended to have a nominal $1/2$ LSB offset so that the exact analog input for a given code will be in the middle of that code (halfway between the transitions to the codes above

and below it). Thus, when properly calibrated, the first transition (from 0000 0000 0000 to 0000 0000 0001) will occur for an input level of $+1/2$ LSB (1.22mV for 10V range).

If pin 12 is connected to pin 9, the unit typically will behave in this manner, within specifications. If the offset trim (R1) is used, it should be trimmed as above, although a different offset can be set for a particular system requirement. This circuit will give approximately ± 15 mV of offset trim range.

The full scale trim is done by applying a signal $1/2$ LSB below the nominal full scale (9.9963 for a 10V range). Trim R2 to give the last transition (1111 1111 1110 to 1111 1111 1111).

BIPOLAR OPERATION

The connections for bipolar ranges are shown in Figure 4. Again, as for the unipolar ranges, if the offset and gain specifications are sufficient, one or both of the trimmers shown can be replaced by a $50\Omega \pm 1\%$ fixed resistor. The analog input is applied as for the unipolar ranges. Bipolar calibration is similar to unipolar calibration. First, a signal $1/2$ LSB above negative full scale (-4.9988 V for the ± 5 V range) is applied and R1 is trimmed to give the first transition (0000 0000 0000 to 0000 0000 0001). Then a signal $1/2$ LSB below positive full scale ($+4.9963$ V for the ± 5 V range) is applied and R2 trimmed to give the last transition (1111 1111 1110 to 1111 1111 1111).

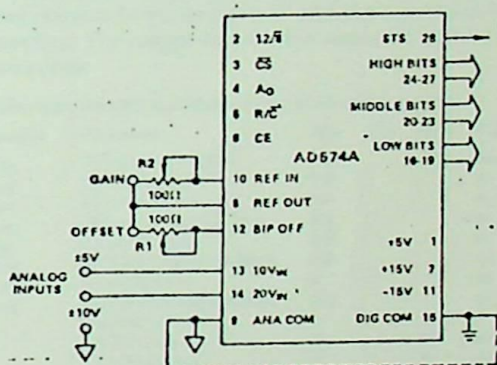


Figure 4. Bipolar Input Connections

GROUNDING CONSIDERATIONS

The analog common at pin 9 is the ground reference point for the internal reference and is thus the "high quality" ground for the AD574A; it should be connected directly to the analog reference point of the system. In order to achieve all of the high accuracy performance available from the AD574A in an environment of high digital noise content, it is required that the analog and digital commons be connected together at the package. In some situations, the digital common at pin 15 can be connected to the most convenient ground reference point; analog power return is preferred.

CONVERSION START/DATA READ CONTROL LOGIC

The AD574A contains on-chip logic to provide conversion initiation and data read operations from signals commonly available in microprocessor systems. Figure 5 shows the internal logic circuitry of the AD574A.

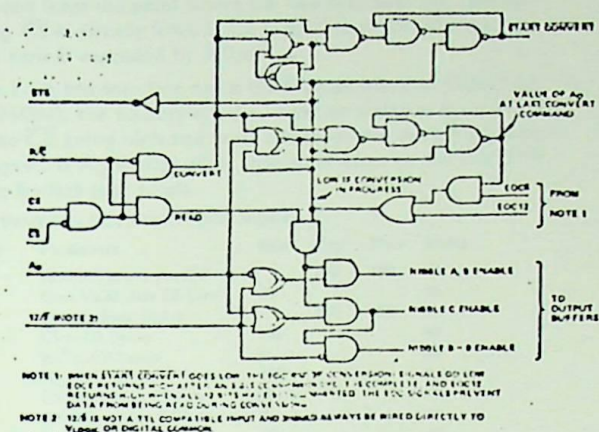


Figure 5. AD574A Control Logic

The control signals CE, \overline{CS} , and R/\overline{C} control the operation of the converter. The state of R/\overline{C} when CE and \overline{CS} are both asserted determines whether a data read ($R/\overline{C} = 1$) or a convert ($R/\overline{C} = 0$) is in progress. The register control inputs A_0 and $12/\overline{8}$ control conversion length and data format. The A_0 line is usually tied to the least significant bit of the address bus. If a conversion is started with A_0 low, a full 12-bit conversion cycle is initiated. If A_0 is high during a convert start, a shorter 8-bit conversion cycle results. During data read operations, A_0 determines whether the three-state buffers containing the 8 MSBs of the conversion result ($A_0 = 0$) or the 4 LSBs ($A_0 = 1$) are enabled. The $12/\overline{8}$ pin determines whether the output data is to be organized as two 8-bit words ($12/\overline{8}$ tied to DIGITAL COMMON) or a single 12-bit word ($12/\overline{8}$ tied to VLOGIC). The $12/\overline{8}$ pin is not TTL-compatible and must be hard-wired to either VLOGIC or DIGITAL COMMON. In the 8-bit mode, the byte addressed when A_0 is high contains the 4 LSBs from the conversion followed by four trailing zeroes. This organization allows the data lines to be overlapped for direct interface to 8-bit buses without the need for external three-state buffers.

It is not recommended that A_0 change state during a data read operation. Asymmetrical enable and disable times of the three-state buffers could cause internal bus contention resulting in potential damage to the AD574A.

An output signal, STS, indicates the status of the converter. STS goes high at the beginning of a conversion and returns low when the conversion cycle is complete.

CE	\overline{CS}	R/\overline{C}	$12/\overline{8}$	A_0	Operation
0	X	X	X	X	None
X	1	X	X	X	None
1	0	0	X	0	Initiate 12-Bit Conversion
1	0	0	X	1	Initiate 8-Bit Conversion
1	0	1	Pin 1	X	Enable 12-Bit Parallel Output
1	0	1	Pin 15	0	Enable 8 Most Significant Bits
1	0	1	Pin 15	1	Enable 4 LSBs + 4 Trailing Zeroes

Table 1. AD574A Truth Table

TIMING

The AD574A is easily interfaced to a wide variety of microprocessors and other digital systems. Discussion of the timing requirements of the AD574A control signals will provide the system designer with useful insight into the operation of the device.

Figure 6 shows a complete timing diagram for the AD574A convert start operation. R/\overline{C} should be low before both CE and \overline{CS} are asserted; if R/\overline{C} is high, a read operation will momentarily occur, possibly resulting in system bus contention. Either CE or \overline{CS} may be used to initiate a conversion. As shown in Figure 6,

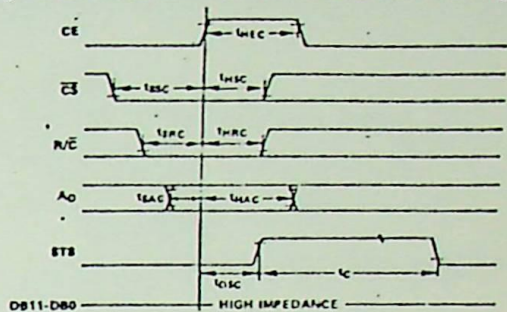


Figure 6. Convert Start Timing

CE is used. If \overline{CS} is used to trigger conversion or if the specified set-up times are not met, appropriately longer pulses are necessary (to provide at least 200ns when R/\overline{C} , CE, and \overline{CS} are all valid). Note that CE includes one less propagation delay than \overline{CS} and is therefore the faster input.

Once a conversion is started and the STS line goes high, convert start commands will be ignored until the conversion cycle is complete. The output data buffers cannot be enabled during conversion.

CONVERT START TIMING - FULL CONTROL MODE

Symbol	Parameter	Min	Typ	Max	Units
t_{DSC}	STS Delay from CE			300	ns
t_{CEC}	CE Pulse Width	300			ns
t_{SSC}	\overline{CS} to CE Setup	300			ns
t_{LSC}	\overline{CS} Low During CE High	200			ns
t_{SRC}	R/\overline{C} to CE Setup	250			ns
t_{LRC}	R/\overline{C} Low During CE High	200			ns
t_{SAC}	A_0 to CE Setup	0			ns
t_{LAC}	A_0 Valid During CE High	300			ns
t_c	Conversion Time				
	8-Bit Cycle	10		24	μ s
	12-Bit Cycle	15		35	μ s

Figure 7 shows the timing for data read operations. The AD574A differs from the original AD574 design in that the three-state output buffers feature faster access time and shorter data latency.

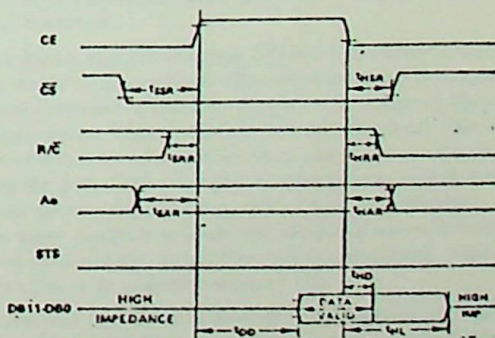


Figure 7. Read Cycle Timing

AD574A Digital Circuit Details

times. This speed improvement simplifies the interface to faster microprocessors. During data read operations, access time is measured from the point where \overline{CE} and $R\overline{C}$ both are high (assuming \overline{CS} is already low). If \overline{CS} is used to enable the device, access time is extended by 100ns.

In the 8-bit bus interface mode ($12\overline{8}$ input wired to DIGITAL COMMON), the address bit, A_0 , must be stable at least 150ns prior to \overline{CE} going high and must remain stable during the entire read cycle. If A_0 is allowed to change, damage to the AD574A output buffers may result.

READ TIMING - FULL CONTROL MODE

Symbol	Parameter	Min	Typ	Max	Units
t_{DD}^1	Access Time (from \overline{CE})		210	250	ns
t_{VD}^2	Data Valid after \overline{CE} Low	25			ns
t_{HIL}^2	Output Float Delay		110	150	ns
t_{SSR}	\overline{CS} to \overline{CE} Setup	150			ns
t_{SRR}	$R\overline{C}$ to \overline{CE} Setup	0			ns
t_{SAR}	A_0 to \overline{CE} Setup	150			ns
t_{HSR}	\overline{CS} Valid After \overline{CE} Low	50			ns
t_{HRR}	$R\overline{C}$ High After \overline{CE} Low	0			ns
t_{HAR}	A_0 Valid After \overline{CE} Low	50			ns

¹ t_{DD} is measured with the load circuit of Figure 8 and defined as the time required for an output to cross 0.4V or 2.4V.

² t_{HIL} is defined as the time required for the data lines to change 0.5V when loaded with the circuit of Figure 9.

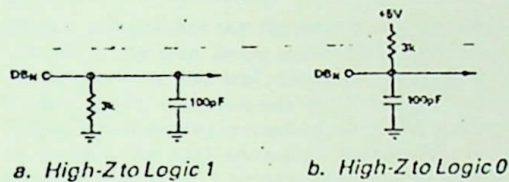


Figure 8. Load Circuit for Access Time Test

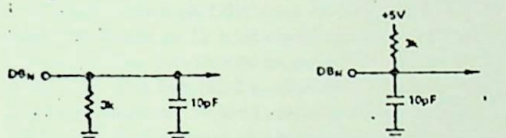


Figure 9. Load Circuit for Output Float Delay Test

"STAND-ALONE" OPERATION

The AD574A can be used in a "stand-alone" mode, which is useful in systems with dedicated input ports available and thus not requiring full bus interface capability.

In this mode, \overline{CE} and $12\overline{8}$ are wired high, \overline{CS} and A_0 are wired low, and conversion is controlled by $R\overline{C}$. The three-state buffers are enabled when $R\overline{C}$ is high and a conversion starts when $R\overline{C}$ goes low. This gives rise to two possible control signals—a high pulse or a low pulse. Operation with a low pulse is shown in Figure 10. In this case, the outputs are forced into the high-

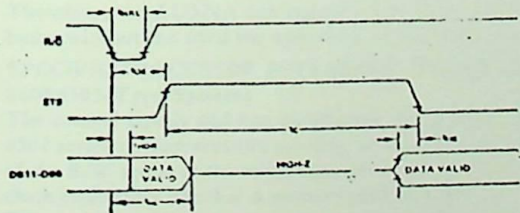


Figure 10. Low Pulse for $R\overline{C}$ - Outputs Enabled After Conversion

impedance state in response to the falling edge of $R\overline{C}$ and return to valid logic levels after the conversion cycle is completed. The STS line goes high 500ns after $R\overline{C}$ goes low and returns low 300ns after data is valid.

If conversion is initiated by a high pulse as shown in Figure 11, the data lines are enabled during the time when $R\overline{C}$ is high. The falling edge of $R\overline{C}$ starts the next conversion and the data lines return to three-state (and remain three-state) until the next high pulse of $R\overline{C}$.

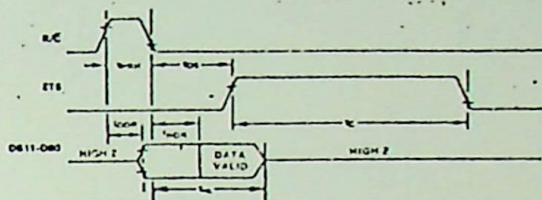


Figure 11. Low Pulse for $R\overline{C}$ - Outputs Enabled While $R\overline{C}$ High, Otherwise High-Z

STAND-ALONE MODE TIMING

Symbol	Parameter	Min	Typ	Max	Units
t_{HRL}	Low $R\overline{C}$ Pulse Width	350			ns
t_{DS}	STS Delay from $R\overline{C}$			500	ns
t_{HDLR}	Data Valid After $R\overline{C}$ Low	25			ns
t_{HIL}	Output Float Delay		110	150	ns
t_{HS}	STS Delay After Data Valid	300		1000	ns
t_{HRH}	High $R\overline{C}$ Pulse Width	250			ns
t_{DDR}	Data Access Time			250	ns

INTERFACING THE AD574A TO MICROPROCESSORS

The control logic of the AD574A makes direct connection to most microprocessor system buses possible. While it is impossible to describe the details of the interface connections for every microprocessor type, several representative examples will be described here.

GENERAL A/D CONVERTER INTERFACE CONSIDERATIONS

Analog-to-digital converters, like any I/O device, may be interfaced to microprocessors by several methods. These methods include (but are not limited to) direct memory access, isolated or accumulator I/O, and memory-mapped I/O. Direct memory access (DMA) is the fastest, since conversions occur automatically and data updates into memory are transparent to the processor. DMA logic is very processor-dependent and makes use of dedicated specialized hardware.

Memory-mapped and accumulator I/O are more often used and somewhat easier to understand. Memory-mapped I/O assigns the I/O device to one or more locations in the memory space of the microprocessor. This technique has the advantage that the full range of memory reference instructions may be used to operate on the data. The potential disadvantages include limiting the memory space available for program and data memory, somewhat more complex address decoding and more difficult isolation of device select pulses for system debugging. Many processors offer only memory-mapped I/O.

Accumulator I/O uses a set of control signals which are distinct and different from the memory control signals. These control signals, combined with the address bus, serve to define a totally

separate I/O address space. This architecture is simpler from a hardware standpoint, since address-decoding requirements are less severe and distinct I/O read and write pulses are more easily located for system debugging purposes. However, processors using accumulator I/O generally can only send data to an output device from the accumulator. This can make the software more cumbersome, since processor-controlled transfers of I/O device data to a memory location cannot be accomplished in a single instruction.

A typical A/D converter interface routine involves several operations. First, a write to the ADC address initiates a conversion. The processor must then wait for the conversion cycle to complete, since most integrated circuit ADCs take longer than one instruction cycle to complete a conversion. Valid data can, of course, only be read after the conversion is complete. The AD574A provides an output signal (STS) which indicates when a conversion is in progress. This signal can be polled by the processor by reading it through an external three-state buffer (or other input port). The STS signal can also be used to generate an interrupt upon completion of conversion, if the system timing requirements are critical (bear in mind that the maximum conversion time of the AD574A is only 35 microseconds) and the processor has other tasks to perform during the ADC conversion cycle. Another possible time-out method is to assume that the ADC will take 35 microseconds to convert, and insert a sufficient number of "do-nothing" instructions to ensure that 35 microseconds of processor time is consumed.

Once it is established that the converter is done with its cycle, the data can be read. In the case of an ADC of 8-bit resolution (or less), a single data read operation is sufficient. In the case of converters with more data bits than are available on the bus, a choice of data formats is required, and multiple read operations are needed. The AD574A includes internal logic to permit direct interface to 8-bit or 16-bit data buses, selected by connection of the $\overline{12/\overline{8}}$ input. In 16-bit bus applications ($\overline{12/\overline{8}}$ high) the data lines (DB11 through DB0) may be connected to either the 12 most significant or 12 least significant bits of the data bus. The remaining four bits should be masked in software. The interface to an 8-bit data bus ($\overline{12/\overline{8}}$ low) is done in a left-justified format. The even address (A0 low) contains the 8MSBs (DB11 through DB4). The odd address (A0 high) contains the 4LSBs (DB3 through DB0) in the upper half of the byte, followed by four trailing zeroes, thus eliminating bit masking instructions.

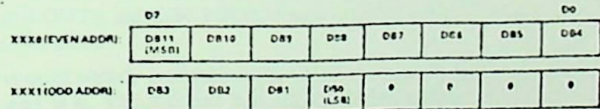


Figure 12. AD574A Data Format for 8-Bit Bus

It is not possible to rearrange the AD574A data lines for right-justified 8-bit bus interface.

The AD574A three-state buffers feature access times and data latency times comparable to presently-available memory devices. Therefore, the AD574A can interface directly to many processor buses without the need for wait states or external data buffers.

SPECIFIC PROCESSOR INTERFACE EXAMPLES

6800/6502-Type Systems

The control signals and bus architecture of the 6800 series and 6502 series microprocessors are very similar. In each, the state of the \overline{RW} signal at the rising edge of the $\overline{P2}$ (or equivalent) clock establishes whether a memory read or write is in progress. The memory address being exercised is signaled by decoding the address bits to (usually) an active low signal.

This control structure is directly compatible with the AD574A. The \overline{RW} line can be used for $\overline{R/C}$, the active-low decoded base address (the AD574A occupies two memory locations) is applied to \overline{CS} , and $\overline{P2}$ is used for \overline{CE} . The least-significant address line ties to the AD574A A0 input.

In this interface, the processor can write to one address (A0 low) to start a full 12-bit conversion or another address (A0 high) to start a short 8-bit conversion. The contents of the data bus are meaningless during these writes. After sufficient time has passed for the conversion to complete, the processor can read the data in the two memory locations occupied by the AD574A. The even location (A0 low) contains the eight MSBs and the odd location contains the four LSBs and four trailing zeroes.

The AD574A may be used directly with 6800 series processors running at clock speeds up to 1.5MHz.

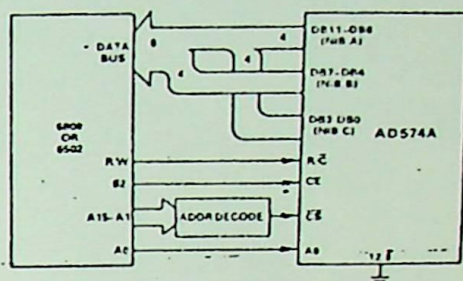


Figure 13. AD574A-6800/6502 Interface Connections

8085A Interface

The 8085A microprocessor uses a multiplexed address/data bus. At the beginning of a machine cycle, this bus contains the low byte of the address being exercised. The ALE output signal is available to strobe a latch to hold the low address byte. For the rest of the machine cycle, this bus carries data to or from the CPU.

The 8085A can use either accumulator I/O or memory-mapping for I/O devices. The system \overline{RD} and \overline{WR} are gated with $\overline{IO/\overline{M}}$ to provide distinct I/O read and write signals and memory read and write signals. The control signals required for the AD574A are easily derived from the 8085A control bus. \overline{CS} is taken from an address decoder on the high-order address bits. $\overline{R/C}$ can be taken from \overline{WR} (either I/O write or memory write), A0 is tied to the LSB of the address bus, and \overline{CE} is taken from the output of a NAND gate driven from \overline{RD} and \overline{WR} . All bus access and float delay requirements are met for direct bus interface for 8085A clock rates up to 3MHz.

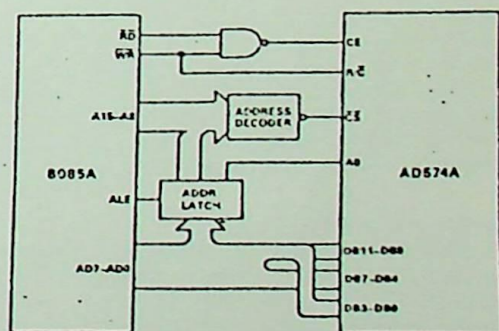


Figure 14. AD574A-8085A Direct Bus Interface

In 8085A systems running at high clock frequencies some external circuitry is required. First, the AD574A delay from CE going low to the data lines going into three-state will cause a bus conflict when the 8085A sends out the low byte of the next instruction address. This conflict will occur if the AD574A data outputs are tied directly to the 8085A bus. In systems where bus transceivers (e.g., 74LS245, 8286, etc.) are used to separate the address and data lines, the conflict is eliminated. The transceivers are disabled at the end of the read cycle and thus isolate the AD574A from the 8085A bus. Since most systems incorporate such buffers, this does not add to system complexity.

A second consideration when interfacing to higher speed 8085A systems is the width of the convert start pulse. The WR pulse from a 5MHz 8085A is only guaranteed to be 230 nanoseconds wide and is thus not long enough to initiate a conversion. There are two solutions to this problem. One possibility is to use a dual D-type flip-flop connected as shown in Figure 15 to insert a single wait state in read and write operations directed towards the AD574A. Another solution is to substitute the earlier-occurring S1 and S0 outputs from 8085A for RD and WR in the circuit of Figure 14 to generate the required control signals. It is important that bus transceivers be employed if S1 and S0 are used for control signals since these signals remain active longer than RD and WR, enabling the AD574A output buffers in read operations for too long, causing potential bus conflicts.

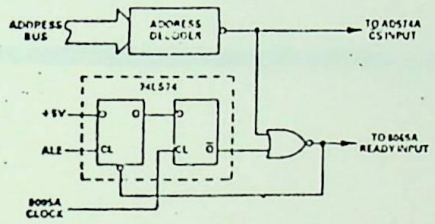


Figure 15. Wait State Generator for 5MHz 8085A Interface Z-80 System Interface

The Z-80 series of 8-bit microprocessors, like the 8085A, offers both memory-mapped and accumulator I/O capability. While the 8085A only includes two instructions for accumulator I/O (IN and OUT), the Z-80 I/O instruction set is considerably more extensive.

The control signals available on the Z-80 include MREQ, IORQ, RD, and WR. The RD and WR signals indicate direction of data flow while MREQ and IORQ determine whether the read or write cycle in progress is a memory or I/O cycle. During I/O reads and writes, only 8 address lines are active (as in the 8085A). An interesting feature of the Z-80 is that I/O read and write cycles are automatically extended by one clock cycle (one wait state is inserted) and are thus slower. The Z-80 control signal connections to the AD574A are identical to the 8085A connections.

The AD574A can be interfaced to Z-80 series processors with clock speeds up to 2.5MHz in the memory address space using the MWR and MRD signals. At higher clock rates (4 and 6MHz), the memory write pulse is not wide enough to properly start a conversion. The extra wait state added during I/O write operations will extend this pulse to a suitable width at clock rates up to 6MHz so that accumulator I/O is possible.

INTERFACING THE AD574A TO THE APPLE II COMPUTER

The AD574A can be used to provide a low-cost precision analog input port for the Apple II microcomputer without the need for additional power supplies or extensive digital interface logic. The AD574A can be mounted on a hobby card designed to plug into an Apple II I/O slot.

Hardware

All required supply voltages and control signals are available on the Apple's peripheral connectors. Each connector contains, on pin 41, a DEVICE SELECT output which is active when the address bus holds a hexadecimal address between C0n0 and C0nF, where n is equal to the slot number plus 8. This signal can be connected to pin 3 (CS) of the AD574A. The 40 clock on pin 40 of the peripheral connector can be used for the AD574A CE input (pin 6). The AD574A R \bar{C} input (pin 5) can be driven directly by the R \bar{V} output available on peripheral connector pin 18. Pin 2 of the peripheral connector, A0, connects directly to the AD574A pin 4. The connections between the peripheral connector and the AD574A are shown in Figure 16.

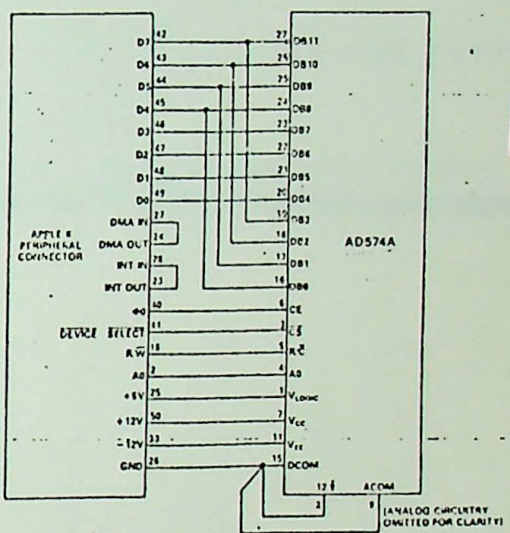


Figure 16. AD574A Connections to Apple II Peripheral Connector

The Apple II represents a relatively hostile electrical environment to the AD574A. The high frequency clocks radiate a large amount of noise which can be inadvertently coupled into analog signal lines. Furthermore, the switching power supply in the Apple is noisy, and this noise will often pollute the analog signals. It is possible, however, by judicious bypassing, decoupling, and ground management, to achieve a data acquisition system with only occasional flicker. A suggested grounding and decoupling scheme is shown in Figure 17.

It is recommended that any signal preamplification used in such a system be physically located outside the Apple cabinet. A full-scale signal range is less susceptible to electromagnetically coupled interference than a smaller signal range would be. Thus, the preferred method is to deliver a buffered, high-level signal to the AD574A through a shielded cable. The $\pm 5V$ or $\pm 10V$

range is suggested. Full-scale and offset trims, if desired, are performed as shown on page 7.

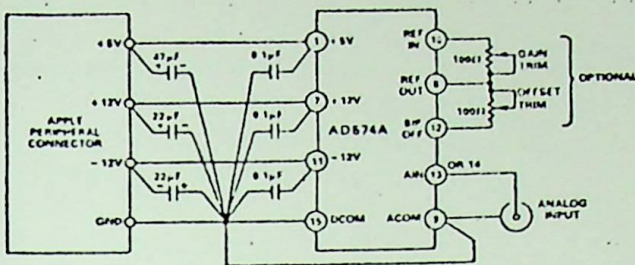


Figure 17. Recommended Grounding Procedure

Software

In this discussion, the AD574A is assumed to be located in I/O slot 2 of the Apple II and be the only device in that slot. The AD574A thus occupies the sixteen locations from SC0A0 through SC0AF, even though only two locations are actually required.

It is possible to operate the AD574A from either machine language or a high-level language. In machine language, the converter is started by writing data to either SC0A0 or SC0A1, using a STA instruction. Writing to SC0A0 will start a full 12-bit conversion cycle; writing to SC0A1 starts an 8-bit cycle. Accumulator contents are unimportant during convert start operations. It is then necessary to wait for the AD574A to finish converting before attempting to read the data. This can be accomplished by loading the accumulator with the value 02 and calling the WAIT subroutine located at SFCAS in the Apple Monitor.

When data is read, it can be read only 8 bits at a time, as explained on page 10. The sample subroutine below starting at location \$4000 performs the control for the AD574A and returns the result in RAM locations \$0300 and \$0301.

```

4000 A9 02      LDA  #S02
4002 8D A0 C0  STA  SC0A0
4005 20 A8 FC  JSR  SFCAS
4008 AD A0 C0  LDA  SC0A0
400B 8D 00 03  STA  $0300
400E AD A1 C0  LDA  SC0A1
4012 8D 01 03  STA  $0301
4015 60       RTS

```

Figure 18. Assembly-Language AD574A Control Subroutine

Programs written in Applesoft Basic can also operate the AD574A. Conversion is started by POKEing into location 49312 decimal for a 12-bit conversion (or location 49313 for an 8-bit conversion). Basic executes slowly enough that no delay routines are needed. The output of the AD574A is read by PEEKing into those locations. In order to compute the actual analog voltage, it is necessary to establish the proper weighting for the two bytes read.

The Basic subroutine shown in Figure 19 will accomplish this arithmetic. This routine assumes a $\pm 5V$ analog signal range and returns the value of actual analog signal voltage in the variable V.

```

100 POKE (49312)
110 A = PEEK (49312): B = PEEK (49313): C = 256
120 A = (A + B/C)/C
130 V = A*10 - 5
140 RETURN

```

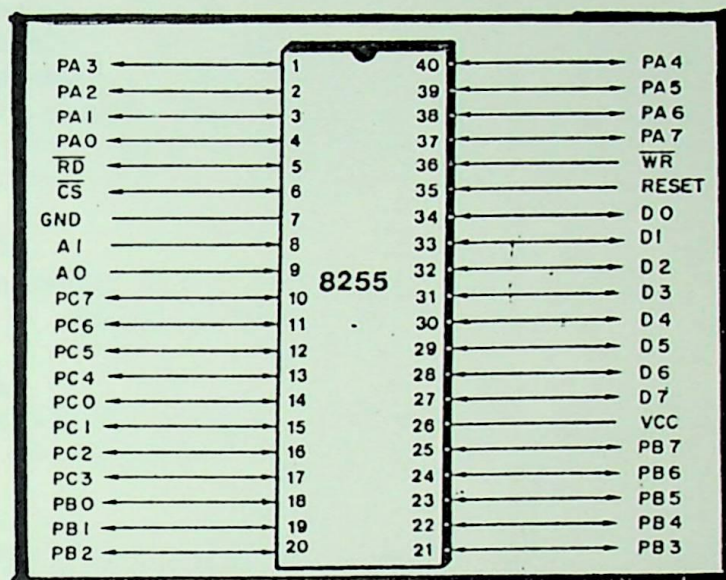
Figure 19. Applesoft II Basic Subroutine for AD574A Control

Para o funcionamento
 processamento é necessário
 passar através de
 entrada e saída de
 dispositivo de armazenamento
 pela unidade que
 dispositivos de
 comunicação serial
 por diversos
 simultaneamente.

**PERIFÉRICO DE COMUNICAÇÃO PARALELA
 PPI8255A DA INTEL**

De - Da
 contatos
 dados
 Par - Par
 Par - Par
 PC - PC

Para a comunicação de dados entre a unidade central de processamento e os dispositivos de entrada e saída, os dados devem passar através de circuitos especiais que são as interfaces de entrada e saída. Nestes circuitos, um dado proveniente de um dispositivo de entrada e saída é armazenado para posterior leitura pela unidade central de processamento ou vice-versa. Certos dispositivos ou certas aplicações necessitam de interfaces de comunicação paralela, isto é, os dados de comunicação são formados por diversos bits e são transferidos todos os bits simultaneamente.



Vcc, GND

Alimentação:

Vcc = +5Volts + 5%

GND = referência 0Volts

D7 - D0 (Entrada/saída)

Barramento de dados bidirecional: estes pinos são conectados diretamente ao barramento de dados do microprocessador, barramento este utilizado para transferência de dados entre o microprocessador e a interface.

PA7 - PA0 (Entrada/saída): Porta A

PB7 - PB0 (Entrada/saída): Porta B

PC7 - PC0 (Entrada/saída): Porta C

Cada uma destas portas forma um grupo de 8 bits para transferência de dados entre o dispositivo de entrada e saída e a interface. Cada um destes 24 bits pode ser, individualmente, monitorado pela unidade central de processamento e o sentido de entrada ou saída é selecionado pelo programa, como pode ser visto na descrição de modo de operação.

$A_1 - A_0$ (Entrada)

Barramento de endereço: conectados diretamente ao barramento de endereço do microprocessador que são utilizados para selecionar uma das 3 portas ou o registrador da palavra de controle da 8255.

RESET (Entrada)

RESET: o mesmo sinal de reset recebido pelo microprocessador e demais circuitos do sistema é enviado a 8255 para sincronização geral do sistema. Um sinal de reset na 8255 limpa todos os seus registradores internos, incluindo a palavra de controle, e coloca as 3 portas no modo de entrada.

\overline{CS} (Entrada)

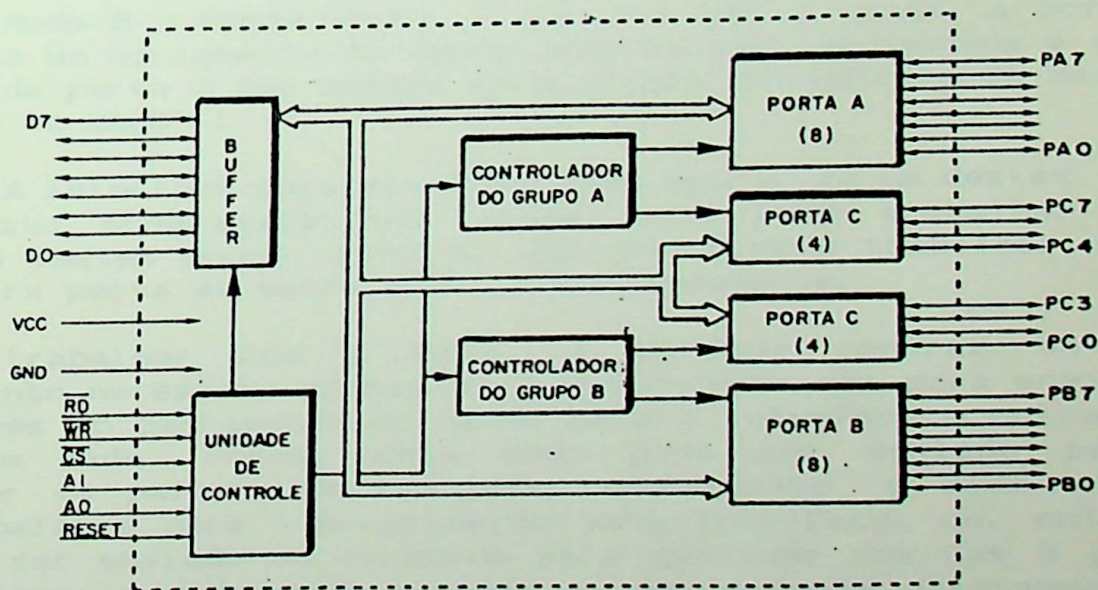
Seleção do circuito: habilita a comunicação entre a interface e o microprocessador.

\overline{RD} (Entrada)

Leitura: Habilita a interface a enviar dados ou palavra de controle do microprocessador através do barramento de dados.

\overline{WR} (Entrada)

Escrita: Habilita a interface a receber dados e palavras de controle do microprocessador através do barramento de dados.



Arquitetura interna da 8255

As três portas de comunicação da interface paralela 8255 são divididas em dois grupos: o grupo A, formado pela porta A e os 4 bits mais significativos da porta C (PC7-PC4), e o grupo B, formado pela porta B e os 4 bits menos significativos da porta C (PC3-PC0). Cada controlador destes grupos recebe os comandos da unidade de controle e os envia para as portas associadas a ele.

A unidade de controle interna decodifica as variáveis de controle do sistema e gera os comandos para o buffer do barramento de dados e para os controladores de grupo. A programação é feita por meio da palavra de controle fornecida pelo sistema.

Os dados enviados pela unidade central de processamento serão recebidos pela interface paralela através do barramento de dados e enviados aos dispositivos de entrada/saída por uma das portas conforme selecionada pela unidade de controle ou, de maneira inversa, os dados recebidos através da porta selecionada serão enviados à unidade central de processamento pelo barramento de dados, fazendo, assim, esta interface a interligação da unidade central de processamento com os dispositivos de entrada/saída.

MODOS DE OPERAÇÃO

A interface de comunicação paralela 8255 é um dispositivo programável pelo microprocessador e pode operar em 3 modos distintos:

Modo 0 - Neste modo, suas portas estarão programadas para serem basicamente entrada ou saída de dados.

Modo 1 - Neste modo, apenas as portas A e B serão entradas ou saídas de dados, porém elas são sincronizadas por meio de sinais de controle especiais ligados à porta C.

Modo 2 - Neste modo, a porta B não é usada, a porta A constituirá um barramento de dados bidirecional de entrada e saída e os bits da porta C são usados para sinais de controle de maneira semelhante ao modo 1.

A interface paralela 8255 pode operar em um destes modos conforme sua programação ou, ainda, ela pode trabalhar como combinação destes modos, isto é, uma porta pode trabalhar em um modo e outra porta em outro modo, simultaneamente.

Para trabalhar com a 8255, a unidade central de processamento necessita apenas de 2 instruções: uma para enviar um dado através do barramento de dados para a interface e outra para receber um dado. Porém, este dado pode ser enviado para o registrador da palavra de controle; neste caso, o dado enviado será uma palavra para a programação para interface, ou, então, o dado pode ser enviado ou recebido para qualquer uma das 3 portas e, neste caso, o dado será enviado ou proveniente diretamente de um dispositivo externo.

Vamos analisar como a unidade central de processamento seleciona uma das 3 portas ou o registrador da palavra de controle. Isso é feito por meio dos 2 bits de endereço que são conectados da unidade central de processamento à interface. Os registradores selecionados conforme as combinações dos bits de endereço, pode ser visto na tabela a seguir.

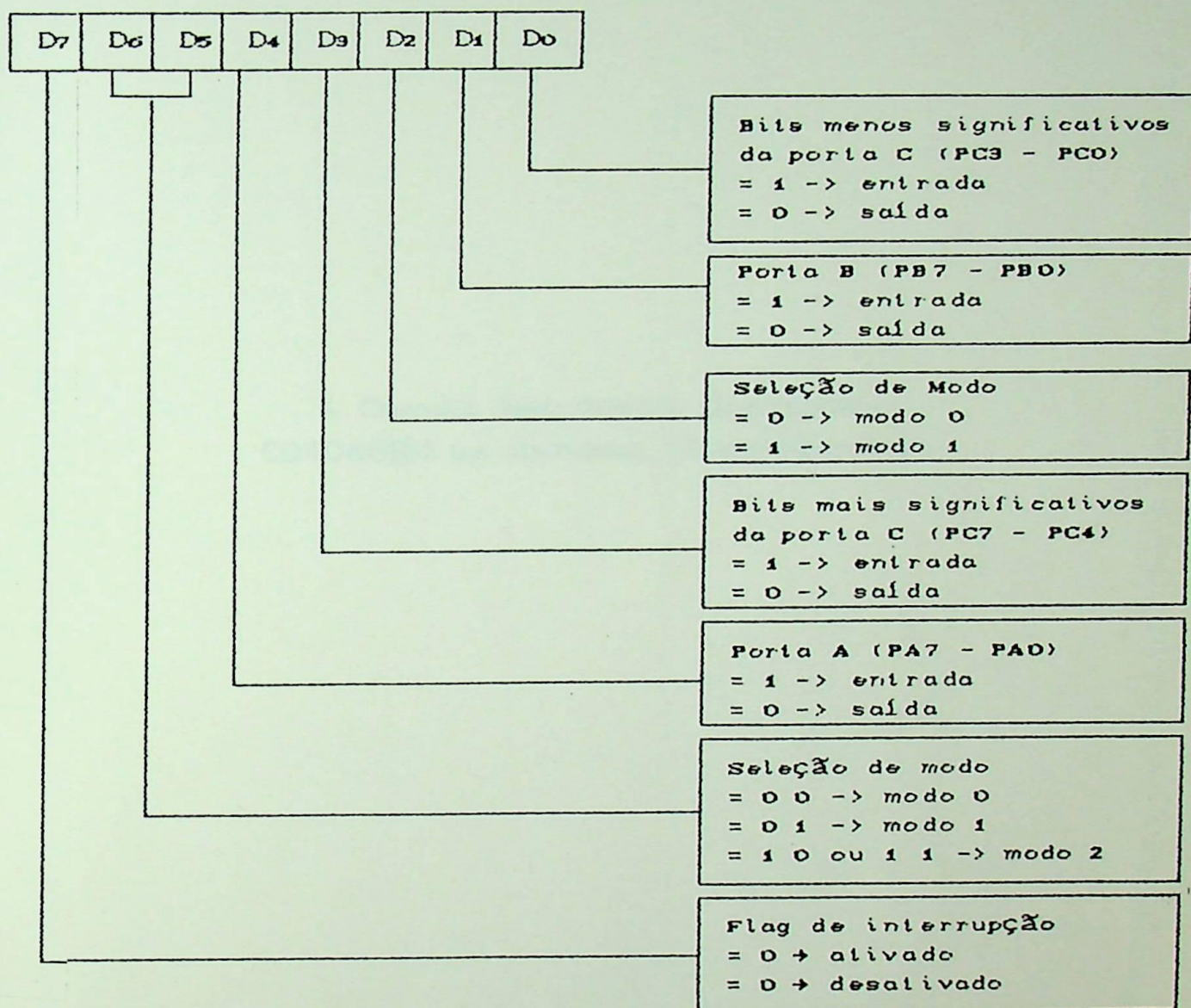
A ₁	A ₀
0	0
0	1
1	0
1	1

As variáveis de controle RD e WR definirão se a operação é de leitura ou escrita, respectivamente na interface.

Assim sendo, a comunicação da unidade central de processamento com a interface é feita por meio das 2 instruções de enviar ou receber dados da interface, sendo que as próprias instruções irão acionar adequadamente as variáveis de leitura ou escrita; estas instruções deverão conter o endereço, conforme o registrador desejado.

A programação da 8255 é feita através de uma palavra de controle que é enviada da unidade central de processamento para o registrador da palavra de controle. Esta palavra de controle é formada por 8 bits (D₇ - D₀) e a definição de cada bit está mostrada na tabela da figura a seguir:

Palavra de controle



4 CHAVES ANALÓGICAS BILATERAIS
CD4066BM DA NATIONAL SEMICONDUCTOR

CD4066BM/CD4066BC



CD4066BM/CD4066BC Quad Bilateral Switch

General Description

The CD4066BM/CD4066BC is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with CD4016BM/CD4016BC, but has a much lower "ON" resistance, and "ON" resistance is relatively constant over the input-signal range.

Features

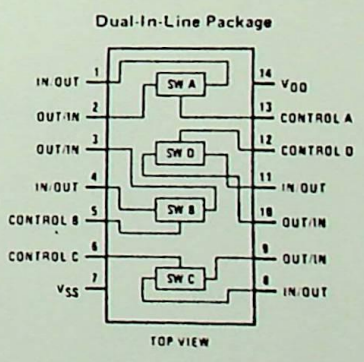
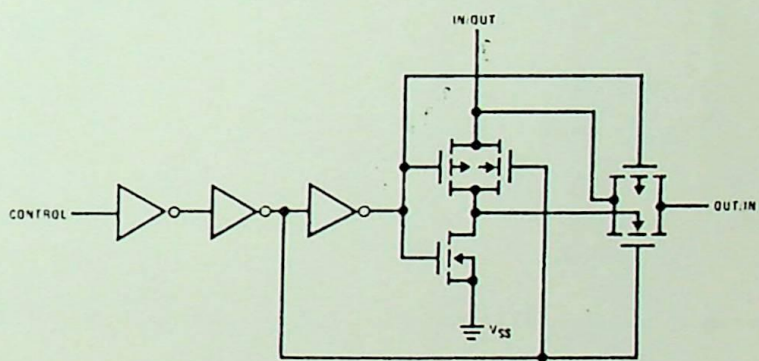
- Wide supply voltage range 3V to 15V
- High noise immunity 0.45 V_{DD} (typ.)
- Wide range of digital and analog switching ±7.5 V_{PEAK}
- "ON" resistance for 15V operation 80 Ω
- Matched "ON" resistance ΔR_{ON} = 5 Ω (typ.) over 15V signal input
- "ON" resistance flat over peak-to-peak signal range
- High "ON"/"OFF" output voltage ratio @ f_{is} = 10 kHz, R_L = 10 kΩ 65 dB (typ.)
- High degree linearity @ f_{is} = 1 kHz, V_{is} = 5 V_{p-p}, V_{DD} - V_{SS} = 10 V, R_L = 10 kΩ 0.1% distortion (typ.)

- Extremely low "OFF" switch leakage 0.1 nA (typ.) @ V_{DD} - V_{SS} = 10 V, T_A = 25°C
- Extremely high control input impedance 10¹² Ω (typ.)
- Low crosstalk between switches -50 dB (typ.) @ f_{is} = 0.9 MHz, R_L = 1 kΩ
- Frequency response, switch "ON" 40 MHz (typ.)

Applications

- Analog signal switching/multiplexing
 - Signal gating
 - Squelch control
 - Chopper
 - Modulator/Demodulator
 - Commutating switch
- Digital signal switching/multiplexing
- CMOS logic implementation
- Analog-to-digital/digital-to-analog conversion
- Digital control of frequency, impedance, phase, and analog-signal-gain

Schematic and Connection Diagrams



Absolute Maximum Ratings

(Notes 1 and 2)

Supply Voltage	-0.5V to +18V
Input Voltage	0.5V to $V_{DD} + 0.5V$
Storage Temperature Range	-65° C to +150° C
Package Dissipation	500 mW
Lead Temperature (Soldering, 10 seconds)	300° C

Recommended Operating Conditions

(Note 2)

V_{DD} Supply Voltage	3V to 15V
V_{IN} Input Voltage	0V to V_{DD}
T_A Operating Temperature Range	-55° C to +125° C
CD4066BM	-40° C to +85° C
CD4066BC	

DC Electrical Characteristics CD4066BM (Note 2)

Parameter	Conditions	-55° C		25° C			125° C		Units
		Min	Max	Min	Typ	Max	Min	Max	
I _{CC} Quiescent Device Current	$V_{DD} = 5V$		0.25		0.01	0.25		7.5	μA
	$V_{DD} = 10V$		0.5		0.01	0.5		15	μA
	$V_{DD} = 15V$		1.0		0.01	1.0		30	μA
Signal Inputs and Outputs									
R _{ON} "ON" Resistance	$R_L = 10 k\Omega$ to $\frac{V_{DD}-V_{SS}}{2}$ $V_C = V_{DD}, V_{IS} = V_{SS}$ to V_{DD} $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		2000 400 220		270 120 80	2500 500 280		3500 550 320	Ω Ω Ω
ΔR_{ON} Δ "ON" Resistance Between any 2 of 4 Switches	$R_L = 10 k\Omega$ to $\frac{V_{DD}-V_{SS}}{2}$ $V_C = V_{DD}, V_{IS} = V_{SS}$ to V_{DD} $V_{DD} = 10V$ $V_{DD} = 15V$				10 5			Ω Ω	
I _S Input or Output Leakage Switch "OFF"	$V_C = 0$ $V_{IS} = 15V$ and $0V$, $V_{OS} = 0V$ and $15V$		± 50		± 0.1	± 50		± 500	nA
Control Inputs									
V _{IL} Low Level Input Voltage	$V_{IS} = V_{SS}$ and V_{DD} $V_{OS} = V_{DD}$ and V_{SS} $I_{IS} = \pm 10 \mu A$ $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		1.5 3.0 4.0		2.25 4.5 6.75	1.5 3.0 4.0		1.5 3.0 4.0	V V V
V _{IHC} High Level Input Voltage	$V_{DD} = 5V$ $V_{DD} = 10V$ (see note 6) $V_{DD} = 15V$	3.5 7.0 11.0		3.5 7.0 11.0	2.75 5.5 8.25		3.5 7.0 11.0	V V V	
I _A Input Current	$V_{DD} - V_{SS} = 15V$ $V_{DD} > V_{IS} > V_{SS}$ $V_{DD} > V_C > V_{SS}$		± 0.1		$\pm 10^{-5}$	± 0.1		± 1.0	μA

DC Electrical Characteristics CD4066BC (Note 2)

Parameter	Conditions	-40° C		25° C			85° C		Units
		Min	Max	Min	Typ	Max	Min	Max	
I _{CC} Quiescent Device Current	$V_{DD} = 5V$		1.0		0.01	1.0		7.5	μA
	$V_{DD} = 10V$		2.0		0.01	2.0		15	μA
	$V_{DD} = 15V$		4.0		0.01	4.0		30	μA

DC Electrical Characteristics (Cont'd.) CD4066BC (Note 2)

Parameter	Conditions	-40°C		25°C			85°C		Units
		Min	Max	Min	Typ	Max	Min	Max	
Signal Inputs and Outputs									
R _{ON}	"ON" Resistance	R _L = 10 kΩ to $\frac{V_{DD} - V_{SS}}{2}$							
	V _C = V _{DD} , V _{SS} to V _{DD}								
	V _{DD} = 5V		2000		270	2500		3200	Ω
	V _{DD} = 10V		450		120	500		520	Ω
	V _{DD} = 15V		250		80	280		300	Ω
ΔR _{ON}	Δ"ON" Resistance Between Any 2 of 4 Switches	R _L = 10 kΩ to $\frac{V_{DD} - V_{SS}}{2}$							
	V _{CC} = V _{DD} , V _{IS} = V _{SS} to V _{DD}								
	V _{DD} = 10V				10				Ω
	V _{DD} = 15V				5				Ω
I _{IS}	Input or Output Leakage Switch "OFF"	V _C = 0			±0.1	±50		±200	nA
Control Inputs									
V _{ILC}	Low Level Input Voltage	V _{IS} = V _{SS} and V _{DD} V _{OS} = V _{DD} and V _{SS} I _{IS} = ±10μA							
	V _{DD} = 5V		1.5		2.25	1.5		1.5	V
	V _{DD} = 10V		3.0		4.5	3.0		3.0	V
	V _{DD} = 15V		4.0		6.75	4.0		4.0	V
V _{IHC}	High Level Input Voltage	V _{DD} = 5V		3.5	3.5	2.75		3.5	V
	V _{DD} = 10V (See note 6)	V _{DD} = 10V		7.0	7.0	5.5		7.0	V
	V _{DD} = 15V	V _{DD} = 15V		11.0	11.0	8.25		11.0	V
I _{IN}	Input Current	V _{DD} - V _{SS} = 15V V _{DD} > V _{IS} > V _{SS} V _{DD} > V _C > V _{SS}			±0.3	±10 ⁻⁵	±0.3	±1.0	μA

AC Electrical Characteristics T_A = 25°C, t_r = t_f = 20ns and V_{SS} = 0V unless otherwise specified

Parameter	Conditions	Min	Typ	Max	Units
t _{PHL} , t _{PLH}	Propagation Delay Time Signal Input to Signal Output				
	V _C = V _{DD} , C _L = 50 pF, (Figure 1)				
	R _L = 200k				
	V _{DD} = 5V		25	55	ns
	V _{DD} = 10V		15	35	ns
	V _{DD} = 15V		10	25	ns
t _{PZH} , t _{PZL}	Propagation Delay Time Control Input to Signal Output High Impedance to Logical Level				
	R _L = 1.0 kΩ, C _L = 50 pF, (Figures 2 and 3)				
	V _{DD} = 5V			125	ns
	V _{DD} = 10V			60	ns
	V _{DD} = 15V			50	ns
t _{PHZ} , t _{PLZ}	Propagation Delay Time Control Input to Signal Output Logical Level to High Impedance				
	R _L = 1.0 kΩ, C _L = 50 pF, (Figures 2 and 3)				
	V _{DD} = 5V			125	ns
	V _{DD} = 10V			60	ns
	V _{DD} = 15V			50	ns
	Sine Wave Distortion		0.1		%
	V _C = V _{DD} = 5V, V _{SS} = -5V R _L = 10 kΩ, V _{IS} = 5 V _{p-p} , f = 1 kHz, (Figure 4)				
	Frequency Response-Switch "ON" (Frequency at -3 dB)		40		MHz
	V _C = V _{DD} = 5V, V _{SS} = -5V, R _L = 1 kΩ, V _{IS} = 5 V _{p-p} , 20 Log ₁₀ V _{OS} /V _{OS} (1kHz)-dB, (Figure 4)				

AC Electrical Characteristics (Continued)

$T_A = 25^\circ\text{C}$, $t_r = t_f = 20\text{ ns}$ and $V_{SS} = 0\text{ V}$ unless otherwise noted

Parameter	Conditions	Min.	Typ.	Max.	Units
Feedthrough — Switch "OFF" (Frequency at -50 dB)	$V_{DD} = 5.0\text{ V}$, $V_{CC} = V_{SS} = -5.0\text{ V}$, $R_L = 1\text{ k}\Omega$, $V_{IS} = 5.0\text{ V}_{p-p}$, 20 Log_{10} , $V_{OS}/V_{IS} = -50\text{ dB}$, (Figure 4)		1.25		
Crosstalk Between Any Two Switches (Frequency at -50 dB)	$V_{DD} = V_{C(A)} = 5.0\text{ V}$; $V_{SS} = V_{C(B)} = -5.0\text{ V}$, $R_L = 1\text{ k}\Omega$, $V_{IS(A)} = 5.0\text{ V}_{p-p}$, 20 Log_{10} , $V_{OS(B)}/V_{IS(A)} = -50\text{ dB}$, (Figure 5)		0.9		MHz
Crosstalk; Control Input to Signal Output	$V_{DD} = 10\text{ V}$, $R_L = 10\text{ k}\Omega$, $R_{IN} = 1.0\text{ k}\Omega$, $V_{CC} = 10\text{ V}$ Square Wave, $C_L = 50\text{ pF}$ (Figure 6)		150		mV _{p-p}
Maximum Control Input	$R_L = 1.0\text{ k}\Omega$, $C_L = 50\text{ pF}$, (Figure 7) $V_{OS(I)} = \frac{1}{2}V_{OS}(1.0\text{ kHz})$		6.0		MHz
Signal Input Capacitance			8.0		pF
Signal Output Capacitance	$V_{DD} = 10\text{ V}$		8.0		pF
Feedthrough Capacitance	$V_C = 0\text{ V}$		0.5		pF
Control Input Capacitance			5.0	7.5	pF

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. They are not meant to imply that the devices should be operated at these limits. The tables of "Recommended Operating Conditions" and "Electrical Characteristics" provide conditions for actual device operation.

Note 2: $V_{SS} = 0\text{ V}$ unless otherwise specified.

Note 3: These devices should not be connected to circuits with the power "ON".

Note 4: In all cases, there is approximately 5 pF of probe and jig capacitance in the output; however, this capacitance is included in C_L wherever it is specified.

Note 5: V_{IS} is the voltage at the in/out pin and V_{OS} is the voltage at the out/in pin. V_C is the voltage at the control input.

Note 6: Conditions for V_{IHC} :

a) $V_{IS} = V_{DD}$, $I_{OS} = \text{standard B series } I_{OH}$ b) $V_{IS} = 0\text{ V}$, $I_{OL} = \text{standard B series } I_{OL}$.

AC Test Circuits and Switching Time Waveforms

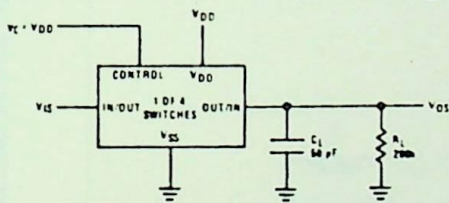


FIGURE 1. tPHL, tPLH Propagation Delay Time Signal Input to Signal Output

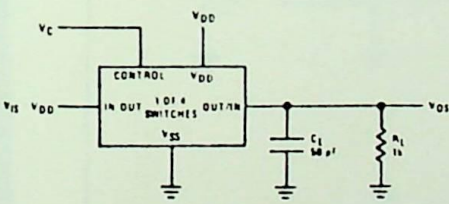
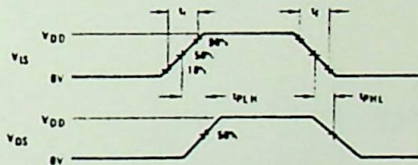


FIGURE 2. tPZH, tPHZ Propagation Delay Time Control to Signal Output

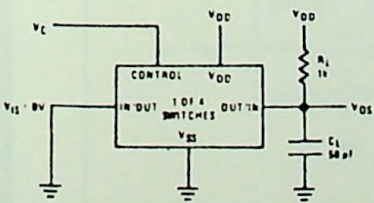
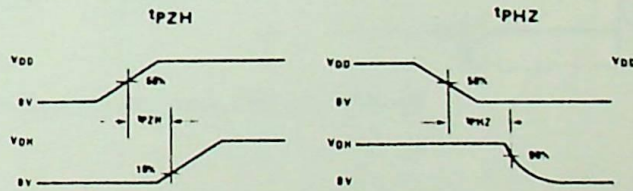
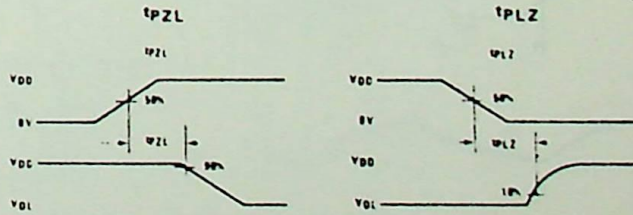


FIGURE 3. tPZL, tPLZ Propagation Delay Time Control to Signal Output



AC Test Circuits and Switching Time Waveforms (Cont'd.)

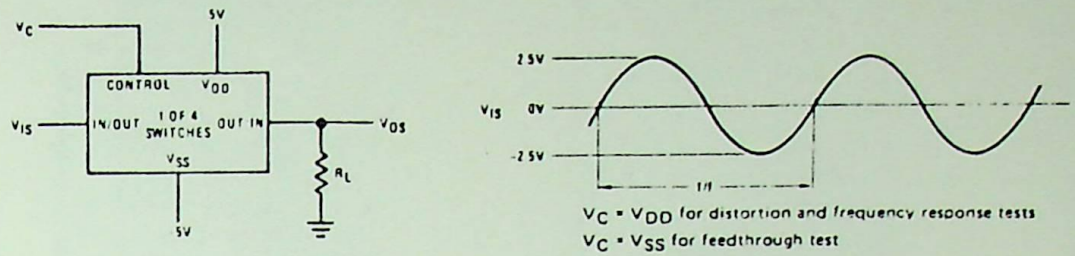


FIGURE 4. Sine Wave Distortion, Frequency Response and Feedthrough

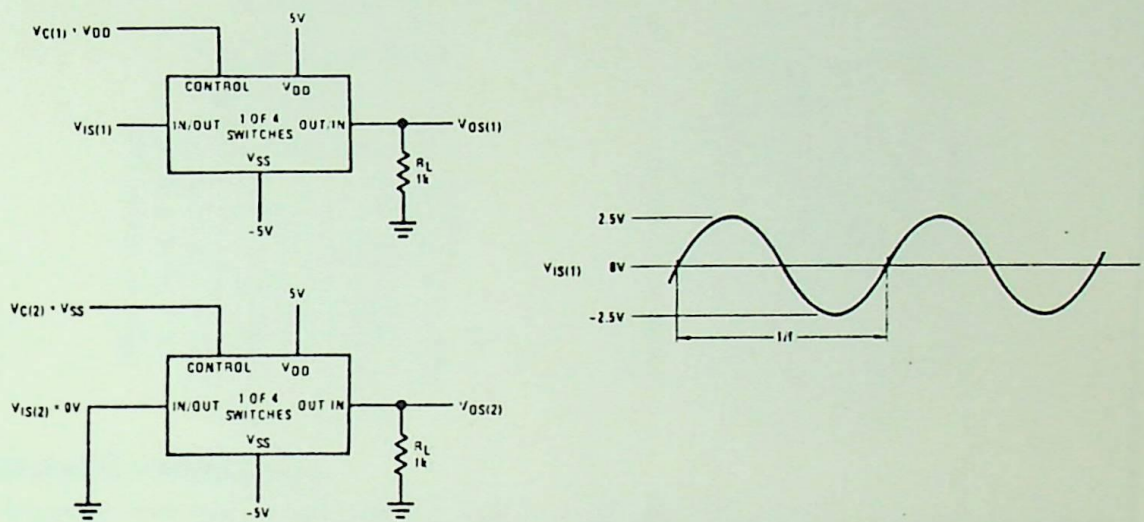


FIGURE 5. Crosstalk Between Any Two Switches

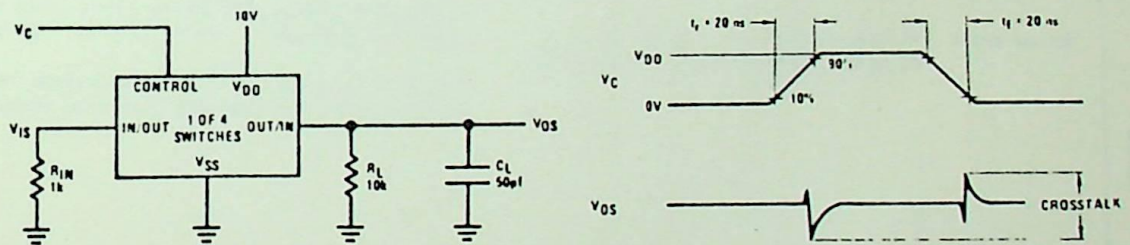


FIGURE 8. Crosstalk: Control Input to Signal Output

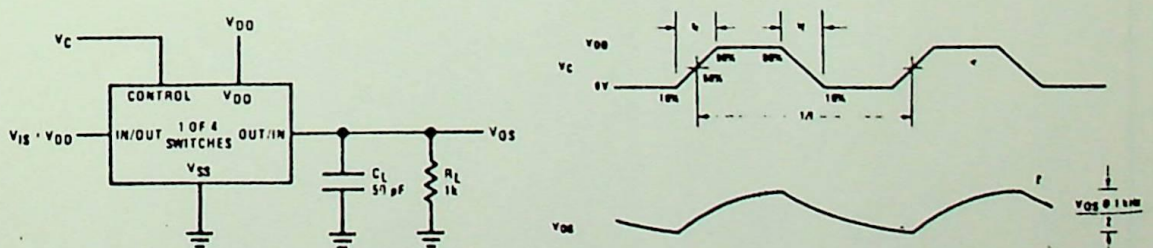
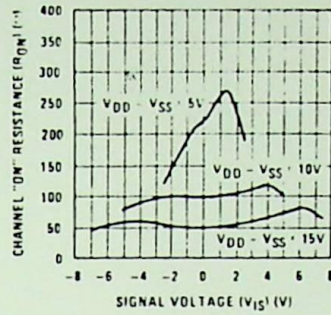


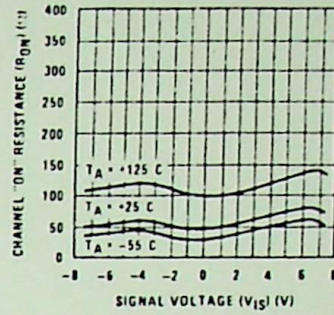
FIGURE 7. Maximum Control Input Frequency

Typical Performance Characteristics

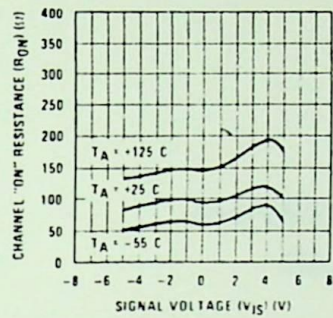
"ON" Resistance vs Signal Voltage for $T_A = 25^\circ\text{C}$



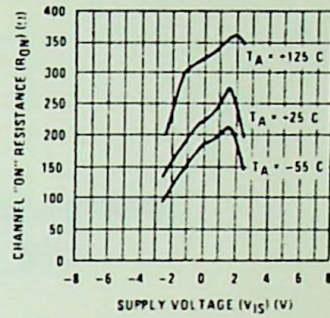
"ON" Resistance as a Function of Temperature for $V_{DD} - V_{SS} = 15\text{V}$



"ON" Resistance as a Function of Temperature for $V_{DD} - V_{SS} = 10\text{V}$



"ON" Resistance as a Function of Temperature for $V_{DD} - V_{SS} = 5\text{V}$



Special Considerations

In applications where separate power sources are used to drive V_{DD} and the signal input, the V_{DD} current capability should exceed V_{DD}/R_L (R_L = effective external load of the 4 CD4066BM/CD4066BC bilateral switches). This provision avoids any permanent current flow or clamp action on the V_{DD} supply when power is applied or removed from CD4066BM/CD4066BC.

In certain applications, the external load-resistor current may include both V_{DD} and signal-line components. To

avoid drawing V_{DD} current when switch current flows into terminals 1, 4, 8 or 11, the voltage drop across the bidirectional switch must not exceed 0.6V at $T_A \leq 25^\circ\text{C}$, or 0.4V at $T_A > 25^\circ\text{C}$ (calculated from R_{ON} values shown).

No V_{DD} current will flow through R_L if the switch current flows into terminals 2, 3, 9 or 10.

AMPLIFICADOR OPERACIONAL
CA3140A DA RCA

CA3140, CA3140A, CA3140B Types Preliminary Data

MOS Operational Amplifiers With MOS/FET Input

The CA3140B, CA3140A, and CA3140 are integrated-circuit operational amplifiers that combine the advantages of high-voltage PMOS transistors with high-voltage bipolar transistors on a single monolithic chip. Because of this unique combination of technologies, this device can now provide designers, for the first time, with the special performance features of the CA3130 COS/MOS Operational Amplifier and the simplicity of the 741 series of industry-standard operational amplifiers.

The CA3140B, CA3140A, and CA3140 PMOS/bipolar operational amplifiers feature gate-protected MOS/FET (PMOS) transistors in the input circuit to provide very-high-input impedance, very-low-input current, and exceptional speed performance. The CA3140B operates at supply voltages, ranging from 4 to 44 volts; the CA3140 and CA3140A, from 4 to 36 volts. These operational amplifiers are internally phase-compensated to achieve stable operation in unity-gain follower operation, and, additionally, have access terminals for a supplementary external capacitor if additional frequency roll-off is desired. Terminals are also provided for use in applications requiring input offset-voltage nulling.

The use of PMOS field-effect transistors in

the input stage results in common-mode input-voltage capability down to 0.5 volt below the negative-supply terminal, an important attribute for single-supply applications. The output stage uses bipolar transistors and includes built-in protection against damage from load-terminal short-circuiting to either supply-rail.

The CA3140 Series have the 8-lead terminal configuration used for the "741" and other industry-standard operational amplifiers. They are supplied in either the standard 8-lead TO-5 style package (T suffix), or in the 8-lead dual-in-line formed-lead TO-5 style package "DIL-CAN" (S suffix). The CA3140B is intended for operation at supply voltages ranging from 4 to 44 volts, and for applications requiring premium-grade specifications and with electrical limits established for operation over the range from -55°C to $+125^{\circ}\text{C}$. The CA3140A and CA3140 are for operation at supply voltages up to 36 volts (± 18 volts).

The CA3140 and CA3140A can also be operated safely over the temperature range from -55°C to $+125^{\circ}\text{C}$ without malfunctioning, although specification limits for their electrical parameters do not apply when they are operated beyond their specified temperature ranges.

Features:

- MOS/FET Input Stage provides:
 - a) Very high input impedance (Z_{IN}) — 1.5 $\text{T}\Omega$ typ.
 - b) Very low input current (I_I) — 10 pA typ. at ± 15 V
 - c) Low input offset voltage (V_{IO}) — to 2 mV max.
 - d) Wide common-mode input voltage range (V_{ICR}) — can be swung 0.5 volt below negative rail
 - e) output swing complements input common mode
- Directly replaces industry type 741 in most applications
- Operation from 4-to-44 volts single or dual supplies
- Internally compensated
- Characterized for +5 volts TTL supply systems with operation down to 4 volts
- Wide bandwidth — 4.5 MHz unity gain at ± 15 V or 30 V; 3.7 MHz at +5 V
- High slew rate — 9 Volts/ μs
- Fast settling time — 1.4 μs typ. to-10 mV with a 10 V p-p signal
- Output swings to within 0.2 volt of negative supply
- Strobable output stage

Applications:

- Ground-referenced single-supply amplifiers in automobile and portable instrumentation
- Sample and hold amplifiers
- Long-duration timers/multivibrators (microseconds — minutes — hours)
- Photocurrent instrumentation
- Peak detectors
- Active filters
- Comparators
- Interface in 5 V TTL systems & other low-supply voltage systems
- All standard operational amplifier applications
- Tone controls
- Function generators
- Power supplies
- Portable instruments
- Intrusion alarm systems

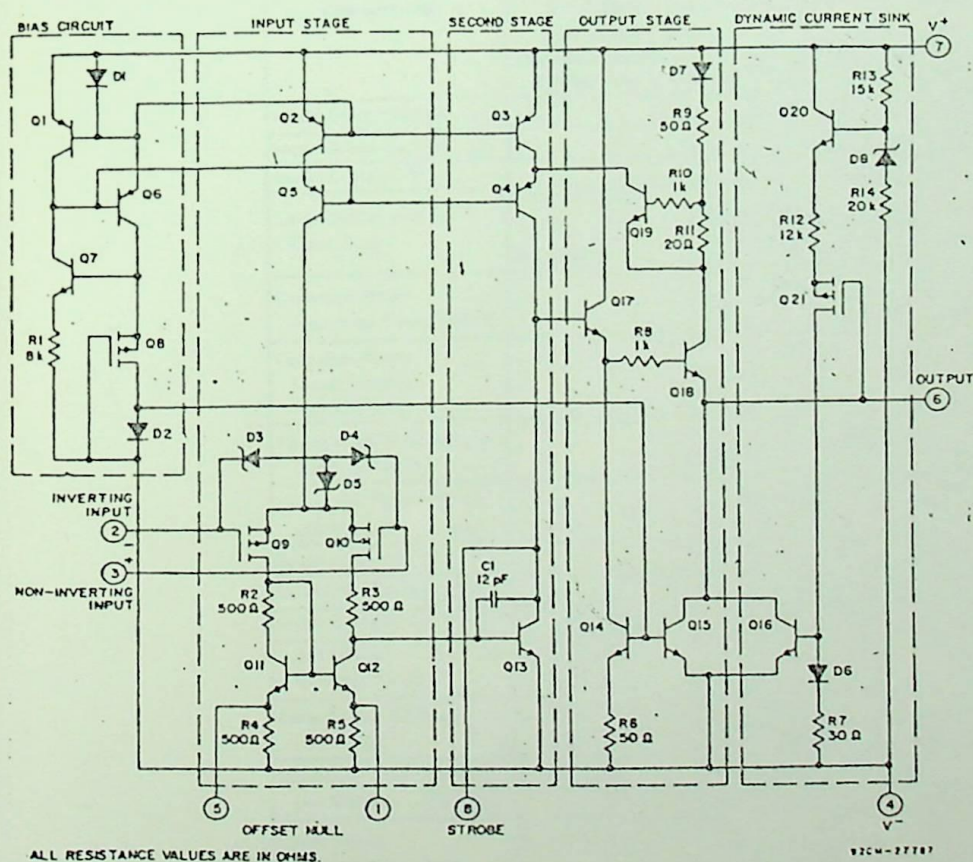


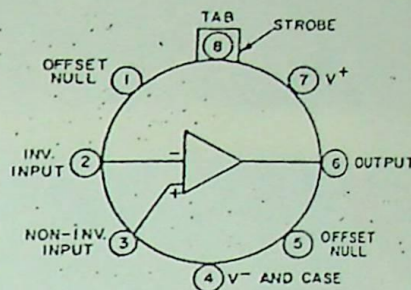
Fig. 1—Schematic diagram of CA3140 series.

NEAR INTEGRATED CIRCUITS

A3140, CA3140A, CA3140B Types

MAXIMUM RATINGS, Absolute Maximum Values:

	CA3140, CA3140A	CA3140B
SUPPLY VOLTAGE (BETWEEN V ⁺ AND V ⁻ TERMINALS)	36 V	44 V
DIFFERENTIAL-MODE INPUT VOLTAGE	±8 V	±8 V
COMMON-MODE DC INPUT VOLTAGE	(V ⁺ +8 V) to (V ⁻ -0.5 V)	
INPUT-TERMINAL CURRENT	1 mA	
DEVICE DISSIPATION:		
WITHOUT HEAT SINK -		
Up to 55°C		630 mW
Above 55°C	Derate linearly 6.67 mW/°C	
WITH HEAT SINK -		
At 125°C		418 mW
Below 125°C	Derate linearly 16.7 mW/°C	
TEMPERATURE RANGE:		
OPERATING	-55 to +125°C	
STORAGE	-65 to +150°C	
OUTPUT SHORT-CIRCUIT DURATION*	INDEFINITE	
LEAD TEMPERATURE (DURING SOLDERING):		
AT DISTANCE 1/16 ± 1/32 INCH (1.59 ± 0.79 MM)		
FROM CASE FOR 10 SECONDS MAX.	+265°C	



92CS-27794

Fig. 2—Functional diagram of the CA3140 series

* Short circuit may be applied to ground or to either supply.

ELECTRICAL CHARACTERISTICS FOR EQUIPMENT DESIGN

Characteristic	Test Conditions V ⁺ = 15 V V ⁻ = 15 V T _A = 25°C (Unless Specified Otherwise)	CA3140B			CA3140A			CA3140			Units
		Min.	Typ.	Max.	Min.	Typ.	Max.	Min.	Typ.	Max.	
Input Offset Voltage, V _{IO}		-	0.8	2	-	2	5	-	8	15	mV
Input Offset Current, I _{IO}		-	0.5	10	-	0.5	20	-	0.5	30	pA
Input Current, I _I		-	10	30	-	10	40	-	10	50	pA
Large-Signal Voltage Gain, A _{OL}	V _O = 26 V _{p-p} +12V, -14V R _L = 2 kΩ	50k	100k	-	20k	100k	-	20k	100k	-	V/V
		94	100	-	86	100	-	86	100	-	dB
Common-Mode Rejection Ratio, CMRR		-	20	50	-	32	320	-	32	320	μV/V
		86	94	-	70	90	-	70	90	-	dB
Common-Mode Input Voltage Range, V _{ICR}		-15	-15.5 to 12.5	1.2	-15	-15.5 to 12.5	12	-15	-15.5 to 11	12.5	V
Power-Supply Rejection Ratio, ΔV _{IO} /ΔV ^I		-	32	100	-	100	150	-	100	320	μV/V
		80	90	-	76	80	-	76	80	-	dB
Maximum Output Voltage	V _{OM} ⁺ V _{OM} ⁻ R _L = 2 kΩ	+12	+12.5	-	+12	+12.5	-	+12	+12.5	-	V
		-14	-14.4	-	-14	-14.4	-	-14	-14.4	-	
Supply Current, I ⁺		-	4	5.5	-	4	5.5	-	4	5.5	mA
Device Dissipation, P _D		-	120	165	-	120	165	-	120	165	mW
Input Current, I _I		-	10	30	-	10	-	-	10	-	nA
Input Offset Voltage, V _{IO}	T _A = -55 to +125°C V [±] = ±15 V	-	1.3	3	-	3	-	-	10	-	mV
Large-Signal Voltage Gain, A _{OL}	V _O = 26 V _{p-p} R _L = 2 kΩ	20k	100k	-	-	100k	-	-	100k	-	V/V
		86	100	-	-	100	-	-	100	-	dB
Maximum Output Voltage	V _{OM} ⁺	+19	19.5	-	-	-	-	-	-	-	V
	V _{OM} ⁻	-21	-21.4	-	-	-	-	-	-	-	
Large Signal Voltage Gain, A _{OL}	R _L = 2kΩ	V _O = +19V	20k	50k	-	-	-	-	-	-	V/V
		-21V	86	94	-	-	-	-	-	-	dB

