ESCOLA FEDERAL DE ENGENHARIA DE ITAJUBÁ

DISSERTAÇÃO DE MESTRADO

AJUSTE DA TAXA DE FALHAS DE CI'S MONOLÍTICOS EM REGIME DISCRETO ("ON-OFF") NA MIL-HDBK-217.

Escola Federal de Engenharia
Biblioteca
MAUÁ
Itajubá

MANUEL MARTÍN PÉREZ REIMBOLD

Trabalho de Dissertação apresentado à Escola Federal de Engenharia de Itajubá como parte dos requisitos para obtenção do grau de Mestre em Ciências da Engenharia, Área de Concentração Eletrônica.

ORIENTADOR: Prof. Irany de Andrade Azevedo.

ITAJUBÁ - M.G.

1993

CLASS. 621.3.049.77:519.718(043.2)
CUTT. P438a
TOMBO 764

EFEI / BIBLIOTECA

ESTE LIVRO DEVE SER DEVOLVIDO NA ÚLTIMA DATA CARIMBADA.

16.3.95		
09-10-95		
06/12/95		
03.11.97		
19.11.97		
04-02-03		

A meu pai, que onde se encontra continua incentivando-me ao aperfeiçoamento intelectual.

A minha esposa Enoy, a meus filhos Manuel e Paula; que nestes últimos anos renunciaram a todo conforto, incentivando a conclusão deste trabalho.

"Há homens que lutam um dia,
e são bons;
há outros que lutam um ano,
e são melhores;
há homens que lutam muitos anos,
e são muito bons;
porém, há aqueles que lutam toda a vida,
estes são os imprescindíveis."

BERTOLD BRECHT

AGRADECIMENTOS

Ao professor Irany de Andrade Azevedo, cuja dedicação, motivação e apoio moral culminam na conclusão deste trabalho que contribue para meu aperfeiçoamento profissional.

Ao professor Renato de Aquino Faria Nunes, por ter depositado sua confiança em minha pessoa; concedendo-me a oportunidade de participar do programa de bolsas do CNPQ.

Ao professor Carlos Barreira Martinez, pelo constante apoio dispensado.

Aos companheiros, prof. Paulo Cesar Crepaldi, prof. Mario Vitor Pinheiro e Eng. Manuel Luís Barreira Martinez, pela constante atenção e disposição prestadas quando solicitadas.

Aos funcionários da Biblioteca da EFEI, com especial apreço ao Sr. Luis Carlos Firmo, que de forma amiga colaborou na obtenção das referências bibliográficas.

À secretaria Srta. Luciara Oliveira e demais funcionários da EFEI pela acolhida e pelo constante interesse na conclusão deste trabalho.

Ao CNPQ, pela bolsa de estudos concedida.

A meu sogro, Sr. José Jacinto Vieira que durante estes anos me brindou com seu apoio concedendo-me o aconchego da sua humilde casa.

A meus companheiros de mestrado; Ruggero A. Filos, Mariano Calvo, Ricardo de Oliveira e Rafael Di Lorenzo Corrêa.

À cidade de Itajubá, que sempre soube me acolher.

CONTEÚDO

PÁGINA

LISTA DE TABELAS.....IX
LISTA DE FIGURAS.....XI
SIMBOLOGIA.....XIII
RESUMO.....XVII
ABSTRACT.....XVIII

1. CONSIDERAÇÕES GERAIS

1.1 Introdução.....02
1.2 Apresentação Do Problema.....03
1.3 Objetivos.....04
1.4 Estrutura Da Dissertação.....04

2. CARACTERIZAÇÃO DA TAXA DE FALHAS

2.1 Introdução.....07
2.2 Teoria Da Confiabilidade.....07
2.2.1 Definição de confiabilidade.....07
2.2.2 Função confiabilidade.....08
2.2.3 Taxa de falha.....09
2.2.4 Taxa de falha instantânea.....10
2.2.5 Taxa de falha constante.....10
2.2.6 Regime de operação "on-off".....11
2.3 Predição De Confiabilidade.....12
2.3.1 Características.....12
2.3.2 Etapas.....12
2.3.3 Métodos.....13

2.4 Modelagem Da Taxa De Falha.....14
2.4.1 Dados da taxa de falha.....14
2.4.2 Precauções com os dados.....16
2.4.3 Modelagem a partir de dados.....16
2.4.4 Modelos de aceleração e modelos matemáticos.....17
2.4.5 Fator de aceleração.....18
2.4.6 Fator de ajuste.....18

3. CARACTERIZAÇÃO DOS CIRCUITOS INTEGRADOS

3.1 Introdução.....20
3.2 Microeletrônica.....20
3.3 Classificação de CI's.....21
3.3.1 Circuitos integrados monolíticos.....21
3.3.2 Circuitos integrados de filme fino ou grosso.....21
3.3.3 Circuitos integrados híbridos.....21
3.4 Tecnologias Disponíveis De Fabricação Para CI's Monolíticos.....21
3.4.1 Generalidades do processo de fabricação.....22
3.4.2 A construção de um CI monolítico.....23
3.4.3 Embalagem de CI's.....24
3.5 Confiabilidade De Circuitos Integrados.....25
3.5.1 Testabilidade.....26
3.5.2 Mecanismos de falha.....27
3.5.2.1 Energia de ativação.....28
3.5.2.2 Falhas em CI's.....28
3.5.2.2.1 Falhas devidas à difusão.....29
3.5.2.2.2 Falhas devidas à oxidação.....29
3.5.2.2.3 Falhas devidas à metalização.....29
3.5.2.2.4 Falhas devidas à montagem da pastilha.....30
3.5.2.2.5 Falhas devidas à ligação de fios.....30
3.5.2.2.6 Falhas devidas à embalagem.....30
3.6 Conclusão.....31

4. MODELOS MATEMÁTICOS DE PREVISÃO DE CONFIABILIDADE PARA CI'S

4.1 Introdução.....33
4.2 Modelos.....33
4.2.1 Modelos de Análise de Esforço da MIL-HDBK-217.....33
4.2.2 Modelo CNET (França).....38
4.2.3 Modelo Bellcore (Estados Unidos).....42
4.2.4 Modelo British Telecom HRD4 (Inglaterra).....44
4.2.5 Modelo NTT (Japão).....46
4.2.6 Modelo Siemens (Alemanha).....48
4.2.7 Modelo Kasouf & Mercurio.....49
4.3 Análise Comparativa.....50
4.3.1.Quanto à forma.....50
4.3.2 Quanto aos fatores de ajuste.....51
4.3.3 Quanto à temperatura.....55
4.4 Conclusão.....59

5. PARÂMETROS E GRANDEZAS QUE INFLUENCIAM A CONFIABILIDADE DE CI's EM OPERAÇÃO "ON-OFF"

5.1 Introdução.....62
5.2 Fenômenos Térmicos Em Regime Discreto "On-Off".....62
5.2.1 Regime Discreto ("on-off").....63
5.2.2 Potência e temperatura em regime "on-off".....63
5.2.3 Fatores geradores de falhas em regime "on-off".....65
5.2.4 Proposta deste trabalho.....66
5.3 Modelo Térmico.....66
5.3.1 Resistência térmica.....68
5.3.2 Impedância térmica.....71
5.3.3 Área do substrato.....75
5.3.4 Potência dissipada.....76
5.3.5 Ciclo de trabalho.....75

5.4 Comportamento Térmico da Junção.....78
5.4.1 Método Guzwiller para obtenção da impedância térmica da junção.....80
5.4.1.1 Resposta a um pulso simples.....80
5.4.1.2 Resposta a pulsos periódicos de amplitudes idênticas.....82
5.5 Conclusão.....84

6. Aplicações

6.1 Considerações Gerais.....86
6.1.1 Amplificador Operacional OP-27.....87
6.1.2 Amplificador Amostrador e Retenedor (sample and hold)SMP10...93
6.1.3 Conversor Analógico-Digital ADC-912.....99

7. CONCLUSÕES

7.1 Considerações Gerais.....106
7.2 Resultados Conseguidos.....106
7.3 Continuação Do Trabalho.....107

8. BIBLIOGRAFIA.....110

LISTA DE TABELAS

TABELAS **PÁGINA**

3.5.1 Porcentagens de falha para os diferentes graus de integração dos CI's.....27
4.2.1 Níveis de qualidade na MIL-HDBK-217-E.....34
4.2.2 Parâmetro A segundo norma MIL-HDBK-217-E.....35
4.2.3 Temperatura da cápsula em diferentes ambientes.....35
4.2.4 Valores θ_{JC} segundo a MIL-HDBK-217-E.....36
4.2.5 Fatores ambientais Π_E da MIL-HDBK-217-E.....36
4.2.6 Parâmetro C_1 da norma MIL-HDBK-217-E.....37
4.2.7 Fator de complexidade C_2 da MIL-HDBK-217-E.....38
4.2 8 Fator de ajuste de qualidade da CNET.....39
4.2.9 Fatores ambientais da CNET.....40
4.2.10 Fator Π_T do modelo CNET.....41
4.2.11 Níveis de qualidade da Bellcore.....43
4.2.12 Fatores de ajuste ambiental da Bellcore.....43
4.2.13 Cálculo da taxa de falha básica da HRD4.....44
4.2.14 Níveis de qualidade da HRD4.....45
4.2.15 Fator de ajuste ambiental da HRD4.....45
4.2.16 Fatores de qualidade da NTT.....47
4.2.17 Fatores ambientais da NTT.....47
4.2.18 Fatores Π_Q propostos por Kasouf & Mercurio.....49
4.3.1 Fórmulas para o cálculo da taxa de falhas de CI's.....51
4.3.2 Comparação dos níveis de qualidade.....52
4.3.3 Fatores ambientais Π_E.....53
4.3.4 Fatores de temperatura para cada modelo.....58
5.3.1 Projeção da área das pastilhas até o ano 2000.....75
5.3.2 Propriedades do silício.....75
6.1.1 Características do Amplificador Operacional OP-27.....87
6.1.2 Temperatura da junção vrs. ciclo de trabalho (OP-27).....88

TABELAS PÁGINA

6.1.3 Características do Amplificador Amostrador e Retenedor ("sample and hold") SMP-10.....93
6.1.4 Temperatura da junção vrs. ciclo de trabalho (SMP-10).....94
6.1.5 Características do Conversor Análogico-Digital ADC-192.....99
6.1.6 Temperatura da junção vrs. ciclo de trabalho (ADC-192).....100

LISTA DE FIGURAS

FIGURAS **PÁGINA**

2.2.1 (a) Função densidade de probabilidade
(b) Função distribuição acumulada.....08
2.2.2 Função confiabilidade.....09
2.2.3 Curva da banheira.....11
2.4.1 Formas de obtenção de dados.....15
2.4.2 Processo de modelagem.....17
3.2.1 Campo da microeletrônica.....20
3.4.1 Classificação das tecnologias.....22
3.4.2 Início da fabricação de CI's monolíticos.....23
3.4.3 Sequência de soldagem de um CI monolítico.....24
3.4.4 Embalagens típicas de CI's.....25
3.5.1 Distribuições de modos de falha de CI's.....28
5.2.1 Idealização típica da ciclagem "on-off".....63
5.2.2 Temperatura no regime de operação "on-off".....64
5.3.1 Técnica planar.....67
5.3.2 Corte transversal de um CI monolítico.....67
5.3.3 Transferência de calor através de um sólido.....68
5.3.4 Resposta permanente da junção a um degrau de potência.....70
5.3.5 Modelo térmico para regime permanente de calor no CI.....71
5.3.6 Condução de calor em regime transitório.....71
5.3.7 Resposta transitória da junção a um degrau de potência.....73
5.3.8 Modelo térmico para regime "on-off" no CI.....74
5.3.9 Ciclo de trabalho de trem de pulsos retangulares periódicos....77
5.4.1 Resposta da junção a um degrau de potência.....78
5.4.2 Trem de pulsos com frequências.....79
5.4.3 Resposta térmica a um pulso de potência.....81
5.4.4 Pulsos periódicos de amplitudes idênticas.....83
6.1.1 Amplificador Operacional OP-27 (Temperatura T_j vrs. tempo).....90
6.1.2 Amplificador Operacional OP-27 (Fator Temperatura vrs. Ciclo de Trabalho).....91

FIGURAS PÁGINA

6.1.3 Amplificador Operacional OP-27 (Taxa de Falhas vrs. Ciclo de Trabalho).....92
6.1.4 Amplificador Amostrador e Retenedor SMP-10 (Temperatura Tj vrs. tempo).....96
6.1.5 Amplificador Amostrador e Retenedor SMP-10 (Fator Temperatura vrs. Ciclo de Trabalho).....97
6.1.6 Amplificador Amostrador e Retenedor SMP-10 (Taxa de Falha vrs. Ciclo de Trabalho).....98
6.1.7 Conversor ADC-912 (Temperatura T_j vrs. tempo).....102
6.1.8 Conversor ADC-912 (Fator Temperatura vrs. Ciclo de Trabalho)..103
6.1.9 Conversor ADC-912 (Taxa de Falha vrs. Ciclo de Trabalho).....104

SIMBOLOGIA

SÍMBOLOS	DESCRIÇÃO
a	Parâmetro de vida
A, A_1, A_2, A_3, A_4	Parâmetros para incorporar a tecnologia
B	Número de bits
c	Calor específico
C, C_1, C_2	Parâmetros de complexidade
CI	Circuito integrado
CT	Ciclo de trabalho
C_θ	Capacidade térmica
DTL	Lógica transistor-diodo
ΔT	Mudança máxima de temperatura
Δt	Intervalo de tempo
ECL	Lógica emissor-comum
ε	Energia de ativação
f(t)	Função densidade de probabilidade de falha
F	Em bom funcionamento
$\bar{F}$	Falhado
F(t)	Função de distribuição de probabilidade acumulada
f	Frequência
G	Número de portas lógicas
h	Coeficiente de refração
I_{PDH}	Corrente do CI em estado lógico "1"
I_{PDL}	Corrente do CI em estado lógico "0"
I_{OL}	Corrente da saida em estado lógico "0"
I_{ss}	Corrente de alimentação
L	Constante de vida
LAE	Lógica de acoplamento de emissor
LI^2	Lógica de injeção integrada
LI^3	Lógica de injeção integrada
LSI	Integração em larga escala
LTT	Lógica transistor-transistor
L_{TA}	Vida em temperatura acelerada

SÍMBOLOS	DESCRIÇÃO
L_{TU}	Vida em temperatura de uso
λ	Taxa de falha constante
$\lambda_a, \lambda_b, \lambda_G$	Taxa de falha base
λ_i	Taxa de falhas de cada componente
$\lambda(t)$	Taxa de falhas instantânea
K	Constante de Boltzmann, 8.623×10^{-5} [eV/°K]
K_T	Condutibilidade térmica
L	Constante de vida
MOS	Semicondutor óxido metal
MTTF	Tempo médio até a falha
MTBF	Tempo médio entre falhas
MSI	Integração em escala média
n	Número de partículas
N	Total de dispositivos na amostra
N_f	Dispositivos falhados
N_G	Número FET's
N_i	Número inicial de partículas
N_L	Número de dispositivos lineares
N_P	Número de pinos do dispositivo
N_s	Dispositivos sobreviventes
N_T	Número de transistores bipolares
P	Potência dissipada
P(t)	Potência em regime "on-off"
P_P	Potência de pico
Π_A	Fator de aplicação
Π_B	Fator de tecnologia de embalagem
Π_E	Fator ambiente
Π_L	Fator maturidade
Π_N	Fator adicional
Π_Q	Fator de qualidade
Π_T	Fator temperatura
Π_V, Π_U, Π_S	Fator ajuste de tensão
Π_σ	Fator número de pinos
Π_τ	Fator tecnologia
q	Fluxo de calor

SÍMBOLOS — DESCRIÇÃO

RTL.....Lógica Transistor-resistor
R(t).....Função confiabilidade
R_{θ}.....Resistência térmica
$R_{\theta j}$.....Resistência térmica da junção PN
$R_{\theta es}$.....Resistência térmica entre eutético e substrato
$R_{\theta ja}$.....Resistência térmica entre junção e ambiente
$R_{\theta jC}$.....Resistência térmica entre junção e cápsula
$R_{\theta je}$.....Resistência térmica entre junção e eutético
$R_{\theta sx}$.....Resistência térmica entre substrato e epoxy
$R_{\theta xc}$.....Resistência térmica entre epoxy e cápsula
ρ.....Densidade de massa
S.....Área da face
SSI.....Integração em pequena escala
Ss.....Área do substrato (área transversal da pastilha)
t.....Variável tempo
t_D, t_{off}.....Tempo de desenergização
t_E, t_{on}.....Tempo de energização
T_B.....Início do período de vida útil
T_c.....Temperatura da cápsula
T_f.....Temperatura final
T_I.....Temperatura inicial na mudança de potência
T_j.....Temperatura da junção
T_s.....Temperatura de estabilização
T_W.....Fim do período de vida útil
TBF.....Tempo entre falhas
TEC (FET).....Transistor de efeito de campo
TTF.....Tempo até a falha
μ.....Média
V.....Volume
V_{cc}.....Tensão de alimentação
V_{DD}.....Tensão de alimentação
V_{OL}.....Tensão de saída em estado lógico "0"
V_s.....Tensão de alimentação
ϑ.....Fator de frequência
x.....Distância

SÍMBOLOS	DESCRIÇÃO
$Z_{\theta}(t)$	Impedância térmica
$Z_{\theta j}(t)$	Impedância da junção
$Z_{\theta ca}$	Impedância térmica entre cápsula e ambiente
$Z_{\theta es}$	Impedância térmica entre eutético e substrato
$Z_{\theta ja}$	Impedância térmica entre junção e ambiente
$Z_{\theta je}$	Impedância térmica entre junção e eutético
$Z_{\theta sx}$	Impedância térmica entre substrato e epoxy
$Z_{\theta xc}$	Impedância térmica entre epoxy e cápsula

RESUMO

Muitos modelos matemáticos de predição da taxa de falhas de CI's têm sido propostos nos últimos anos e se fundamentam nos atributos físicos e nas características de projeto, fabricação e ambiente operacional do componente. Vários dos modelos são baseados em técnicas de transferência, que pretendem estender os fatores corretivos conseguidos nos diferentes métodos de predição da taxa de falhas aos fatores de ajuste dos modelos matemáticos.

A grande maioria dos dados disponíveis concernentes à confiabilidade de CI's, descreve os efeitos ocorridos durante o uso do componente em regime de operação contínua. Modelos matemáticos como os apresesentados pela MIL-HDBK-217, Siemens, Bellcore RPP, British Telecom HRD4, entre outros, descrevem em detalhe procedimentos para obtenção da taxa de falhas através de fatores de ajuste que consideram somente a condição de operação contínua, não fornecendo condição de cálculo em outros estados de ativação.

Este trabalho apresenta uma proposta de modelo matemático para a predição da taxa de falha de CI's operando em regime "on-off" a partir dos modelos existentes para regime de operação contínua. Para consegui-lo são feitas uma avaliação dos modelos mais usados na predição da taxa de falha de CI's e a identificação dos fatores de ajuste que estão intimamente relacionados com os estados de operação "on-off".

A aplicação a alguns CI's digitais e analógicos permite a validação da proposta ao considerar o regime de operação contínua como caso limite do regime "on-off" com ciclo de serviço unitário.

ABSTRACT

Several prediction models addressing complex devices have been proposed in the past several years. These models are based in phisical attributes, design characteristics, manufacturing and device operational environment. Most of them are based on transfer techniques which attempt to extend the correction factors obtained with the different failure prediction methods to the balanced factors mathematical models.

The great majority of available data concerning CI's reliability describes the effects of stresses occuring during the normal operation (power-on) of components. Documents such as MIL-HDBK-217, Siemens, Bellcore RPP, British Telecom HRD4 among others; describe in detail operational failure rate data, derating factors, environmental factors, quality, etc., and, therefore, the mathematical models balance factors are representative of power on operation. Little or nothing is extant on the other states of activation.

This work presents a failure rate prediction methodology which can be used in assessing the reliability of complex CI's operating in an "on-off" condition. This model developping involved evaluation of the most commom CI's failure rates prediction and identification of accelerating fators most closely correlated with "on" and "on-off" operation states.

This propposal is validated considering continous operation as the limiting case of "on-off" condition with unitary duty cicle. Applications to some CI's digital and analogic yield the desired results.

CAPÍTULO 1

1. CONSIDERAÇÕES GERAIS

1.1 Introdução

Dia a dia a terra está mais habitada e aumentam as necessidades nas áreas de transporte, comunicação, processamento de informação, controle automático de processos e diversão. Para atendê-las buscam-se sistemas cada vez mais sofisticados, de forma a satisfazer o conforto que a vida exige.

Para consegui-lo foi necessário o aprimoramento dos conceitos de integração e miniaturização estritamente aplicados à fabricação de componentes eletrônicos, resultando nas técnicas da microeletrônica, que objetiva fabricar circuitos eletrônicos num único componente que deve ser pequeno, eficiente, de longa vida, baixo custo e alta confiabilidade.

Simultaneamente à miniaturização tornou-se necessário incrementar a confiabilidade dos dispositivos que hoje possuem um grande número de componentes envolvidos, com grande densidade de dispositivos num único componente, o que leva a serem essencialmente não reparáveis.

Tornou-se crucial para o futuro da microeletrônica, que a confiabilidade de CI's cada vez mais complexos atinja valores mínimos aceitáveis.

Pela observação da tendência do desenvolvimento tecnológico conclue-se que o campo de operação dos dispositivos eletrônicos está sendo dominado pelo regime de operação discretizado. A aplicação e o modo de operação permitem classificar os CI's em dispositivos lineares e digitais, sendo que os primeiros funcionam em regime contínuo ou "on-off".

À medida que as características dos CI's são otimizadas pela microeletrônica, cresce a necessidade de antecipação do comportamento de tais dispositivos durante a fase de operação. Tais predições se complicam porque as tecnologias de fabricação, integração e miniaturização avançam aceleradamente.

Intuitivamente acredita-se que quando os CI's são submetidos a um regime de operação "on-off" poderá haver manifestação de falhas que não estão presentes no regime de operação contínua.

As contribuições ao modelamento matemático destes novos mecanismos de falha são poucas, embora a predição seja indispensável, particularmente nos setores espacial e militar, onde são encontrados os modelos que tiveram maior divulgação nestes últimos tempos.

Considera-se que o ápice da utilização de CI's será atingido nos próximos quinze anos. Urge, então, a contribuição de novos modelos para a predição da taxa de falha de CI's.

1.2 Apresentação Do Problema

A maneira pela qual um CI falha não recebe, em geral, a menor atenção do usuário, embora se reconheca que durante seu ciclo de vida existam condições ambientais e operacionais que de alguma forma afetam seu desempenho.

Nos laboratórios industriais, governamentais e nas universidades muitos modelos para predição da taxa de falha de CI's têm sido propostos. Em geral, estes modelos se fundamentam nos atributos físicos e nas características de projeto, fabricação e ambiente operacional do componente e se utilizam de fatores corretivos de ajuste dos modelos.

A grande maioria dos dados disponíveis concernentes à confiabilidade de CI's, descreve os efeitos ocorridos durante o uso do componente sob sinais analógicos. Procedimentos de modelos matemáticos como os apresentados pela MIL-HDBK-217 (Manual de Predição de Confiabilidade de Equipamentos Eletrônicos), Siemens (Confiabilidade e Especificação de Qualidade da Taxa de Falha de Componentes), Bellcore RPP (Predição de Confiabilidade da Bellcore para Equipamentos Eletrônicos), British Telecom HRD4 (Manual da British Telecom de Dados de Confiabilidade para Componentes usados em Sistemas de Telecomunicações),

NTT (Tabela de Confiabilidade para Dispositivos Semicondutores da Corporação Japonesa de Telégrafos e Telefones), e CNET (Centro Nacional Francês para Estudos de Telecomunicações), descrevem em detalhe dados da taxa de falha em que os fatores de ajuste dos modelos matemáticos são representativos desta operação contínua, pouco ou nada associados a outros estados de ativação, principalmente ao regime de operação discretizado [7].

A operação "on-off" pode introduzir mecanismos de falha diferentes dos mecanismos presentes no regime contínuo. Consequentemente, para os CI's submetidos a regime "on-off" há necessidade de um modelo matemático suficientemente flexível que incorpore os novos mecanismos ao modelo final.

1.3 Objetivos

O presente trabalho se propõe atingir os seguintes objetivos:

- Desenvolver o tema através da análise dos poucos trabalhos de pesquisa existentes.
- Identificar os modelos matemáticos mais usados na predição da taxa de falha de CI's.
- Identificar os fatores de ajuste que estão mais intimamente relacionados aos regimes de operação contínua e "on-off".
- Desenvolver fatores de correção da predição da taxa de falha que permita a estimativa da confiabilidade do CI quando opera em regime "on-off".

1.4 Estrutura Da Dissertação

No Capítulo 1 são feitas considerações gerais sobre a modelagem matemática para a predição da taxa de falha de CI's. Analisa-se o problema. Descreve-se os objetivos e a estrutura da dissertação.

O Capítulo 2 traz a resenha bibliográfica e aborda aspectos básicos, como Teoria e Predição da Confiabilidade, estritamente dirigidas à taxa de falhas. Salienta a importância da modelagem, mostrando as características de um modelo de aceleração e um modelo matemático.

O Capítulo 3 apresenta uma introdução a CI's, classificações e sua confiabilidade. Caracteriza diferentes mecanismos de falha que se apresentam durante sua operação obtidos de métodos e testes acelerados.

No Capítulo 4 há uma descrição dos modelos matemáticos mais utilizados na atualidade para a predição da taxa de falha em CI's. Entre estes modelos matemáticos estão os procedimentos utilizados pela normas MIL-HDBK-217, Siemens, Bellcore RPP, British Telecom HDR4, NTT e CNET. Descreve-se seus respectivos fatores de ajuste intimamente relacionados ao regime de operação contínua.

O Capítulo 5 apresenta um estudo detalhado da temperatura. Analisa a principal fonte de calor no CI. Estuda o comportamento térmico da junção para um sinal de potência permanentemente contínuo ou periodicamente "on-off". A proposta do modelo matemático para predição da taxa de falha dos CI's em regime "on-off" fundamenta-se na adição de uma parcela corretiva ao regime contínuo. Os fatores de ajuste dos modelos matemáticos para operação contínua, que dependem da temperatura da junção, Π_T e Π_V, são comparados tanto para regime contínuo e para o regime "on-off" na sua nova proposta de cálculo.

O Capítulo 6 contém aplicações do método proposto.

O capítulo 7 apresenta a conclusão da dissertação, incluindo comentários e propostas para novos trabalhos de pesquisa.

CAPÍTULO 2

2. CARACTERIZACÃO DA TAXA DE FALHAS

2.1 Introdução

Um dos principais objetivos das ciências, é conseguir expressar os processos da natureza em modelos matemáticos. Para a confiabilidade ser aceita como uma ciência deve satisfazer duas condições. Num primeiro instante, a estruturação de suas fórmulas deve ser consistente. Num segundo instante, deve ser interpretada no campo dos resultados que podem ser confirmados ou refutados pela observação [17].

A teoria da confiabilidade levou ao desenvolvimento de um grande número de modelos mas poucos são realmente utilizados. Alguns modelos levam a grandes contradições. Outros são ilógicos e inconsistentes com a realidade [1]. Pretende-se que a contribuição deste trabalho seja prática e de fácil aplicação às situações reais.

Neste capítulo é apresentada a revisão bibliográfica dos últimos anos. Forma o embasamento necessário ao desenvolvimento do tema. Uma sequência lógica dos conceitos básicos da confiabilidade é mostrada, dando ênfase ao parâmetro taxa de falha. Finalmente integra-se os resultados.

2.2 Teoria da Confiabilidade

2.2.1 Definição de confiabilidade

A norma ABNT 5462 [27] define confiabilidade como:

"Capacidade de um item desempenhar uma função especificada, sob condições e intervalos de tempo pré-determinados" ou "característica de um item expressa pela probabilidade de que executará uma função exigida, sob condições estabelecidas e por um intervalo de tempo determinado".

A definição é, essencialmente, a mesma apresentada no relatório 06/57, do "Advisory Group on Reliability of Electronic Equipment" [9]:

"Probabilidade de um dispositivo desempenhar sem falha uma função específica, durante um intervalo estabelecido de tempo e sob condições de trabalho pré-determinadas".

2.2.2 Função confiabilidade

A função densidade de probabilidade de falha, f(t), de uma distribuição de vida, pode ser interpretada como a frequência relativa da ocorrência de falhas por unidade de tempo [5].

A partir de f(t), define-se a função distribuição de probabilidade acumulada, F(t), que é a probabilidade de falha no intervalo [0,t].

$$F(t)=\int_0^t f(t)dt \qquad (2.2.1)$$

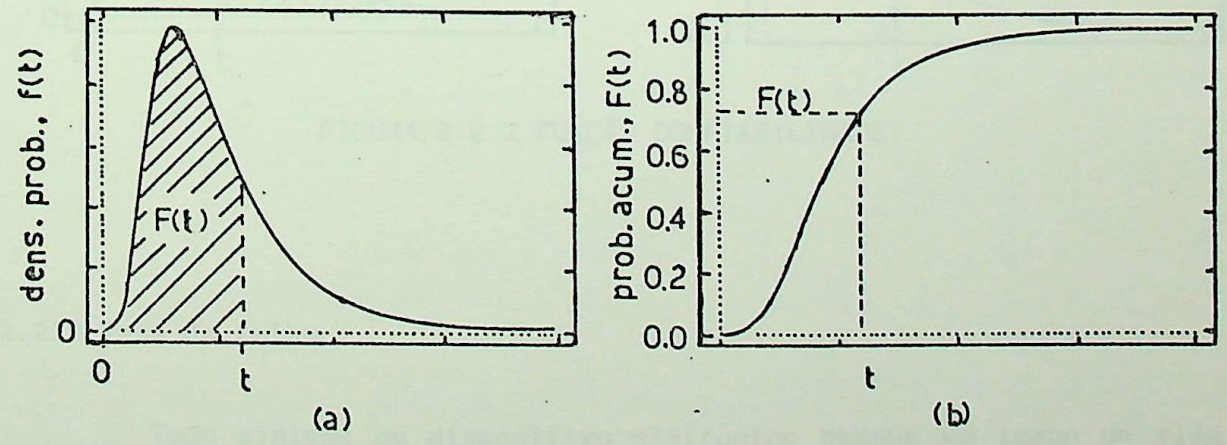

FIGURA.2.2.1 (a) FUNÇÃO DENSIDADE DE PROBABILIDADE.
(b) FUNÇÃO DISTRIBUIÇÃO ACUMULADA.

A área total quando t->∞ sob a função densidade de falha deverá ser igual à unidade. Em vista disto a função confiabilidade, R(t), pode ser obtida por:

$$R(t) = 1 - F(t)$$

$$= 1 - \int_0^t f(t)\,dt$$

$$= \int_t^{\infty} f(t)\,dt \qquad (2.2.2)$$

e representa a probabilidade de não haver falha no intervalo [0,t], [12].

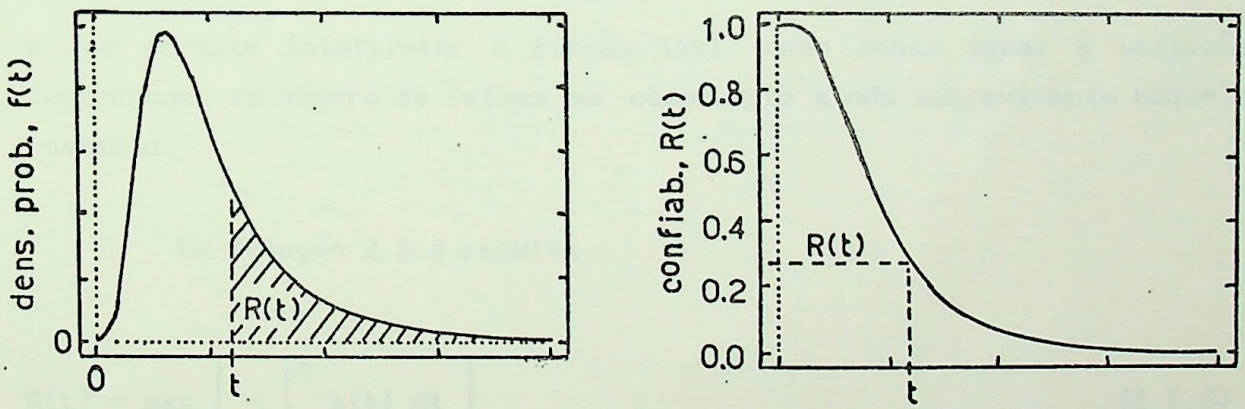

FIGURA.2.2.2 FUNÇÃO CONFIABILIDADE.

2.2.3 Taxa de falha

Todo sistema ou dispositivo eletrônico possue um tempo de vida finito. Quando usados em grande escala de produção, não devem ser unicamente caracterizados pela sua expectativa de vida, mas também por outros parâmetros críticos como a taxa de falha, que é definida na forma:

$$\lambda\ (t) = \frac{\text{número de falhas por unidade de tempo}}{\text{número de componentes expostos a falha}} \qquad (2.2.3)$$

A função $\lambda(t)$ fornece a proporção de falhas que ocorrem ao longo do tempo, tomada em relação ao tamanho da população no tempo $t = 0$. Procura-se uma função que informe a proporção de dispositivos sobreviventes que devem falhar no próximo intervalo de tempo, que é a função taxa de falha instantânea [25].

2.2.4 Taxa de falha instantânea

Esta função tem para expressão:

$$\lambda(t) = -\ \frac{1}{R(t)}\ \frac{dR(t)}{dt} \qquad (2.2.4)$$

o que permite interpretar a função $\lambda(t)$, como sendo igual à variação instantânea do número de falhas por componente ainda sobrevivente naquele instante.

Da relação 2.2.4 resulta:

$$R(t) = \exp\left[-\int_0^t \lambda(t)\ dt \right] \qquad (2.2.5)$$

2.2.5 Taxa de falha constante

Para muitos componentes, a variação da taxa de falha com o tempo de vida é tipicamente descrita pela chamada curva da banheira. Tal como se apresenta na figura 2.2.3, isto é particularmente verdadeiro para componentes eletrônicos [29].

Da figura 2.2.3 distinguem-se três regiões típicas a saber:

I - Região de mortalidade infantil (ou de falhas prematuras).

II - Região de vida útil.

III - Região de envelhecimento.

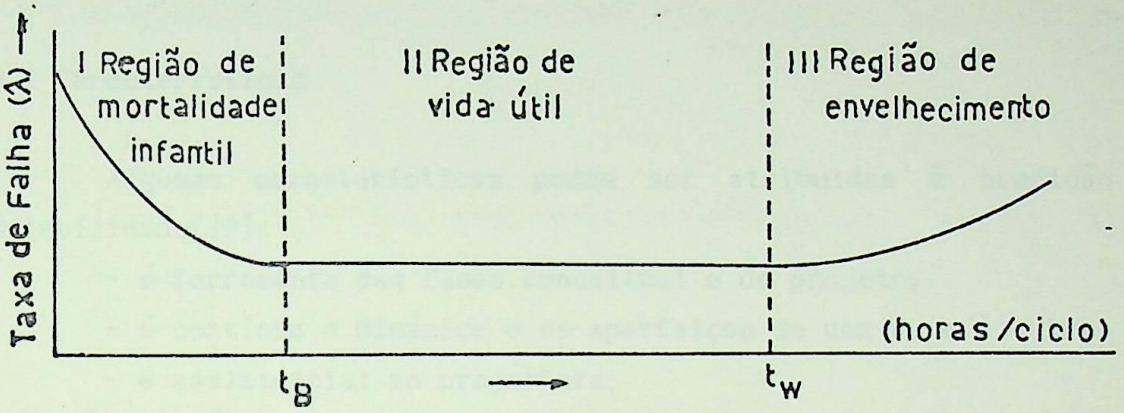

FIGURA.2.2.3 CURVA DA BANHEIRA.

onde: t_B = tempo final da mortalidade infantil.

t_W = tempo inicial do período de envelhecimento.

Na região de vida útil, a taxa instantânea de falha mantém-se constante com o tempo, e a equação 2.2.5 transforma-se em:

$$R(t) = \exp [-\lambda t] \qquad (2.2.6)$$

2.2.6 Regime de operação "on-off"

Os principais estados de ativação de um dispositivo são: armazenamento (nível de ativação zero); dormência (dez por cento ou menos do nível de ativação normal); regime discreto ou "on-off" (nível de ativação zero a nível de ativação normal voltando ao nível de ativação zero ou vice-versa) e energizado (nível de ativação normal) [22].

Neste trabalho será considerado, exclusivamente o regime "on-off".

2.3 Predição De Confiabilidade

É a técnica que antecipa a confiabilidade provável de um componente por meio de experiências passadas ou por métodos estatísticos. Como toda técnica, possui características, etapas de aplicação e métodos.

2.3.1 Características

Algumas características podem ser atribuidas à predição de confiabilidade [9]:

- é ferramenta das fases conceitual e de projeto;
- é contínua e dinâmica e se aperfeiçoa de uma fase à outra;
- é assistencial ao projetista;
- é segura, porque os limites estabelecidos na fase de conceito estão identificados com os obtidos na fase de projeto;
- facilita a verificação de áreas que não obedecem aos padrões de confiabilidade pré-estabelecidos, as quais podem ser redefinidas ou também eliminadas;
- determina quais métodos devem ser utilizados para fazer estimativas, e se for o caso, melhorá-las;
- identifica que outros valores devem levar-se em conta e quais podem influenciar os resultados desejados;
- minimiza os custos, já que prevê os métodos e os resultados das fases seguintes à fase de projeto.

2.3.2 Etapas

A predição de confiabilidade é uma técnica que se desenvolve através do ciclo de vida do dispositivo em várias etapas. Desde o ínicio da fase de projeto até a fase de operação [16].

Etapa 1. Ínicio de projeto.

A predição é feita baseando-se na quantidade de componentes, taxas de falha dos componentes em uso e níveis de solicitação pouco conhecidos.

Etapa 2. Detalhamento do projeto.

A predição baseia-se em quantidades e tipos de componentes, redundância, solicitação, níveis funcionais, e outros.

Etapa 3. Final de projeto.

A predição de confiabilidade é baseada nos tipos de componentes, taxa de falha estimada a partir de níveis de redundância, ambiente, manutenção, ciclagens térmicas, etc.

Etapa 4. Aplicação de testes.

Através dos resultados dos testes efetuados nos componentes desejados, estabelecem-se os índices de confiabilidade que são calculados pelo número de falhas e pelo tempo de operação.

Etapa 5. Dados do usuário.

O mesmo que a etapa anterior. A diferença está nos dados serem fornecidos pelo usuário.

2.3.3 Métodos

A predição de confiabilidade pode ser feita através de vários métodos. Em alguns casos o único método disponível é a conjectura ou "arbítrio". Este é um recurso usual quando os requisitos não estão disponíveis e o tempo não é suficiente para usar um método mais sofisticado. O "arbítrio", entretanto, deverá estar baseado em dados de componentes com os quais o projetista está familiarizado. Do contrário, pode haver o risco de uma predição excessivamente erronea.

Um outro método usado comumente é a extrapolação. Este é mais que uma simples conjetura, já que depende sobretudo de comparações com outros componentes similares. A análise neste caso é mais profunda, já que as funções a serem desempenhadas e as condições de uso são comparadas com as de outros componentes.

Um terceiro método resume-se no cálculo matemático. Este método

reune o uso das leis fornecidas pela teoria da confiabilidade, de experiências passadas e dos dados obtidos nelas.

Existe, ainda, a medição. Este método envolve dados de falha agrupados estatisticamente. São obtidos de testes sob condições ambientais e operacionais de fabrica ou laboratório. Os resultados são comparados com os dados obtidos dos protótipos construídos na fase de projeto [9], [19].

2.4 Modelagem Da Taxa De Falha

As técnicas de modelagem para a taxa de falha de qualquer componente resultarão das características detectadas a partir dos diferentes métodos existentes.

Um modelo da taxa de falha deve considerar os efeitos dos seguintes aspectos:

- diferentes ambientes durante a vida útil;
- expectativa de vida em cada um destes ambientes;
- ciclagem "on-off" durante o uso;
- capacidade de deteção de falha;
- acumulação de falhas de operação, dormência e ciclagem;
- frequência de períodos de testes e verificações.

2.4.1 Dados da taxa de falha

A coleta de dados é o passo mais importante para obter a melhor taxa de falha. Os dados devem ser importantes, úteis, aplicáveis e de fontes fidedignas. Estas fontes são livros de dados, folhas de especificação e bancos de dados, cuja característica principal é clareza na compreensão dos mesmos [14].

Geralmente os dados são fornecidos em três formas:

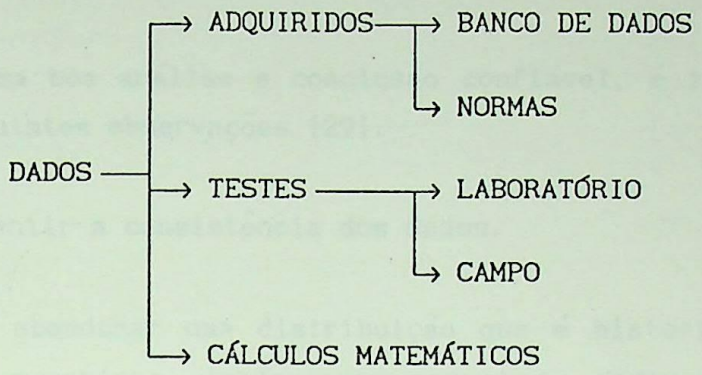

FIGURA 2.4.1 FORMAS DE OBTENÇÃO DE DADOS

Qualquer um dos tipos de dados citados anteriormente apresenta vantagens e desvantagens como as listadas a seguir:

VANTAGENS	DESVANTAGENS
DADOS ADQUIRIDOS	
Fácil obtenção. Baixo custo. Diretos da fonte.	Fonte pode ser não íntegra. Circunstâncias da coleta podem não ser conhecidas. Difícil de acompanhar.
DADOS DE TESTE	
Fonte conhecida e confidencial. Resultados imediatamente disponíveis.	Caros e demandam tempo. Sem planejamento possuem muito erro. Podem ser destrutíveis.
DADOS CALCULADOS	
Fonte conhecida. Fácil e rapidamente disponíveis. Baixo custo. Erros de fácil seguimento.	Existência de erros matemáticos. Geralmente diferem dos resultados atuais.

2.4.2 Precauções com os dados

Para uma boa análise e conclusão confiável, é importante levar em conta as seguintes observações [29]:

1. Garantir a consistência dos dados.

2. Não abandonar uma distribuição que é historicamente a mais aplicável a um mecanismo simplesmente porque os dados de uma amostra particular encaixam-se melhor numa outra distribuição.

3. Levar em conta que as distribuições de vida se aplicam individualmente a cada mecanismo de falha. Daí a importância das falhas serem analisadas e os mecanismos de falha serem identificados e considerados separadamente.

4. Verificar com muita cautela dados que se originam de amostras pequenas. Decisões críticas não devem basear-se apenas num limitado número de dados. Intervalos de confiança em torno da estimativa ajudam a mostrar a precisão dos dados.

5. Recomenda-se que pelo menos 25 % da amostra tenha sido levada à falha.

6. Completar a análise com outros métodos tais como testes de aderência, estimativa de parâmetros por regressão, e construção de intervalo de confiança.

2.4.3 Modelagen a partir de dados

O processo de modelagem pode ser visualizado no esquema da figura 2.4.2 [13], [32].

Visto que há grande diversidade de modelos, é desejável que se conheça os princípios básicos dos quais os modelos se originam e a compreensão das limitações de cada um.

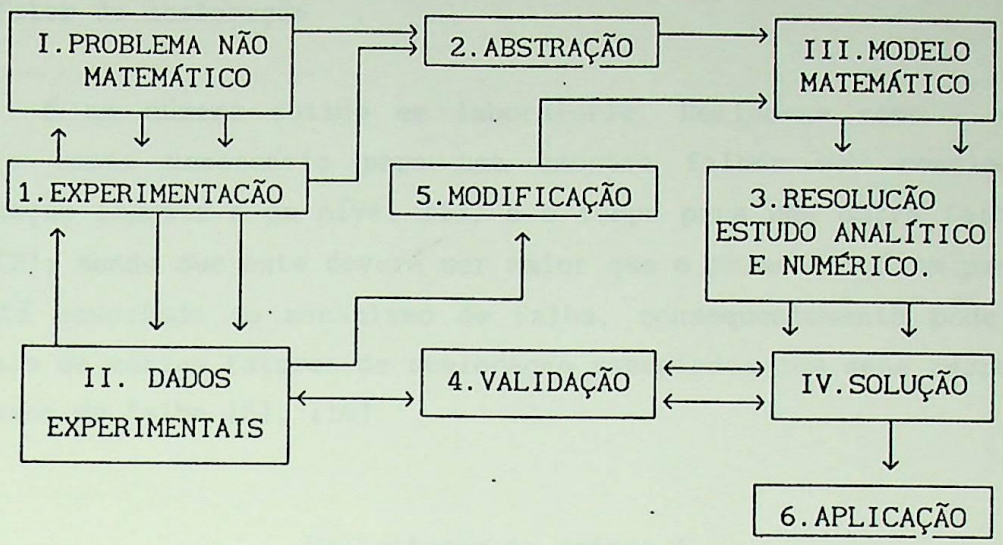

FIGURA 2.4.2 PROCESSO DE MODELAGEM.

2.4.4 Modelos de aceleração e modelos matemáticos

Os modelos mais conhecidos são aqueles obtidos a partir dos métodos de predição que se baseiam em testes e cálculos matemáticos [9], [29]. Em outras palavras, para obter a taxa de falha de um determinado componente, utilizam-se os métodos de:

- extrapolação de resultados obtidos a partir de testes acelerados da vida em operação do dispositivo, ou;

- predição da taxa de falha do dispositivo usando modelos matemáticos que incorporam os fatores de aceleração e outros fatores obtidos nos métodos do "arbítrio" e extrapolação, convertendo-os em fatores de ajuste necessários aos modelos matemáticos.

Os dados obtidos de testes em condições de laboratório ou em condições aceleradas, tendem a mostrar uma alta taxa de falha quando comparada à obtida no campo; e a taxa obtida de modelos matemáticos apresenta valores maiores que os obtidos no campo e no laboratório. Daí considerar-se os modelos matématicos excessivamente pessimistas [2].

2.4.5 Fator de aceleração

É um número obtido em laboratório. Define-se como a relação entre o tempo necessário para uma amostra falhar sob condições de solicitação imposta a um nível (1), e o tempo para uma outra falhar num nível (2); sendo que este deverá ser maior que o primeiro. É um parâmetro que está associado ao mecanismo de falha, consequentemente pode ser o resultado de vários fatores de aceleração associados com seus respectivos mecanismos de falha [5], [16].

$$\text{Fator de aceleração} = \frac{\text{Solicitação no estado 1}}{\text{Solicitação no estado 2}} \qquad (2.4.1)$$

2.4.6 Fator de ajuste

Estes fatores são próprios dos modelos matemáticos. São obtidos na adequação de curvas matemáticas conhecidas às curvas obtidas nos processos de falha estudados na prática. Nada impede que fatores de aceleração sejam considerados como fatores de ajuste, sempre e quando transformados convenientemente pela adoção de métodos de extrapolação e "arbítrio", cuja escolha deve ser altamente criteriosa [15], [26].

CAPÍTULO 3

3. CARACTERIZACÃO DOS CIRCUITOS INTEGRADOS

3.1 Introdução

O conhecimento da "geometria" e das características eletrônicas dos CI's é indispensável ao processo de modelagem e ajuste que se pretende propor.

Neste capítulo as características principais destes dispositivos é resumida para que se possa identificar os mecanismos de ajuste mais adequados.

3.2 Microeletrônica

O campo da Microeletrônica pode ser dividido em três grupos. No primeiro grupo aparecem os componentes miniaturizados (ainda convencionais), montados em unidades extremamente compactas, como é o caso dos micromódulos. No segundo grupo estão os circuitos integrados, que são o objetivo principal deste trabalho. No terceiro grupo estão os chamados dispositivos funcionais [23].

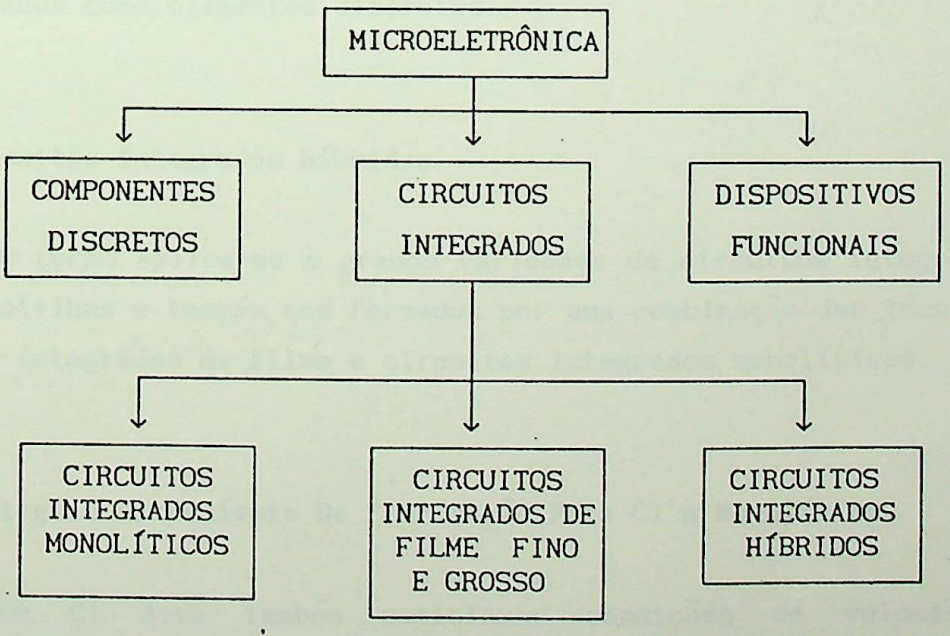

FIGURA 3.2.1. CAMPO DA MICROELETRÔNICA.

3.3 Classificação De CI's

Há três tipos de CI's disponíveis comercialmente em grande escala atualmente. São: o monolítico, filme fino ou grosso e os circuitos integrados híbridos [35].

3.3.1 Circuitos integrados monolíticos

São dispositivos onde todos os elementos e interconexões são formados numa mesma pastilha de silício. São empregados principalmente na construção de CI's com integração de larga e média escala e são os CI's a serem tratados neste trabalho.

3.3.2 Circuitos integrados de filme fino ou grosso

Suas características gerais são semelhantes, embora ambos sejam diferentes em muitos pontos do circuito integrado monolítico. Eles não são formados dentro de um disco semicondutor, mas sim sobre a superfície de um substrato isolante tal como vidro ou cerâmica apropriada. Além disso, somente os elementos passivos são formados através de técnicas de filme fino ou grosso sobre a superfície isolante. Os elementos ativos são acrescentados como elementos discretos.

3.3.3 Circuitos integrados híbridos

O termo aplica-se à grande variedade de circuitos integrados de várias pastilhas e também aos formados por uma combinação das técnicas de circuitos integrados de filme e circuitos integrados monolíticos.

3.4 Tecnologias Disponíveis De Fabricação Para CI's Monolíticos

Um CI deve também satisfazer condições de velocidade e confiabilidade que, no mínimo, conduzam às condições de projeto, permitindo o aproveitamento eficiente das áreas [36].

A figura 3.4.1 mostra as tecnologias mais usadas.

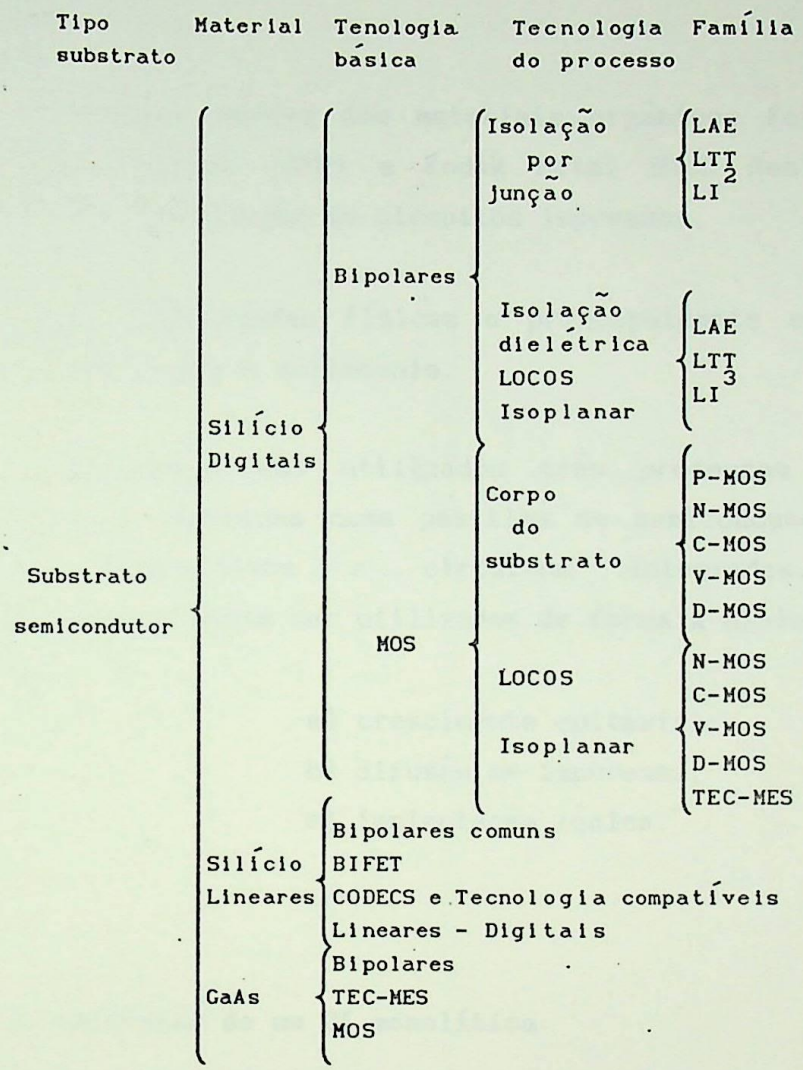

FIGURA 3.4.1 CLASSIFICAÇÃO DAS TECNOLOGIAS.

Uma vez que as falhas dos CI's podem ser relacionadas com as características físicas e limitações dos materiais e técnicas usadas nos dispositivos, a tecnologia exerce grande influência na confiabilidade dos CI's.

3.4.1 Generalidades do processo de fabricação

As características fundamentais dos materiais, no que interessa à modelagem proposta neste trabalho, são as que seguem [35], [36].

a) Propriedades do dióxido de silício (SiO_2). O dióxido de silício é um isolante muito bom e possui propriedades dielétricas interessantes.

b) Propriedades dos materiais orgânicos fotossensíveis, como: Kodak Photo Resist (KPR) e Kodak Metal Etch Resist (KMER), também utilizados na fabricação de circuitos impressos.

c) Propriedades físicas e principalmente elétricas de metais como alumínio, ouro e molibdênio.

Atualmente são utilizados três processos para modificar a quantidade de impurezas numa pastilha de semicondutor, onde se deseja fabricar dispositivos e circuitos integrados. São processos complementares e devem ser utilizados de forma a minimizar o custo do CI. São eles:

a) crescimento epitaxial;
b) difusão de impurezas;
c) implantação iônica.

3.4.2 A construção de um CI monolítico

Os CI's monolíticos são fabricados a partir de uma estrutura epitaxial, constituída por uma região dopada, que serve como substrato e uma outra com dopagem inversa, crescida epitaxialmente e cujas resistividades são controladas individualmente.

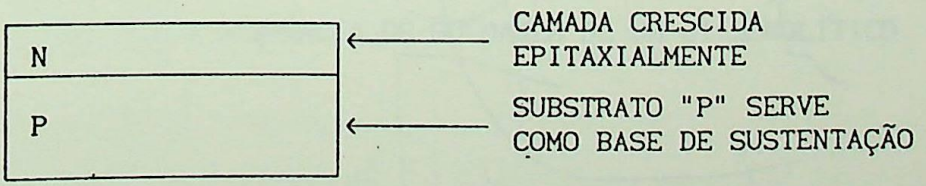

FIGURA 3.4.2 INÍCIO DA FABRICAÇÃO DE CI's MONOLÍTICOS.

3.4.3 Embalagem

A sequência de soldagem dos terminais e o encapsulamento de um circuito integrado são mostrados na figura 3.4.3, onde (a) mostra a soldagem dos terminais nos blocos, e a (b) o encapsulamento plástico ou cerâmico.

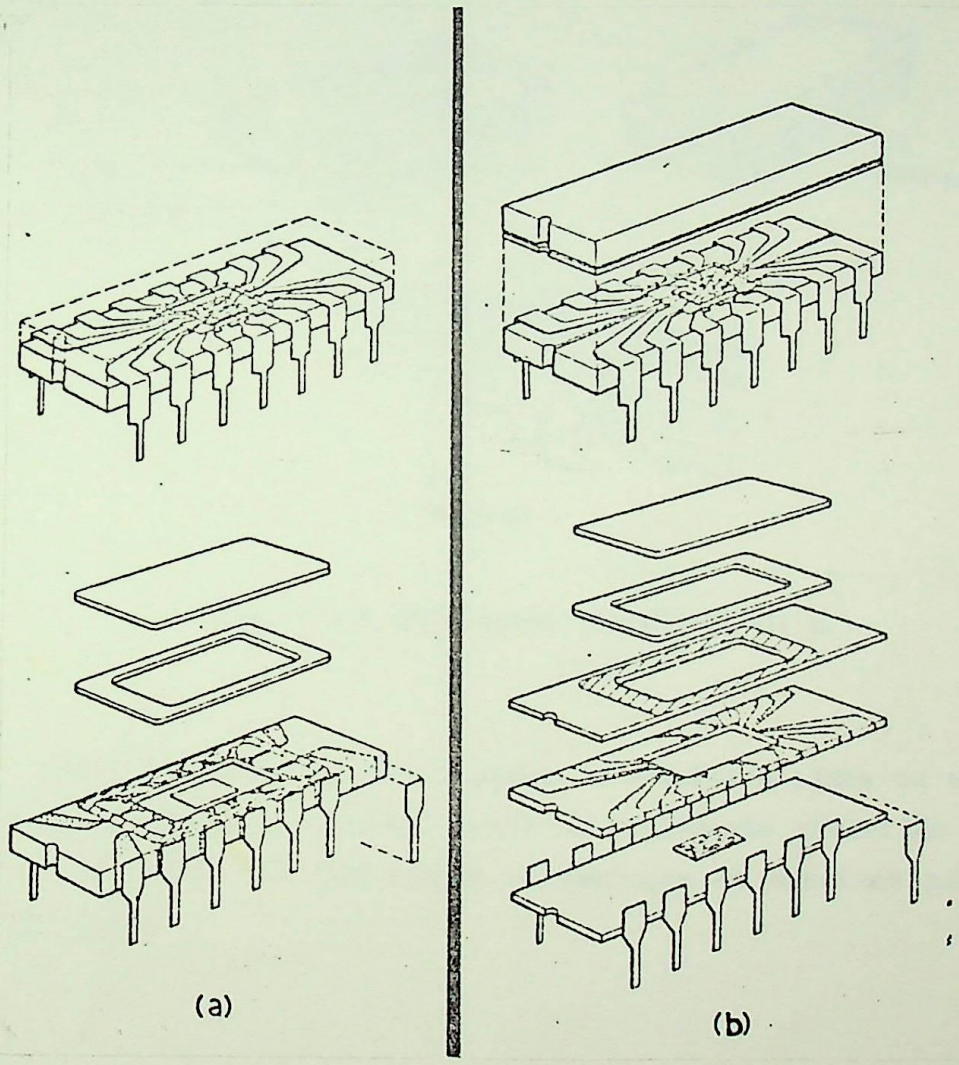

FIGURA 3.4.3 SEQUÊNCIA DE SOLDAGEM DE UM CI MONOLÍTICO.

As diversas maneiras de embalagem de circuitos integrados estão ilustradas na figura 3.4.4, sendo que as embalagens achatadas (Flat) e a DIP (Dual-in-line-package), são as mais utilizadas.

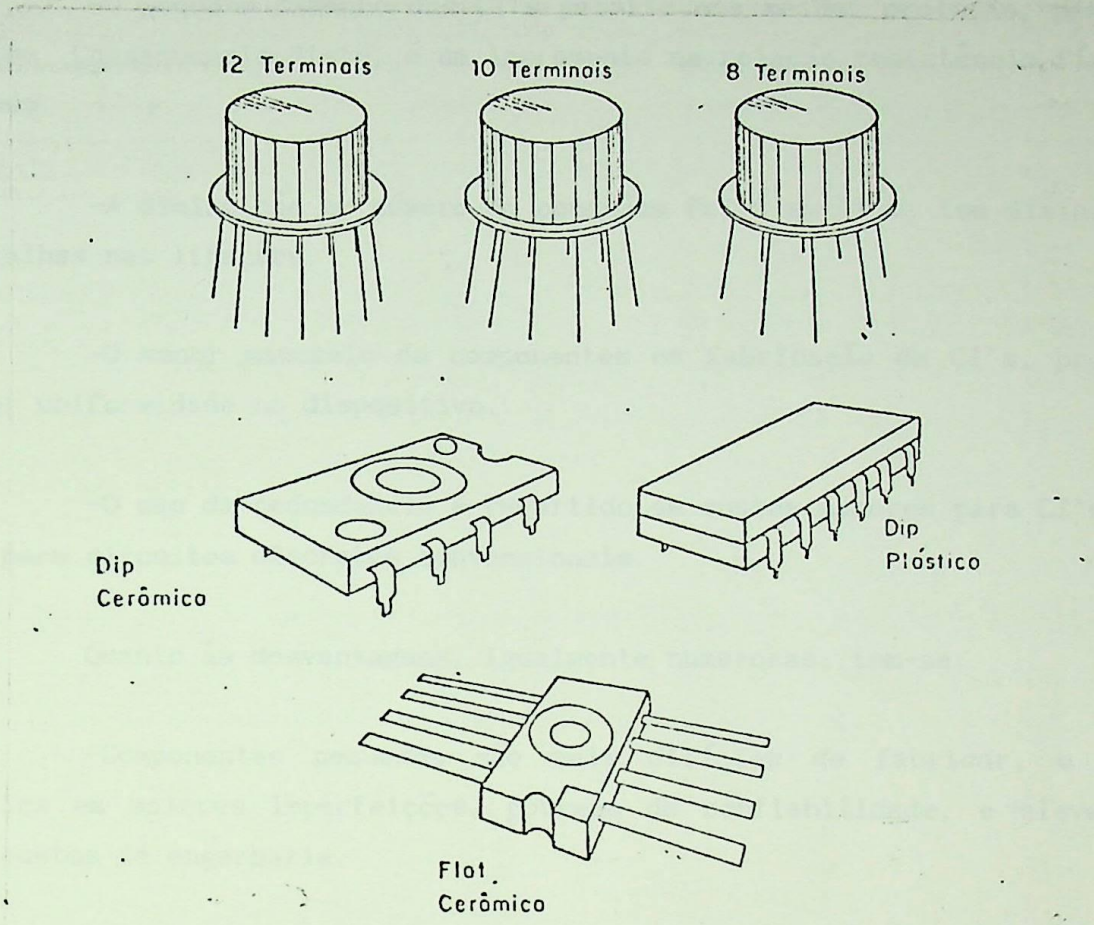

FIGURA 3.4.4 EMBALAGENS TÍPICAS DE CI's.

Dentre as duas mais utilizadas, a embalagem plana ou achatada é menor e mais compacta, contudo a DIP é usualmente preferida devido à estrutura mais rude e à facilidade de montagem em encaixes plásticos e placas de ensaio.

3.5 Confiabilidade De Circuitos Integrados

Muitas das considerações feitas pela confiabilidade para a microeletrônica são idênticas, principalmente para aqueles circuitos eletrônicos convencionais. As considerações a seguir têm sido desenvolvidas pelo suporte que a alta confiabilidade representa para os circuitos integrados [18].

-O pequeno tamanho dos CI's permite uma melhor proteção, peso e volume. Consequência disto, é um incremento na relação resistência física e peso.

-A diminuição no número de conexões feita em CI's, tem diminuido as falhas nas ligações.

-O menor manuseio de componentes na fabricação de CI's, produz maior uniformidade no dispositivo.

-O uso da redundância é revertido em custos menores para CI's do que para circuitos discretos convencionais.

Quanto às desvantagens, igualmente numerosas, tem-se:

-Componentes pequenos são mais difícies de fabricar, o que implica em maiores imperfeições, pobreza de confiabilidade, e elevação dos custos de engenharia.

-Pequeno tamanho significa pouca inércia térmica, mecânica e elétrica; traduzido em extrema sensibilidade às sobrecargas, tanto térmicas como mecânicas e elétricas.

-Componentes novos significam pobreza de confiabilidade inicialmente, até que o aperfeiçoamento seja conseguido.

-Embalagem de alta densidade resulta em elevadas temperaturas de operação, diminuindo a vida útil do dispositivo.

3.5.1 Testabilidade

Tornando as funções dos CI's mais complexas, os problemas de testes tendem também a crescer rapidamente. Ao mesmo tempo fica difícil e indireta a observação dos fenômenos de comportamento interno. O aumento da complexidade aumenta o número de componentes, tornando mais difícil o acesso a êles [5], [36].

A experiência demonstra que a temperatura, a tensão, transitórios ou rápidas mudanças de estado são estresses destrutivos. Umidade, vibração, choques e altitude também contribuem para vencer o resistência física. As falhas ccorrem quando o estresse imposto é maior que a resistência física do componente [2].

A crescente complexidade dos CI's torna vital para a confiabilidade dos mesmos, a realização de testes nos diversos estágios do ciclo de vida; principalmente antes da fase de uso, o que permite o baixo custo da fase de manutenção.

Desde a publicação da RADC em 1967, o grau de qualidade dos CI's saltou de 4 para 8. Estabeleceu-se a MIL-M-38510, especificação geral para microcircuitos e a MIL-STD-883 que descreve testes e métodos de depuração de CI's para diferentes ambientes ou grau de qualidade [28].

3.5.2 Mecanismos de falha

Embora os mecanismos de falha entre os diferentes circuitos integrados não sejam os mesmos, testes realizados pela NASA no início da década de 70, indicavam que a confiabilidade equivalente para todos os CI's é a mesma [36].

MODO DE FALHA	DADOS EM PORCENTAGEM		
	S S I	M S I	L S I
METALIZACÃO	10	18	26
DIFUSÃO	8	12	25
IMPUREZAS	5	11	13
MISCELANIA	5	12	13
OXIDACÃO	18	20	13
LIGACÕES	14	7	4
EMBALAGEM	5	3	2
APLICACÃO	35	17	4

TABELA 3.5.1 PORCENTAGENS DE FALHA PARA OS DIFERENTES GRAÚS DE INTEGRAÇÃO DOS CI's.

Mas isso, parece ser simples especulação ao comparar os dados apresentados na tabela 3.5.1 [3] que relaciona os modos de falha aos diferentes graus de integração. Talvez na média e englobando todos os CI's valerá dizer que a confiabilidade é a mesma para todos.

Um diagrama típico de distribuições dos mecanismos de falha para CI's é mostrado na figura 3.5.1 [12].

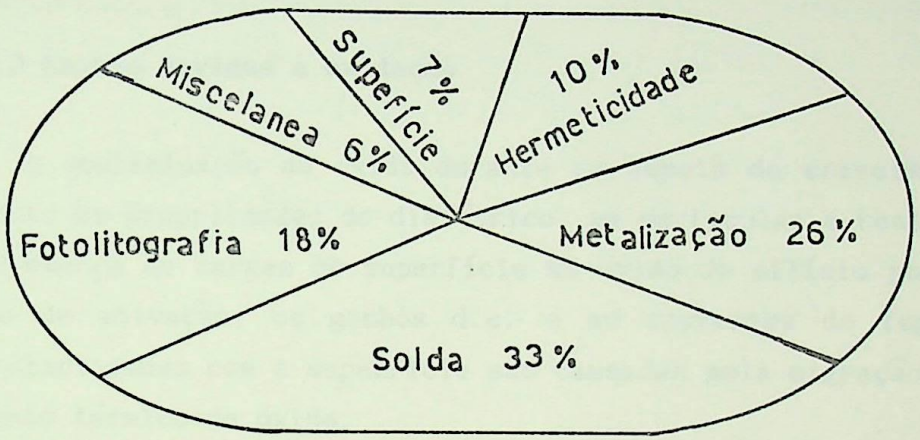

FIGURA 3.5.1 DISTRIBUIÇÕES DE MODOS DE FALHA DE CI's

3.5.2.1 Energia de ativação

O objetivo principal dos testes em altas temperaturas é ativar o mecanismo de falha latente dentro do dispositivo. Se houver um incremento das solicitações térmicas, uma energia de ativação maior será fornecida e o mecanismo de falha deverá ocorrer com antecedência [20], [33].

3.5.2.2 Falhas em CI's

As falhas variam de CI para CI e, mesmo para um mesmo CI, varia com a aplicação. Descrevem-se a seguir as falhas mais importantes [12].

3.5.2.2.1 Falhas devidas à difusão

A difusão é o método mais conveniente, flexível e de melhor controle para a distribuição das concentrações de impurezas necessárias para a fabricação do dispositivo.

Se uma corrente não uniforme ocorre dentro do dispositivo, um mecanismo de falha pode aparecer. A falha se manifesta através da instabilidade ou imperfeição de operação.

3.5.2.2.2 Falhas devidas à oxidação

A contaminação de óxido durante ou depois do crescimento afeta diretamente as propriedades do dielétrico, em particular a resistência do corpo. Presença de cargas de superfície no óxido de silício podem afetar a tensão de ativação, os ganhos d.c. e as correntes de fuga. Outras falhas relacionadas com a superfície são causadas pela migração iônica no crescimento térmico do óxido.

3.5.2.2.3 Falhas devidas à metalização

O transporte de átomos metálicos, chamado de eletromigração, ocorre em metais sujeitos a altas densidades de corrente e elevadas temperaturas. Consiste no movimento de átomos metálicos em direção ao terminal positivo e de lacunas em direção oposta. Como consequência o metal desaparece de certas regiões facilitando a falha do CI.

Outra causa significativa das falhas de metalização é o surgimento de pequenas fendas com a formação de óxido. Isto leva a afinar o metal, aumentando a probabilidade de falha, principalmente na presença de correntes elevadas.

Outras falhas devidas à metalização podem acontecer pela baixa resistência dos contactos com o silício, pela pobreza de ligação com o alumínio ou com fios de ouro, ou na adesão inadequada do silício ao dióxido.

3.5.2.2.4 Falhas devidas à montagem da pastilha

A montagem da pastilha permite falhas de ligação que são atribuidas à baixa resistência das ligações pelo inadequado controle do processo, aparecendo bolhas na ligação dos extremos da pastilha. Também pode ocorrer danificação da pastilha pelo manuseio impróprio durante o processo de ligação.

No caso de montagens seladas com vidro, as falhas têm sido atribuidas ao controle insuficiente da composição do vidro. A apresentação de uma montagem quebradiça facilita a tensão mecânica do elemento semicondutor. Montagens de epoxy podem falhar sob solicitações de temperatura, porque o coeficiente térmico de expansão de muitos epoxys excede em dez ou vinte vezes os coeficientes de expansão dos semicondutores da pastilha, ou do substrato no qual é montado. Se o epoxy não recebe tratamento adequado suas propriedades térmicas ficam instáveis e suas características de expansão podem ser incontroláveis.

3.5.2.2.5 Falhas devidas à ligação de fios

Falhas entre as ligações dos fios de ouro e o alumínio metalizado da pastilha, devem-se à formação de compostos intermetálicos. Estes são causados pela perda de resistência mecânica do corpo e o incremento da resistência elétrica.

No caso dos fios de alumínio, o controle de seu diâmetro e ductibilidade são muito importantes. A falta de controle leva a excessos nas ligações, ranhuras e contaminação das mesmas.

3.5.2.2.6 Falhas devidas à embalagem

A hermeticidade da embalagem depende do material que deve isolar os terminais que vão ao dispositivo. O coeficiente de expansão do vidro é problema para a cabeça Kovar. Falhas podem ocorrer devido a uma hermeticidade pobre ou devido à corrosão da cabeça Kovar.

Invólucros cerâmicos geralmente consistem de duas metades, unidas por selo de vidro cujo coeficiente térmico de expansão é próximo do da cerâmica. As falhas dos invólucros são devidas à perda da integridade do selo no processo de selagem ou durante seu subsequente uso.

Embalagens plásticas, usualmente de material epoxy, são formadas através de moldes plásticos. As falhas são usualmente devidas aos fatores ambientais, como umidade e temperatura elevada. As embalagens de plástico atuais possuem grau de confiabilidade comparáveis às herméticas.

3.6 Conclusão

Pode-se observar da lista de falhas que é difícil estabelecer a influência em cada uma delas do regime estacionário ou do regime "on-off".

Considera-se intuitivamente que para um regime de operação "on-off" haverá maior manifestação de falhas devido ao dinamismo do processo. Na literatura não são identificados e nem mencionados os possíveis mecanismos que tornam o regime "on-off" mais agressivo.

O objetivo deste trabalho é tentar identificar causas de primeira ordem que possam levar a um melhor conhecimento do processo discreto.

O modelo matemático mais utilizado para previsão de confiabilidade é o apresentado na norma MIL-HDBK-217. É ao mesmo tempo o mais antigo e que deu origem a outros modelos, portanto é adequado para ser criticado [6], [8], [21] e [31].

Tal é o propósito do capítulo 4; examinar cada um dos modelos matemáticos existentes e constatar se há alguma consideração feita em relação aos dois regimes de operação e sua influência na vida útil do CI.

CAPÍTULO 4

4. MODELOS MATEMÁTICOS DE PREVISÃO DE CONFIABILIDADE PARA CI's

4.1 Introdução

O desenvolvimento de um modelo viável para predição de confiabilidade de circuitos integrados envolve a identificação e a quantificação dos principais parâmetros que determinam a confiabilidade bem como das grandezas que nela exerçam influência.

Um estudo dos modelos de confiabilidade existentes permite a identificação dos parâmetros e das variáveis usadas e a proposição de processos de ajuste para o regime "on-off".

4.2 Modelos

4.2.1 Modelos de Análise de Esforço da MIL-HDBK-217-E

A norma Mil-HDBK-217-E propõe duas técnicas para a previsão de confiabilidade de CI's. Uma é denominada de Contagem de Componentes ("Parts Count") e a outra de Análise de Esforço dos Componentes ("Parts Stress Analysis"), aplicável quando já se tem conhecimento pleno das condições em que o componente vai operar; e é a que interessa a êste trabalho.

A expressão da taxa de falhas fornecida pela técnica análise do esforço dos CI's tem a forma: [24]

$$\lambda = \Pi_Q \Pi_L (C_1 \Pi_T \Pi_V + C_2 \Pi_E) \qquad (4.2.1)$$

onde os Π_i são fatores de ajuste: Π_Q = de qualidade;
Π_L = de maturidade;
Π_T = de temperatura;
Π_V = da diminuição da tensão;
Π_E = de ambiente;
e C_1 e C_2 são parâmetros ligados à complexidade do CI.

Para o fator de ajuste de qualidade Π_Q são adotados diferentes níveis de qualidade. S e S-1 são para dispositivos que possuem alta confiabilidade e necessitam de 240 horas de depuração sob 125 °C. A classe B corresponde a componentes com confiabilidade intermediária. B-1 e B-2 correspondem a componentes de confiabilidade mais baixa e necessitam apenas 160 horas, nas mesmas condições.

A classe D é usada para aqueles dispositivos selados hermeticamente, com uma depuração normal e cujos fabricantes possuem suas próprias práticas de garantia de qualidade. A classe D-1 é usada para dispositivos não-herméticos e comerciais.

A tabela 4.2.1 a seguir mostra os valores para o fator de ajuste de qualidade para cada nível.

TABELA 4.2.1 NÍVEIS DE QUALIDADE NA MIL-HDBK-217-E [24]

NÍVEL	S	S-1	B	B-1	B-2	D	D-1
VALOR	0.25	0.75	1.0	2.0	5.0	10.0	35.0

O fator de ajuste de temperatura Π_T é obtido através da expressão:

$$\Pi_T = 0.1 \exp\left[-A\left(\frac{1}{T_J} - \frac{1}{298}\right)\right] \qquad (4.2.2)$$

Para o parâmetro A na expressão 4.2.2 são identificados 25 tipos de tecnologias agrupados em 7 categorias, considerando a hermeticidade e a não-hermeticidade, conforme indicado na tabela 4.2.2.

TABELA 4.2.2 PARÂMETRO A SEGUNDO A NORMA MIL-HDBK-217-E [24]

TECNOLOGIA	EMBALAGEM	A
TTL, HTTL, DTL, ECL	Hermética	4635
	Não-hermética	5214
LTTL & STTL	Hermética	5214
	Não-hermética	5794
LSTTL	Hermética	5794
	Não-hermética	6373
IIL & NMOS	Hermética	6952
	Não-hermética	9270
PMOS	Hermética	5794
	Não-hermética	8111
NMOS	Hermética	6373
	Não-hermética	9270
CMOS & LINEAR	Hermética	7532
	Não-hermética	10429

A norma propõe que T_J seja obtido pela expressão:

$$T_J = T_C + R_{\theta jc}\, P_D \qquad (4.2.3)$$

onde: T_C = temperatura da cápsula. [°C]

$R_{\theta jc}$ = resistência térmica. [°C/W]

P_D = potência de dissipação. [W]

No caso de não se poder determinar T_C, o mesmo manual aconselha usar a tabela 4.2.3.

TABELA 4.2.3 TEMPERATURA DA CÁPSULA EM DIFERENTES AMBIENTES [24]

AMBIENTE	GB	SF	GF	AIT	GM	NS	AUT	NU	AIF	AUF	ML
T_C [°C]	35	40	55	60	60	65	95	80	60	95	60

A norma estabelece ainda que, se não se dispuser de $R_{\theta jc}$ independente do tipo de embalagem e de material, deve-se usar o valor 125 °C/W para a resistência térmica ou se optar pela tabela 4.2.4, onde $R_{\theta jc}$ está associado ao número de pinos do CI.

TABELA 4.2.4 VALORES DE $R_{\theta jc}$ SEGUNDO A MIL-HDBK-217-E [24]

TIPO DE EMBALAGEM	NÚMERO DE PINOS DO CI	
	≤ 22 PINOS	≥ 22 PINOS
DIP's herméticos	30	25
DIP's não-herméticos	125	100
FLAT's herméticos	30	25
CAN's herméticos	30	--

Para o fator ambiental Π_E a norma identifica 14 diferentes ambientes, como mostra a tabela 4.2.5. A norma estabelece que componentes não-herméticos não devem ser usados exceto na condição Solo Fixo.

TABELA 4.2.5 FATORES AMBIENTAIS Π_E DA MIL-HDBK-217 [24]

AMBIENTES	Π_E
SOLO	0.38
SOLO FIXO	2.5
SOLO MÓVEL	4.2
VÔO ESPACIAL	0.9
PORTATIL	3.8
NAVAL, PROTEGIDO	4.0
NAVAL, NÃO PROTEGIDO	5.7
TRANSPORTE AÉREO (CARGA)	2.5
TRANSPORTE AÉREO (NÃO CARGA)	3.0
TRANSPORTE AÉREO (COMBATE)	4.0
MISSIL DE LANCAMENTO	13.0
CANHÃO DE LANÇAMENTO	220.0

O fator de ajuste de maturidade Π_L usualmente toma o valor 10.0 sob as seguintes condições:

- dispositivos novos em produção inicial;
- maiores mudanças do projeto ou do processo de fabricação;
- ocorrência de interrupção muito demorada na produção ou mudança radical na linha de pessoal; e
- tecnologia nova ou ainda não comprovada.

O valor 1.0 aplica-se ao fator de ajuste Π_L para períodos superiores a 4 meses de produção contínua, depois das condições e controles terem sido estabilizadas.

O fator de ajuste de diminuição de tensão Πv será igual a 1.0 para tensões aplicadas menores que 12.0 [v]. Acima deste valor, Πv se incrementa exponencialmente junto com a tensão e a temperatura da junção. As expressões 4.2.4 e 4.2.5 mostram os cálculos para este fator [24].

$$\Pi v = 0.110 \exp [0.168\ Vs\ (Tj/298)] \qquad (4.2.4)$$

$$\Pi v = 0.25 \exp (0.21\ V_{DD}) \quad \text{Para circuitos CMOS.} \qquad (4.2.5)$$

onde:

Vs e V_{DD} sao as tensões das respectivas fontes.

Os parâmetros C_1 e C_2 representam a complexidade do CI tanto pela integração como pela embalagem.

O parâmetro C_1 é estipulado para vários tipos de componentes e é em geral proporcional à raiz quadrada da complexidade de integração, baseando-se tanto no número de transistores, BJT's e FET's, como no número de bits, como a tabela 4.2.6 mostra.

TABELA 4.2.6 PARÂMETRO C_1 DA NORMA MIL-HDBK-217-E [24]

DISPOSITIVOS	C_1'	C_1''
BIPOLAR SSI/MSI	$7.48\times10^{-4}(N_G)^{0.654}$	$2.19\times10^{-4}(N_G)^{0.364}$
MOS SSI/MSI	$2.17\times10^{-3}(N_G)^{0.357}$	$3.11\times10^{-4}(N_G)^{0.178}$
LINEARES	$1.57\times10^{-3}(N_T)^{0.780}$	$8.0\times10^{-4}(N_T)^{0.535}$
BIPOLAR RAM's	$2.20\times10^{-3}(B)^{0.576}$	$4.0\times10^{-5}(B)^{0.554}$
RAM DINÂMICA	$5.0\times10^{-4}(B)^{0.610}$	$3.0\times10^{-5}(B)^{0.585}$
RAM ESTÁTICA	$6.0\times10^{-4}(B)^{0.653}$	$4.0\times10^{-5}(B)^{0.609}$
PROM BIPOLAR	$8.8\times10^{-4}(B)^{0.388}$	$4.5\times10^{-5}(B)^{0.378}$
PROM MOS	$1.2\times10^{-3}(B)^{0.425}$	$6.6\times10^{-5}(B)^{0.399}$

Na tabela: $C_1 = C_1' + C_1''$.

N_G é o número de portas ou FET's.

N_T é o número de transistores bipolares.

B é o número de bits que o dispositivo processa.

Já o parâmetro C_2 pode ser calculado de acordo com a tabela 4.2.7.

TABELA 4.2.7 FATOR DE COMPLEXIDADE C_2 DA MIL-HDBK-217 [24]

TIPOS DE EMBALAGEM	COMPLEXIDADE
DIP's Herméticos com selo de solda ou plástico	$C_2 = 0.28\ (Np)^{1.08}$
DIP's Herméticos com selo de vidro	$C_2 = 0.09\ (Np)^{1.51}$
DIP's Não-herméticos	$C_2 = 0.2\ (Np)^{1.23}$
"FLAT's" Herméticos	$C_2 = 0.03\ (Np)^{1.82}$
"CAN's" Herméticos	$C_2 = 0.03\ (NP)^{2.01}$

Por ter sido desenvolvida para aplicações militares e espaciais, a norma é muito conservadora e os paises mais avançados desenvolveram normas mais adequadas às aplicações civis, como será visto a seguir.

4.2.2 Modelo CNET (França)

O procedimento do "Centre National de l'Enseignement de Telecommunications" (CNET) também propõe as duas técnicas e, da mesma forma, somente a técnica que interessa a este trabalho, a Análise de Esforço, cuja equação está mostrada a seguir [7] será considerada.

$$\lambda = \lambda_b \Pi_Q \Pi_L (C_1 \Pi_T \Pi_\tau \Pi_V + C_2 \Pi_B \Pi_E \Pi_\sigma) \qquad (4.2.6)$$

onde:

λ_b = taxa de falha básica,

os Π_i são fatores de ajuste com os mesmos nomes apresentados em (4.2.1), e

Π_τ = pela tecnologia utilizada;

Π_B = pela tecnologia de embalagem utilizada;

Π_σ = fator de ajuste pelo número de pinos do CI

e

C_1, C_2 = parâmetros de complexidade da tecnologia e embalagem.

Para o fator de ajuste de qualidade Π_Q o modelo apresentado pela CNET identifica 7 classes de qualidade e várias subclasses. As classes Espaço, NFC 96.883, PTT, e CCQ (UTE/CECC) são usadas para componentes que são produzidos de acordo com procedimentos, inspeções, e testes requeridos por agências oficiais. Os requisitos das agências geralmente incluem medições das características elétricas e testes em ambiente, depuração, inspeções durante a fabricação, tolerâncias aceitáveis para os valores dos parâmetros, etc.

A classificação CCQ (UTE/CECC) é baseada no exame de detalhes do processo de produção usando um sistema de testes e medições desenvolvido pela UTE/CECC. A homologação é usada como uma classificação temporária para componentes que estão à espera do certificado da CCQ, e também para componentes que são manufaturados e nos quais os controles especificados pela CCQ não podem ser aplicados. A classificação estabelecida pelo cliente, é usada para componentes que são manufaturados de acordo aos próprios fabricantes e a seus processos de controle de qualidade. Após examinar os processos de produção; sugestões quanto ao fator Π_Q, a homologação e qualquer outra classificação podem ser utilizadas em outros casos. O termo "sem qualificação" é usado quando nenhuma informação está disponível quanto aos testes e controles que foram utilizados durante a produção daquele dispositivo.

A tabela 4.2.8 mostra os diferentes níveis de qualidade que o procedimento CNET utiliza no seu fator de ajuste Π_Q.

TABELA 4.2.8 FATOR DE AJUSTE DE QUALIDADE DA CNET [7]

NÍVEIS DE QUALIDADE		Π_E
ESPAÇO SCC	B+	0.1
	B	0.15
	C	0.3
NFC 96.883	B	0.3
	G	0.5
	D	0.7
GRAU PTT	COM CCQ	0.7
	SEM CCQ	1.0
CCQ	POUCO TESTE	1.0
	NORMAL	1.0
HOMOLOGACÃO		1.8
QUALIFICAÇÃO PELO CLIENTE		2.0
SEM QUALIFICAÇÃO		3.5

Para o fator de ajuste de ambiente Π_E o procedimento da CNET reconhece 9 fatores diferentes. Este método especifica valores para cada ambiente, sendo que cada parâmetro inclui vibrações, ruídos, poeira, pressão, umidade relativa e choques. Estes valores estão mostrados na tabela 4.2.9.

TABELA 4.2.9 FATORES AMBIENTAIS DO CNET [7]

AMBIENTES	Π_E
SOLO	1.0
SOLO FIXO	6.0
SOLO MÓVEL	10.0
VÔO ESPACIAL	2.0
NAVAL PROTEGIDO	10.0
NAVAL NÃO PROTEGIDO	14.0
TRANSPORTE AÉREO (CARGA)	9.0
TRANSPORTE AÉREO (NÃO CARGA)	10.0
TRANSPORTE AÉREO DE COMBATE	18.0

No modelo da CNET, Π_L também depende do tempo que o dispositivo tenha permanecido na produção. Para os dispositivos novos ou que tenham tido maiores mudanças no projeto ou no processo de produção, e ainda para aqueles dispositivos cuja produção tenha sido parada por um prolongado período de tempo o Π_L é 10. Será 1.0 para períodos de produção contínua de 24 meses ou maiores:

O fator de ajuste de temperatura Π_T neste modelo é expresso pela equação 4.2.7 [7].

$$\Pi_T = A_1 \exp\left[\frac{-3500}{T_J}\right] + A_2 \exp\left[\frac{11600}{T_J}\right] \qquad (4.2.7)$$

A norma identifica 4 tipos de tecnologias de fabricação, dando valores para A_1 e A_2 segundo os dispositivos sejam herméticos e não-herméticos correspondentes a cada categoria.

O cálculo de T_J obedece ao modelo MIL-HDBK-217-E. A estimativa de $R_{\theta JC}$ é baseada na quantidade de pinos, tamanho e material da embalagem.

Para o fator de ajuste de tensão, emprega-se o mesmo critério da MIL-HDBK-217-E, mas se o CI for CMOS utiliza-se a fórmula da expressão 4.2.8.

$\Pi V = A3 \exp [A4\ VA\ (TJ/298)]$ Para circuitos CMOS. (4.2.8)

O fator de complexidade também depende do número de portas, de bits e de transistores do CI. Para o caso particular de memórias usa-se as expressões 4.2.9, 4.2.10 e 4.2.11 para o cálculo de C1.

$C1 = 5 \times B^{0.4}$ (Menos de 100 bits) (4.2.9)

$C1 = 12.5 \times B^{0.2}$ (ROM e EPROM, menos de 100 bits) (4.2.10)

$C1 = 100 \times (B/100)^{0.5}$ (Mais de 100 bits) (4.2.11)

C1 é ajustado pelo fator de tecnologia $\Pi\tau$, cujo valor depende da tecnologia e do tipo de dispositivo. A tabela 4.2.10 mostra os valores que podem ser atribuidos a $\Pi\tau$. Observa-se que o valor para CMOS é maior que para outras tecnologias e é menor para memórias.

TABELA 4.2.10 FATOR $\Pi\tau$ DO MODELO CNET [7]

TIPOS DE CI's	TECNOLOGIA			
	BIPOLAR	PMOS	NMOS	CMOS
DRAM	1.1	0.7	0.7	3.5
ROM	0.5	0.6	0.6	1.7
EPROM	0.5	0.7	0.7	1.7
LOGICA	3.0	4.0	4.0	20.0
LINEARES	3.0	4.0	4.0	20.0

De acordo com o modelo apresentado pela CNET, para memórias e dispositivos lineares e digitais, C2 é calculado apartir de $7 \times X^{0.2}$

onde X é o número de bits, de transistores ou de portas. Para dispositivos lineares com N_T transistores usa-se a expressão $3 \times N_T^{0.5}$. C_2 é modificado pelo fator de tecnologia de embalagem Π_B, e pelo fator da quantidade de pinos na embalagem Π_σ. Π_B depende do tipo de embalagem, da tecnologia do dispositivo e do ambiente. Para dispositivos bipolares, NMOS, PMOS em embalagens não herméticas Π_B é igual a 1 em ambiente solo e 3 em outros ambientes. Para CMOS Π_B é 3 para ambiente solo e 6 para outros ambientes. Os valores de Π_σ dependem unicamente do número de pinos na embalagem e variam dentro do intervalo 0 - 1 para embalagens que contém 24 pinos, e até 4 para embalagens com mais de 63 pinos.

4.2.3 Modelo Bellcore (Estados Unidos)

O procedimento da Bell Corporation Research (Bellcore) utiliza o modelo matemático definido pela expressão 4.2.12 para obter a taxa de falhas de um CI [7].

$$\lambda = \lambda_G \Pi_Q \Pi_S \Pi_T \qquad (4.2.12)$$

onde:

λ_G = taxa de falhas básica;
Π_Q = fator de ajuste de qualidade;
Π_S = fator de ajuste de tensão;
Π_T = fator de ajuste de temperatura.

Este procedimento inclue muitas tabelas para o cálculo da taxa de falhas básica de diferentes dispositivos, as quais variam conforme tamanho, tipo, tecnologia e complexidade destes.

O fator de ajuste de qualidade Π_Q da Bellcore reconhece três níveis de qualidade e estabelece os requisitos para cada um deles. O nível I é usado para dispositivos comerciais. O nível II corresponde a dispositivos cujos requisitos podem estar no nível I, e as especificações de compra pertencem a características explícitas. Em outras palavras, o vendedor e o comprador devem aprovar os dispositivos.

Já o nível III necessita que os dispositivos sejam requalificados periodicamente e que se tenha uma depuração de 100%. Os testes dos CI's neste caso, também obedecem aos procedimentos especificados pela MIL-STD-883. Os níveis de qualidade para este procedimento estão mostrados na tabela 4.2.11.

TABELA 4.2.11 NÍVEIS DE QUALIDADE DA BELLCORE [7].

	EMBALAGENS	
NÍVEIS	HERMÉTICO	NÃO-HERMÉTICO
I	1.5	1.8
II	1.0	1.2
III	0.5	0.6

O procedimento da Bellcore não fornece uma forma específica para o fator de temperatura Π_T como uma função da temperatura da junção do dispositivo. Mas apresenta uma tabela onde este é uma função da temperatura ambiente para vários tipos de componentes. Não foi possível conseguir as tabelas.

O fator de ajuste ambiental Π_E da Bellcore possue 4 tipos de ambiente como indicado na tabela 4.2.12.

TABELA 4.2.12 FATORES DE AJUSTE AMBIENTAL DA BELLCORE [7]

AMBIENTES	Π_E
SOLO	1.0
SOLO FIXO	1.5
SOLO MÓVEL	5.0
PORTÁTIL	5.0

O fator de ajuste de diminuição de tensão Π_S obedece aos mesmos critérios estabelecidos pela norma MIL-HDBK-217-E.

4.2.4 Modelo British Telecom HRD4 (Inglaterra)

Este modelo utiliza a expressão 4.2.13 para a obtenção da taxa de falha [7].

$$\lambda = \lambda_b \, \Pi_Q \, \Pi_E \, \Pi_T \qquad (4.2.13)$$

onde: λ_b = taxa de falha básica;
Π_Q = fator de ajuste de qualidade;
Π_E = fator de ajuste de ambiente; e
Π_T = fator de ajuste de temperatura.

No modelo a taxa de falha base, λ_b, incorpora o fator tempo. Este reflete a melhora conseguida através da confiabilidade. Expressões da taxa de falha deste modelo são mostradas na tabela 4.2.13.

TABELA 4.2.13 CÁLCULO DA TAXA DE FALHA BÁSICA DA HRD4 [7]

CATEGORIA DO COMPONENTE	TAXA DE FALHA BASE
LÓGICA BIPOLAR DIGITAL	$\lambda_b = \frac{94}{t} G^{5/t}$
LINEARES BIPOLARES E MOS	$\lambda_b = \frac{72}{t} N_L^{5/t}$
LÓGICA DIGITAL MOS	$\lambda_b = \frac{1500}{t^{1.5}} G^{5/t^{1.5}}$
MOS DRAMs, EPROMs, EEPROMs e CCDs	$\lambda_b = \frac{22}{t} B^{5/t}$
MOS SRAMs	$\lambda_b = \frac{43}{t} B^{5/t}$
SRAMs BIPOLAR	$\lambda_b = \frac{94}{t} B^{5/t}$

Neste modelo a complexidade do dispositivo é medida pelo número de portas lógicas G, número de transistores para dispositivos lineares N_L, e número de bits para as memórias, B. O tempo t, é definido como o ano de fabricação.

O modelo, incorpora o processo de maturidade dentro das expressões que calculam a taxa de falha base λ_b, através do parâmetro tempo t.

O método também especifica três níveis de qualidade. No nível 1, os componentes são manufaturados e testados de acordo com práticas gerais de aceitação comercial. No nível 2 procura-se que os dispositivos obedeçam às normas de controle do projeto, de processos de fabricação e às especificações das características elétricas, incluindo-se critérios para inspeção. No nível 3 os dispositivos estão sujeitos a 100% de depuração e testes elétricos, projetados para eliminar as falhas no período de mortalidade infantil.

TABELA 4.2.14 NÍVEIS DE QUALIDADE DA HRD4 [7]

	NÍVEL		
EMBALAGEM	1	2	3
HERMÉTICO NÃO-HERMÉTICO	2.0 4.0	1.0	0.5

Para o fator de ajuste ambiental Π_E o modelo possue 3 tipos de ambientes como mostra a tabela 4.2.15 a seguir.

TABELA 4.2.15 FATOR DE AJUSTE AMBIENTAL DA HRD4 [7]

AMBIENTES	HRD4
SOLO	1.0
SOLO FIXO	1.5
SOLO MÓVEL	8.0

O modelo usa um único fator de temperatura para todos os componentes conforme mostram as expressões 4.2.14, enquanto outros procedimentos fornecem diferentes constantes para cada tecnologia.

$$\Pi_T = 1, \quad \text{para } T_j \leq 70\ C^\circ$$

$$\Pi_T = 2.6\times10^{4}\exp\left[\frac{-3500}{T_j}\right] + 1.8\times10^{13}\exp\left[\frac{-11600}{T_j}\right] \quad \text{para } T_j > 70^\circ C \qquad (4.2.14)$$

4.2.5 Modelo NTT (Japão)

O modelo da NTT (Nippon Telegraph and Telephone) utiliza a equação 4.2.15 para calcular a taxa de falha dos CI's [7].

$$\lambda = \lambda_b\ \Pi_Q\ (\Pi_E + \Pi_T\ \Pi_V) \qquad (4.2.15)$$

onde:

λ_b = taxa de falha básica;
Π_Q = fator de ajuste de qualidade;
Π_E = fator de ajuste de ambiente;
Π_T = fator de ajuste de temperatura; e
Π_V = fator de ajuste de tensão.

Expressões para o cálculo da taxa de falha base, λ_b, no procedimento da NTT, englobam uma ampla gama de CI's monolíticos. Estas expressões são da forma $AxX^{0.25}$ ou $AxX^{0.50}$, onde A é uma constante que depende do tipo de dispositivo e da tecnologia; e X é o indicador da complexidade do dispositivo. O expoente 0,25 é utilizado para pequenos dispositivos e 0,50 para grandes dispositivos.

Para o fator de ajuste de qualidade Π_Q o procedimento classifica os dispositivos como sendo de alta confiabilidade especial e de alta confiabilidade, ambas categorias usadas em telecomunicações. Mas o método não estabelece quais componentes pertencem às categorias citadas inicialmente. Maior enfase é dada ao fato de cada componente ser hermético ou não-hermético. O fator qualidade para cada categoria também varia conforme a maturidade da técnica empregada na construção.

TABELA 4.2.16 FATORES DE QUALIDADE DA NTT [7]

EMBALAGEM	ESPECIAL ALTA CONFIABILIDADE	ALTA CONFIABILIDADE
HERMÉTICO	1.0	1.5
NÃO-HERMÉTICO	1.5	2.5

O procedimento ajusta Π_Q para compensar a maturidade dos processos de fabricação. Os fatores de qualidade listados na tabela 4.2.16 são para dispositivos que foram manufaturados com tecnologias de produção estável. Dispositivos que foram desenvolvidos recentemente possuem fatores de qualidade estipulados dentro de um intervalo de 0.5 a 1.5.

O modelo usa um único fator de temperatura para todos os componentes:

$$\Pi_T = 2.9\text{x}10^{4} \exp\left[\frac{-3480}{T_j}\right] + 8.0\text{x}10^{9} \exp\left[\frac{-8120}{T_j}\right] \qquad (4.2.16)$$

O fator de ajuste de ambient Π_E tem 5 tipos de ambiente como mostra a tabela 4.2.17.

TABELA 4.2.17 FATORES AMBIENTAIS DA NTT [7]

AMBIENTES	Π_Q
SOLO	0.3(H)
	0.3(NH)
SOLO FIXO	0.3(H)
	0.6(NH)
SOLO MÓVEL	1.8
PORTÁTIL	1.8
NAVAL, PROTEGIDO	1.8

Sobre o fator de ajuste de tensão Π_V é estabecido que obedece à norma MIL-HDBK-217-E.

4.2.6 Modelo Siemens (Alemanha)

Este modelo utiliza a expressão 4.2.17 para a obtenção da taxa de falha.

$$\lambda = \lambda_b \, \Pi_U \, \Pi_T \qquad (4.2.17)$$

onde:

- λ_b = taxa de falha básica;
- Π_U = fator de ajuste de tensão; e
- Π_T = fator de ajuste de temperatura.

Embora o método não especifique fator de qualidade, é estabelecido que a taxa de falhas corresponde a dispositivos produzidos dentro de processos de controle e garantia de qualidade apropriada.

O modelo não inclui fator ambiental; considera os componentes operando em ambientes com temperatura de 40 °C, adequada ventilação, apropriados níveis de umidade e pequenas solicitações mecânicas. Se estas não são encontradas, o procedimento estabelece que multiplos valores de taxa de falha poderão ser encontrados; mas nenhum fator multiplicativo é apresentado.

O parâmetro Π_T é obtido através da expressão 4.2.18, onde utilizam-se duas temperaturas de junção, T_{j1} e T_{j2}, cujo cálculo é feito de acordo com a expressão utilizada na MIL-HDBK-217. O modelo da Siemens usa os valores A, E_{a1}, E_{a2} para todos os dispositivos microeletrônicos exceto para os EPROM's, podendo-se utilizar os valores de A da MIL-HDBK-217.

A estimativa $R_{\theta JC}$ do modelo da Siemens baseia-se na quantidade de pinos e no material da embalagem.

$$\Pi_T = A \exp\left[E_{a1}.11605 \left(\frac{1}{T_{j1}} - \frac{1}{T_{j2}} \right) \right] + (1-A) \exp\left[E_{a2}.11605 \left(\frac{1}{T_{j1}} - \frac{1}{T_{j2}} \right) \right] \quad (4.2.18)$$

4.2.7 Modelo Kasouf & Mercurio [29]

Este modelo utiliza a expressão 4.2.19 para fornecer o valor da taxa de falha:

$$\lambda = \Pi_Q \, \Pi_T \, C \quad (4.2.19)$$

onde:

Π_Q = fator de ajuste de qualidade;
Π_T = fator de ajuste de temperatura; e
C = parâmetro de complexidade do dispositvo.

O modelo propõe que o nível de qualidade seja baseado na proporção de componentes defeituosos; como mostra a tabela 4.2.18.

TABELA 4.2.18 FATORES Π_Q PROPOSTOS POR KASOUF & MERCURIO [29]

NÍVEIS DE QUALIDADE	Π_Q PROPOSTO
A	0.001
B	0.002
B-1	0.005
B-2	0.01
C-1	0.03
D (comercial)	0.05

O modelo propõe um parâmetro de complexidade C, que é baseado no número de portas lógicas e complexidade de ligações internas. Define-se a partir da expressão 4.2.20.

$$C = 0.0037 + (0.00006)N_P + (0.00000925)G \qquad (4.2.20)$$

onde:

N_P = número de pinos; e

G = número de transistores.

4.3 Análise Comparativa

Desde os anos 70, a taxa de falha para os microcircuitos vem caindo aproximadamente em 50% a cada três anos. Por esta razão as normas e manuais são atualizados com alguma regularidade, porém sempre a intervalos maiores que este [36].

4.3.1 Quanto à forma

As principais características consideradas para estes modelos matemáticos de predição da confiabilidade são [28]:

-técnicas de fabricação e processos de maturidade;
-experiência dos mecanismos de falha;
-desempenho das funções elétricas dos vários elementos;
-elementos utilizados na implementação dos circuitos;
-configuração e complexidade da embalagem;
-eficiência das técnicas de depuração;
-temperatura de operação e ambiente;
-atributos de "software/firmware".

O objetivo destas técnicas é expressar a taxa de falhas do componente. O cálculo da taxa de falha do CI requer conhecimento da taxa de falha de cada um de seus subsistemas que possa comprometer seu funcionamento e admite que o CI deverá falhar quando qualquer subsistema falhe. Assim a taxa de falha do CI será igual à soma das taxas de falha de seus componentes. Isto em geral pode ser expresso da seguinte maneira [4].

$$\lambda = \sum_{i=1}^{n} \lambda_i \qquad (4.3.1)$$

onde λ_i é a taxa de falha de cada componente.

Para comparação entre os modelos matemáticos para o cálculo da taxa de falha apresenta-se a tabela 4.3.1 a seguir.

TABELA 4.3.1 FÓRMULAS PARA O CÁLCULO DA TAXA DE FALHAS DE CI's [7]

PROCEDIMENTOS	MODELOS PARA CI'S
MIL-HDBK-217-E	$\lambda = \Pi_Q \Pi_L (C_1 \Pi_T \Pi_V + C_2 \Pi_E)$
CNET	$\lambda = \lambda_b \Pi_Q \Pi_L (C_1 \Pi_T \Pi_\tau \Pi_V + C_2 \Pi_B \Pi_E \Pi_\sigma)$
Bellcore RPP	$\lambda = \lambda_G \Pi_Q \Pi_S \Pi_T$
British Telecom HRD4	$\lambda = \lambda_b \Pi_T C$
NTT	$\lambda = \lambda_b \Pi_Q (\Pi_E + \Pi_T \Pi_V)$
SIEMENS	$\lambda = \lambda_b \Pi_U \Pi_T$
Kasou & Mercurio	$\lambda = \Pi_Q \Pi_T C$

4.3.2 Quanto aos fatores de ajuste

Todas as técnicas admitem que os dispositivos foram manufaturados com técnica amadurecida e que todas as falhas da mortalidade infantil foram eliminadas. Na prática, as falhas da mortalidade infantil são minimizadas pelos processos de depuração ("burn-in") pertencentes às práticas do controle de qualidade.

O fator de qualidade num modelo de predição de confiabilidade é entendido como a representação do risco associado à depuração inadequada e à confiabilidade insuficiente durante o processo de fabricação. A MIL-M-38510 governa as especificações dos CI's. A MIL-STD-883C define os métodos usados na depuração e nos testes de qualificação da MIL-M-38510.

Fabricantes de componentes estão utilizando na linha de produção técnicas de controle estatístico para reduzir variações no processo e diminuir defeitos. Estas técnicas são capazes de dar maior nível de qualidade aos componentes.

O problema se apresenta no fato de cada fabricante possuir uma tecnologia diferente, dificultando a especificação dos níveis de qualidade.

A tabela 4.3.2 mostra os níveis de qualidade e os valores correspondentes de ΠQ para cada procedimento.

TABELA 4.3.2 COMPARAÇÃO DOS NÍVEIS DE QUALIDADE [7]

<table>
<tr><th>217-E</th><th>Bellcore</th><th>British</th><th>NTT</th><th>CNET</th></tr>
<tr><td>S
0.25</td><td rowspan="3">NÍVEL III
0.5 (H)
0.6 (NH)</td><td rowspan="4">NÍVEL 3
0.5</td><td rowspan="3">ESPECIAL
ELEVADA
CONFIABILI-
DADE
1.0 (H)
1.5 (NH)</td><td rowspan="2">ESPAÇO SCC
B+ 0.1
B 0.15
C 0.3</td></tr>
<tr><td>S-1
0.75</td></tr>
<tr><td>B
1.0</td><td rowspan="2">NFC 96.883
B 0.3
G 0.5
D 0.7</td></tr>
<tr><td>B-1
2.0</td><td rowspan="3">NÍVEL II
1.0 (H)
1.2 (NH)</td><td rowspan="4">ALTA
CONFIABILI-
DADE
1.5 (H)
2.5 (NH)</td><td rowspan="2">GRAU PTT
COM CCQ 0.7
SEM CCQ 1.0</td></tr>
<tr><td>B-2
5.0</td><td rowspan="2">CCQ
POUCO TESTE 1.0
NORMAL 1.0</td></tr>
<tr><td rowspan="2">D
10.0</td><td rowspan="3">NÍVEL I
1.5 (H)
1.8 (NH)</td><td rowspan="2">NÍVEL 2
1.0</td><td>HOMOLOGAÇÃO 1.8</td></tr>
<tr><td rowspan="2">QUALIFICACÃO
PELO CLIENTE
2.0</td></tr>
<tr><td>D-1
20.0</td><td>NÍVEL 1
2.0 (H)
4.0 (NH)</td><td rowspan="2">SEM QUALIFICAÇÃO
3.5</td></tr>
</table>

Embora os níveis de qualidade sejam claramente definidos dentro de cada método, é difícil estabelecer equivalências, já que são determinados a partir de diferentes testes, inspeções e documentos de controle.

Há, também, solicitações adicionais devidas ao local de instalação. Entre estas solicitações podem citar-se as vibrações, choques ou condições de pressão; como também solicitações termo-mecânicas criadas por expansões térmicas dos materiais durante as variações de temperatura. Mecanismos associados com este tipo de esforço podem ser classificados como efeitos instantâneos ou efeitos de fadiga. Os efeitos instantâneos (quebra física) são consequência das condições de esforços causados por choques. A fadiga (efeitos acumulados) é usualmente atribuída à ciclagem das condições de esforço.

O fator ambiental Π_E considera todos os efeitos citados anteriormente. Cada método de predição de confiabilidade mostra ambientes típicos dentro um grande intervalo de aplicação. Alguns destes ambientes são mostrados na tabela 4.3.3 com seus respectivos valores.

TABELA 4.3.3 FATORES AMBIENTAIS Π_E [7]

AMBIENTES	217	BELLCORE	BRITISH	NTT	CNET
SOLO	0.38	1.0	1.0	0.3(H) 0.3(NH)	1.0
SOLO FIXO	2.5	1.5	1.5	0.3(H) 0.6(NH)	6.0
SOLO MÓVEL	4.2	5.0	8.0	1.8	10.0
VÔO ESPACIAL	0.9				2.0
PORTÁTIL	3.8	5.0		1.8	
NAVAL, PROTEGIDO	4.0			1.8	10.0
NAVAL, NÃO PROTEGIDO	5.7				14.0
TRANSPORTE AÉREO (CARGA)	2.5				9.0
TRANSPORTE AÉREO (NÃO CARGA)	3.0				10.0
TRANSPORTE AÉREO (COMBATE)	4.0				18.0
MISSIL LANÇADO	13.0				
CANHÃO DE LANÇAMENTO	220.0				

O fator maturidade é o reflexo do risco de confiabilidade, associado à imaturidade do produto resultante da produção inicial e das mudanças no projeto [30].

A complexidade do CI é de importância fundamental. A chave para encontrar um parâmetro de complexidade realistico é a determinação de um indicador que caracterize com precisão a complexidade do dispositivo.

A quantidade de bits para dispositivos de memória aparece como um bom indicador. Deve-se considerar que dependendo do tipo de CI as configurações internas são diferentes.

Outro fator de complexidade adequado é a quantidade de dispositivos constitutivos do CI, como transistores bipolares ou unipolares, cuja contagem pode ser feita no diagrama do CI de forma fácil.

C_1 é a constante que representa a complexidade de integração e tabela-se de acordo com procedimentos diferentes para cada tipo de dispositivo.

A embalagem dos CI's é responsável pela proteção dos mesmos a ambientes hostís e pelas conexões elétricas na pastilha. Os fatores a se considerar são a hermeticidade da embalagem e a integridade da ligação dos fios na pastilha.

Os atributos da embalagem que devem ser considerados em relação à confiabilidade são: material de embalagem, selo e perímetro, número de interligações, material para interconexão, tipo de união e número de terminais. Devido à interdependência entre os atributos, muitas destas variáveis podem ser combinadas e simplificadas.

A importância dos atributos da embalagem e sua interdependência originaram uma classificação dos CI's. Cinco são as categorias: DIP's herméticos com solda, DIP's herméticos com selo de vidro; DIP's não herméticos, CI's planos ("FLATPACKS") e invólucros metálicos ("metal cans").

Os modos de falha experimentados em cada categoria dependem das características físicas da embalagem e das solicitações experimentadas. As falhas de embalagem são sempre manifestadas através de solicitações mecânicas. O número de pinos funcionais, ou seja, os pinos com conexões elétricas podem ser usados como indicador de complexidade para a embalagem.

C_2 depende geralmente do número de pinos e do tipo de embalagem. Para efeitos práticos o número de interconexões pode ser considerado igual ao número de terminais da embalagem.

4.3.3 Quanto à temperatura

As falhas de operação podem ser agrupadas como decorrências das solicitações térmicas e mecânicas. A temperatura é geralmente considerada como sendo a solicitação mais ativa, de vez que ela possue o efeito mais pronunciado na maioria dos mecanismos de falha nos CI's. A principal solicitação térmica é resultado da combinação da temperatura na aplicação, dissipação de potência e calor localizado no dispositivo.

Verifica-se que o processo físico que leva um dispositivo a falhar pela influência da temperatura, obedece à expressão 4.3.2.

$$n = N_i(1 - e^{-at}) \qquad (4.3.2)$$

onde:

n = número de partículas após um tempo t;
N_i = número inicial de partículas no processo;
t = tempo transcorrido.

Com o propósito de uma formulação matemática para a distribuição de falha em função da temperatura, estabelece-se que a distribuição de partículas nos dois níveis separados por ε é dado pela equação estatística de Bose-Einstein. Assim a constante a, é expressa em 4.3.3 [33].

$$a = \vartheta \left[e^{\varepsilon/kT} - 1 \right]^{-1} \qquad (4.3.3)$$

onde:

ϑ = fator de frequência.
k = constante de Boltzmann, 8.623×10^{-5} [eV/°K]
T = temperatura absoluta. [°K]
ε = energia de ativação. [eV]

Para componentes de alta confiabilidade a constante a, deve ser muito pequena de tal forma que ε/kT seja bem maior que 1; e consequentemente:

$$a \cong \vartheta\, e^{-\varepsilon/kT} \qquad (4.3.4)$$

Testes de vida acelerada são usados para conseguir informação rápida sobre a distribuição de vida, taxa de falha e confiabilidade de um componente, como foi estabelecido no capítulo 3.

Quando a variável acelerada é a temperatura, o modelo de Arrhenius é utilizado. Este modelo estima um parâmetro de vida apartir dos dados de falha obtidos em alta temperatura. Assumindo que a vida de qualquer dispositivo é inversamente proporcional à taxa do processo de falha, a equação 4.3.4 poderá ser escrita da seguinte forma [17]:

$$L_T = L\, e^{\varepsilon a/kT} \qquad (4.3.5)$$

onde L é uma constante estimada apartir dos dados de vida.

Consequentemente a vida na temperatura de uso, L_{TU}, e a vida com a temperatura acelerada, L_{TA}, serão dados pelas seguintes equações:

$$L_{TU} = L\, e^{\varepsilon a/kTu} \quad e \quad L_{TA} = L\, e^{\varepsilon a/kTA} \qquad (4.3.6)$$

Logo, a relação de vidas, em condições de uso e aceleradas será expressa pela equação 4.3.7 a seguir; que resulta num fator de aceleração.

$$L_{TU} / L_{TA} = e^{\left[\varepsilon a/k\left(\frac{1}{Tu} - \frac{1}{TA}\right)\right]} \qquad (4.3.7)$$

É visto na tabela 4.3.4 que todos os fatores de temperatura Π_T são expressos em função de um exponencial multiplicada de uma constante. Esta constante varia de norma para norma conforme a empresa. Pode deduzir-se que este fator de ajuste é o mesmo fator de aceleração, exceto por uma correção feita ao multiplicá-lo pelas constantes indicadas.

Sabe-se que as amostras dos testes de vida consistem de um baixo desvio padrão σ, que é devido ao pequeno tamanho da amostra. Isto é justificado pelo alto preço que possui um dispositivo eletrônico. Consequentemente, se a amostra é muito pequena o desvio padrão também o é, implicando num erro que deve ser corrigido. Esta é a função do fator corretivo que precede as funções exponenciais nas expressões dos Π_T.

Vários modelos foram desenvolvidos para caracterizar o mecanismo de falha dependente da temperatura e a aproximação da relação entre solicitação elétrica ou mecânica, tempo e taxa de falha. Estes modelos foram desenvolvidos para caracterizar mecanismos de falhas individuais. As aproximações nestes estudos envolvem determinações empíricas.

Os vários mecanismos podem apresentar diferentes energias de ativação, e em alguns casos, um valor médio correspondente a vários mecanismos de falha pode ser usado nos processos de predição. Π_T é calculado tomando como referência a temperatura T_1 e a energia de ativação.

Todos os modelos apresentados, exceto o da NTT, fornecem estimativas do $R_{\theta JC}$ baseadas nas características físicas do componente. O modelo da MIL-HDBK-217 possui o procedimento mais detalhado para a estimativa de $R_{\theta JC}$. Estas estimativas são feitas para tipos de embalagens padrão, onde só se precisa observar a letra que a identifica [7].

O modelo Bellcore não especifica uma equação para o fator de temperatura como função da temperatura de junção do dispositivo. Entretanto, utiliza-se de tabelas que fornecem Π_T como função da temperatura ambiente para diferentes componentes.

TABELA 4.3.4 FATORES DE TEMPERATURA PARA CADA MODELO [7]

MIL-HDBK-217E

$$\Pi_T = 0.1 \exp\left[-A\left(\frac{1}{T_j} - \frac{1}{298}\right)\right]$$

BRITISH

$$\Pi_T = 1, \quad \text{para } T_j \leq 70^\circ C$$

$$\Pi_T = 2.6\times10^4 \exp\left[\frac{-3500}{T_j}\right] + 1.8\times10^{13} \exp\left[\frac{-11600}{T_j}\right] \quad \text{para } T_j > 70^\circ C$$

NTT

$$\Pi_T = 2.9\times10^4 \exp\left[\frac{-3480}{T_j}\right] + 8.0\times10^9 \exp\left[\frac{-8120}{T_j}\right]$$

CNET

$$\Pi_T = A_1 \exp\left[\frac{-3500}{T_j}\right] + A2 \exp\left[\frac{11600}{T_j}\right]$$

SIEMENS

$$\Pi_T = A \exp\left[E_{a1}.11605\left(\frac{1}{T_{j1}} - \frac{1}{T_{j2}}\right)\right] + (1-A) \exp\left[E_{a2}.11605\left(\frac{1}{T_{j1}} - \frac{1}{T_{j2}}\right)\right]$$

A, A_1, A_2, E_{a1}, E_{a2} são constantes definidas dentro dos procedimentos correspondentes e T_j, T_{j1}, T_{j2} são as temperaturas absolutas das junções PN. As constantes dependem da tecnologia do dispositivo e da hermeticidade e não-hermeticidade do mesmo.

O fator de ajuste de tensão, Π_V, é fortemente influenciada pela temperatura. A norma MIL-HDBK-217 mostra o modelo matemático que este fator segue no qual observa-se sua dependência com a temperatura da junção [24].

-Para uma voltagem de 12 a 15 [volts], o fator de ajuste de tensão será expresso por:

$$\Pi_V = 0.110\ e^{\frac{0.168\ V_S (T_J + 273)}{298}} \qquad (4.3.8)$$

-Para uma tensão de 18 a 20 [volts], o fator de ajuste da tensão obedece à equação 4.3.9.

$$\Pi_V = 0.068\ e^{\frac{0.135\ V_S (T_J + 273)}{298}} \qquad (4.3.9)$$

onde: V_S = Tensão de alimentação do CI [V]
T_J = Temperatura da junção [°C]
e = Base do logaritmo natural

4.4 Conclusão

Tendo examinado todos os fatores de ajuste dos modelos mais utilizados na atualidade para o cálculo da taxa de falhas de CI's, observou-se que os únicos fatores que podem ser afetados por uma temperatura de operação são o fator de ajuste Π_T e Π_V, por serem ambos funções da temperatura T_J.

Torna-se interessante o exame da expressão utilizada para a obtenção da temperatura da junção PN. Ela não é uma expressão transparente de uma operação do CI em regime contínuo ou regime "on-off". Pode-se observar que as expressões 4.4.1 e 4.4.2 não oferecem um cálculo direto da temperatura T_J, e sim uma interdependência através da temperatura da cápsula até a temperatura ambiente.

$$T_J = T_C + R_{\theta JC}\ P_D \qquad (4.4.1)$$

$$T_C = T_A + R_{\theta CA}\ P_D \qquad (4.4.2)$$

Estando as expressões anteriores em função da resistência térmica, pode-se concluir que os modelos matemáticos estudados até agora são para regime de operação contínuo. Como fica então qualquer modelo matemático quando se tem um regime de operação "on-off"? Como é possível que essas empresas de grande tecnologia não tenham considerado até hoje a possibilidade de uma operação em regime "on-off" e introduzir uma modificação nos seus modelos matemáticos? E se já o fizeram, até que ponto realmente esta operação pode modificar o resultado da taxa de falha para o regime contínuo de uma forma substancial, a qual possa ser desprezada ou considerada irrelevante.

É evidente a necessidade de encontrar um parâmetro que corrija a resistência térmica considerada no regime contínuo para o regime "on-off". Tal é o objetivo do capítulo 5.

CAPÍTULO 5

PARÂMETROS E GRANDEZAS QUE INFLUENCIAM A CONFIABILIDADE DE CI'S EM OPERACÃO "ON-OFF"

5.1 Introdução

Requisitos funcionais de CI's podem demandar longos períodos de operação cíclica. Modelos e dados para uma análise de confiabilidade nestas condições não se encontram disponíveis, o que impede fazer melhores projetos a baixo custo.

A maior parte dos modelos e dados disponíveis descreve os efeitos de operação estática ("power-on"), e pouco é apresentado com relação à ciclagem de operação.

Neste capítulo é apresentada uma contribuição à modelagem matemática da taxa de falha para CI's operando em regime discreto.

5.2 Fenômenos Térmicos Em Regime Discreto ("On-Off")

O problema dos efeitos da ciclagem vem sendo estudado formalmente desde 1948 [10]. A atenção se concentrou na expansão e contração devido à ciclagem de potência que levava ao rompimento dos fios de alumínio próximos às uniões da pastilha além de produzir rachaduras nas pastilhas [36].

Em 1960, estudos conduzidos pelo departamento da Marinha [22], encomendado ao PRC ("Planning Research Corporation"), concluiram que não se podia estabelecer qualquer conclusão com relação à ciclagem pelos dados disponíveis. Posteriormente, no programa Apollo, estabeleceu-se que era difícil separar as falhas provocadas pelo regime "on-off" daquelas ocorridas em estado permanentemente energizado. Concluia-se, contudo, que existiam falhas devidas aos transientes produzidos na mudança de estado, como também falhas ocasionadas pela quantidade de mudanças de estado realizadas.

Outros estudos foram feitos pela "U.S Air Force", "Sprint Data" e pela IBM, levando a conclusões semelhantes [22].

É difícil o acesso aos dados conseguidos por estas instituições e poucas foram as contribuições feitas até hoje ao tema.

5.2.1 Regime Discreto ("On-Off")

O regime discreto ("on-off") é definido como a situação durante a qual um componente vai periodicamente do nível de ativação elétrica zero ou quase zero até o nível de ativação normal retornando a zero ou perto de zero.

A figura 5.2.1 ilustra a idealização típica de ciclagem "on-off" que será considerada neste trabalho.

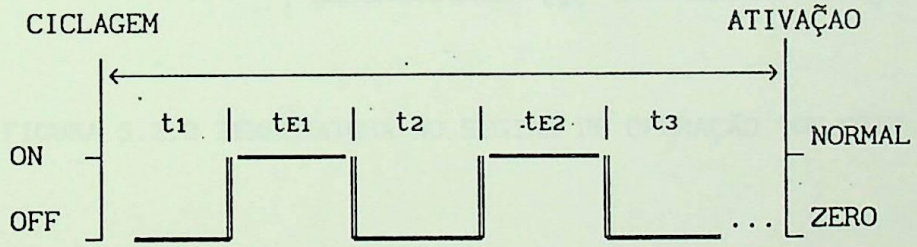

FIGURA 5.2.1 IDEALIZAÇÃO TÍPICA DA CICLAGEM "ON-OFF"

5.2.2 Potência e temperatura em regime "on-off"

Os modelos de predição de confiabilidade consideram que a temperatura é a grandeza mais importante na determinação da taxa de falhas em regime "on-off". Busca-se definir uma relação precisa entre a temperatura, sua variação e a frequência de ocorrência de falhas.

Na realidade deseja-se aumentar a precisão da afirmação amplamente aceita de que para cada 10 ou 20 °C de aumento da temperatura dobra a taxa de falhas dos componentes semicondutores.

Um CI gera muito calor. A concentração de grandes densidades de componentes num único circuito integrado, pode criar situações nas quais a elevação de temperaturas produzida por uma operação "on-off", como a ilustrada na figura 5.2.2, seja perigosa e digna de ser considerada.

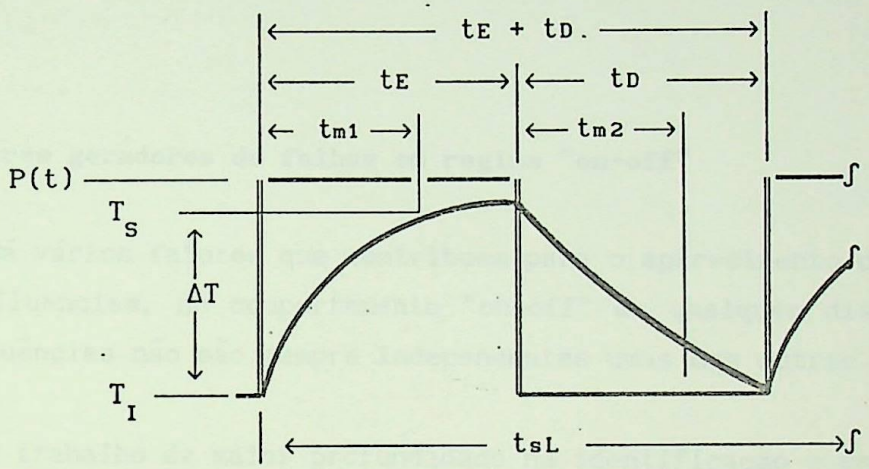

FIGURA 5.2.2 TEMPERATURA NO REGIME DE OPERAÇÃO "ON-OFF".

onde:

$P(t)$ = potência em regime "on-off";
T_S = temperatura de estabilização;
T_I = temperatura inicial na mudança de potência;
ΔT = mudança máxima de temperatura;
t_{m1} = tempo transcorrido até a temperatura estabilizar;
t_{m2} = tempo transcorrido na dissipação;
t_E = tempo de energização ("on"); e
t_D = tempo de desenergização ("off").

A variação de temperatura interna, devida ao calor gerado nas junções, adicionada à temperatura do ambiente, que pode também apresentar variação, ocasiona influências que intuitivamente levam a aceitar que o número de falhas será maior que em funcionamento em regime "estático" [34].

As especificações dos dispositivos eletrônicos fornecem detalhes do comportamento térmico e recomendações para a redução da dissipação de calor, mas consideram o circuito trabalhando em regime contínuo.

5.2.3 Fatores geradores de falhas em regime "on-off"

Há vários fatores que contribuem para o aparecimento de falhas, ou que influenciam, no comportamento "on-off" de qualquer dispositivo. Estas influências não são sempre independentes umas das outras.

O trabalho de maior profundidade na identificação e modelamento de tais fatores, a nosso conhecimento, é aquêle apresentado pela Martin Marietta [22]. Inicialmente são propostos parâmetros matemáticos, representativos dos fatores que originam falhas numa operação "on-off", que posteriormente são agrupados para definir um modelo matemático que represente este regime de operação.

Os principais parâmetros considerados neste modelo são:

a) uma taxa base de falha cíclica que estaria associada ao estado inicial de temperatura;

b) um fator de qualidade, função do processo de fabricação e subsequentes controles impostos por uma depuração eficiente;

c) o número de ciclos de serviço que deverão ocorrer durante todo o tempo de serviço.

Estes parâmetros são relacionados aos efeitos que não dependem da temperatura, como choques mecânicos, vibrações, fadiga, rachaduras, umidade e outros efeitos induzidos por solicitações cíclicas.

O trabalho considera, também, fatores relacionados diretamente aos efeitos térmicos porém ligados a outros subfatores como o estado inicial de temperatura e a energia aplicada versus diminuição de tensão.

Outros subfatores considerados são os picos térmicos entre a ligação ("on") e a interrupção ("off"), o estado de estabilização térmica, os efeitos residuais que são função dos entre-ciclos e, o fator supressão de trasientes, sejam provocados por fontes externas ou internas ao circuito.

5.2.4 Proposta deste trabalho

Tendo como base este modelo matemático propõe-se aperfeiçoá-lo tornando-o mais realista. Para isto, é indispensável o cálculo da temperatura da junção Tj com a maior precisão possível, uma vez que esta grandeza representa o principal indutor das falhas.

Este trabalho, portanto, concentra-se no estudo dos mecanismos envolvidos no estabelecimento da temperatura Tj, que agora deverá ser modelada para o regime "on-off" de operação. Com isto será possível conseguir os fatores de ajuste que dela dependam e, em consequência, a expressão da taxa de falhas para esta condição.

5.3 Modelo Térmico

O processo de manufatura dos CI's modernos envolve a tecnologia planar e, basicamente, os mesmos processos. Um grande número de CI's é manufaturado simultaneamente numa fatia de silício por uma sequência de difusões através de janelas numa camada de revestimento de óxido. Estas janelas são corroídas em áreas definidas com precisão por técnicas fotográficas por exposição através de máscaras. Os vários elementos de circuito são interligados por uma película fina de metal com o padrão desejado depositado na camada final de óxido. A fatia é dividida em pastilhas isoladas de CI, que são encapsuladas e sujeitas a um teste final.

Desde o momento que a técnica planar envolve uma sobreposição de superfícies, cada uma destas pode ser considerada como um conjunto de condutores empilhados, cujas características térmicas apresentam maior interesse de estudo para este trabalho na junção limítrofe entre a pastilha e seu suporte, como mostra a figura 5.3.1.

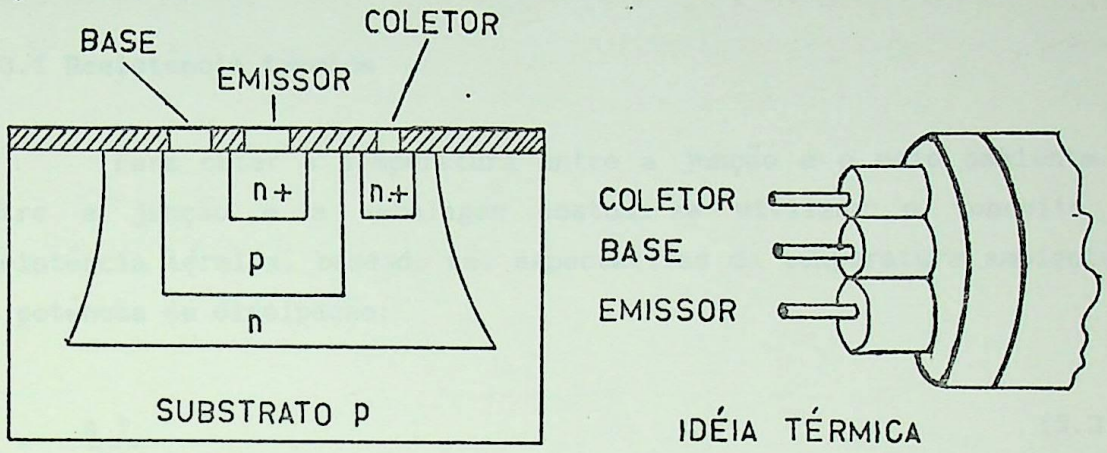

FIGURA 5.3.1 TÉCNICA PLANAR.

Conforme tem início o fluxo de cargas através da junção PN há perdas ôhmicas que aumentam sua temperatura. O calor resultante é transferido para a junção entre a pastilha e o suporte e eventualmente para o meio ambiente. Mostra-se o corte transversal de um CI monolítico na figura 5.3.2.

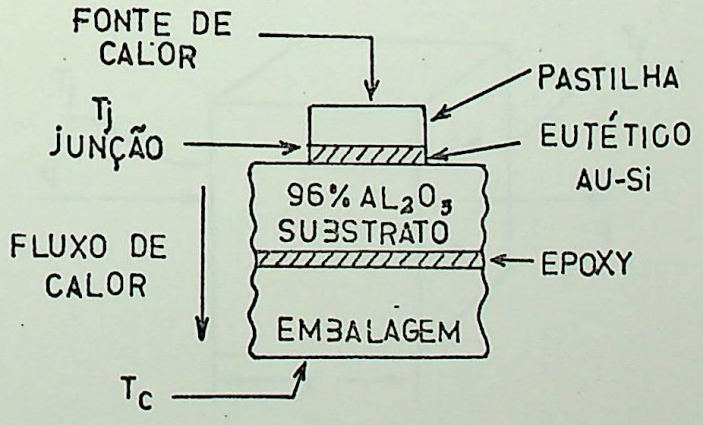

FIGURA 5.3.2 CORTE TRANSVERSAL DE UM CI MONOLÍTICO [12].

O conjunto formado pelas figuras 5.3.1 e 5.3.2 servirá de base para o desenvolvimento de um modelo térmico que represente o comportamento do elemento ativo nas condições de operação e de temperatura ambiente desejadas.

5.3.1 Resistência térmica

Para obter a temperatura entre a junção e o meio ambiente ou entre a junção e a embalagem costuma-se utilizar o conceito de resistência térmica, baseado nas expectativas da temperatura ambiente e da potência de dissipação:

$$R_\theta = \frac{\Delta T}{P} \qquad (5.3.1)$$

onde:

R_θ = resistência térmica entre duas superfícies;
ΔT = diferença de temperatura entre as duas superfícies;
P = potência dissipada na região entre as duas superfícies.

Pela análise de Fourier verifica-se que o fluxo de calor atravessando um elemento é proporcional à área transversal e à diferença de temperatura sempre e quando mantida constante na distância entre as faces; conforme mostra a figura 5.3.3.

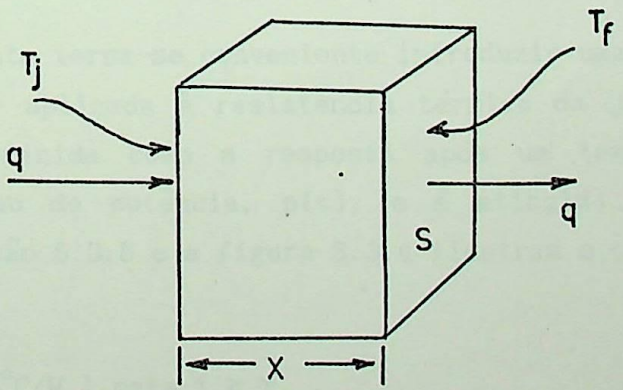

FIGURA 5.3.3 TRANSFERÊNCIA DE CALOR ATRAVÉS DE UM SÓLIDO.

A expressão para o fluxo de calor passou a ter a forma da equação 5.3.2.

$$q = \frac{K_T S}{x}(T_i - T_f) \qquad (5.3.2)$$

onde:

q	= fluxo de calor	[J/s]
K_T	= condutibilidade térmica	[J/s °C]
S	= área da face	[m^2]
x	= distância entre faces	[m]
T_i	= temperatura inicial	[°C]
T_f	= temperatura final	[°C]

A temperatura é um potencial térmico, cuja diferença força o fluxo de calor que permite escrever:

$$\text{Fluxo de calor} = \frac{\text{Diferença de potencial térmico}}{\text{Oposição ao fluxo térmico}} \qquad (5.3.3)$$

Comparando 5.3.2 e 5.3.3, define-se resistência térmica R_θ que caracteriza a condução permanente de calor:

$$R_\theta = \frac{x}{k_T S} \quad [°C\ ] \qquad (5.3.4)$$

Neste ponto torna-se conveniente introduzir uma visão diferente da lei de Fourier aplicada à resistência térmica da junção de um CI. Esta pode ser definida como a resposta após um tempo τ_θ quando é aplicado um degrau de potência, p(t), e é atingida uma temperatura estavél. A expressão 5.3.5 e a figura 5.3.4 ilustram o conceito.

$$R_{\theta J} = \frac{T_{J(av)}}{P_{D(av)}} \quad [°C/W\ ] \text{ para } t \geq \tau_\theta \qquad (5.3.5)$$

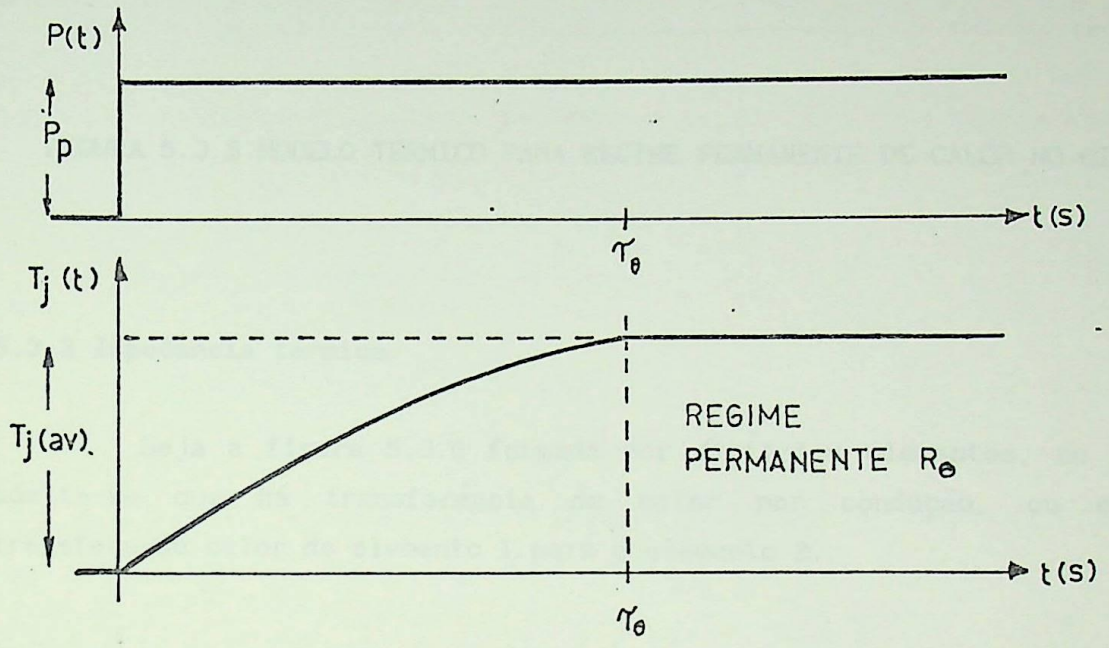

FIGURA 5.3.4 RESPOSTA PERMANENTE DA JUNÇÃO A UM DEGRAU DE POTÊNCIA.

O modelo típico mais simples como expressão para o cálculo da resistência térmica do CI, considerado numa estrutura planar é mostrado na figura 5.3.5 e decorre da figura 5.3.2 :

$$R_{\theta ja} = R_{\theta je} + R_{\theta es} + R_{\theta sx} + R_{\theta xc} + R_{\theta ca} \qquad (5.3.6)$$

onde:

$R_{\theta ja}$ = resistência térmica entre junção e ambiente;
$R_{\theta je}$ = resistência térmica entre juncção e eutético;
$R_{\theta es}$ = resistência térmica entre eutético e substrato;
$R_{\theta sx}$ = resistência térmica entre substrato e epoxy;
$R_{\theta xc}$ = resistência térmica entre epoxy e cápsula; e
$R_{\theta ca}$ = resistência térmica entre cápsula e ambiente.

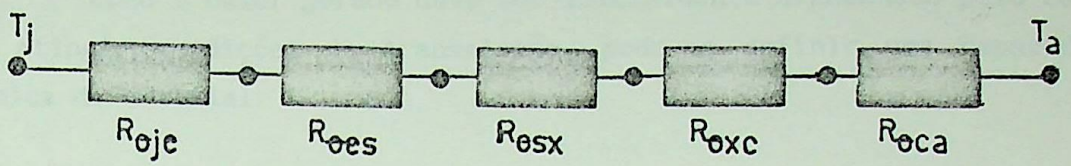

FIGURA 5.3.5 MODELO TÉRMICO PARA REGIME PERMANENTE DE CALOR NO CI.

5.3.2 Impedância térmica

Seja a figura 5.3.6 formada por distintos elementos, no qual admite-se que há transferência de calor por condução, ou seja, transfere-se calor do elemento 1 para o elemento 2.

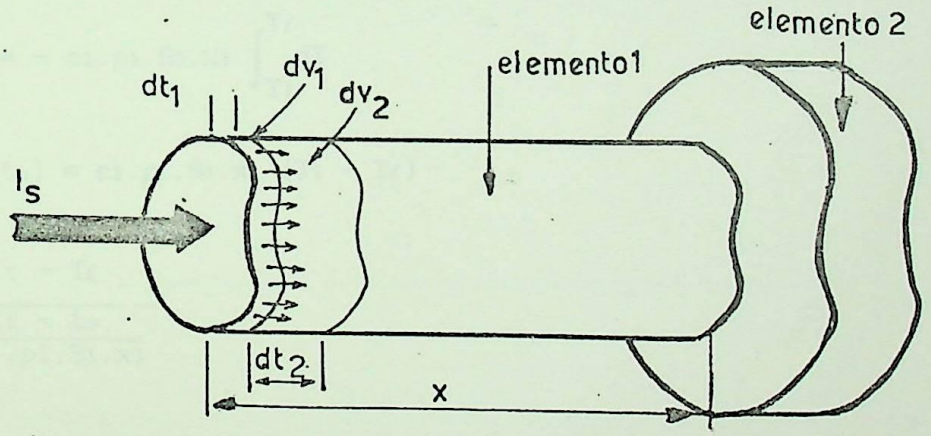

FIGURA 5.3.6 CONDUÇÃO DE CALOR EM REGIME TRANSITÓRIO.

Havendo calor gerado no elemento 1, o volume dV_1 deverá absorver todo este calor, no intervalo de t_o a t_1. A condução de calor do corpo é evidenciada como um decremento na energia interna, o que está expresso na equação:

$$q = - c_1 . \rho_1 . S_1 . x_1 . \frac{dT}{dt} \qquad (5.3.7)$$

Como o calor gerado deve ser inicialmente armazenado pelo corpo até atingir condições de transmissão, pode-se definir uma capacidade térmica do material:

$$C_\theta = \rho.c.S.x \quad [J/^\circ C] \tag{5.3.8}$$

onde:

C_θ = capacidade térmica
ρ = densidade de massa [kg/m^3]
c = calor específico [$J/kg.^\circ C$]
S = área do corpo [m^2]
x = comprimento do corpo [m]

Da integração da expressão 5.3.7 é obtido o fluxo de calor através do corpo 1 como mostra a expressão 5.3.9.

$$q \int_{t_o}^{t_1} dt = - c_1.\rho_1.S_1.x_1 \int_{T_1}^{T_f} dT$$

$$q\ (t_1 - t_o) = c_1.\rho_1.S_1.x_1\ (T_1 - T_f)$$

$$q = \frac{T_1 - T_f}{\frac{t_1 - t_o}{c_1.\rho_1.S_1.x_1}} \tag{5.3.9}$$

Atingida a condição necessária este calor será transmitido por condução ao volume dV_2, que por sua vez deverá ser capaz de armazená-lo e em seguida transmití-lo por condução ao volume adjacente. Após um tempo t_1 todo o elemento 1 estará conduzindo o calor gerado, e praticamente todas suas regiões estarão a uma mesma temperatura. A partir de t_1 o corpo 1 operará em regime térmico permanente.

Após o tempo t_1, começa para o elemento 2 o mecanismo de condução, e ao final de t_n o fluxo de calor será dado pela expressão 5.3.10 e que é mostrado na figura 5.3.6.

$$q = \frac{T_1 - T_1}{\frac{t_1 - t_o}{c_1.\rho_1.S_1.x_1}} + \frac{T_1 - T_f}{\frac{t_2 - t_1}{c_2.\rho_2.S_2.x_2}} \qquad (5.3.10)$$

Comparando as expressões 5.3.9 e 5.3.10 com a expressão que define fluxo de calor (relação diferença de potencial térmico e oposição ao fluxo térmico) pode-se definir a impedância térmica através da expressão:

$$Z_\theta\ (t) = \frac{\Delta\ t}{c\ \rho\ S\ x} \quad [°C\ /W] \qquad (5.3.11)$$

Entende-se que a impedância térmica é a resposta térmica a um pulso de potência, p(t), no intervalo de tempo de 0 a τ_θ, como é mostrado na figura 5.3.7.

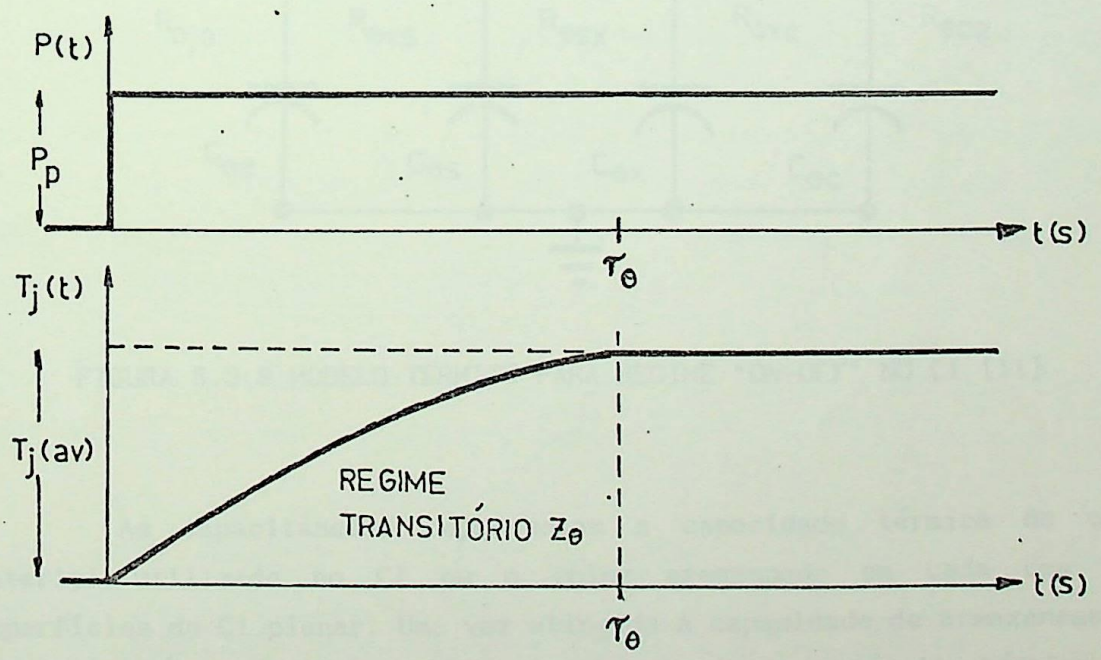

FIGURA 5.3.7 RESPOSTA TRANSITÓRIA DA JUNÇÃO A UM DEGRAU DE POTÊNCIA.

Para o CI indicado na figura 5.3.2 e pela equação 5.3.10 a impedância térmica será expressa por 5.3.12.

$$Z_{\theta ja}(t) = Z_{\theta je}(t_1) + Z_{\theta es}(t_2) + Z_{\theta sx}(t_3) + Z_{\theta xc}(t_4) + Z_{\theta ca}(t_5) \qquad (5.3.12)$$

onde: $Z_{\theta ja}$ = impedância térmica entre junção e ambiente;
$Z_{\theta je}$ = impedância térmica entre junção e eutético;
$Z_{\theta es}$ = impedância térmica entre eutético e substrato;
$Z_{\theta sx}$ = impedância térmica entre substrato e epoxy;
$Z_{\theta xc}$ = impedância térmica entre epoxy e cápsula; e
$Z_{\theta ca}$ = impedância térmica entre cápsula e ambiente.

O circuito térmico para o conjunto de impedâncias térmicas anteriormente citadas para o CI da figura 5.3.2 está indicado na figura 5.3.8.

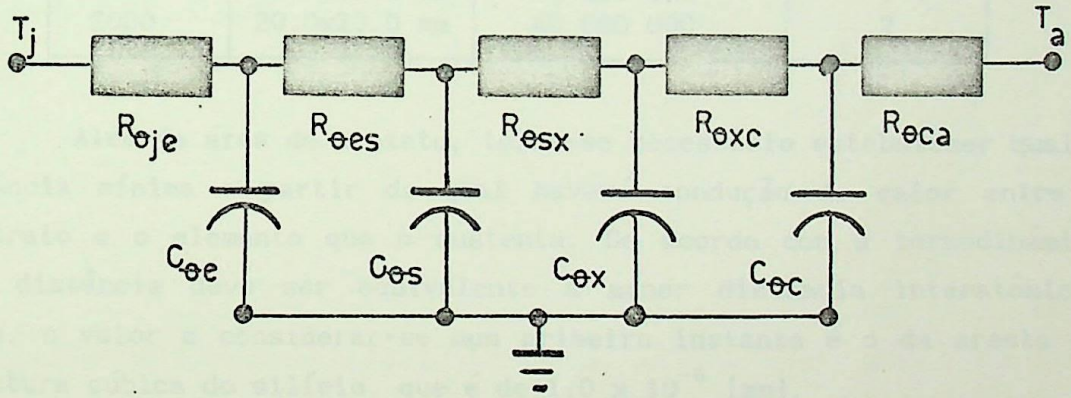

FIGURA 5.3.8 MODELO TÉRMICO PARA REGIME "ON-OFF" NO CI [11]

As capacitâncias representam a capacidade térmica de cada material utilizado no CI ou o calor armazenado em cada uma das superfícies do CI planar. Uma vez atingida a capacidade de armazenamento térmico do material, o calor fluirá para a resistência térmica do próximo material, que armazenará de acordo a sua capacidade térmica. O processo desenvolve-se conforme a quantidade de superfícies planares.

5.3.3 Área do substrato

A área do substrato do CI é uma grandeza de suma importância para este trabalho já que, em contato com o suporte, define a região útil a ser atravessada pelo fluxo de calor gerado na junção. Esta área é obtida nos manuais dos componentes e pode ser adotada como uma projeção das regiões ocupadas pelas junções.

Estudos demonstram que considerando-se o rendimento de fabricação constante, as projeções de tamanho, resolução, número de dispositivos por substrato e o tamanho da pastilha, podem ser resumidos na tabela 5.3.1.

TABELA 5.3.1 PROJECÃO DA ÁREA DOS CI's E PASTILHAS ATÉ O ANO 2000 [36]

PARÂMETRO ANO	ÁREA DO SUBSTRATO[mm^2]	DISPOSITIVOS POR SUBSTRATO	TAMANHO DA PASTILHA
1976	4x 4 mm	10 000	7.5 cm
1979	6.5x 6.5 mm	80 000	10.0 cm
1985	11.5x11.5 mm	1 000 000	?
1990	15.0x15.0 mm	4 000 000	?
2000	20.0x20.0 mm	40 000 000	?

Além da área de contato, torna-se necessário estabelecer qual a distância mínima a partir da qual haverá condução de calor entre o substrato e o elemento que o sustenta. De acordo com a termodinâmica esta distância deve ser equivalente à menor distância interatômica. Assim, o valor a considerar-se num primeiro instante é o da aresta da estrutura cúbica do silício, que é de 1.0×10^{-6} [mm].

As propriedades do silício usado na elaboração das pastilhas de um CI monolítico, são mostradas na tabela 5.3.2.

TABELA 5.3.2 PROPRIEDADES DO SILÍCIO.

MATERIAL	K_T[W/ m.°C]	ρ c [W.s/m^3.°C]
Silício	84	$1,72 \times 10^6$

A espessura do substrato também é de grande importância para este trabalho. Esta espessura varia conforme o diâmetro da pastilha. Para um diâmetro de 100 [mm] a espessura é 0.5 - 0.55 [mm], e para um diâmetro de 125 [mm] a espessura é 0.6 - 0.65 [mm].

5.3.4 Potência dissipada

As atuais técnicas de fabricação são capazes de construir CI's contendo milhões de dispositivos em um cubo de uma polegada de aresta, mas a operação de tal circuito torna-se impraticável pelo fato de cada dispositivo dissipar uma potência pequena mas o calor gerado pelo conjunto leva a temperatura no centro do cubo a atingir valores intoleráveis.

Da prática [18] o maior interesse do ponto de vista do calor dissipado associado à embalagem de CI's é a potência média, mostrada na equação 5.3.13, e que será usada neste trabalho a partir dos dados de manual do dispositivo.

$$P_D = P_{(av)} = \frac{P_{max} + P_{min}}{2} \qquad (5.3.13)$$

Não há, neste trabalho, preocupação com a irregularidade da dissipação de potência e dos instantes de sua ocorrência. Por isto adota-se o valor de potência dissipada fornecido no manual de dados.

É proposta [3] a utilização das expressões 5.3.14 e 5.3.15 quando não se disponha da potência de dissipação média do dispositivo:

-Para aplicações de CI's digitais lógicos:

$$P_D = \frac{I_{PDL} + I_{PDH}}{2} \cdot V_{cc} + (I_{OL} \cdot V_{OL}) \qquad (5.3.14)$$

onde:

P_D	= potência dissipada no circuito integrado	[W]
I_{PDL}	= corrente fornecida ao CI em estado lógico "0"	[A]
I_{PDH}	= corrente fornecida ao CI em estado lógico "1"	[A]
V_{cc}	= tensão de alimentação	[V]
I_{OL}	= corrente de saida do CI em estado lógico "0"	[A]
V_{OL}	= tensão de saida do CI em estado lógico "0"	[V]

-Para aplicações de CI's lineares:

$$P_D = V_S^+ I_{SS}^+ + V_S^- I_{SS}^- \qquad (5.3.14)$$

onde:

V_S	= tensão de alimentação (±)	[V]
I_{SS}	= corrente de alimentação (±)	[A]

5.3.5 Ciclo de trabalho

O ciclo de trabalho, CT, é definido como a relação entre o tempo durante o qual o dispositivo está energizado e o tempo total (tempo energizado + tempo desenergizado) para uma forma de onda periódica como mostrado na figura 5.3.9.

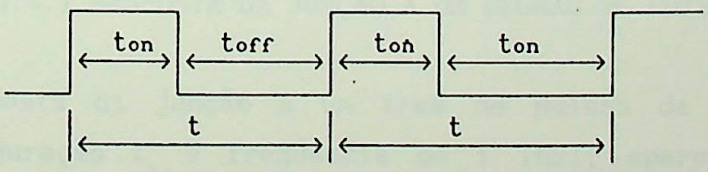

FIGURA 5.3.9 CICLO DE TRABALHO DE TREM DE PULSOS RETANGULARES PERIÓDICOS

O ciclo de trabalho porcentual é definido como:

$$CT(\%) = \frac{\text{tempo ligado}}{\text{período}} \times 100 \qquad (5.3.15)$$

A comparação que pode ser feita entre o ciclo de trabalho e o comportamento do CI para um regime de operação "on-off" é de interesse para este trabalho. Esta relação pode ser estabelecida através da equiparação do tempo ligado e do intervalo de tempo "Δt" que a impedância térmica ocupa para manifestar-se, ambos sendo considerados como o "t_{on}".

5.4 Comportamento Térmico Da Junção

Ao se aplicar um degrau de potência num CI, a temperatura da junção crescerá tal como mostra a figura 5.4.1. A temperatura irá crescendo gradualmente com o tempo. Após um tempo τ_θ, a temperatura da junção se estabiliza em um valor $T_{J(av)}$, que para este caso será $T_{Jmáx}$. O termo τ_θ é definido como o tempo de equilíbrio térmico do dispositivo.

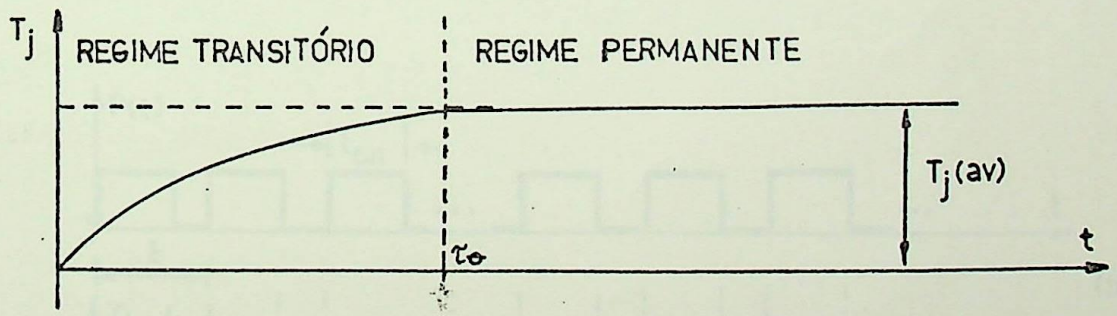

FIGURA 5.4.1 RESPOSTA DA JUNÇÃO A UM DEGRAU DE POTÊNCIA.

A resposta da junção a um trem de pulsos de potência com amplitude P_p, duração t_1 e freqüencia de f [Hz], aparece na figura 5.4.2. Note-se que a temperatura cresce com o tempo, não seguindo o comportamento da figura 5.4.1 devido ao aparecimento de uma curva envolvente superior e uma curva envolvente inferior.

Os efeitos aditivos de temperatura a partir do primeiro pulso e a inércia térmica apresentam constantes de tempo que fazem com que a função $T_J(t)$ oscile em torno de um valor médio $T_{J(av)}$ quando, após um tempo τ_θ a situação de regime permanente é atingida. A figura 4.5.2(a) ilustra a discussão.

Existe uma flutuação igual a ΔT_{J2}, em torno de $T_{J(av)2}$, a qual é de interesse determinar para estabelecer o valor máximo da temperatura na junção.

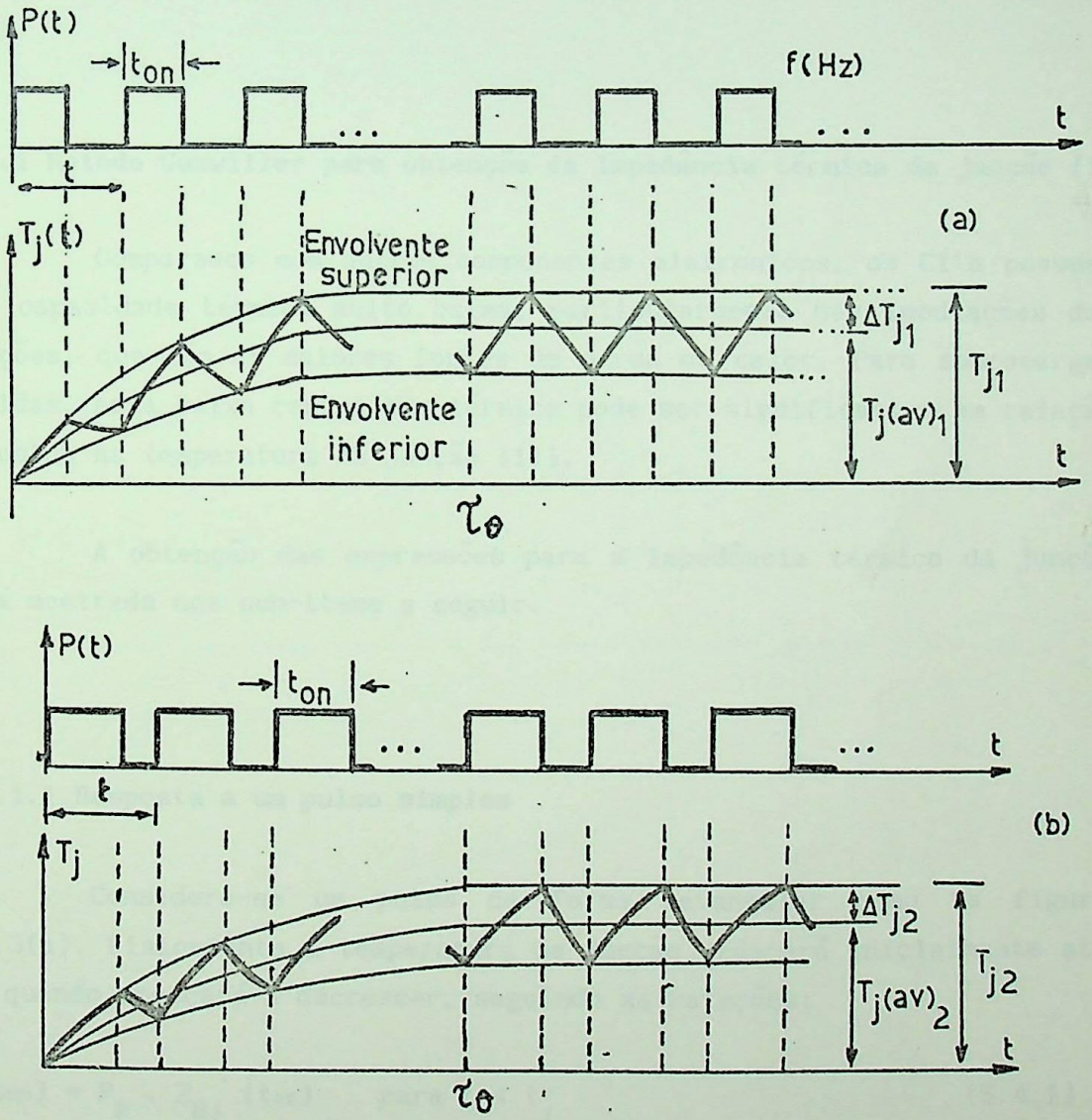

FIGURA 5.4.2 TREM DE PULSOS COM FREQUÊNCIAS.

Ao aplicar-se um trem de pulsos com ciclo de serviço diferente mas com as mesmas características do anterior, a temperatura da junção irá variar conforme a figura 5.4.2(b). Vê-se que as temperaturas $T_{J2máx}$ e $T_{J(av)2}$ assim como ΔT_{J2} serão diferentes, variando em função do aumento do ciclo de trabalho.

Intuitivamente espera-se que para $CT_2 > CT_1$ resulte $T_{J2} > T_{J1}$ e $T_{J(av)2} > T_{J(av)1}$ enquanto $\Delta T_{J2} < \Delta T_{J1}$.

Por outro lado, quando CT tende para 1 tem-se t_{on} igual ao período (t_{off} igual a zero) e $T_{Jmáx} = T_{J(av)máx} = T_J$ (energização contínua e constante).

5.4.1 Método Guzwiller para obtenção da impedância térmica da junção [11]

Comparados com outros componentes eletrônicos, os CI's possuem uma capacidade térmica muito baixa, particularmente nas imediações das junções, que são as maiores fontes de perda de calor. Para sobrecargas rápidas, esta baixa capacidade térmica pode ser significativa em relação à subida na temperatura da junção [11].

A obtenção das expressões para a impedância térmica da junção está mostrada nos sub-itens a seguir.

5.4.1.1 Resposta a um pulso simples

Considere-se um pulso de forma retangular como na figura 5.4.3(a). Fisicamente a temperatura da junção crescerá inicialmente até t_1, quando começará a decrescer, seguindo as relações:

$$T_J(t_{on}) = P_P \cdot Z_{\theta J}(t_{on}) \quad \text{para } t < t_1 \qquad (5.4.1)$$

$$T_J(t_{off}) = T_{Js} \exp -(Ss.h / \rho.c\ V)t_{off} \quad \text{para } t > t_1 \qquad (5.4.2)$$

onde:

T_{Js}	= temperatura de estabilização da junção	[°C]
S_s	= área superficial do substrato	[m^2]
h	= coeficiente de refração	[m^2 / s]
V	= volume do substrato	[m^3]

A variação de temperatura no tempo pode ser estudada através do método Análise de Sistemas em Nó. Daí a equação 5.4.2 que permite expressar o comportamento exponencialmente decrescente da temperatura após um tempo t_1 como mostrado na figura 5.4.3(b) e que é consequência de não haver potência aplicada conforme a figura 5.4.3(a).

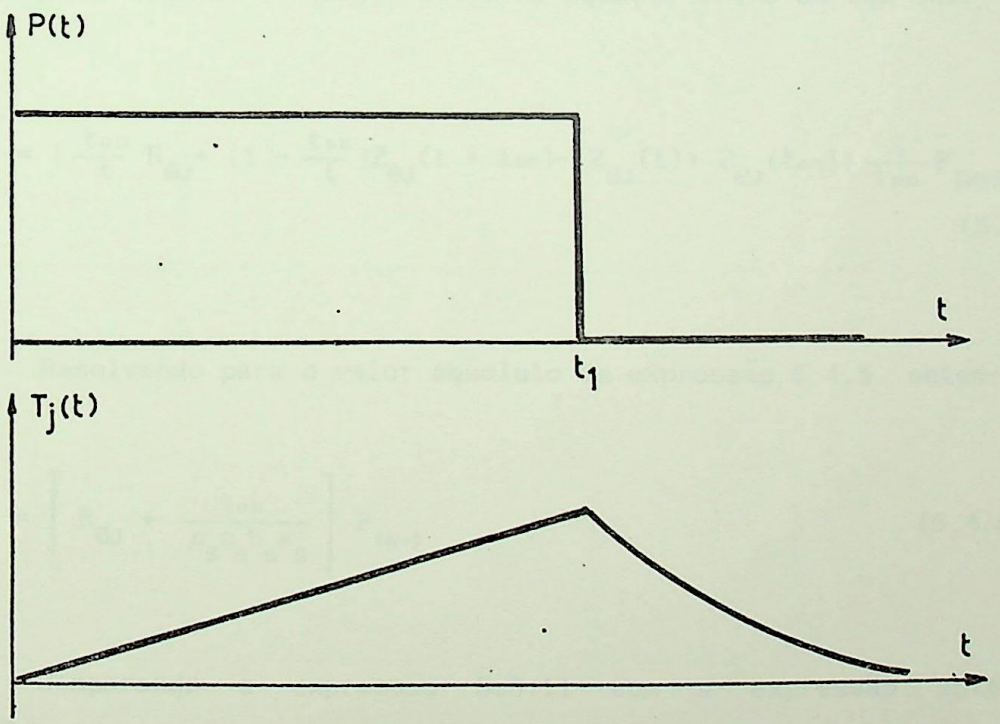

FIGURA 5.4 3 RESPOSTA TÉRMICA A UM PULSO DE POTÊNCIA.

5.4.1.2 Resposta a pulsos periódicos de amplitudes idênticas

Considerando-se um trem de pulsos retangulares periódicos com mesma amplitude P_p, tempo de duração ton e período t, tal como mostra a figura 5.4.4(a) e, admitindo-se que a condição de regime permanente será atingida para o n-ésimo pulso, pode-se substituir os (n-1) pulsos anteriores por um pulso igual ao valor médio de cada pulso pelo princípio da superposição.

$$T_J(ton) = P_{(av)} R_{\theta J} - P_{(av)} Z_{\theta J}(t+ton) + P_p Z_{\theta J}(t+ton) - P_p Z_{\theta J}(t) + P_p Z_{\theta J}(ton) \tag{5.4.3}$$

onde:

$$P_{(av)} = \frac{ton}{t} . Pp \tag{5.4.4}$$

Substituindo a equação 5.4.4 na equação 5.4.3 se tem que:

$$T_J(ton) = \left| \frac{ton}{t} R_{\theta J} + \left(1 - \frac{ton}{t}\right) Z_{\theta J}(t + ton) - Z_{\theta J}(t) + Z_{\theta J}(ton) \right| \frac{t}{ton} P_{(av)} \tag{5.4.5}$$

Resolvendo para o valor absoluto da expressão 5.4.5 obtém-se:

$$T_J(ton) = \left[R_{\theta J} + \frac{ton}{\rho_s c_s S_s x_s} \right] P_{(av)} \tag{5.4.6}$$

Comparando a expressão 5.3.11 com a expressão anterior identifica-se:

$$T_J(ton) = [\, R_{\theta J} + Z_{\theta J}(ton) \,] \, P_{(av)} \tag{5.4.8}$$

onde:

$T_J(t)$	= temperatura da junção	[°C]
$R_{\theta J}$	= resistência térmica da junção	[°C/W]
$Z_{\theta J}$	= impedância térmica da junção	[°C/W]
$P_{(av)}$	= P_D = potência dissipada na junção	[W]
t_{on}	= tempo ligado	[s]
t	= período de operação	[s]

A expressão 5.4.8 é a resposta a um pulso representativo do trem de pulsos periódicos, cuja duração é t_{on}. Tendo feito esta implementação, pode-se adotar a equação 5.4.2 para expressar o decréscimo que a temperatura da junção terá após o tempo t_{on} como foi feito no item 5.4.1.1.

Na expressão 5.4.2 será adotado para a constante de refração o valor h = 0.084 [mm^2/s] já que não foi encontrado um valor mais preciso na literatura.

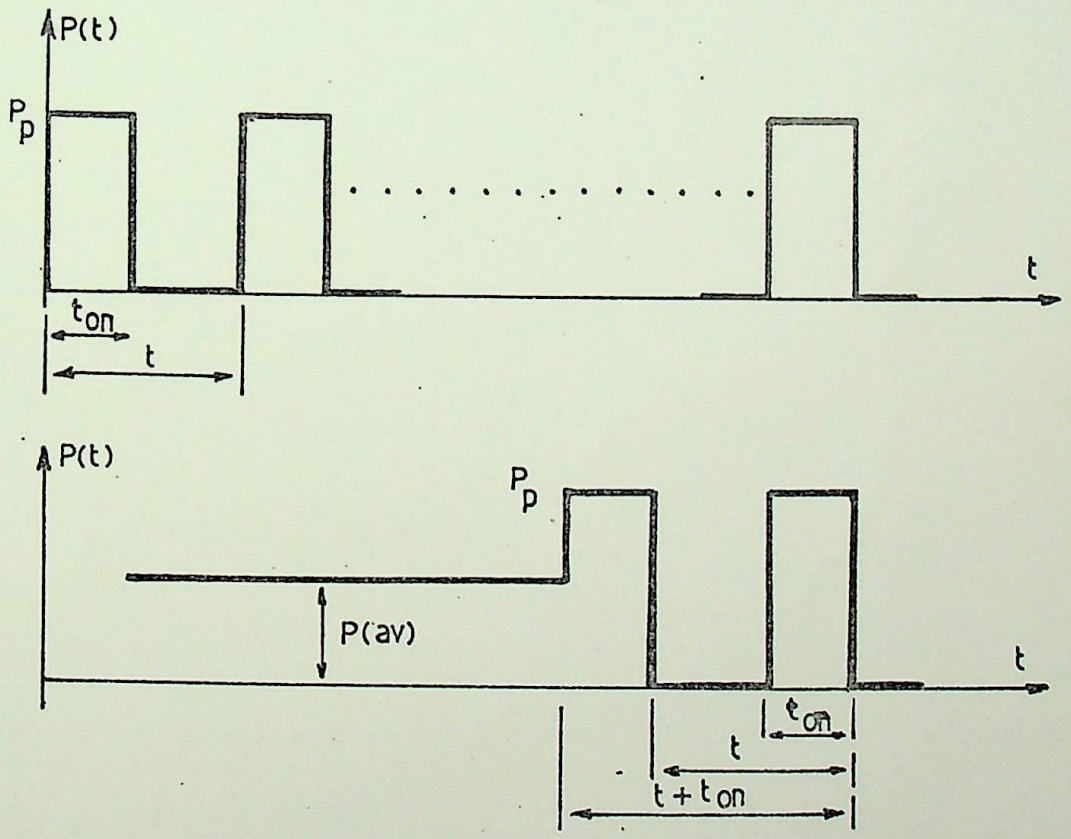

FIGURA 5.4.4 PULSOS PERIÓDICOS DE AMPLITUDES IDÊNTICAS.

5.5 Conclusão

A temperatura da junção é constituída por uma parcela associada ao regime contínuo e constante (DC), relacionada à resistência térmica, e outra parcela associada ao regime dinâmico (on-off), relacionada à impedância térmica, que pode ser considerada fator corretivo para o regime de operação "on-off". Comparar esta nova temperatura da junção com aquela proposta pela norma MIL-HDBK-217 é o objetivo do próximo capítulo.

CAPÍTULO 6

6 APLICACÕES

6.1 Considerações Gerais

Foram escolhidos arbitrarimente quatro CI's para ilustrar a proposta contida neste trabalho: o amplificador operacional OP-27 (Low noise precision operational amplifier da PMI - Precision Monolithics Inc.), o amplificador amostrador e retenedor SMP-10 (Telecomunications Sample and Hold Amplifier da PMI), o conversor análogico-digital ADC-912 (CMOS microprocessor compatible 12 bit A/D converter da PMI - Precision Monolithics Inc.); o microprocessador MC-6800 (MOS -N channel 8 bits microprocessador da Motorola) e a memória MCM-6810A (MOS -N channel 126x8 bits static, RAM, da Motorola)

Para o cálculo dos valores da temperatura de junção T_J, do fator de correção de temperatura Π_T e da taxa de falha λ durante o tempo de energização t_{on}, foram adotados os valores das constantes $\rho c = 1.72 \times 10^{-3}$ [W.s/mm^3.°C] e k = 0.084 [W/mm.°C] obtidos a partir da tabela 5.3.2.

Foi utilizada, ainda, a constante h = 100 [W/mm^2.°C] com a finalidade de adaptar uma exponencial decrescente que mostre o comportamento real da temperatura quando não há energização no CI.

6.1.1 Amplificador Operacional OP-27

Os dados necessários, obtidos das especificações do fabricante estão indicados na tabela 6.1.1.

TABELA 6.1.1. CARACTERÍSTICAS DO AMPLIFICADOR OPERACIONAL OP-27

Tipo de dispositivo:	APLICAÇÃO COMERCIAL	(Π_Q = 35.0)	
Ambiente de trabalho:	TRANSPORTE AÉREO	(Π_E = 4.0)	

EMBALAGEM:					
DIP	■	FLATPACK		CAN	
HERMÉTICO	■	NÃO HERMÉTICO		A	5794.0
NÚMERO DE PINOS			8		
FAIXA DA TEMPERATURA	[°C]		0 a 70		
TEMPERATURA DE CÁPSULA	[°C]		60	*	

SUBSTRATO:			
BIPOLAR	■	MOS	
NÚMERO DE PORTAS (BJT/FET)		18	**
NÚMERO DE BIT's		■	
ESPESSURA [mm]		0.5	***
COMPRIMENTO [mm]		2.77	
LARGURA [mm]		1.40	
ÁREA TRANSVERSAL ATIVA [mm^2]		3.878	***
ÁREA SUPERFICIAL TOTAL [mm^2]		11.926	****
VOLUME [mm^3]		1.939	****

PARÂMETROS ELÉTRICOS:		
TENSÃO DE ALIMENTAÇÃO	[V]	■
POTÊNCIA DE DISSIPAÇÃO	[W]	0.17
RESISTÊNCIA TÉRMICA	[°C/ W]	16
TEMPO "ON"$_{MIN}$	[s]	0.45 E-6
TEMPO "ON"$_{MAX}$	[s]	4.50 E-6
TEMPO "OFF"$_{MIN}$	[s]	■
TAMANHO DO INTERVALO	[s]	10.0 E-6

TABELA 6.1.2 TEMPERATURA DA JUNÇÃO EM FUNÇÃO DO CICLO DE TRABALHO.

	REGIME DE OPERAÇÃO "ON-OFF" [ ]			
DURAÇÃO DO PULSO T_{ON} [s]	TEMPERATURA DA JUNÇÃO T_J [°C]	FATOR DE TEMPERATURA Π_T	TAXA DE FALHAS [falha/10^6hs]	CICLO DE TRABALHO [%]
0.45×10^{-6}	11.43	0.03954	28.30	4.5
0.85×10^{-6}	21.59	0.07984	28.32	8.5
1.25×10^{-6}	31.75	0.15382	28.36	12.5
1.65×10^{-6}	41.91	0.28406	28.44	16.5
2.05×10^{-6}	52.07	0.50485	28.56	20.5
2.45×10^{-6}	62.23	0.86650	28.77	24.5
2.85×10^{-6}	72.39	1.44069	29.10	28.5
3.25×10^{-6}	82.55	2.32678	29.61	32.5
3.65×10^{-6}	92.71	3.65908	30.37	36.5
4.05×10^{-6}	102.82	5.60362	31.49	40.5
4.45×10^{-6}	113.03	8.42473	33.10	44.5
4.50×10^{-6}	114.32	8.85658	33.35	45.0
T_{off} [s]				
4.85×10^{-6}	100.85			
5.25×10^{-6}	87.41			
5.65×10^{-6}	75.76			
6.05×10^{-6}	65.67			
6.45×10^{-6}	56.92			
6.85×10^{-6}	49.33			
7.25×10^{-6}	42.76			
7.65×10^{-6}	37.06			
8.05×10^{-6}	32.12			
8.45×10^{-6}	27.84			
8.85×10^{-6}	24.13			
9.25×10^{-6}	20.91			
9.65×10^{-6}	18.13			
10.00×10^{-6}	15.71			

OBSERVAÇÕES:

* O valor da temperatura da capsula foi obtido da norma MIL-HDBK-217-E, na tabela 4.2.3, e o Π_E, na tabela 4.2.5.

** Considerou-se o número de portas a partir da contagem de transistores no esquema do dispositivo obtido do próprio manual.

*** A área transversal ativa do substrato é considerada como a área média utilizada no cálculo da temperatura da junção durante o intervalo de tempo em que o dispositivo está energizado e cujos dados são fornecidos pelo fabricante.

**** A área superficial e o volume do substrato são obtidos a partir dos dados do fabricante, tendo-se adotado para a espessura da pastilha o valor de 0.5 [mm], apresentado no item 5.3.3.

Para o cálculo da temperatura de junção T_J, fator de temperatura Π_T e a taxa de falha λ no intervalo de 0 até 4.5 [μs] utilizou-se as seguintes expressões:

$$T_J = 25.486 \times 10^6 \; t_{on} \quad [^\circ C] \tag{6.1.1}$$

$$\Pi_T = 0.1 \exp\left[-5794\left(\frac{1}{T_J + 273} - \frac{1}{298}\right)\right] \tag{6.1.2}$$

$$\lambda = 0.573\,\Pi_T + 28.28 \quad [\text{falhas}/10^6\text{hs}] \tag{6.1.3}$$

Para o intervalo de 4.5 [μs] até 10 [μs] quando o componente está desenergizado, a temperatura da junçao T_J é calculada a partir da expressão 6.1.4.

$$T_J = 114.32 \exp\left(-0.3575\; t_{off}\right) \quad [^\circ C] \tag{6.1.4}$$

AMPLIFICADOR OPERACIONAL OP-27

TEMPERATURA Tj vrs. TEMPO

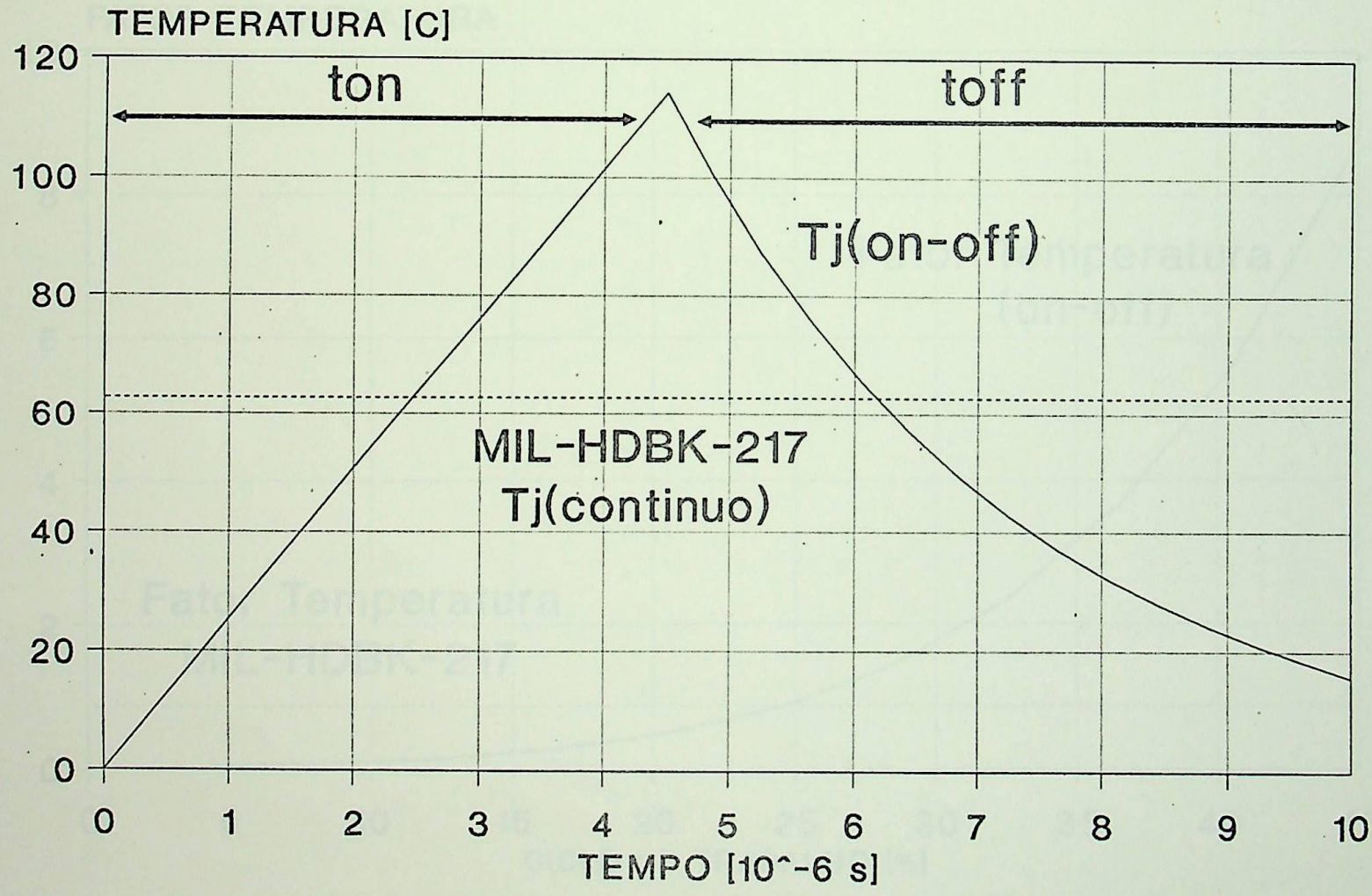

FIG.6.1.1

AMPLIFICADOR OPERACIONAL OP-27
FATOR TEMPERATURA vrs. CICLO DE TRABALHO

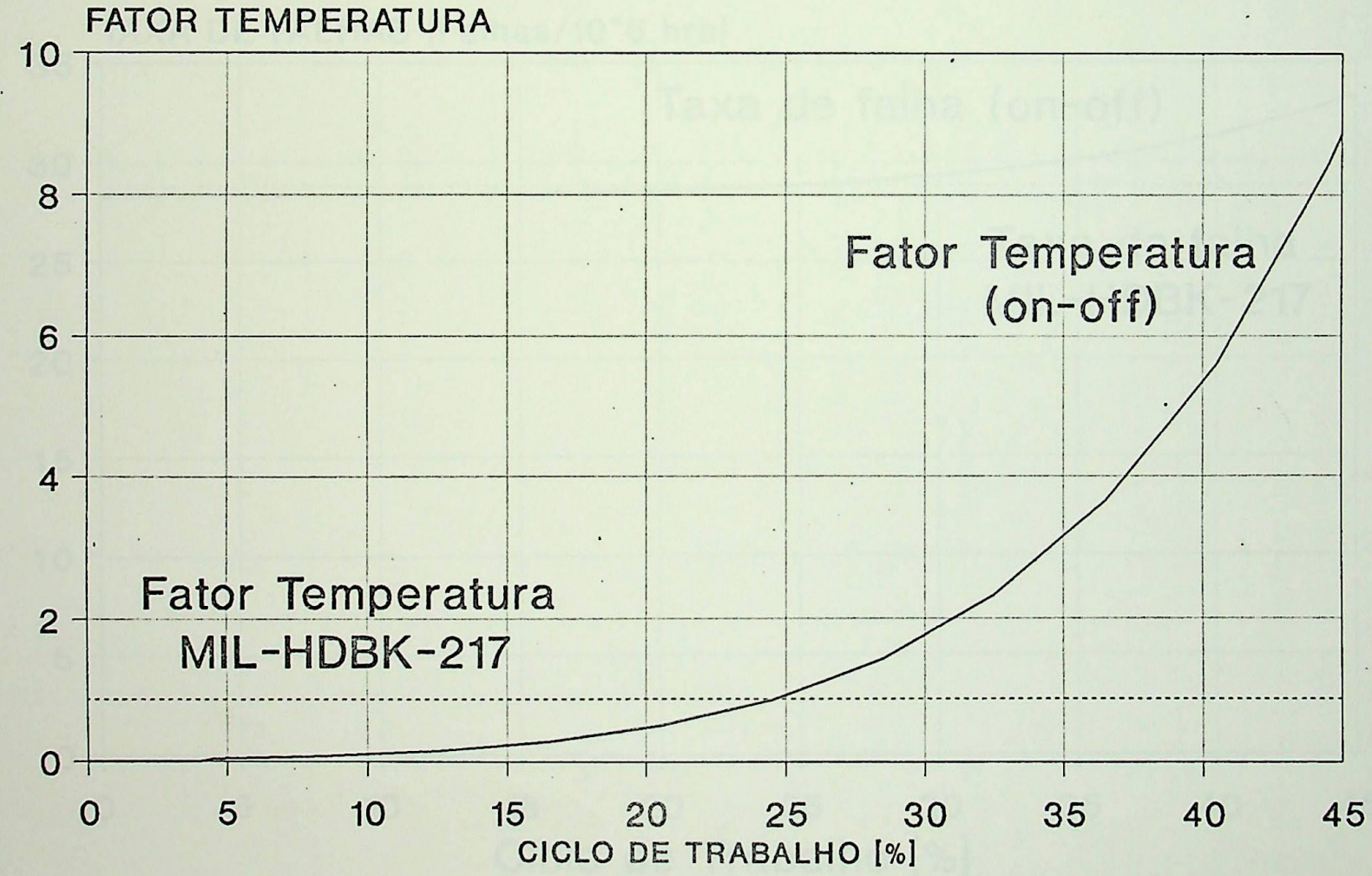

FIG.6.1.2

AMPLIFICADOR OPERACIONAL OP-27
TAXA DE FALHAS vrs. CICLO DE TRABALHO

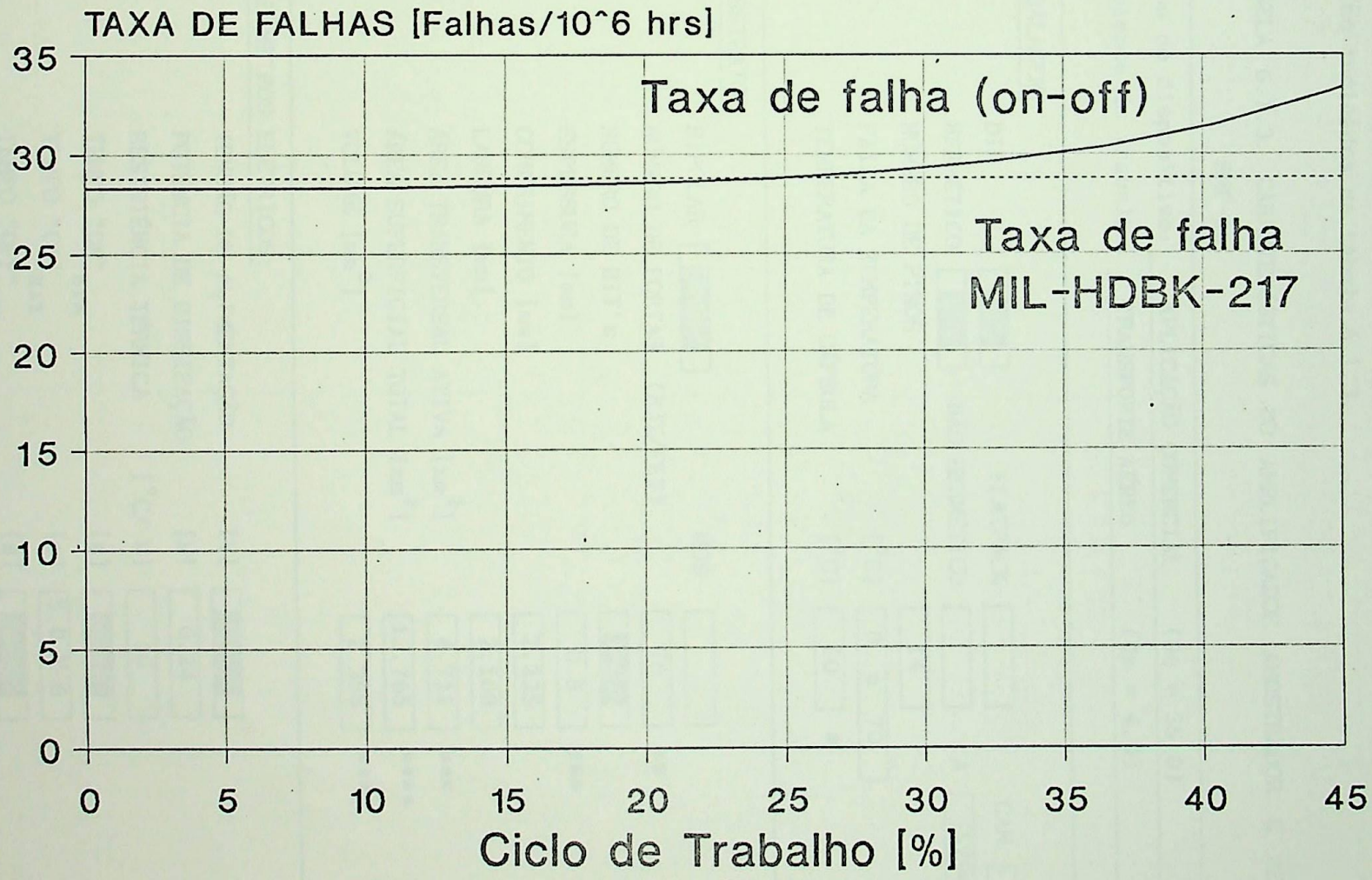

FIG.6.1.3

6.1.2 Amplificador Amostrador e Retentor ("sample and hold") SMP-10

Os dados necessários, obtidos das especificações do fabricante estão indicados na tabela 6.1.3.

TABELA 6.1.3. CARACTERÍSTICAS DO AMPLIFICADOR AMOSTRADOR E RETENTOR SMP-10.

Tipo de dispositivo:	APLICAÇÃO COMERCIAL	(Π_Q = 35.0)
Ambiente de trabalho:	TRANSPORTE AÉREO	(Π_E = 4.0)

EMBALAGEM:

DIP		FLATPACK		CAN	
HERMÉTICO		NÃO HERMÉTICO		A	5794.0
NÚMERO DE PINOS			14		
FAIXA DA TEMPERATURA	[°C]		0 a 70		
TEMPERATURA DE CÁPSULA	[°C]		60	*	

SUBSTRATO:

BIPOLAR		MOS	
NÚMERO DE PORTAS (BJT/FET)		76	**
NÚMERO DE BIT's			
ESPESSURA [mm]		0.5	***
COMPRIMENTO [mm]		2.235	
LARGURA [mm]		2.108	
ÁREA TRANSVERSAL ATIVA [mm^2]		4.711	***
ÁREA SUPERFICIAL TOTAL [mm^2]		13.765	****
VOLUME [mm^3]		2.355	****

PARÂMETROS ELÉTRICOS:

TENSÃO DE ALIMENTAÇÃO	[V]	
POTÊNCIA DE DISSIPAÇÃO	[W]	0.24
RESISTÊNCIA TÉRMICA	[°C/ W]	16
TEMPO "ON" $_{MIN}$	[s]	
TEMPO "ON" $_{MAX}$	[s]	5.0 E-6
TEMPO "OFF" $_{MIN}$	[s]	
TAMANHO DO INTERVALO	[s]	10.0 E-6

TABELA 6.1.4 TEMPERATURA DA JUNÇÃO EM FUNÇÃO DO CICLO DE TRABALHO.

	REGIME DE OPERAÇÃO "ON-OFF" [ ]			
DURAÇÃO DO PULSO T_{ON} [s]	TEMPERATURA DA JUNÇÃO T_J [°C]	FATOR DE TEMPERATURA Π_T	TAXA DE FALHAS [falha/10^6hs]	CICLO DE TRABALHO [%]
0.45×10^{-6}	13.32	0.04524	249.12	4.5
0.85×10^{-6}	25.16	0.10104	249.23	8.5
1.25×10^{-6}	37.00	0.21225	249.44	12.5
1.65×10^{-6}	48.84	0.42216	249.84	16.5
2.05×10^{-6}	60.68	0.79965	250.55	20.5
2.45×10^{-6}	72.52	1.44982	251.79	24.5
2.85×10^{-6}	84.36	2.52698	253.84	28.5
3.25×10^{-6}	96.20	4.25024	257.11	32.5
3.65×10^{-6}	108.04	6.92138	262.10	36.5
4.05×10^{-6}	119.88	10.94477	269.83	40.5
4.45×10^{-6}	131.72	16.84910	281.05	44.5
4.85×10^{-6}	143.56	25.31019	297.12	48.5
5.00×10^{-6}	148.00	29.30908	304.72	50.0
Toff [s]				
5.25×10^{-6}	114.77			
5.45×10^{-6}	107.23			
5.85×10^{-6}	93.60			
6.05×10^{-6}	87.45			
6.45×10^{-6}	76.34			
6.85×10^{-6}	66.63			
7.25×10^{-6}	58.17			
7.65×10^{-6}	50.77			
8.05×10^{-6}	44.32			
8.45×10^{-6}	38.69			
8.85×10^{-6}	33.77			
9.05×10^{-6}	31.55			
9.85×10^{-6}	24.04			
10.00×10^{-6}	22.46			

OBSERVAÇÕES:

* O valor da temperatura da capsula foi obtido da norma MIL-HDBK-217-E, na tabela 4.2.3, e o Π_E, na tabela 4.2.5.

** Considerou-se o número de portas a partir da contagem de transistores no esquema do dispositivo obtido do próprio manual.

*** A área transversal ativa do substrato é considerada como a área média utilizada no cálculo da temperatura da junção durante o intervalo de tempo em que o dispositivo está energizado e cujos dados são fornecidos pelo fabricante.

**** A área superficial e o volume do substrato são obtidos a partir dos dados do fabricante, tendo-se adotado para a espessura da pastilha o valor de 0.5 [mm], apresentado no item 5.3.3.

Para o cálculo da temperatura de junção T_J, fator de temperatura Π_T e a taxa de falha λ no intervalo de 0 até 5.0 [μs] utilizou-se as seguintes expressões:

$$T_J = 29.618 \times 10^6 \; t_{on} \quad [^\circ C] \tag{6.1.5}$$

$$\Pi_T = 0.1 \exp\left[-5794\left(\frac{1}{T_J + 273} - \frac{1}{298}\right)\right] \tag{6.1.6}$$

$$\lambda = 1.9\,\Pi_T + 249.04 \quad [\text{falhas}/10^6\text{hs}] \tag{6.1.7}$$

Para o intervalo de 5.0 [μs] até 10 [μs] quando o componente está desenergizado, a temperatura da junçao T_J e calculada a partir da expressão 6.1.8.

$$T_J = 148.090 \exp\left(-0.3398\; t_{off}\right) \quad [^\circ C] \tag{6.1.8}$$

AMPLIFICADOR AMOSTRADOR/RETENEDOR SMP-10
TEMPERATURA Tj vrs. TEMPO

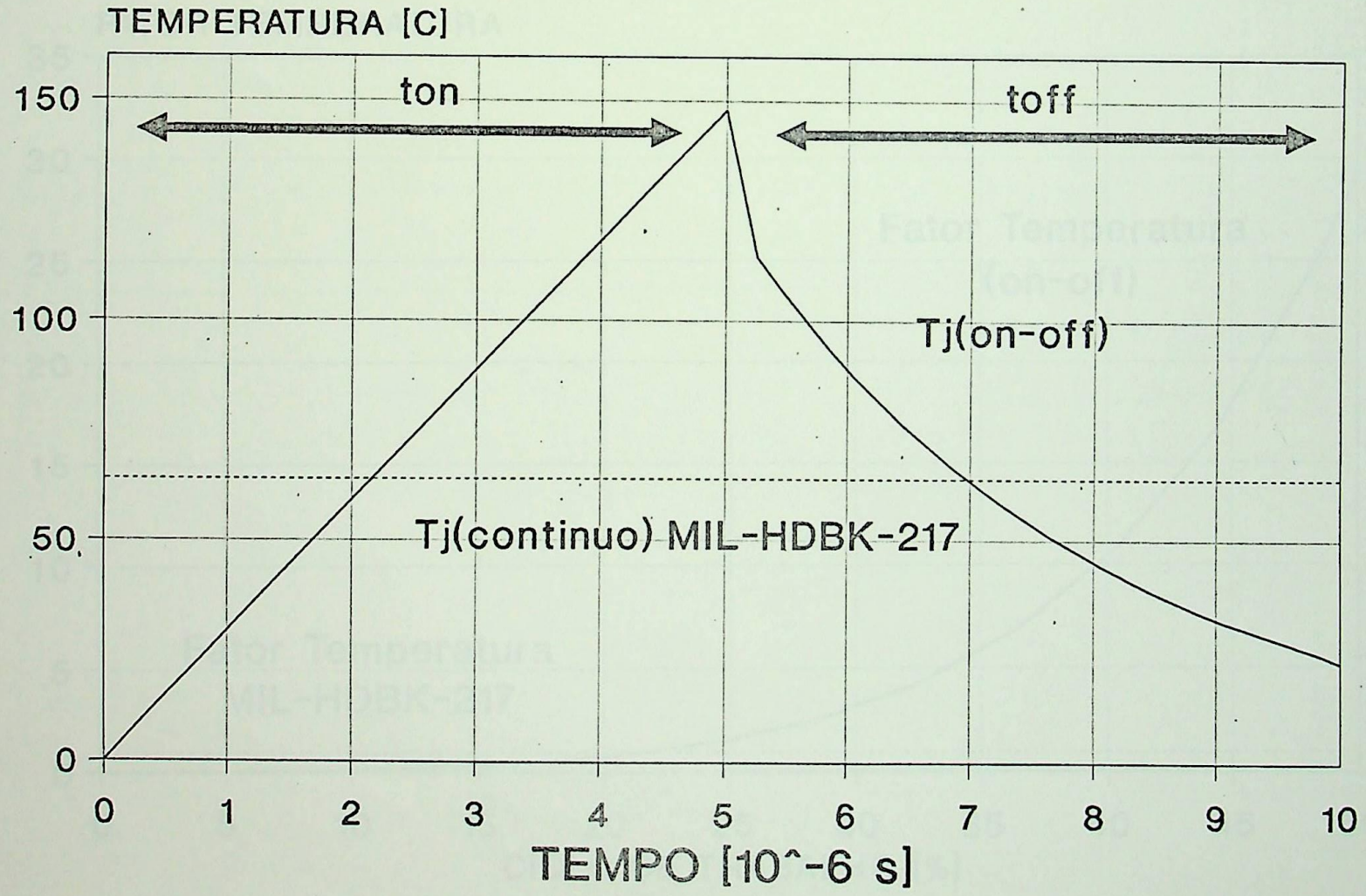

FIG.6.1.4

AMPLIFICADOR AMOSTRADOR/RETENEDOR SMP-10
FATOR TEMPERATURA vrs. CICLO DE TRABALHO

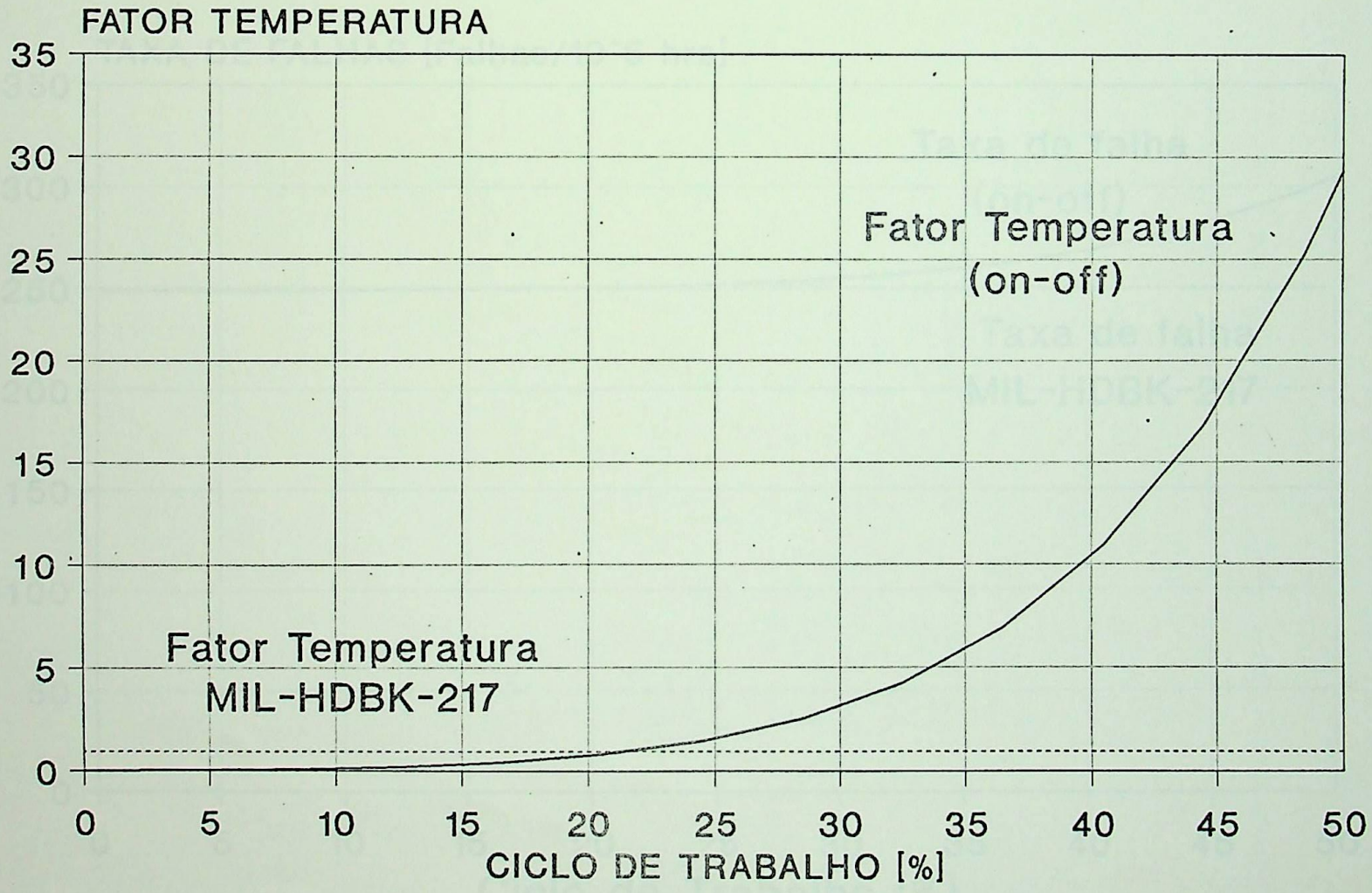

FIG.6.1.5

AMPLIFICADOR AMOSTRADOR/RETENEDOR SMP-10
TAXA DE FALHAS vrs. CICLO DE TRABALHO

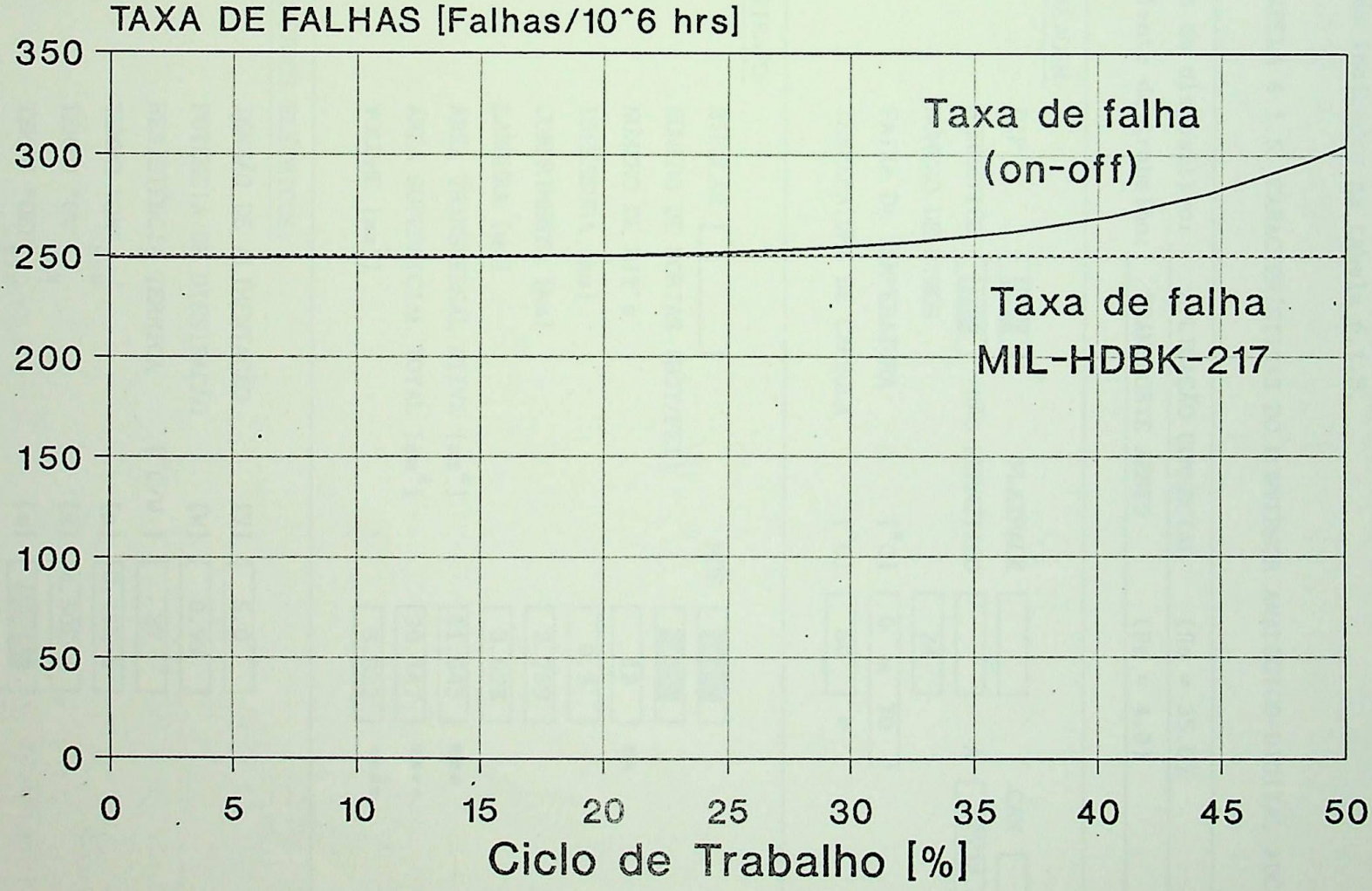

FIG.6.1.6

6.1.3 Conversor Analógico-Digital ADC-912

Os dados necessários, obtidos das especificações do fabricante estão indicados na tabela 6.1.5.

TABELA 6.1.5. CARACTERÍSTICAS DO CONVERSOR ANALÓGICO-DIGITAL ADC-912

Tipo de dispositivo:	APLICAÇÃO COMERCIAL	(π_Q = 35.0)
Ambiente de trabalho:	TRANSPORTE AÉREO	(π_E = 4.0)

EMBALAGEM:

DIP	■	FLATPACK		CAN	
HERMÉTICO	■	NÃO HERMÉTICO		A	7532.0
NÚMERO DE PINOS			24		
FAIXA DA TEMPERATURA	[°C]		0 a 70		
TEMPERATURA DE CÁPSULA	[°C]		60	*	

SUBSTRATO:

BIPOLAR		MOS	■
NÚMERO DE PORTAS (BJT/FET)			■
NÚMERO DE BIT's			12 **
ESPESSURA [mm]			0.5
COMPRIMENTO [mm]			3.759
LARGURA [mm]			3.098
ÁREA TRANSVERSAL ATIVA [mm^2]			11.645 ***
ÁREA SUPERFICIAL TOTAL [mm^2]			30.147 ****
VOLUME [mm^3]			5.822 ****

PARÂMETROS ELÉTRICOS:

TENSÃO DE ALIMENTAÇÃO	[V]	5.0
POTÊNCIA DE DISSIPAÇÃO	[W]	0.95
RESISTÊNCIA TÉRMICA	[°C/W]	27
TEMPO "ON"$_{MIN}$	[s]	0.45E-6
TEMPO "ON"$_{MAX}$	[s]	4.50E-6
TEMPO "OFF"$_{MIN}$	[s]	■
TAMANHO DO INTERVALO	[s]	10.0E-6

TABELA 6.1.6 TEMPERATURA DA JUNÇÃO EM FUNÇÃO DO CICLO DE TRABALHO

	REGIME DE OPERAÇÃO "ON-OFF" [ ]			
DURAÇÃO DO PULSO T_{ON} [s]	TEMPERATURA DA JUNÇÃO T_J [°C]	FATOR DE TEMPERATURA Π_T	TAXA DE FALHAS [falha/10^6hs]	CICLO DE TRABALHO [%]
0.045×10^{-6}	21.34	0.07	1213.14	4.5
0.085×10^{-6}	40.31	0.34	1213.14	8.5
0.125×10^{-6}	59.28	1.35	1213.31	12.5
0.165×10^{-6}	78.25	4.61	1213.72	16.5
0.205×10^{-6}	97.23	13.85	1214.89	20.5
0.245×10^{-6}	116.20	37.33	1217.87	24.5
0.285×10^{-6}	135.17	91.78	1214.78	28.5
0.325×10^{-6}	154.14	208.30	1239.57	32.5
0.365×10^{-6}	173.11	440.91	1269.09	36.5
0.405×10^{-6}	192.09	878.19	1324.58	40.5
0.445×10^{-6}	211.06	1656.60	1423.36	44.5
0.450×10^{-6}	213.43	1787.08	1439.92	45.0
Toff [s]				
0.465×10^{-6}	204.00			
0.505×10^{-6}	180.86			
0.545×10^{-6}	160.34			
0.585×10^{-6}	142.15			
0.625×10^{-6}	126.02			
0.665×10^{-6}	111.72			
0.705×10^{-6}	99.04			
0.745×10^{-6}	87.81			
0.785×10^{-6}	77.84			
0.825×10^{-6}	69.01			
0.865×10^{-6}	61.18			
0.905×10^{-6}	54.24			
0.945×10^{-6}	48.09			
0.985×10^{-6}	42.63			
1.000×10^{-6}	40.14			

OBSERVAÇÕES:

* O valor da temperatura da cápsula foi obtido da norma MIL-HDBK-217-E, tabela 4.2.3, e o Π_E, na tabela 4.2.5.

** Considerou-se o número de bits a partir dos dados apresentads pelo fabricante.

*** A área transversal ativa do substrato é considerada como a área média utilizada no cálculo da temperatura da junção durante o intervalo de tempo que o dispositivo está energizado e cujos dados são fornecidos pelo fabricante.

**** A área superficial total e o volume do substrato são obtidos a partir dos dados do fabricante e adotou-se do item 5.3.3 a espessura da pastilha como sendo 0.5 [mm].

Para o cálculo da temperatura de junção T_J, fator de temperatura Π_T e a taxa de falha λ no intervalo de 0 até 0.45 [μs] utilizou-se as seguintes expressões:

$$T_J = 474.30 \times 10^6 \; t_{on} \qquad [^\circ C] \tag{6.1.9}$$

$$\Pi_T = 0.1 \exp\left[-7532 \left(\frac{1}{T_J + 273} - \frac{1}{298} \right) \right] \tag{6.1.10}$$

$$\lambda = 0.1269 \; \Pi_T + 1213.14 \qquad [\text{falhas}/10^6 \text{ hs}] \tag{6.1.11}$$

Para o intervalo de 0.45 [μs] até 10.0 [μs] quando o componente está desenergizado, a temperatura da junção T_J é calculada a partir da expressão 6.1.12.

$$T_J = 213.43 \exp\left(- 0.3015 \; t_{off} \right) \qquad [^\circ C] \; . \tag{6.1.12}$$

CONVERSOR A/D ADC-912
TEMPERATURA Tj vrs. TEMPO

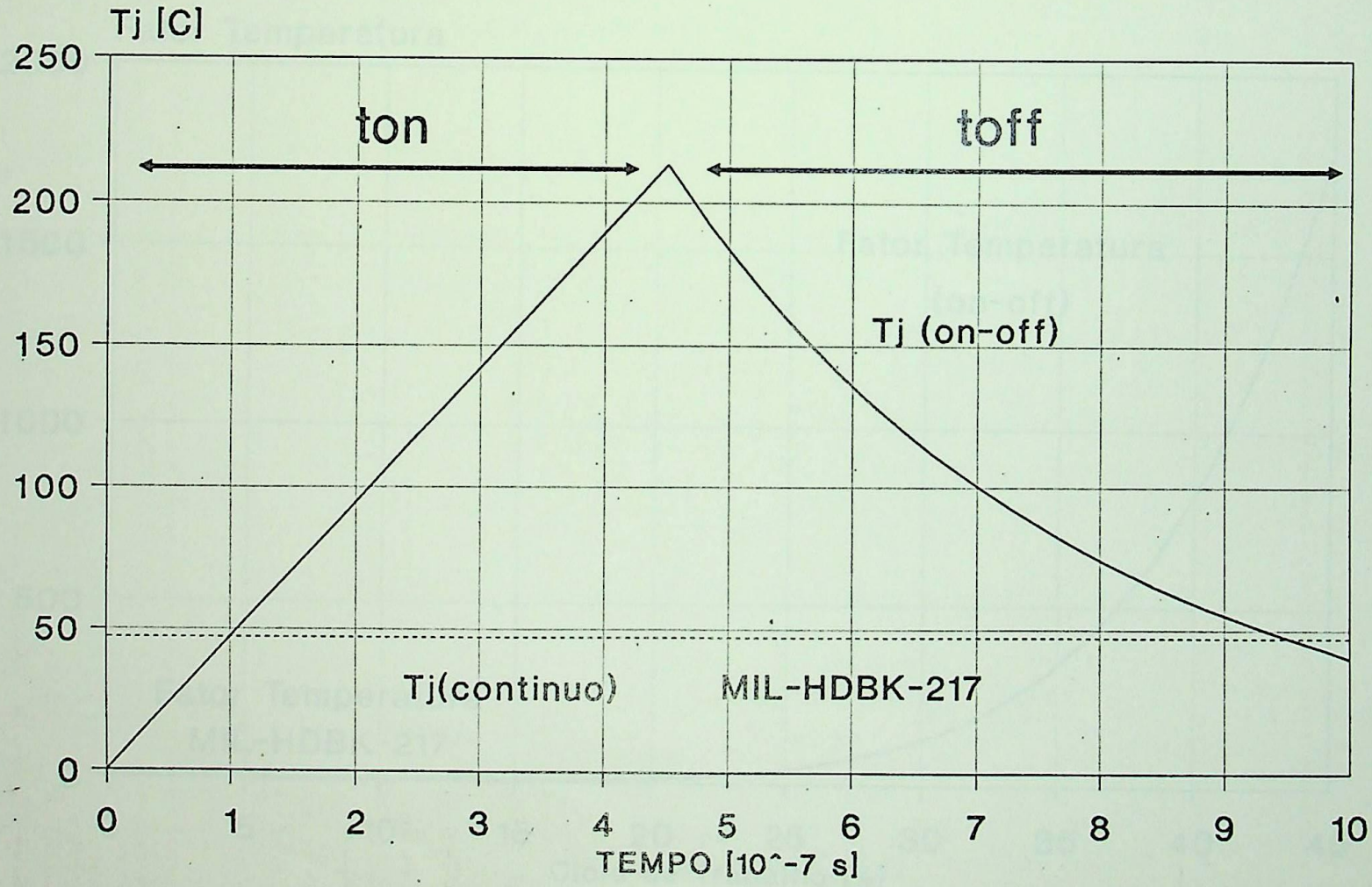

FIG.6.1.7

CONVERSOR A/D ADC-912
FATOR TEMPERATURA vrs. CICLO DE TRABALHO

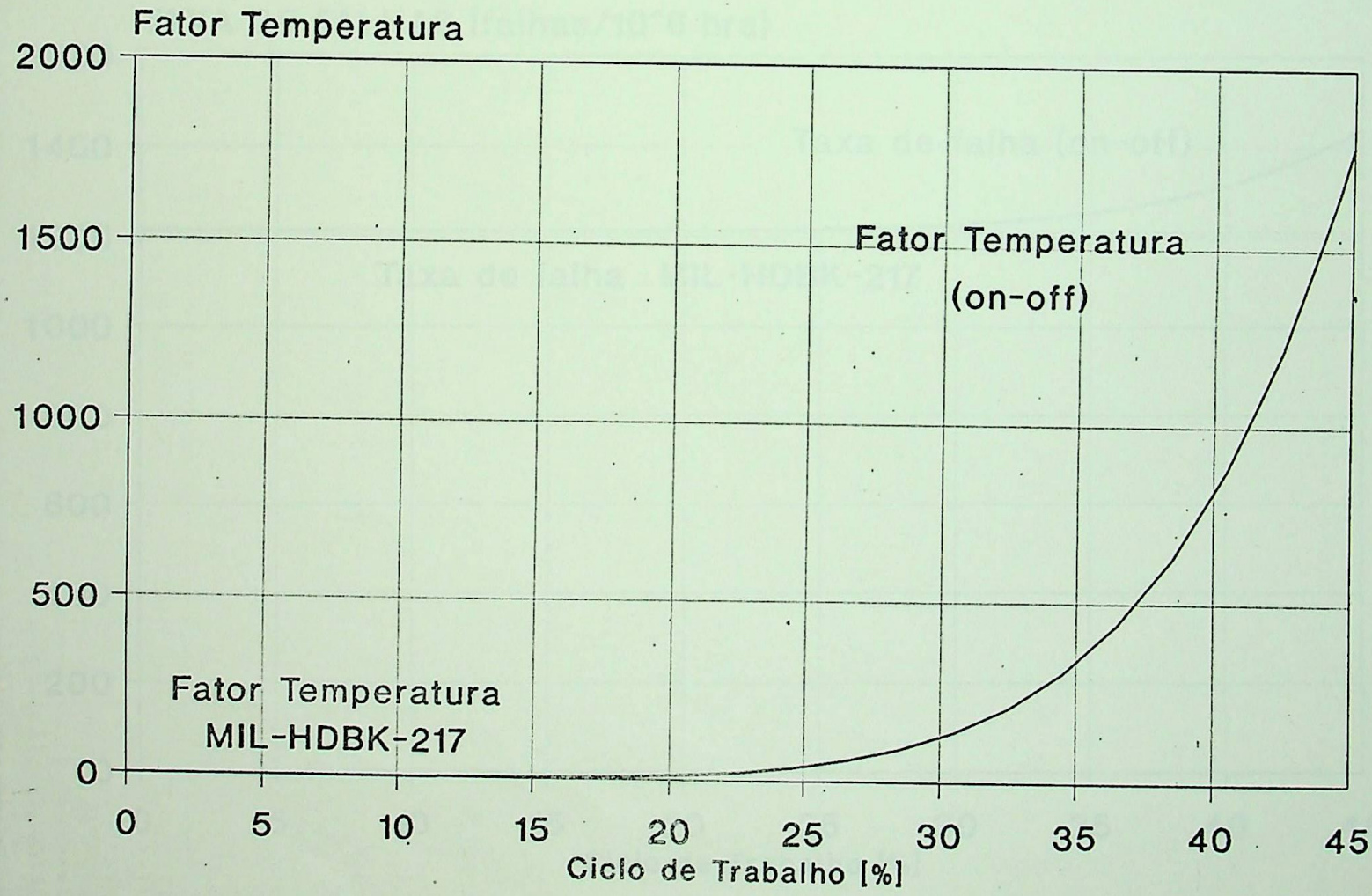

FIG.6.1.8

CONVERSOR A/D ADC-912
TAXA DE FALHA vrs. CICLO DE TRABALHO

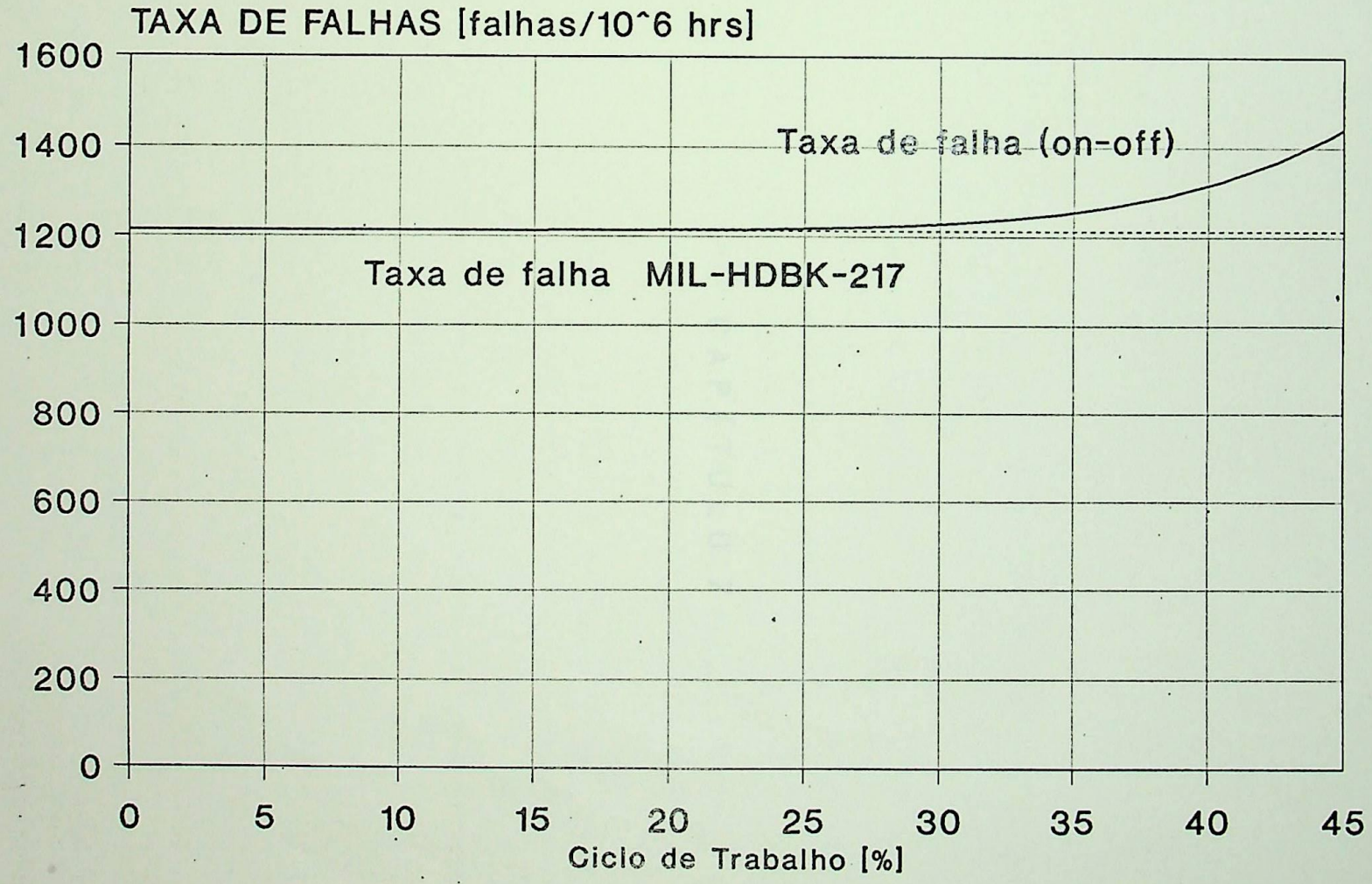

FIG.6.1.9

CAPÍTULO 7

7. CONCLUSÕES

7.1 Considerações Gerais

O objetivo principal do trabalho, que consistiu na atualização crítica do material existente na literatura, permitiu que se chegasse a um modelo fechado para a previsão da confiabilidade de componentes analógicos operando em regime discreto.

Um resultado quantitativo que confirma o aumento da taxa de falhas em comparação com o regime de operação contínua; caso seja validado pela experimentação, e após os ajustes necessários, permitirá ao projetista trabalhar com valores numéricos mais realistas.

A aplicação do modelo a dispositivos digitais e analógo-digitais mostra comportamento quantitativo semelhante aos dos analógicos mas deve ser interpretado com cuidado, pelo fato do efeito dinâmico do calor gerado internamente já estar, ao menos parcialmente, considerado na norma MIL-HDBK-217.

7.2 Resultados Conseguidos

Os principais resultados conseguidos no trabalho podem ser resumidos em:

(a) compilação e análise crítica comparativa do escasso material publicado sobre o assunto;

(b) apresentação de fórmulas fechadas para determinar a variação da temperatura de junção em regime discreto ("on-off") de operação;

(c) identificação dos fatores de ajuste a serem corrigidos em função dos valores da temperatura de junção;

(d) fórmulas fechadas para determinação das temperaturas de junção máxima, média e mínima em função do ciclo de trabalho; e

(e) constatação que entre 0 e 20% do ciclo de trabalho a norma MIL-HDBK-217 se aplica ao regime de operação "on-off".

7.3 Continuação Do Trabalho

Para o proseguimento e aperfeiçoamento deste trabalho, propõem-se os seguintes temas de pesquisa:

Projetar e executar testes acelerados ou em tempo real, otimizados em relação ao custo, que permitam validar e melhorar o modelo proposto.

A partir dos resultados dos testes e utilizando técnicas de correlação, melhorar os modelos de ajuste em função da temperatura ambiente e demais fatores ambientais.

Otimizar o fator de ajuste Π_Q de forma que a tecnologia de fabricação venha a melhorar a construção do CI, considerando como caso crítico o desempenho "on-off".

Examinar a influência do fator Π_E, que deve englobar a ciclagem de temperatura ambiental, em comparação com a influência do fator Π_T (influência da temperatura interna) em qualquer regime de operação (contínua ou discreta).

Investigar o fator que represente o número de vezes que pode acontecer a ciclagem "on-off", limite de vida útil do componente.

Procurar um fator de ajuste que possa ser incorporado ao modelo que englobe os diferentes aspectos da situação de dormência.

Incluir no modelo parâmetros que respondam pelas alterações das características físicas e químicas do CI.

Buscar uma expressão fechada geral que acomode todos os fatores citados no ajuste da taxa de falha.

CAPÍTULO 8

8. BIBLIOGRAFIA

[1].-ALEXANIAN, I. T. **A Method For Estimating The Reliability.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-26, n 5, p. 359-61, December, 1977.

[2].-AMERASEKERA, E. A. & CAMPBELL, D.. S. **Failure Mecanisms in Semicondutors Devices.** New York, U.S.A., John Wiley & Sons.

[3].-ANDERSON, R. T. **Reliability Design Handbook**; Reliability Analysis Center-RAC-RADC, New York, U.S.A. : 1976. páginas irregulares.

[4].-ARSENAULT, J. E. & ROBERTS, J. A. **Reliability & Maintainability of Electronic Systems.** Maryland, U.S.A. : Computer Science Press. Inc., 1980. 584 p.

[5].-BILLINGTON, R. & ALLAN, R. **Reliability Evaluation of Engineering Systems.** London, G.B. : Pitman Publishing Inc., 1985. 349 p.

[6].-BLANKS, H.S. **Reliability Prediction: A Construtive Critique of Mil-HDBK-217 E.** Quality and Reliability Engineering International. vol. 4, p. 227-34, 1988.

[7].-BOWLES, J. B. **A Survey of Reliability-Prediction Procedures For Microeletronic Devices.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. 4, n 1, p. 2-12, March, 1992.

[8].-BRENNOM, T. R. **Should us Mil-HDBK-217 be Revisted.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-37, n 5, p. 474, December, 1988.

[9].-CALABRO, R. **Reliability Principles and Practices.** New York, U.S.A. : McGraw-Hill, Inc., 1962. 371 p.

[10].-COPPOLA, A. **Reliability Engineering of Eletronic Equipment - a Historical Perspective.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-33, n 1, p.29-35, April, 1984.

[11].-FERREIRA, V. & NAKASHIMA, K. **Eletrônica Industrial Para Eletrônicos.** Itajubá, M.G., Brasil : 1984. 200 p. Apostila. (Engenharia Eletrônica). Escola Federal de Engenharia de Itajubá.

[12].-GLASER, A. B. et alii. **Integrated Circuit Engineering - Design, Fabrication and Application.** California, U.S.A.: Addison-Wesley Publishing Company, 1977. 811 p.

[13].-GOLOMB, S. W. **Mathematical Models: Uses and Limitations.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-20, n 3, p. 130-31, August, 1971.

[14].-GUITARD, R. **Reliability Data - Pratical View.** Microeletronic and Reliability. London, G.B., vol. 29, n 3, p. 405-13, 1989.

[15].-HERR, E. A. **Reliability Evaluation and Prediction for Discrete Semicondutors.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-29, n 3, p. 208-16, August, 1980.

[16].-JURAN, J. M. et alli. **Quality Control Handbook.** 3ed. New York, U.S.A.: McGraw-Hill, 1974. páginas irregulares.

[17].-KECECIOGLU, D. & JACKS, J. A. **The Arrhenius, Eyring, Inverse Power Law and Combination Models in Accelerated Life Testing.** Reliability Engineering, Elsevier Applied Science Publishers Ltd., England, p. 1-9, August, 1984.

[18].-KEONJIAN, E. **Microelectronics: Theory, Design and Fabrication.** New York, U.S.A. : McGraw-Hill Book Company, Inc., 1963. 383 p.

[19].-KIRKMAN, R. A. **Failure Concepts in Reliability Theory.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-12, n 4, p. 1-10, December, 1963.

[20].-KOOI, C. F. **Physical Analysis Of Stress Testing For Failure Of Electronics Components.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-17, n 2, p. 80-84, June, 1968.

[21].-LEONARD, C. T. **On us Mil-HDBK-217 and Reliability Prediction.** Transactions on Reliability, IEEE, Philadelphia, U.S.A., vol. R-37, n 5, p. 450-52, December, 1988.

[22].-MARTIN MARIETA AEROSPACE. **Dormancy and Power ON-OFF Cycling Effects on Electronics Equipment and Parts Reliability.** August, 1973. páginas irregulares.

[23].-MELLO, H. A. **Dispositivos Semicondutores.** 3a. ed. Rio de Janeiro, Brasil : Livros Técnicos e Científicos, 1978. 225 p.

[24].-MIL-HDBK-217-E. **Reliability Prediction of Electronic Equipment.** Department of Defense, Washington, U.S.A., April, 1979. Páginas irregulares.

[25].-MOURA, E. C. **Confiabilidade de Componentes.** Itajubá, M.G. 1990. 74 p. Apostila. (Confiabilidade). Escola Federal de Engenharia de Itajubá.

[26].-MYERS, R. H. et alli. **Reliability Engineering for Electronic Systems.** New York, U.S.A. : John Wiley & Sons, Inc., 1964., 360 p.

[27].-NBR 5462 CONFIABILIDADE. **Terminologia.** ABNT, SP, 1981.

[28].-O'CONNOR, P.D.T. **Pratical Reliability Engineering.** Philadelphia, U.S.A. : Heyden & Son Ltd., 1981, 229 p.

[29].-O'CONNOR, P. D. T. **Microelectronic System Reliability Prediction.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-32, n 1, p. 9-13, April, 1983.

[30].-PANTIC, D. M. **Maturity Factors in Predicting Failure Rate for Linear Integrated Circuit.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-33, n 3, p. 208-12, August, 1984.

[31].-PETCH, M. & KANG, W. C. **A Critique of Mil-HDBK-217-E. Reliability Predictions Methods.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-37, n 5, p. 453-56, December, 1988.

[32].-RICKERS, H.C. & MANNO, P.F. **Microprocessor and LSI Microcircuit Reliability - Prediction Model.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-29, n 3, p. 196-202, August, 1981.

[33].-SEAGER, J.D. & FIESELMAN, C.D. **A Method to Predict an Average Activation Energy for Subassemblies.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-37, n 5, p. 458-60, December, 1988.

[34].-TENG, N. H. & KOLARIK, W. J. **ON/OFF Cycling Under Multiple Stresses.** Transactions on Reliability. IEEE, Philadelphia, U.S.A., vol. R-38, n 4, p. 494-98, October, 1989.

[35].-TURNER, L.W. **Circuitos e Dispositivos Eletrônicos.** 4a. ed. São Paulo, Brasil : Lewis Editora Ltda., 1982. Páginas irregulares.

[36].-ZUFFO, J. A. **Compêndio de Microeletrônica.** Rio de Janeiro, Brasil : Guanabara Dois S.A., 1984. vol. 1,2 e 3, 889 p.

"Mestre não é quem sempre ensina,
mas quem de repente aprende"

Guimarães Rosa

DATA 13 / 10 / 19 94
PROC.
PED. PPG
LIV.
Cz$ DOAÇÃO

EFEI - BIBLIOTECA MAUÁ
8200764
NÃO DANIFIQUE ESTA ETIQUETA

FICHA 01 T.764
EFEI / Biblioteca Mauá
P438a
621.3.049.77:519.718(043.2)

PÉREZ REIMBOLD, M. M.

Ajuste da taxa de falhas de CI'S monolíticos em regime discreto("on-off") na MIL-HDBK-217

Data	N.o Registro	Data
95	Ana Mª Silva	
	Ana Maria da Silva	

EFEI

BIBLIOTECA MAUÁ

Esta publicação deverá ser devolvida dentro do prazo estipulado.

O leitor é responsável pela publicação em seu poder.