TESE
907

LA FEDERAL DE ENGENHARIA DE ITAJUBÁ

COMPENSADOR ATIVO DO FATOR DE POTÊNCIA UTILIZANDO CONVERSOR HÍBRIDO

MOYSÉS BARROS SILVA

ITAJUBÁ - MG
1996

ESCOLA FEDERAL DE ENGENHARIA DE ITAJUBÁ

Escola Federal de Engenharia de Itajubá - EFEI
Biblioteca
MAUÁ
BIM

DISSERTAÇÃO DE MESTRADO

COMPENSADOR ATIVO DO FATOR DE POTÊNCIA UTILIZANDO CONVERSOR HÍBRIDO

MOYSÉS BARROS SILVA

ORIENTADORES:

PROF. LUIZ EDUARDO BORGES DA SILVA
PROF. VALBERTO FERREIRA DA SILVA

ITAJUBÁ - MG
1996

CLASS. 621.314.5(043.2)
CUT. 4. S586c
TOMBO. 907

"Se planejarmos para um ano, devemos plantar cereais. Se planejarmos para uma década, devemos plantar árvores. Se planejarmos para toda a vida, devemos treinar e educar o homem."

Sun-Tsu (2500 a.C.)

Aos meus pais e a minha extraordinária família pelo apoio, compreensão, amor e por tudo que representam.

AGRADECIMENTOS

Aos meus professores Luiz Eduardo Borges da Silva e Valberto Ferreira da Silva, pela amizade, dignidade, apoio e excelente orientação. A estes pesquisadores de elevada capacitação técnica e profissional, verdadeiros lutadores pela nobre causa da educação.

Aos meus pais, Altinésio de Melo Silva (*in memorian*) e Maria Estela Barros Silva, pela educação, pela luta, por nunca ter desistido, enfim, por tudo. A minha família, em especial a Aílda Rego Barros por acreditar, e pelo apoio e carinho sempre demonstrados por todos.

A Evanilda Aparecida Carvalho da Silva pelo enorme auxílio, amor e compreensão nos diversos momentos de ausência, que a vida há de nos devolver.

Ao amigo Carlos Gilberto de Figueiredo (*in memorian*), que iniciou comigo esta caminhada, e cuja decência e amor pela vida contagiava a todos, meu sincero agradecimento pela ajuda e eterno companheirismo.

A Anchieta Nogueira Bernardo Guimarães pelo excelente trabalho nos desenhos.

Aos professores e funcionários do Departamento de Eletrônica da EFEI, em especial aos funcionários do Laboratório, pela dedicação, apoio e colaboração.

Aos amigos e companheiros de trabalho da *Asea Brown Boveri*, pela amizade, sugestões apresentadas e grande cooperação na fase final deste trabalho.

Aos amigos de moradia pela amizade e momentos de alegria sem os quais esta jornada seria bem mais difícil.

Aos professores, funcionários e amigos do Departamento de Engenharia Elétrica da Universidade de Taubaté, pelo incentivo, apoio e pela excelente oportunidade de trabalho no meio acadêmico.

RESUMO

O aumento na utilização de circuitos chaveados de Eletrônica de Potência em todos os tipos de aplicações industriais e uma legislação cada vez mais rígida, principalmente quanto a restrição dos níveis de distorção harmônica da corrente, estão direcionando as pesquisas na busca de novas soluções para manter o fator de potência industrial dentro de valores seguros. O controle de harmônicos e a compensação de reativo em instalações com cargas não lineares têm se tornado um grande problema para os sistemas elétricos. Os bancos de capacitores chaveados apresentam características indesejáveis de difícil solução, tais como: a ressonância paralela e a sobretensão. Por outro lado, têm aparecido, em diversas publicações científicas, novos conceitos de potência reativa instantânea , compensada por filtros ativos.

Este trabalho apresenta o desenvolvimento de um Conversor Híbrido e sua aplicação como um Condicionador de Linha. Basicamente, o conversor híbrido é uma ponte conversora totalmente controlável, com duas chaves de potência (transistores ou GTO's) funcionando como um "chopper". Dessa maneira, o conversor permite um controle independente da tensão e do fator de deslocamento. Com o desenvolvimento de uma versátil estratégia de controle baseada em microprocessador e que utiliza técnicas PWM, o conversor produz parte da potência reativa consumida pela carga, apresentando baixos níveis de distorção harmônica. Desenvolvido com uma tecnologia bastante conhecida, esse conversor é adequado para a compensação de potências elevadas. São apresentadas a análise teórica, os diagramas de operação, o cálculo harmônico, os circuitos principais, as simulações e os resultados experimentais. As curvas das principais formas de onda de todo o conjunto experimental são mostradas para demonstrar o desempenho satisfatório do Conversor Híbrido como um Compensador Ativo do Fator de Potência.

ABSTRACT

The ever increasing utilization of Power Electronic's switching circuits in all kinds of industry applications and the severe standards requirements, mainly the restriction of the allowable levels of current harmonic distortion, are pushing the research toward new solutions to keep the industrial power factor around certain values. The harmonic control and reactive compensation of installations with non linear loads has became a great problem to electrical systems. The switched capacitors banks brings together undesirable characteristics that are not easy to solve , like parallel resonance and over voltage. On the other hand, it has been appeared, on several scientifics publications, new concepts of instantaneous reactive power compensated by active filters.

This work presents the development of a Hybrid Converter and its applications as a Line Conditioner. The hybrid converter basically is a fully controlable converter bridge with two power switches (transistors or GTO's) working as a chopper. Therefore, this converter allows independent voltage control and displacement factor. With the development of a versatile microprocessor-based control strategy using PWM techiniques, the converter produces part of the reactive power consumed by the load, offering low harmonic distortion levels. Developed with a well know technology, this converter is suitable for large power compensation. The theoretical analysis, operations diagrams, harmonic calculation, main circuits, simulations and experimental results are verified. Oscilograms of typical waveforms from the experimental setup are ilustrated to demonstrate the satisfactory performance of the Hybrid Converter as an Active Power Factor Compensator.

ABSTRACT

The ever increasing utilization of Power Electronic's switching circuits in all kinds of industry applications and the severe standards requirements, mainly the restriction of the allowable levels of current harmonic distortion, are pushing the research toward new solutions to keep the industrial power factor around certain values. The harmonic control and reactive compensation of installations with non linear loads has became a great problem to electrical systems. The switched capacitors banks brings together undesirable characteristics that are not easy to solve , like parallel resonance and over voltage. On the other hand, it has been appeared, on several scientifics publications, new concepts of instantaneous reactive power compensated by active filters.

This work presents the development of a Hybrid Converter and its applications as a Line Conditioner. The hybrid converter basically is a fully controlable converter bridge with two power switches (transistors or GTO's) working as a chopper. Therefore, this converter allows independent voltage control and displacement factor. With the development of a versatile microprocessor-based control strategy using PWM techiniques, the converter produces part of the reactive power consumed by the load, offering low harmonic distortion levels. Developed with a well know technology, this converter is suitable for large power compensation. The theoretical analysis, operations diagrams, harmonic calculation, main circuits, simulations and experimental results are verified. Oscilograms of typical waveforms from the experimental setup are ilustrated to demonstrate the satisfactory performance of the Hybrid Converter as an Active Power Factor Compensator.

ÍNDICE

Resumo.....*i*

Abstract.....*ii*

Simbologia.....*vii*

Capítulo I - Introdução.....1

Capítulo II - O Conversor Híbrido.....5

2.1 - Introdução.....5

2.2 - Operação do Conversor Híbrido.....6

2.3 - Circuito de atraso para disparo dos transistores do "Chopper".....8

2.4 - Modulação PWM dos Transistores.....9

2.5 - Equacionamento Básico do Conversor Híbrido.....9

2.5.1 - Cálculo do valor médio da tensão de saída (Vdα).....12

2.5.1.1 - Gráficos da tensão de saída Vdα.....13

2.5.2 - Cálculo da corrente eficaz de entrada do Conversor.....18

Capítulo III - Circuitos de Chaveamento e Proteção dos semicondutores de Potência.....25

3.1 - Introdução.....25

3.2 - Proteção dos Semicondutores de Potência.....25

3.2.1 - Proteção contra sobretensão.....26

3.2.1.1 - Circuito "Snubber" para os transistores bipolares.....26

3.2.1.1.1 - Cálculo do capacitor do "Snubber".....31

3.2.1.1.2 - Cálculo do resistor do "Snubber".....32

3.2.1.1.3 - Cálculo da corrente de pico na descarga do capacitor.....32

3.2.1.2 - Simulação e resultado obtido com circuito "Snubber".....34

3.3 - Proteção contra sobrecorrente e di/dt.....35

3.4 - "Driver" dos transistores de Potência.....36

3.4.1 - Introdução.....36

3.4.2 - Circuito de "Driver" desenvolvido.....38

3.4.2.1 - Diagrama de blocos do Circuito de "Driver".....39
3.4.2.2 - Descrição do circuito.....40
3.4.2.2.1 - Fonte Simétrica - Isolação Galvânica.....40
3.4.2.2.2 - Circuito de entrada com isolação ótica e alta rejeição em modo comum (CMRR).....40
3.4.2.2.3 - Detecção e proteção contra sobrecorrente.....44
3.5 - "Driver" dos tiristores da Ponte Trifásica Tiristorizada (PTT).....46

Capítulo IV - O Sistema de Controle Microprocessado.....47
4.1 - Introdução.....47
4.2 - "Hardware" do Sistema de Controle.....48
4.2.1 - Circuito de Sincronismo com a rede.....48
4.2.2 - Sinais de Entrada para o Sistema de Controle.....50
4.2.2.1 - Ângulo alfa (α).....50
4.2.2.2 - Índice de Modulação (DM).....50
4.2.2.3 - Sinal de Sincronismo com a rede CA (Vsinc).....51
4.2.3 - Sinais de Saída do Sistema de Controle.....51
4.2.3.1 - T1 a T6.....51
4.2.3.2 - Qs e Qp.....51
4.2.3.3 - PB7 (Libera Disparo).....51
4.2.3.4 - FIRQ.....51
4.2.3.5 - IRQ.....52
4.3 - Estratégias de Modulação (PWM) do Sistema de Controle.....53
4.3.1 - Modo de Modulação I.....56
4.3.2 - Modos de Modulação II e IV.....56
4.3.3 - Modo de Modulação III.....57
4.3.4 - Geração da Tabela das Larguras de Pulso de Disparo.....59
4.3.5 - Considerações sobre a faixa de controle da tensão Vdα.....62
4.4 - "Software" do Sistema de Controle.....67
4.4.1 - Introdução.....67
4.4.2 - Sinais de Interrupção do Microprocessador 6809.....67
4.4.2.1 - NMI (interrupção não-mascarável).....67
4.4.2.2 - FIRQ (requisição de interrupção rápida).....68

4.4.2.3 - IRQ (requisição de interrupção padrão)....68
4.4.3 - PLL por "Software" (Método de Comando Eqüidistante)....69
4.4.4 - Fluxogramas do Sistema de Controle Microprocessado....73
4.4.4.1 - Programa Principal (LOOP)....74
4.4.4.2 - Rotina NMI....74
4.4.4.3 - Rotina FIRQ....74
4.4.4.4 - Subrotina PRPIRQ....75
4.4.4.5 - Rotina IRQX6....75
4.4.4.6 - Subrotina "READ" (Leitura)....75
4.4.4.7 - Rotinas IRQ e DIPIRQ....76
4.4.4.8 - Subrotina POLIRQ....85
4.4.5 - Modos de operação dos Temporizadores Programáveis....86
4.4.5.1 - Modo I (Contador 1 no Modo Pulso Simples "One-Shot")....86
4.4.5.2 - Modo II (Contador 1 no Modo "Free Running")....87
4.4.5.3 - Modo III (Contador T2)....88
4.4.5.4 - Modo IV (Contador T2 no Modo Contador de Pulso)....88
4.4.6 - Controle de Interrupção no sistema microprocessado....88
4.5 - Resposta dinâmica do Conversor....89

Capítulo V - Resultados Obtidos....94
5.1 - Introdução....94
5.2 - Conversor Híbrido operando nos Modos Retificador e Inversor....94
5.2.1 - Carga Resistiva....94
5.2.2 - Carga Indutiva (RL)....99
5.3 - Análise do Conteúdo Harmônico das Correntes de Linha para os diferentes modos de modulação....115

Capítulo VI - Compensador Ativo do Fator de Potência utilizando Conversor Híbrido....125
6.1 - Introdução....125
6.2 - O Conversor Híbrido como Compensador Ativo do Fator de Potência....125
6.2.1 - Resultados Experimentais do Filtro....128

Conclusão.....139

Apêndice I - Cálculo do valor médio da tensão de saída do Conversor Híbrido.....141

Apêndice II - Cálculo do valor eficaz da corrente de entrada do Conversor Híbrido...145

Apêndice III - Atenuador de Freqüência Compensada.....148

Referências Bibliográficas.....149

SIMBOLOGIA

A ..... Amplitude

AC, CA ..... Corrente Alternada

AD ..... Convesor Analógico - Digital

a_n ..... Valor eficaz do n-ésimo harmônico (coeficientes da Série de Fourier)

A_{TRAPEZ} ..... Amplitude da onda trapezoidal (sinal modulante - PWM)

A_{TRIANG} ..... Amplitude da onda triangular (portadora - PWM)

Buffer (OC) ... Amplificador de corrente do tipo Coletor Aberto

C ..... Capacitor

C_B ..... Capacitância de "Speed-up"

C_{be}..... Capacitância da junção base-emissor do transistor bipolar

C_p ..... Capacitância parasita de um fotoacoplador

C_s ..... Capacitor do circuito "snubber" paralelo (transistor bipolar)

CC, DC ..... Corrente Contínua

CI ..... Circuito Integrado

CMRR ..... Rejeição a Ruído em Modo Comum

CONTP ..... Número de interrupções em 60° (valor armazenado na tabela do PWM)

cont ..... Continuação

cos ..... Coseno

cos α ..... Coseno do ângulo de disparo (alfa) da PTT

CPU ..... Unidade Central de Processamento

CT ..... "Center Tape" - Tape central de um transformador

cte ..... Constante

D ..... Diodo

D_s ..... Diodo rápido do circuito de "Snubber" em paralelo com o transistor bipolar

DA ..... Conversor Digital - Analógico

DIFER ..... Valor absoluto do erro de fase

DIPIRQ ..... Rotina do programa de disparo

DISPAT ..... Valor atual para disparo dos tiristores

DM ..... Índice de Modulação do "chopper" PWM ("duty modulation")

$DM_{máx}$ ..... Valor máximo do índice de modulação do "chopper"

$DM_{mín}$ ..... Valor mínimo do índice de modulação do "chopper"

di/dt ..... taxa de variação da corrente com o tempo

dv/dt ..... taxa de variação da tensão com o tempo

Eq. ..... Equação

E_i ..... Tensão de alimentação CA na entrada do Conversor Híbrido

EPROM ..... "Eraseble Programable Read Only Memory"- Memória de leitura programável e apagável

ESTPP..... Estado operacional do transistor Qs no primeiro intervalo do PWM em 60°

f..... freqüência

f_{clock} ..... freqüência do sinal de "clock" para o microprocessador MC-6809

f.d., ϕ ..... Fator de deslocamento

Fig. ..... Figura

FIRQ ..... Sinal de interrupção rápida para o microprocessador MC-6809

FT..... Foto-transistor (fotoacoplador)

$G_1 ... G_6$ ..... Terminais de "gate" dos tiristores da Ponte de Graetz

GTO ..... "Gate Turn-Off Thyristor" - Tiristor com capacidade de bloqueio pelo "gate"

H ..... Função de Transferência

HEXA ..... Sistema de numeração Hexadecimal

h_{fe} ..... Ganho de corrente (Ic/Ib) em um transistor bipolar

I, i ..... Corrente

I_a ..... Corrente na fase A

I_{an}..... Corrente nominal da fase A

i_b ..... Corrente de base do transistor bipolar

i_c ..... Corrente de coletor do transistor bipolar

Id ..... Corrente DC na saída do Conversor Híbrido

I_n ..... Corrente nominal

Irm ..... Corrente de Recuperação Reversa no chaveamento do transistor bipolar

$I_{(RMS)\ harmônicas}$ .... Valor eficaz do somatório das harmônicas da corrente na linha

$I_{tmáx}$ ..... Corrente máxima no "turn-on"

I_F ..... Corrente direta máxima do transistor bipolar

I_{FSM} ..... Corrente de pico máxima do transistor bipolar

$I_{L(ef)}$ ..... Valor eficaz da corrente da linha

$I_{1\ (RMS)\ tot}$ ..... Valor eficaz da componente fundamental da corrente de linha

$I_{n(RMS)}$ ..... Valor eficaz da n-ésima componente harmônica da corrente de linha

IGBT..... "Insulated Gate Bipolar Transistor" - Transistor Bipolar de Base Isolada

IER ..... Registrador de habilitação das interrupções no CI-6522

IFR ..... Registrador dos "Flags"(sinalização) das interrupções no CI-6522

INIB ..... Sinal de inibição do disparo dos tiristores da PTT

IRQ ..... Sinal de interrupção padrão para o microprocessador MC-6809

IRQX6 ..... Rotina em "Assembly" do programa de disparo

K ..... Kilo = 10^3

Ko ..... Ganho do VCO

$K_1 ... K_6$ ..... Terminais catodos dos tiristores da Ponte de Graetz

L ..... Indutor / Indutância

Lc ..... Indutância da Carga

Ld ..... Indutor de "choque CC" no circuito intermediário do Conversor Híbrido

Lp ..... Indutância parasita da fiação

L_s ..... Indutor em série com o transistor bipolar para limitação de di/dt

m .....mili = 10^{-3}

máx. ..... máximo

mín. ..... mínimo

NINT. ..... Número de interrupções geradas para o microprocessador no intervalo de 60°

nº ..... Número

NMI ..... Sinal de interrupção não mascarável para o microprocessador MC-6809

NP ..... Número de pulsos

OC ..... "Open Colector" - Saída digital do tipo coletor aberto

PERI ..... Período da tensão de entrada das fases A e C - Vac (valor medido)

PB7 ..... Sinal para liberação do disparo dos tiristores da ponte de Graetz

PLL ..... "Phase Loked Loop" -Malha de ajuste de fase (sincronismo)

PORT, PA, PB .. Porta paralela de 8 bits

P_R ..... Potência dissipada no resistor do "Snubber"

p_6 ..... Número de pulsos da onda triangular (PWM) dentro do intervalo de 60°

PT ..... Potenciômetro

PTT ..... Ponte Trifásica Tiristorizada

p.u. ..... por unidade

PULSO ..... Contador de pulsos de disparo dos tiristores

PWM ..... "Pulse Width Modulation" - Modulação por Largura de Pulso

p_i ..... Potência ativa total consumida no sistema

q_i ..... Potência reativa total consumida no sistema

Q_p ..... Transistor bipolar do "chopper" ligado em paralelo com a saída do Conversor

Q_s ..... Transistor bipolar do "chopper" interligado em série com a ponte de tiristores

R ..... Resistor

...al de Engenharia
Biblioteca
MAUÁ
BIM
de Itajubá - EFEI

RAM ..... Memória de acesso aleatório

R_b ..... Resistência do circuito de acionamento da base do transistor bipolar

R_BC_B ..... Constante de tempo do circuito de acionamento da base do transistor bipolar

r_{bc} ..... Resistência da junção base-emissor do transistor bipolar

R_c ..... Resistência da carga

READ ..... Subrotina de Leitura utilizado no programa de disparo

RESET ..... Sinal para inicialização do microprocessador

RL ..... Carga do tipo: resistiva-indutiva

RMS ..... "Root Means Squared"- Valor Médio Quadrático

R_s ..... Resistor do circuito "Snubber" paralelo (transistor bipolar)

R-S-T ..... Rede de entrada de alimentação CA

s, seg ..... segundo

sen ..... seno

SOA ..... "Safety Operation Area" - área de operação segura para o transistor bipolar

SCR's ..... "Silicon Controller Rectifiers"

T ..... Período

T_{clock} ..... Período do sinal de "clock" (relógio) do microprocessador MC-6809

t ..... tempo

t_d ..... "delay time" - tempo de atraso

t_f ..... "fall time" - tempo de queda da corrente no bloqueio do transistor bipolar

t_{off} ..... tempo total de "turn-off" (bloqueio) do transistor bipolar

t_{on} ..... tempo total de "turn-on" (acionamento) do transistor bipolar

t_r ..... "rise time" - tempo de crescimento da corrente no acionamento do bipolar

t_s ..... "storage time" - tempo total de acúmulo de portadores na junção do bipolar

tot. ..... total

trap. ..... trapezoidal

TIP ..... Transistor bipolar de média potência

TTL ..... "Transistor-Transistor Logic" - Família digital de lógica só com transistores

TIL ..... tipo de fotoacoplador

T1...T6 .....Tiristores da ponte de Graetz

T_n .... n-ésimo tiristor da ponte de Graetz

V , v ..... Tensão

Vac ..... Tensão de alimentação entre as fases A e C

Vab ..... Tensão de alimentação entre as fases A e B

Vbc ..... Tensão de alimentação entre as fases B e C

Vcc ..... Tensão de alimentação CC

V_{be} ..... Queda de tensão na junção base-emissor

Vce_{sat} ..... Tensão de saturação entre os terminais coletor e emissor do transistor bipolar

Vdo ..... Tensão normalizada (1,35. $V_{ef(ff)}$)

$Vd\alpha$ ..... Tensão de saída DC do Conversor Híbrido

V_{ef} ..... Valor eficaz da tensão de entrada (fase-neutro)

$V_{ef(ff)}$ ..... Valor eficaz da tensão de entrada entre duas fases

V_{ent} , V_{in} ..... Tensão de entrada

V_s , V_{out} ..... Tensão de saída

V_p ..... Tensão de pico

V_{rrm} ..... Tensão máxima de pico reversa no acionamento do transistor bipolar

V_{SINC} ..... Sinal de saída do circuito de sincronismo para quadratura da rede CA

VCO ..... Oscilador Controlado a Tensão

ωt_n ..... n-ésimo ângulo de condução do transistor bipolar no PWM

ωt ..... Ângulo de condução do transistor bipolar no PWM

ω ..... Frequência angular

θ ..... Ângulo de fase

α ..... Ângulo de disparo dos tiristores da ponte de Graetz

α_{atual} ..... Valor atual do ângulo de disparo dos tiristores da ponte de Graetz

$\alpha_{anterior}$ ..... Valor anterior do ângulo de disparo dos tiristores da ponte de Graetz

$\alpha_{máx}$ ..... Valor máximo do ângulo de disparo dos tiristores da ponte de Graetz

$\Delta erro$ ..... Sinal de erro que expressa a variação do valor lido do ângulo de disparo

Δ / Y ..... Ligação estrela-triângulo do transformador

ξ ..... Fator de amortecimento do circuito "snubber"

ϕ ..... Ângulo de Fase

$\theta_i(t)$ ..... Ângulo de fase do sinal de entrada no PLL analógico

$\theta_o(t)$ ..... Ângulo de fase do sinal de saída no PLL analógico

μ ..... "micro" = 10^{-6}

$^\circ$ ..... grau

CAPÍTULO I

INTRODUÇÃO

A constante preocupação em assegurar a qualidade da energia consumida atualmente vem direcionando diversos trabalhos de pesquisa nesta área [1]-[5]. Busca-se uma melhor utilização da fonte de energia primária, que proporcione sistemas elétricos mais robustos e eficientes. Uma legislação cada vez mais rigorosa e os problemas decorrentes de um sistema de baixa confiabilidade obrigam fabricantes e consumidores a adotarem medidas para controlar o fator de potência. O aumento na utilização de equipamentos com semicondutores de potência chaveados, que podem gerar elevados níveis de distorção harmônica, contribui para piorar este quadro.

Os bancos de capacitores chaveados têm sido bastante utilizados para compensar a demanda de potência reativa em sistemas elétricos. Todavia, as altas correntes que surgem no instante do chaveamento podem provocar distúrbios na tensão de alimentação, especialmente a sobretensão. Além disso, a distorção harmônica, a ressonância série ou a ressonância paralela são fenômenos indesejáveis, causados por grandes bancos de capacitores [6]-[7].

Os filtros ativos de potência passaram a ser uma alternativa viável ao uso de capacitores chaveados [8]-[9]. Esses equipamentos, formados por semicondutores estáticos na topologia de inversores, controlam as chaves de potência para compensar as distorções da corrente de linha, melhorando, consideravelmente, o fator de potência da instalação.

Os conversores AC/DC convencionais com comutação natural, largamente utilizados na indústria, são grandes consumidores de reativo. Nesses equipamentos, a tensão de saída é controlada pela variação do ângulo de disparo dos tiristores da ponte, que por sua vez, também define o ângulo de deslocamento entre a tensão e a componente fundamental da corrente de linha. Com o advento dos semicondutores de potência de comutação forçada, surgiram diversas topologias, utilizando-os em conjunto com os semicondutores de comutação natural (diodos e tiristores). Conhecidos inicialmente como "conversores híbridos", por utilizar diferentes chaves de potência, eles foram analisados exaustivamente por Olivier e outros autores em [10]-[14]. Essa análise inclui a operação e equacionamento básico para diversos tipos de circuitos utilizando tiristores, diodos "free-wheeling" e conversores com comutação forçada para obter disparos simétricos ou em avanço de fase.

Um dos conversores híbridos de melhor desempenho é formado por uma ponte trifásica tiristorizada e duas chaves de comutação forçada (GTO, Transistor, IGBT, etc.)

formando um "chopper" na saída do conversor. Esses dispositivos são controlados através de técnicas de modulação por largura de pulso (PWM), com freqüências de chaveamento múltiplas da freqüência da rede. A grande vantagem deste tipo de conversor em comparação com os de comutação natural pela rede, é poder controlar alguns parâmetros, tais como: fator de potência, fator de deslocamento e distorção harmônica da corrente, independentemente do ajuste da tensão de saída DC.

Os conversores que utilizam sistemas de modulação por largura de pulso (PWM) implementados com microprocessador, apresentam uma variação linear da tensão de saída quando corretamente acionados. Isso é obtido com as técnicas de "pulse dropping" (eliminação de pulso) ou através da mudança nos modos de modulação.

No projeto desses sistemas deve-se primeiro especificar as condições de desempenho e identificar todas as funções de controle, para em seguida realizar uma análise detalhada de cada função. Há uma literatura bastante abrangente sobre este tema [15]-[19], onde diversos autores procuraram implementar as melhores estratégias para os seguintes tópicos: geração do PWM, controle do sequenciamento, estimativa e monitoração dos sinais de realimentação, etc. O que pode-se constatar, nesses trabalhos, é que os sistemas de acionamento vêm melhorando suas características à medida em que os programas e o "hardware" utilizados, se tornam mais flexíveis e rápidos.

No projeto do "software" é fundamental a definição correta da linguagem, da resolução e do tempo de amostragem a serem utilizados para aplicação em um programa de controle em tempo real. A sua elaboração através das modernas técnicas de "Engenharia de Software" permite otimizar o funcionamento do conversor, facilitando, sobretudo, a manutenção do programa desenvolvido. O projeto do hardware, realizado a partir das condições de desempenho do processo, deve avaliar quais os componentes e requisitos para a implementação do sistema. Entre eles, pode-se citar: o microprocessador, as interrupções, a capacidade de multiprocessamento, os temporizadores programáveis, AD's e DA's, a freqüência de clock, os sensores, etc.

Após a definição do "software" e "hardware" a serem utilizados, é importante efetuar uma simulação do funcionamento do sistema que, normalmente, é dividido em módulos para facilitar sua análise. Nos conversores PWM há uma grande preocupação com a geração de harmônicos [20], evitados através de técnicas apropriadas de modulação. Por isso, recomenda-se fazer a análise espectral e o cálculo do fator de distorção da entrada e da saída, para a estratégia de modulação adotada.

O desempenho e a confiabilidade dos conversores chaveados são fortemente influenciados pelo circuito de disparo e proteção dos semicondutores de potência [21]-[23]. A redução nos tempos de chaveamento implica em perdas menores e, por conseguinte, em um maior rendimento do sistema. Um circuito de "driver" eficaz deve

possuir algumas funções básicas que garantam a segurança e a velocidade nas operações de acionamento e bloqueio [24]. Isso é obtido através da isolação galvânica, com alta rejeição a ruído em modo comum, entre o circuito de controle e o circuito de potência, além da proteção contra sobrecorrente e curto circuito com memorização. A proteção contra sobretensão é realizada por um circuito "Snubber" (amortecedor) em paralelo com o dispositivo. Para implementar o sistema de proteção é necessário conhecer as causas do aparecimento das sobretensões e sobrecorrentes e os fenômenos a eles associados.

Esse trabalho foi, inicialmente, dedicado a utilização de um Conversor Híbrido no controle da velocidade de um motor de indução de anéis, através do acionamento conhecido como "Cascata Subsíncrona de Conversores" [25]-[26]. Entretanto, durante o seu desenvolvimento, verificou-se o grande potencial desse conversor, controlado por microprocessador, na compensação ativa do fator de potência de uma instalação com cargas não lineares.

O conversor híbrido desenvolvido é formado por uma ponte trifásica tiristorizada e um "chopper" transistorizado, ambos controlados por um circuito de disparo microprocessado e sincronizado com a rede CA. O acionamento dos transistores do "chopper" é realizado por uma modulação por largura de pulso (PWM). A tensão de saída DC do conversor está relacionada com o valor eficaz da tensão de entrada, com ângulo de disparo da ponte de tiristores e com índice de modulação do "chopper".

No capítulo II é realizado o estudo do Conversor Híbrido desenvolvido, que inclui os seguintes tópicos: operação, análise teórica, equacionamento básico, estratégia de controle e cálculo do espectro harmônico da corrente de entrada. Através dos diagramas de operação é possível resumir todas as possibilidades de controle e interação entre o valor da tensão de saída DC, o ângulo de disparo da ponte tiristorizada, o índice de modulação e o valor eficaz da corrente de linha.

O capítulo III mostra os circuitos de chaveamento e proteção dos semicondutores de potência. Inicialmente, são estudados os métodos de proteção contra as sobretensões e sobrecorrentes e limitação das taxas de crescimento da tensão (dv/dt) e corrente (di/dt), enfatizando uma análise detalhada dos "drivers" para acionamento dos transistores bipolares do "chopper" e dos tiristores.

O sistema de controle microprocessado para disparo das chaves de potência (tiristores e transistores) é estudado no capítulo IV, que começa apresentando o "hardware" implementado e os principais sinais de entrada e saída para o sistema. O desenvolvimento do "software" (programa) obedece a lógica de disparo definida nas estratégias de modulação PWM. As rotinas são estruturadas para atender às interrupções ao microprocessador, geradas por temporizadores programáveis e pelo circuito de sincronismo com a rede. Finalmente, são apresentados os resultados do comportamento

dinâmico do sistema após a aplicação de um degrau nas referências do ângulo de disparo e do índice de modulação.

O capítulo V apresenta os resultados obtidos com o conversor híbrido acionando cargas resistivas e indutivas, nos modos retificador e inversor. Posteriormente, são mostrados os resultados experimentais e de simulação do conteúdo harmônico da corrente de linha para os diferentes modos de modulação.

O capítulo VI mostra a aplicação do Convesor Híbrido como um condicionador de linha, ou melhor, como um filtro ativo para compensação do fator de potência de uma carga não linear. Inicialmente, é realizada uma análise do comportamento das correntes de linha para, em seguida, serem apresentados os resultados obtidos com a inserção do filtro para o melhoramento do fator de potência.

Finalmente, na conclusão será apresentada uma análise resumida dos resultados desse trabalho e sugestões para futuras aplicações.

CAPÍTULO II

O CONVERSOR HÍBRIDO

2.1 - Introdução

Os conversores AC/DC convencionais com comutação natural apresentam um sério problema em relação ao consumo de reativo. Na ponte trifásica tiristorizada (PTT), o fator de deslocamento, ângulo entre o fundamental da corrente e a tensão de linha, é função do ângulo de disparo alfa. Esse tipo de conversor é bastante utilizado na indústria, devido a sua robustez e facilidade de controle. Entretanto, a legislação atual tem sido cada vez mais rigorosa quanto ao controle de harmônicos e a compensação de reativos dos conversores estáticos de potência. Além da restrição à distorção harmônica da corrente, há uma preocupação constante com a compensação do fator de potência. Foi visando este aspecto, que, a partir de meados da década passada, surgiram algumas topologias alternativas à ponte trifásica tiristorizada [10]-[11]. Através da utilização de técnicas de Modulação por Largura de Pulso (PWM), conseguiu-se melhorar bastante o desempenho daqueles conversores, reduzindo-se os níveis de distorção harmônica e obtendo-se, até mesmo, um fator de deslocamento unitário. Estes conversores são formados por uma combinação de dispositivos de comutação natural (tiristores e diodos) e de dispositivos de comutação forçada (transistores, GTO's, IGBT's, etc.). Por isso, eles são chamados de "conversores híbridos".

Neste trabalho, foi implementado um conversor híbrido (Fig. 2.1), formado por uma ponte trifásica tiristorizada e um "chopper" PWM transistorizado, ambos sincronizados com a rede CA. O controle do conversor é realizado por um circuito microprocessado, que é responsável pelo disparo dos semicondutores de potência. Alguns autores se dedicaram bastante ao estudo destes conversores, entre eles, pode-se citar G.Olivier em [10]-[11] que realizou uma análise criteriosa das diferentes topologias.

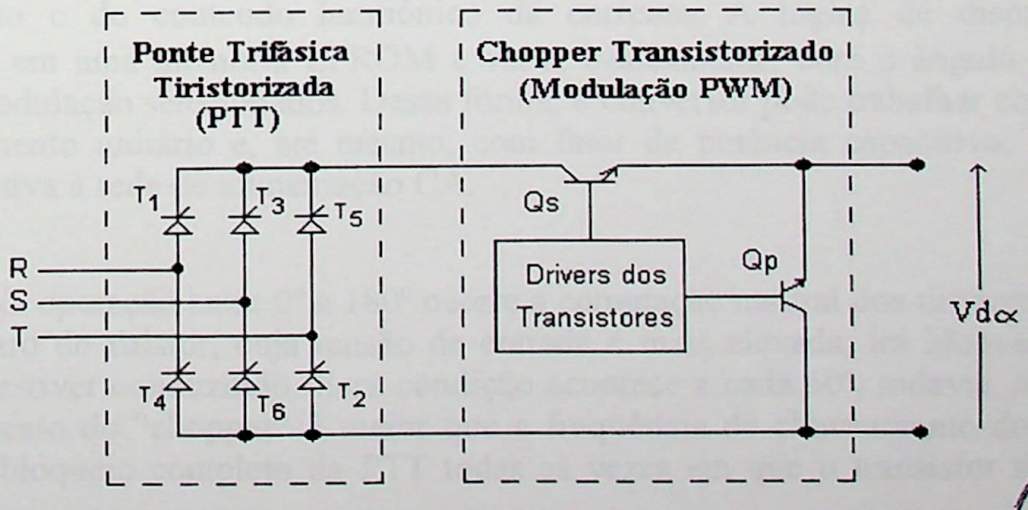


Fig. 2.1 - O Conversor Híbrido Generalizado

Escola de Engenharia de Icajubá - EFEI
Biblioteca MAUÁ BIM

A figura 2.2. mostra o Conversor Híbrido trabalhando como um Inversor. O "Chopper", formado pelos transistores bipolares Qs e Qp, sofre uma modulação PWM para controlar a tensão de saída Vdα, mantendo a simetria da corrente de linha.

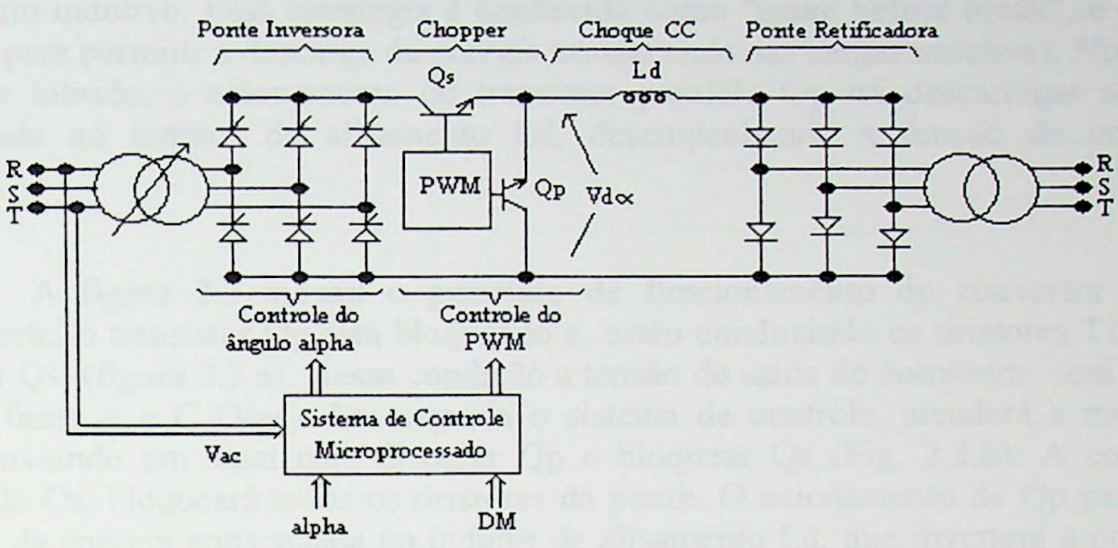


Fig. 2.2 - Inversor Híbrido com Sistema de Controle Microprocessado

2.2 - Operação do Conversor Híbrido

Uma das grandes vantagens do conversor híbrido desenvolvido é poder operar em qualquer ângulo de disparo entre 0° e 360°, graças a utilização dos dispositivos de comutação forçada [12]. Entre -90° e +90° o conversor opera como retificador, e, entre 90° e 270° ele opera como inversor. O sistema de controle realiza o acionamento das chaves de potência de acordo com a melhor estratégia para otimização do fator de deslocamento e do conteúdo harmônico da corrente. A lógica de disparo é pré-programada em uma memória EPROM e varia, basicamente, com o ângulo α e com o índice de modulação selecionados. Dessa forma, o conversor pode trabalhar com um fator de deslocamento unitário e, até mesmo, com fator de potência capacitivo, fornecendo potência reativa à rede de alimentação CA.

Na operação entre 0° e 180° ocorre a comutação natural dos tiristores da ponte, pois o disparo do tiristor, cuja tensão de entrada é mais elevada, irá bloquear o outro tiristor que estiver conduzindo. Essa condição acontece a cada 60°, todavia, a freqüência de chaveamento do "chopper" é maior que a freqüência de chaveamento dos tiristores, forçando o bloqueio completo da PTT todas as vezes em que o transistor série Qs for bloqueado.

Na operação entre 180° e 360° os tiristores só são bloqueados através da comutação forçada, ou seja, através do bloqueio do transistor série Qs. O funcionamento dos dois transistores do "chopper" é complementar; quando Qs estiver bloqueado, Qp estará ligado e vice-versa. Entretanto, o bloqueio de um transistor é precedido do disparo de outro para evitar que sejam geradas sobretensões devido a interrupção da corrente em um circuito indutivo. Essa estratégia é conhecida como "make before break", e deve ser utilizada para permitir a descarga da energia armazenada nas cargas indutivas. No caso do conversor híbrido, o acionamento do transistor paralelo Qp irá descarregar a energia armazenada no indutor de alisamento Ld, desempenhando a função de um "free-wheeling".

A figura 2.3 mostra o princípio de funcionamento do conversor híbrido. Inicialmente, o transistor Qp está bloqueado e, estão conduzindo os tiristores T1, T2 e o transistor Qs (figura 2.3.a). Nessa condição a tensão de saída do conversor será a tensão entre as fases A e C (Vac). Em seguida o sistema de controle, atenderá a modulação PWM, enviando um sinal para disparar Qp e bloquear Qs (Fig. 2.3.b). A comutação forçada de Qs, bloqueará todos os tiristores da ponte. O acionamento de Qp permitirá a descarga da energia armazenada no indutor de alisamento Ld, que inverterá a polaridade da tensão sobre ele para que a corrente na carga permaneça fluindo no mesmo sentido. Aparece assim a função de "free-wheeling" do transistor Qp, e a tensão de saída do conversor será dada pela tensão de saturação entre coletor e emissor (Vce_{sat}) do transistor, aproximadamente 1,5 volts.

Na estratégia de modulação desenvolvida para o conversor híbrido, há quatro modos de modulação diferentes. Cada um deles define o número de pulsos do PWM no intervalo de 60°:

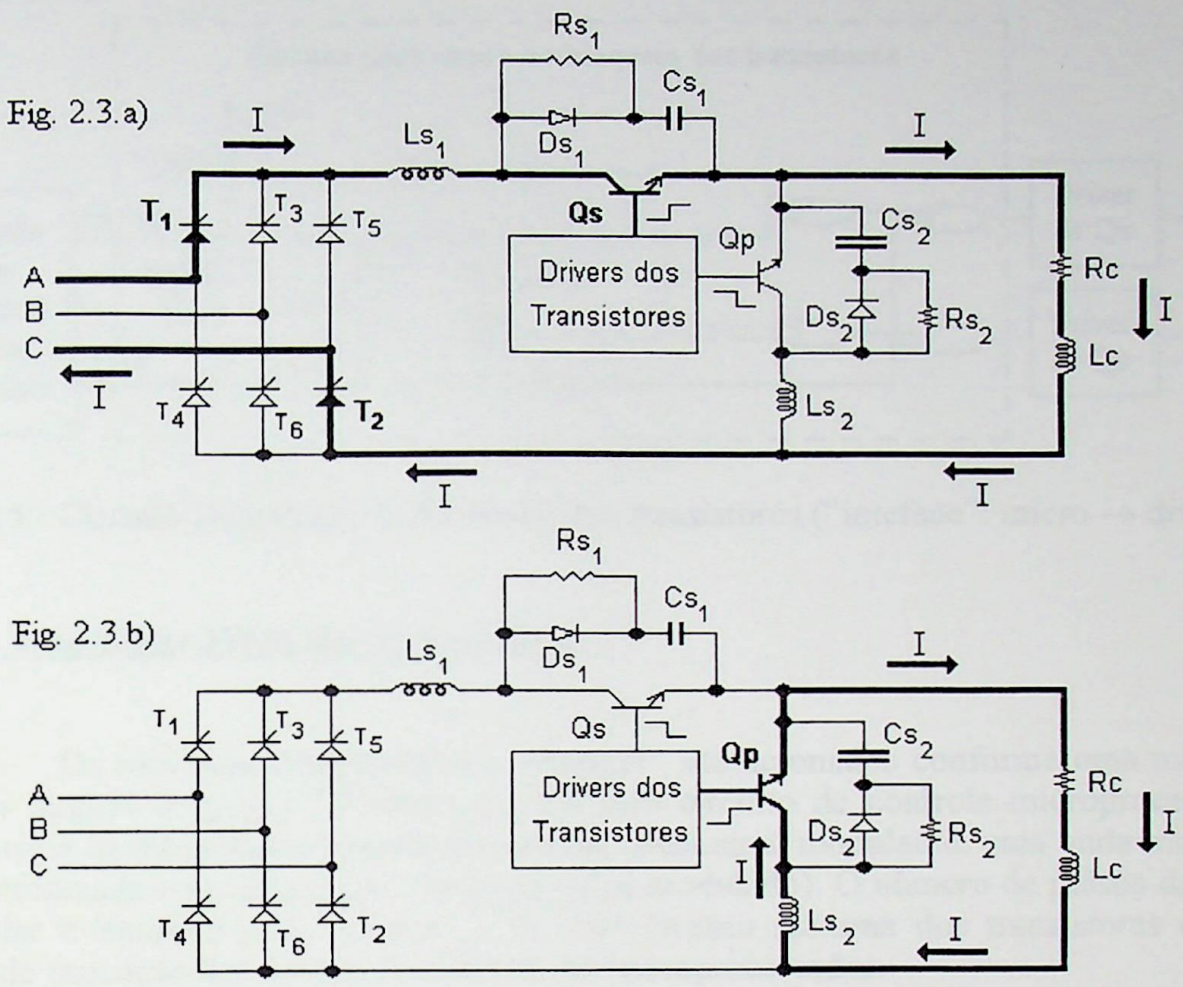
Modo I : 1 pulso em 60°

Modo II : 2 pulsos em 60°

Modo III : 3 pulsos em 60°

Modo IV : 4 pulsos em 60°

Isso significa que dentro de um mesmo intervalo de 60°, utilizado no disparo de dois tiristores (T1 e T2 por exemplo), pode ocorrer até quatro chaveamentos dos transistores série e paralelo, repetindo-se as condições apresentadas nas figuras 2.3.a e 2.3.b. Essa seqüência acontece até que o próximo tiristor (T3 por exemplo) seja acionado, após o término do intervalo de 60° (Figura 2.6). A tensão de saída do conversor estará associada com as fase B e C (Vbc) durante os intervalos nos quais o transistor Qs estiver ligado, já que continuará o chaveamento dos transistores pelo modulador PWM.



(a)-Em condução os tiristores T1 e T2 (Fases A e C) e o transistor série Qs (Qp = "OFF")

(b)-Todos os tiristores bloqueados e em condução o transistor paralelo Qp (Qs = "OFF")

Fig. 2.3 - Operação do Conversor Híbrido

2.3 - Circuito de atraso para disparo dos transistores do "Chopper"

Para garantir o adequado funcionamento do conversor foi implementado um circuito que realiza o princípio do "make before break"; onde o bloqueio de cada chave (Qs ou Qp) é precedido do acionamento da sua complementar por um tempo de 5μseg. O circuito provoca um atraso no pulso de bloqueio enquanto libera o pulso de acionamento. A figura 2.4 mostra o circuito de atraso implementado a partir de capacitores e portas lógicas. A entrada do circuito é interligada às saídas Qs e Qp do sistema de controle apenas para provocar um atraso no pulso de bloqueio, que será enviado para placa "drive" de cada transistor.

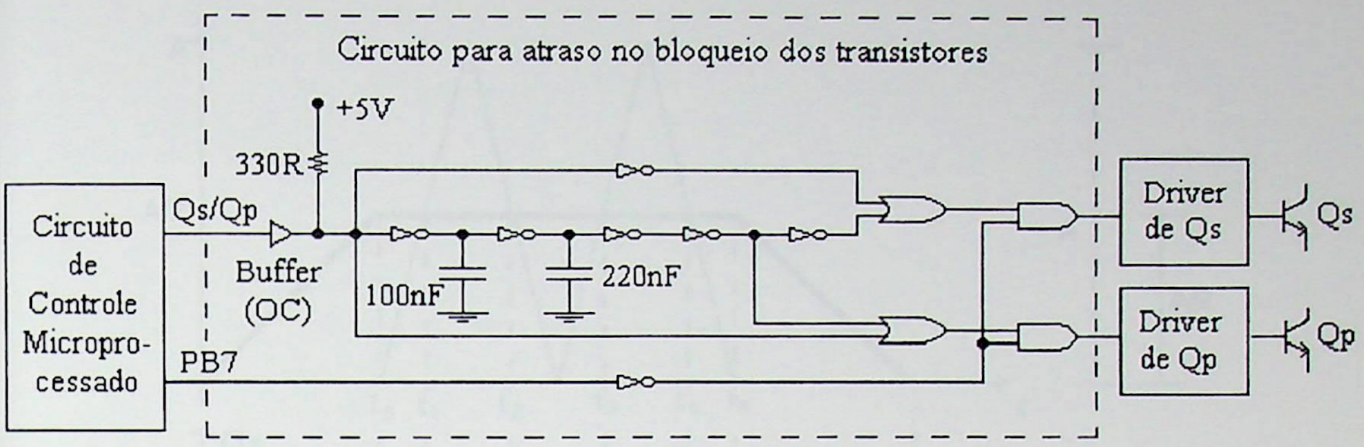


Fig. 2.4 - Circuito para atraso no bloqueio dos transistores ("inteface": micro → driver).

2.4 - A Modulação PWM dos Transistores

Os transistores bipolares do "chopper" são acionados conforme uma modulação por largura de pulso ("PWM"), gerada pelo circuito de controle microprocessado. A estratégia de modulação adotada foi utilizar, como sinal modulante, uma onda trapezoidal sincronizada com uma onda triangular (sinal modulado). O número de pulsos da onda triangular é limitado pela freqüência de chaveamento máxima dos transistores e pelo tempo de execução das rotinas de controle do microprocessador.

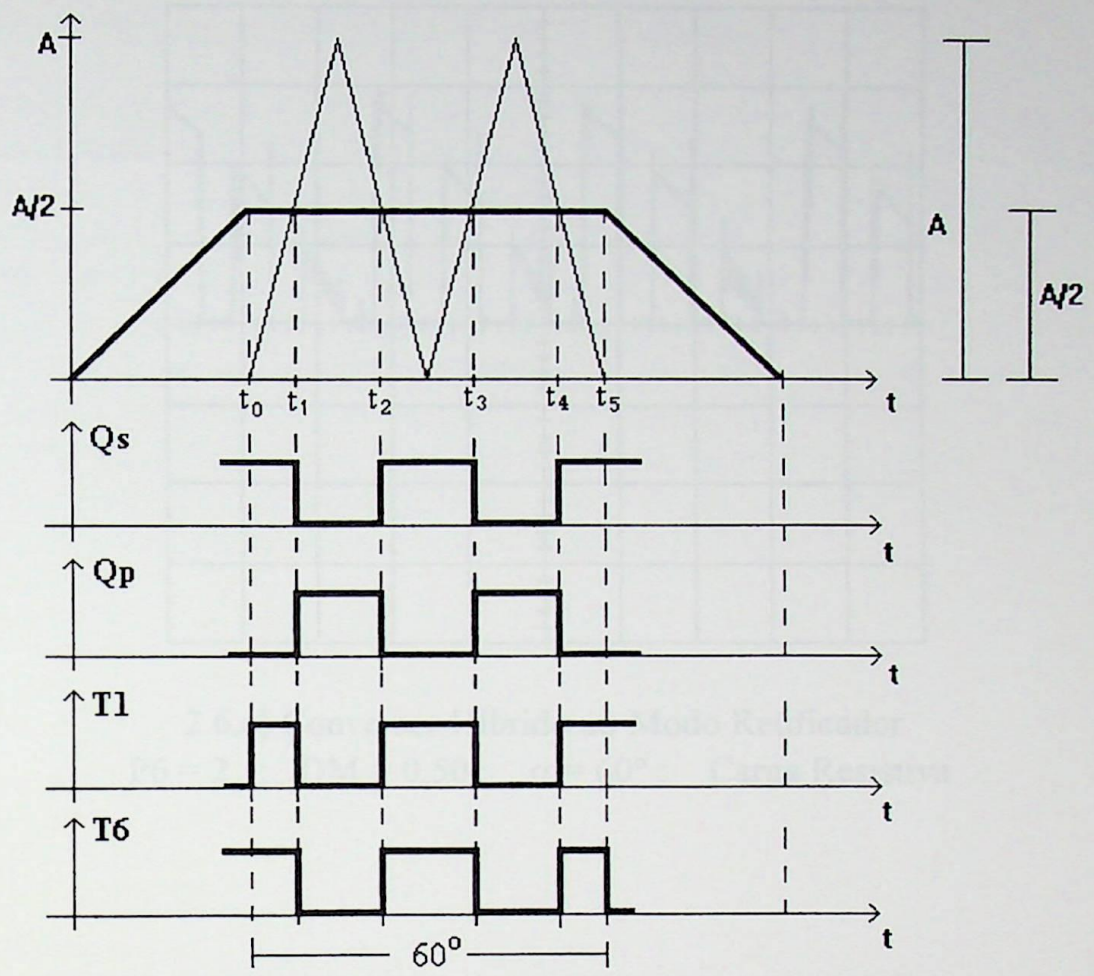
2.5 - Equacionamento Básico do Conversor Híbrido

A modulação PWM dos transistores do "chopper" é realizada a partir de um sinal trapezoidal, modulando uma onda triangular de freqüência mais elevada. O capítulo IV analisa detalhadamente o equacionamento básico e as formas de onda para todos os modos de modulação utilizados no circuito desenvolvido. Entretanto, o cálculo da tensão de saída do "link" DC do conversor híbrido independe do modo de modulação, como será demonstrado para um disparo genérico de **n** pulsos do PWM. Por isso, a análise será feita para um modo específico. A figura 2.5 mostra os pulsos de disparo para o transistores série (Qs) e paralelo (Qp) do "chopper", operando na seguinte condição:

Modo de modulação: II

N° de pulsos da triangular em 60° = 2

índice de modulação (DM) = $\frac{Amplitude\ da\ Trapezoidal}{Amplitude\ da\ Triangular} = 0{,}5$

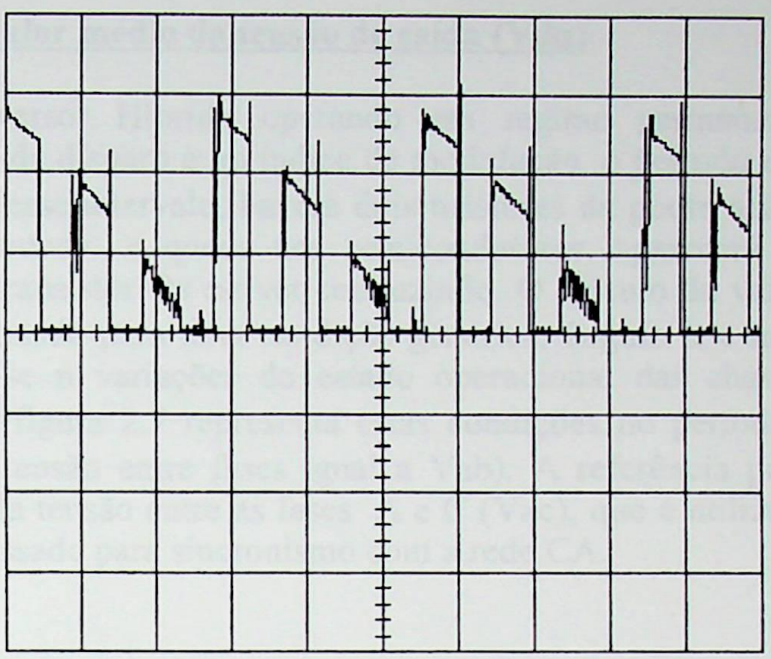


t = to ⇒ disparo do tiristor T1 e bloqueio de T5

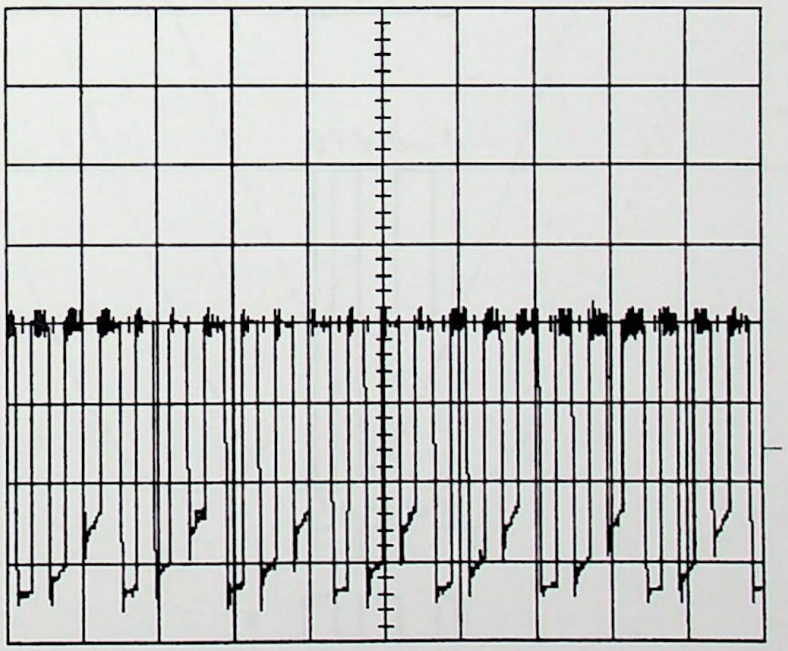
t = t5 ⇒ disparo do tiristor T2 e bloqueio de T6

Fig. 2.5 - Modulação PWM dos Transistores do "Chopper"

Com o chaveamento dos dispositivos de comutação forçada (transistores), obtém-se uma forma de onda da tensão do tipo "Pulsada" na saída do conversor (Fig. 2.6), conforme a descrição da operação realizada no item 2.3. Quando a amplitude da triangular for maior que a amplitude da trapezoidal, o modulador bloqueia o transistor série (Qs) e dispara o transistor paralelo (Qp). Nessa condição, toda a ponte de tiristores estará bloqueada, não havendo corrente circulando na entrada do conversor. A tensão de saída (Vdα) é igual a tensão de saturação entre coletor e emissor (Vce_{sat}) durante o período no qual o transistor Qp estiver conduzindo, e o seu valor médio resultante é função do ângulo alfa de disparo da ponte e do índice de modulação (DM). A figura 2.6 apresenta as formas de onda do Conversor Híbrido operando no Modo Retificador com ângulo de disparo α igual a 60° (Fig. 2.6.a) e, no Modo Inversor, com ângulo de disparo α igual a 210° (Fig. 2.6.b). Nas duas condições de operação, o índice de modulação DM é igual a 0,5 (50%), mantendo-se inalterado o número de pulsos de saída do modulador.



2.6.a) Conversor Híbrido no Modo Retificador
P6 = 2 ; DM = 0,50 ; $\alpha = 60°$; Carga Resistiva



2.6.b) Conversor Híbrido no Modo Inversor
P6 = 2 ; DM = 0,50 ; $\alpha = 210°$; Carga Indutiva (RL)

Fig. 2.6 - Tensão de saída do Conversor Híbrido no Modo Retificador (2.6.a) e no Modo Inversor (2.6.b)

2.5.1 - Cálculo do valor médio da tensão de saída (Vdα)

No Conversor Híbrido operando em regime permanente, ou seja, sem variações no ângulo de disparo e no índice de modulação, o período da tensão de saída é de 60° (2,78 ms). Nesse intervalo, haverá dois tiristores da ponte acionados, e, a tensão da linha CA, descontada a queda nos semicondutores, aparecerá sobre a carga nos instantes em que o transistor Qs estiver conduzindo. O cálculo do valor médio da tensão de saída Vdα é realizado para uma condição genérica: ângulo α e índice de modulação quaisquer, obtendo-se n variações do estado operacional das chaves de potência no intervalo de 60°. A figura 2.7 representa estas condições no período de condução dos tiristores T1 e T6 (tensão entre fases igual a Vab). A referência para o ângulo α é a passagem por zero da tensão entre as fases A e C (Vac), que é utilizada pelo circuito de controle microprocessado para sincronismo com a rede CA.

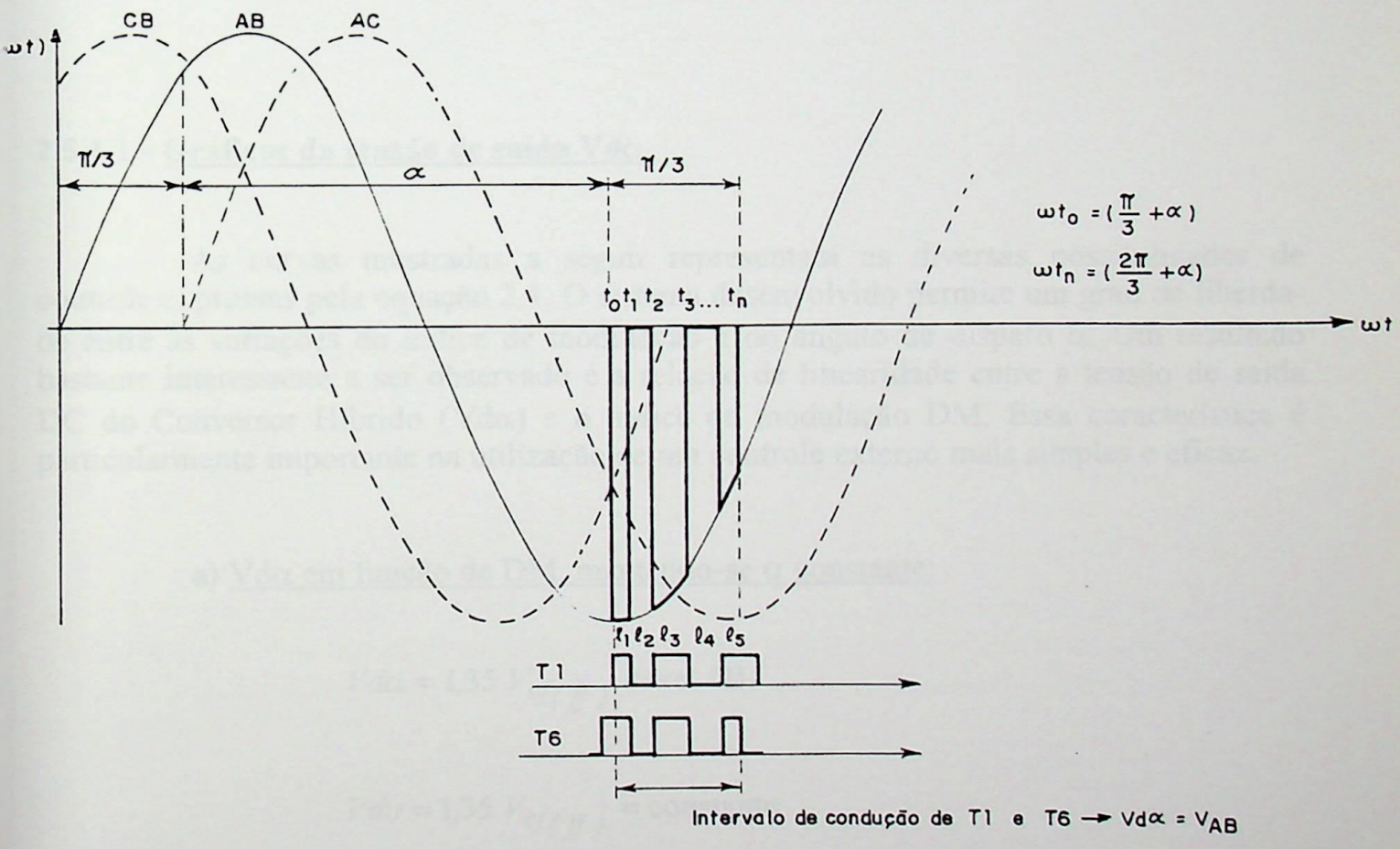


Fig. 2.7 - Tensão de saída no intervalo de 60°

O valor médio da tensão de saída é expresso por (Anexo I):

$$Vd\alpha = \frac{3\sqrt{6}}{\pi}.V_{ef}.cos\alpha.DM = 2{,}34\ V_{ef}.cos\alpha.DM$$

ou :

$$\boxed{Vd\alpha = 1{,}35\ V_{ef(ff)}.cos\alpha.DM}$$

[Eq. 2.1]

onde:

α = ângulo de disparo da ponte tiristorizada

DM = índice de modulação de "chopper" PWM

$V_{ef(ff)}$ = tensão eficaz (fase-fase) de entrada do conversor.

2.5.1.1 - Gráficos da tensão de saída Vdα

As curvas mostradas a seguir representam as diversas possibilidades de controle expressas pela equação 2.1. O sistema desenvolvido permite um grau de liberdade entre as variações do índice de modulação e do ângulo de disparo α. Um resultado bastante interessante a ser observado é a relação de linearidade entre a tensão de saída DC do Conversor Híbrido (Vdα) e o índice de modulação DM. Essa característica é particularmente importante na utilização de um controle externo mais simples e eficaz.

a) Vdα em função de DM, mantendo-se α constante:

$$Vd\alpha = 1{,}35\ V_{ef(ff)}.cos\alpha.DM$$

$$Vdo = 1{,}35\ V_{ef(ff)} = \text{constante}$$

$$Vd\alpha = Vdo.cos\alpha.DM \qquad \frac{Vd\alpha}{Vdo} = cos\alpha\ .\ DM$$

Para $\alpha = 0° \Rightarrow \cos 0° = [-\cos 180°] = 1,0$

$\alpha = 30° \Rightarrow \cos 30° = [-\cos 150°] = 0,8667$ $\quad \cos\alpha = \cos(2\pi-\alpha)$

$\alpha = 60° \Rightarrow \cos 60° = [-\cos 120°] = 0,50$

$\alpha = 75° \Rightarrow \cos 75° = [-\cos 105°] = 0,259$

$\alpha = 90° \Rightarrow \cos 90° = 0$

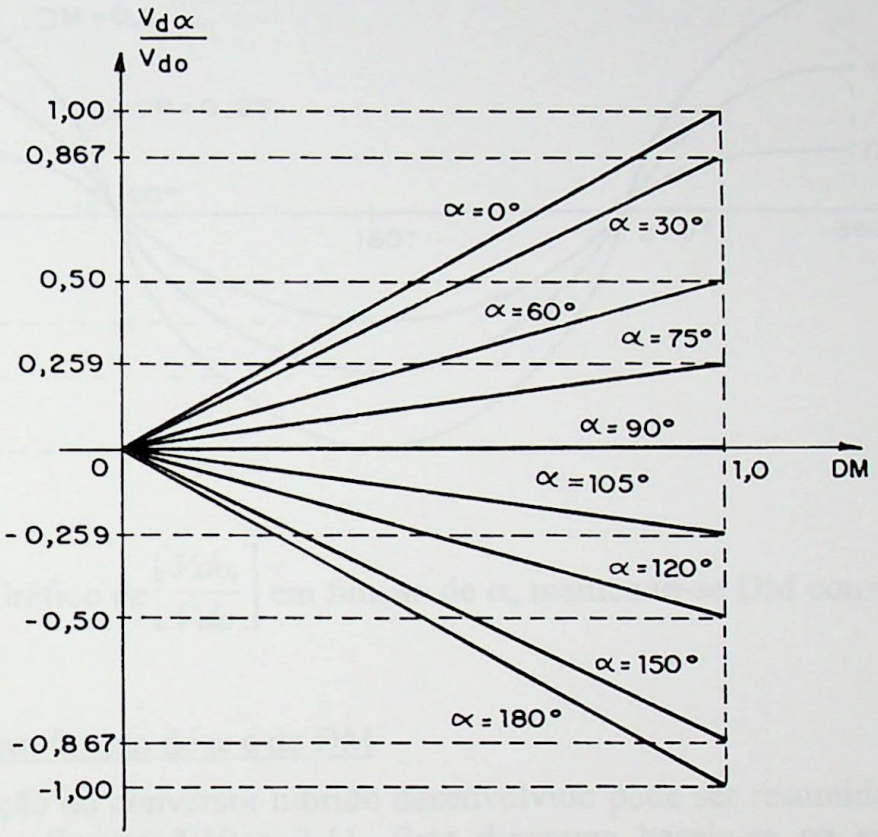


Fig. 2.8 - Gráfico de $\left[\frac{Vd\alpha}{Vdo}\right]$ em função de DM, mantendo-se α constante

Para um ângulo de disparo α constante, ocorre uma variação linear da tensão de saída DC com o índice de modulação DM. A figura 2.8 representa a solução gráfica da equação 2.1, mantendo-se o ângulo de disparo da ponte constante e variando-se o índice de modulação (DM).

b) Vdα em função de α, mantendo-se DM constante:

$$\frac{Vd\alpha}{Vdo} = DM\cos\alpha \qquad [0 \le DM \le 1,0]$$

A figura 2.9 representa a solução gráfica da equação 2.1, mantendo-se o índice de modulação (DM) constante e variando-se o ângulo α de disparo da ponte de tiristores.

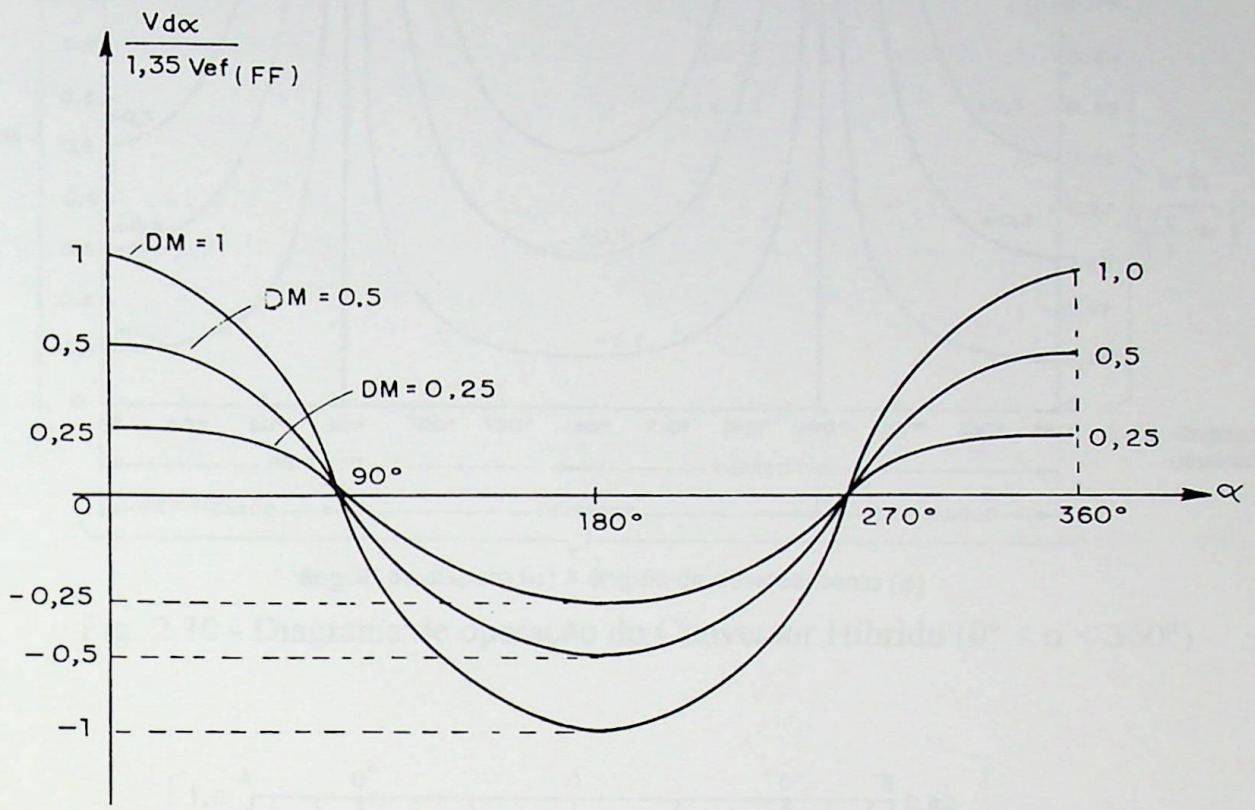


Fig. 2.9 - Gráfico de $\left[\frac{Vd\alpha}{Vdo}\right]$ em função de α, mantendo-se DM constante

c) Vdα em função de α e de DM:

A operação do conversor híbrido desenvolvido pode ser resumida pelo diagrama apresentado nas figuras 2.10 e 2.11. Este diagrama baseia-se na equação 2.1 e representa a variação da tensão de saída DC (Vdα) com o ângulo α e com o índice de modulação DM, além de definir o valor eficaz da corrente de linha correspondente. O índice de modulação determina os tempos de condução e bloqueio dos dispositivos de potência do chopper, necessários para produzir a tensão Vdα desejada. A figura 2.11 sintetiza os modos de operação da figura 2.10, já que as curvas são as mesmas entre os intervalos: [0° < α < 90° ; 90° < α < 180°] e [-90° < α < 0° ; 180° < α < 270°]. Dessa forma, o mesmo diagrama pode expressar a operação nos modos retificador ou inversor e, com ângulo de deslocamento indutivo ou capacitivo.

Modo Retificador:

Neste modo, o segmento OA (fig. 2.11) representa a operação sem modulação PWM do chopper (DM = 1,0), mantendo-se o transistor Qs permanentemente ligado e bloqueando-se Qp. O conversor híbrido se comportará como uma ponte trifásica de tiristores, realizando-se o controle da tensão de saída apenas pela variação do ângulo α. A corrente de linha assume o seu valor máximo (I/Id = 0,82).

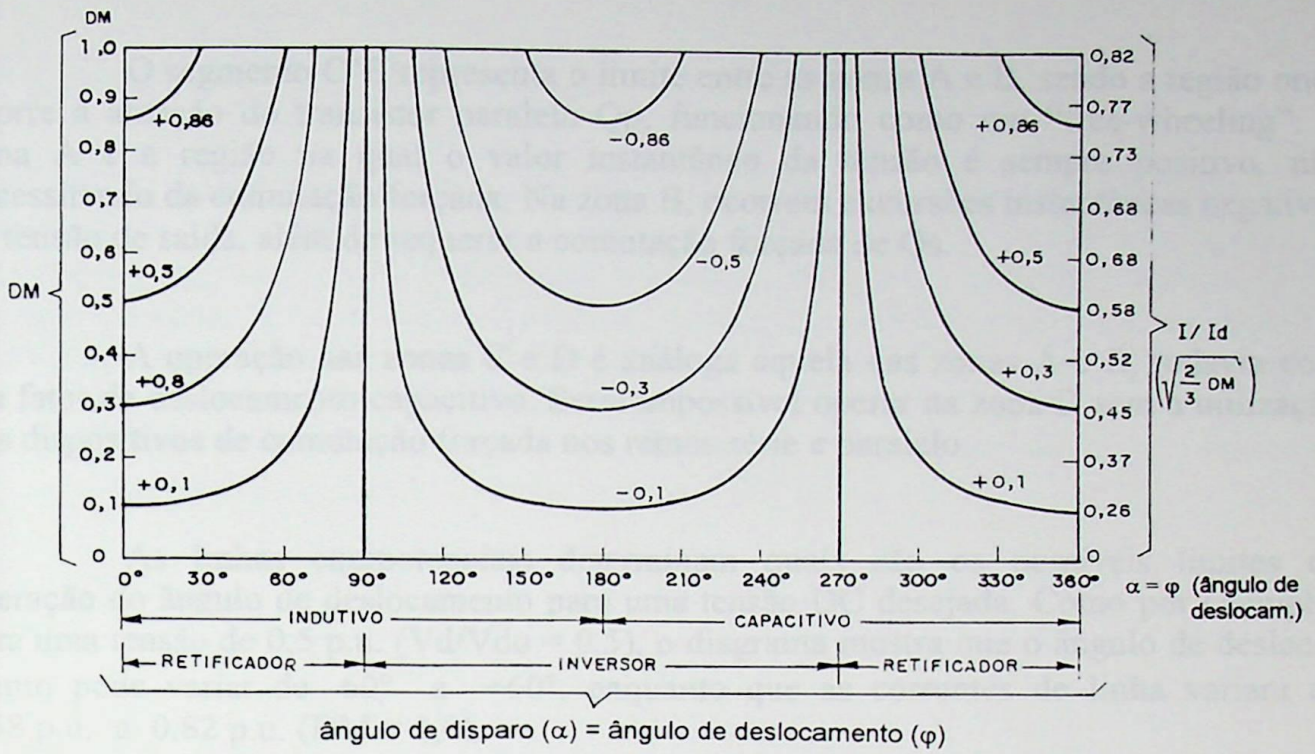


Fig. 2.10 - Diagrama de operação do Conversor Híbrido ($0° < \alpha < 360°$)

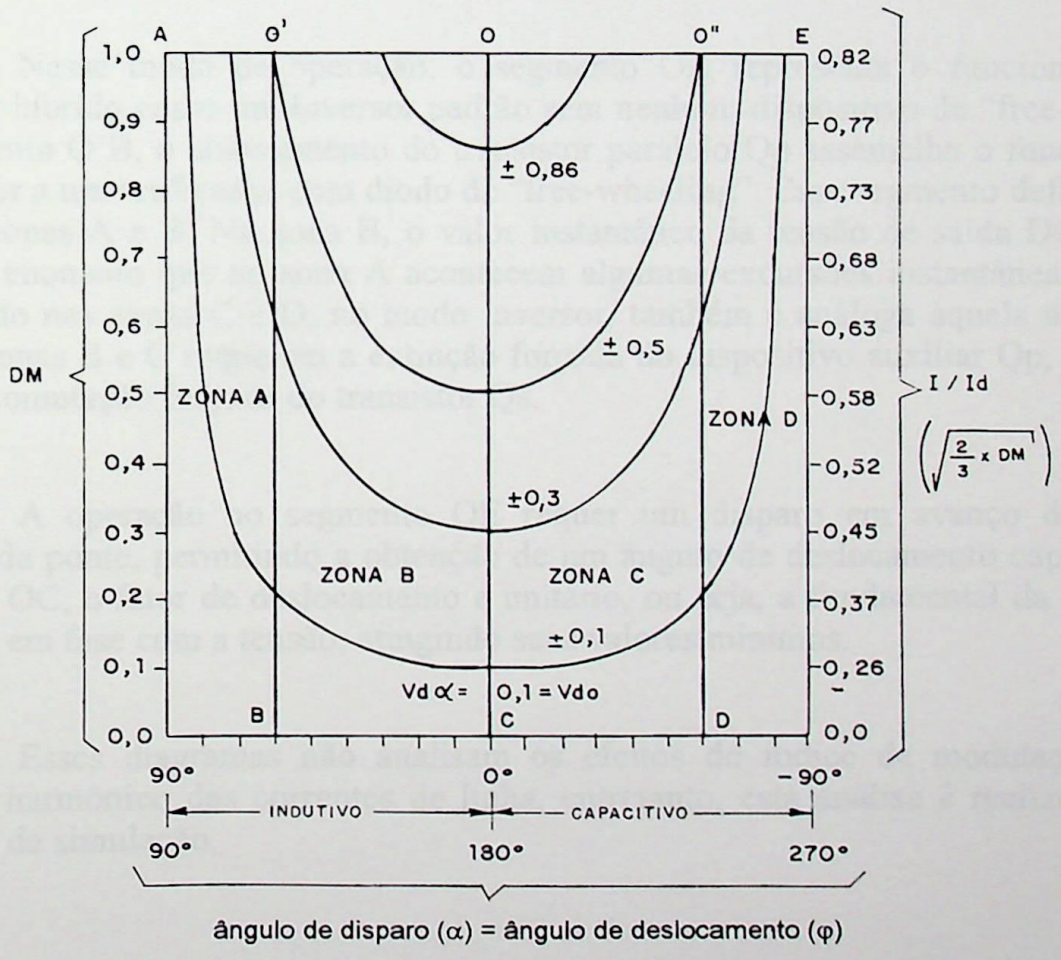


Fig. 2.11 - Diagrama de operação do Conversor Híbrido para os intervalos:
$[-90° < \alpha < 90°]$ (retificador) e $[90° < \alpha < 270°]$ (inversor)

O segmento O'B representa o limite entre as zonas A e B, sendo a região onde ocorre a atuação do transistor paralelo Qp, funcionando como um "free-wheeling". A zona A é a região na qual o valor instantâneo da tensão é sempre positivo, não necessitando da comutação forçada. Na zona B, ocorrem excursões instantâneas negativas da tensão de saída, além de requerer a comutação forçada de Qs.

A operação nas zonas C e D é análoga àquela das zonas A e B, todavia com um fator de deslocamento capacitivo. Seria impossível operar na zona D sem a utilização dos dispositivos de comutação forçada nos ramos série e paralelo.

As linhas equipotenciais determinam quais são os possíveis limites de operação do ângulo de deslocamento para uma tensão DC desejada. Como por exemplo, para uma tensão de 0,5 p.u. (Vd/Vdo = 0,5), o diagrama mostra que o ângulo de deslocamento pode variar de -60° a +60°, enquanto que as correntes de linha variam de 0,58 p.u. a 0,82 p.u. (DM = 1,0).

Modo Inversor:

Nesse modo de operação, o segmento OA representa o funcionamento do conversor híbrido como um inversor padrão sem nenhum dispositivo de "free-wheeling". No segmento O'B, o chaveamento do transistor paralelo Qp assemelha o funcionamento do inversor a um retificador com diodo de "free-wheeling". Esse segmento define o limite entre as zonas A e B. Na zona B, o valor instantâneo da tensão de saída DC é sempre negativo, enquanto que na zona A acontecem algumas excursões instantâneas positivas. A operação nas zonas C e D, no modo inversor, também é análoga àquela nas zonas A e B. As zonas B e C requerem a extinção forçada do dispositivo auxiliar Qp, e a zona D requer a comutação forçada do transistor Qs.

A operação no segmento OE requer um disparo em avanço de fase dos tiristores da ponte, permitindo a obtenção de um ângulo de deslocamento capacitivo. No segmento OC, o fator de deslocamento é unitário, ou seja, a fundamental da corrente de linha está em fase com a tensão, atingindo seus valores mínimos.

Esses diagramas não analisam os efeitos do índice de modulação DM no conteúdo harmônico das correntes de linha, entretanto, esta análise é realizada por um programa de simulação.

2.5.2 - Cálculo da Corrente Eficaz de Entrada do Conversor

O número de pulsos da corrente de entrada do conversor híbrido é função da freqüência de chaveamento dos transistores do "chopper", que depende do modo de modulação utilizado. Esses parâmetros também definem o conteúdo harmônico da corrente de linha. O cálculo do valor eficaz desta corrente de entrada e de seu espectro harmônico é realizado para os diferentes modos de modulação. A figura 2.12 representa a corrente e a tensão na fase "A" de entrada do conversor híbrido operando no modo III de modulação, que fornece 6 pulsos de corrente em 120°. Estas curvas foram obtidas na seguinte condição de operação do conversor: $\alpha = 90°$ e DM = 0,50.

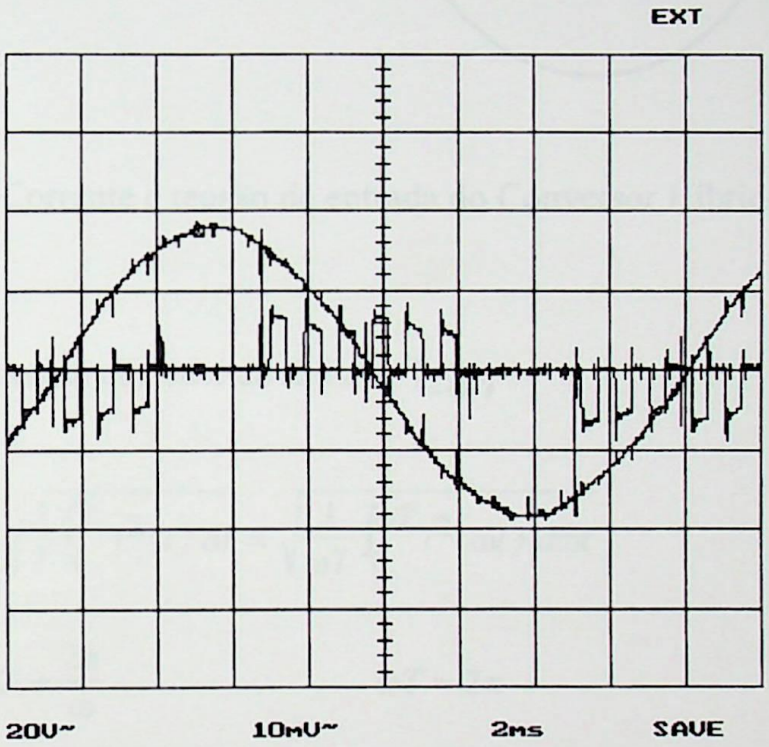


Fig. 2.12 - Corrente e tensão na fase "A" para $\alpha = 90°$ e DM = 0,50
(Modo de Modulação = III).

O ângulo α de disparo da ponte de tiristores não influi no cálculo do valor da corrente, que é realizado para condição genérica de n pulsos de corrente em 120°, representados na figura 2.13. Para o cálculo da corrente eficaz realizado no anexo II, deve-se assumir algumas condições:

- a corrente no link CC é constante e perfeitamente contínua;
- o valor da indutância da bobina de alisamento (choque CC) é bastante elevado;
- o ângulo de comutação é zero.

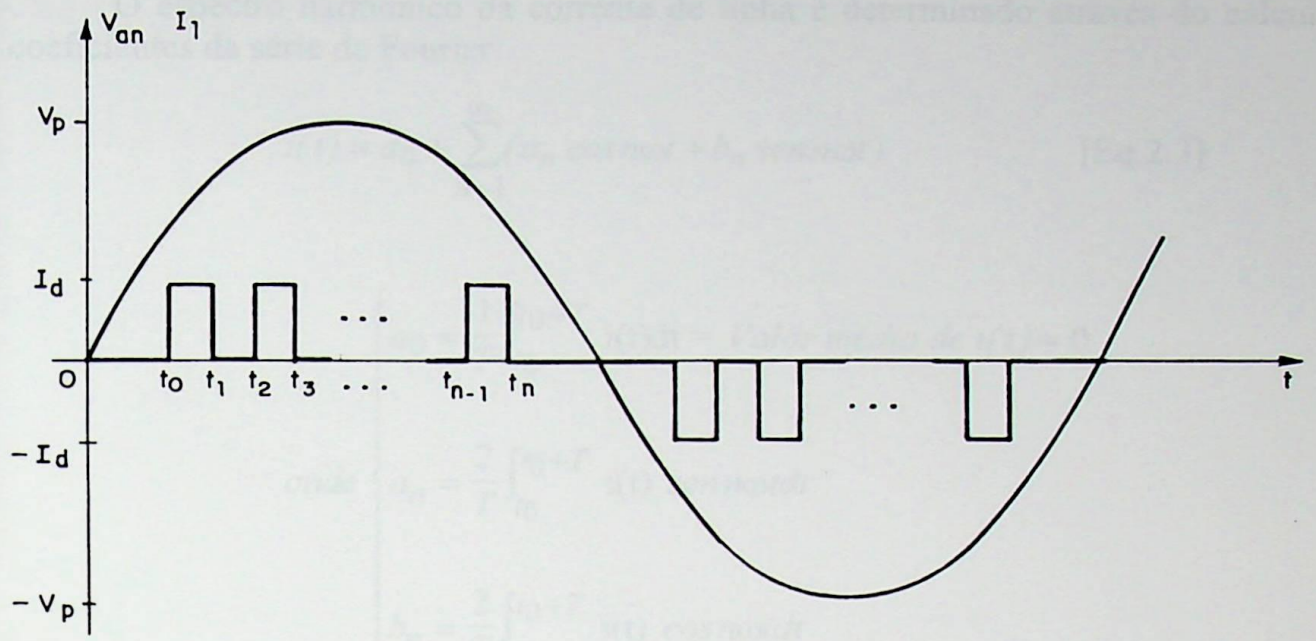


Fig. 2.13 - Corrente e tensão de entrada do Conversor Híbrido ($\alpha = 0°$).

Valor eficaz da corrente de linha $= I_{L(ef)}$

$$I_{L(ef)} = \sqrt{\frac{1}{T}\int_0^T i^2(t)\,dt} = \sqrt{\frac{1}{\omega T}\int_0^{\omega T} i^2(\omega t)\,d\omega t}$$

onde: $T = \dfrac{2\pi}{\omega}$ $\therefore$ $\omega T = 2\pi$

$i(t) = \pm Id(cte)$ para os intervalos nos quais o transistor Q_s estiver ligado:

$$[t_0 - t_1],\ [t_1 - t_3],\ldots[t_{(n-1)} - t_n]$$

$$\boxed{I_{l(ef)} = Id.\sqrt{\frac{2}{3}.DM}}$$

[Eq. 2.2]

A equação 2.2 mostra que o valor eficaz da corrente de linha independe do modo de modulação utilizado, sendo função apenas da carga e da relação entre a amplitude da onda trapezoidal e a amplitude da triangular, ou seja, do índice de modulação DM. Entretanto, o conteúdo harmônico da corrente de linha é fortemente influenciado pela freqüência de chaveamento do "chopper".

O espectro harmônico da corrente de linha é determinado através do cálculo dos coeficientes da série de Fourier.

$$i(t) = a_0 + \sum_{n=1}^{\infty}(a_n \cos n\omega t + b_n \operatorname{sen} n\omega t) \qquad \text{[Eq.2.3]}$$

$$\text{onde} \begin{cases} a_0 = \frac{1}{T}\int_{t_0}^{t_0+T} \text{i(t)dt} = \textit{Valor médio de } i(t) = 0 \\ a_n = \frac{2}{T}\int_{t_0}^{t_0+T} \text{i(t)} \ \operatorname{sen} n\omega t dt \\ b_n = \frac{2}{T}\int_{t_0}^{t_0+T} \text{i(t)} \ \cos n\omega t dt \end{cases}$$

Como i(t) é uma função ímpar, considerando-se α igual a 0°, não existirão termos em senos, pois todos os coeficientes b_n são nulos.

$$a_n = \frac{2}{T}\int_0^T \text{i(t)} \ \operatorname{sen} n\omega t dt = 2.\frac{2}{T}\int_0^{T/2} \text{i(t)} \ \text{sen}n\omega t dt$$

$$a_n = \frac{4}{T}\int_0^{T/2} \text{Id}.\operatorname{sen} n\omega t dt = \frac{4}{T}.Id\left[\int_{t_1}^{t_2} \operatorname{sen} n\omega t dt + \int_{t_3}^{t_4} \text{sen}n\omega t dt + \ldots + \int_{t_{i-1}}^{t_i} \text{sen}n\omega t \text{dt}\right]$$

$$a_n = \frac{4}{\frac{2\pi}{\omega}}.\frac{Id}{n\omega}\left[(-\cos n\omega t)\Big|_{t_1}^{t_2} + (\cos n\omega t)\Big|_{t_3}^{t_4} + \ldots + (\cos n\omega t)\Big|_{t_{i-1}}^{t_i} + (\cos n\omega t)\right] =$$

$$a_n = \frac{2.Id}{n\pi}\left[\cos n\omega t_1 - \cos n\omega t_2 + \cos n\omega t_3 - \cos n\omega t_4 + \ldots + \cos n\omega t_{i-1} - \cos n\omega t_i\right]$$

[Eq.2.4]

A forma de onda da corrente de linha possui simetria de ¼ de onda, portanto, pode-se simplificar a equação 2.4, já que:

$$t_i = 180° - t_1$$

$$cos\, n\omega t_1 = -cos\, n\omega t_i \qquad p/ \quad n = ÍMPAR$$

$$cos\, n\omega t_1 = cos\, n\omega t_i \qquad p/ \quad n = PAR$$

Ou seja, quando n é um número par, anulam-se todos os cosenos da equação 2.4 e não há componentes harmônicas de ordem PAR no espectro.

Para n = ÍMPAR

$$a_n = 2 \times \frac{2.Id}{n\pi}\left[cos\, n\omega t_1 - cos\, n\omega t_2 + cos\, n\omega t_3 - cos\, n\omega t_4 + \ldots + cos\, n\omega t_{\left(\frac{i}{2}-1\right)} - cos\, n\omega t_{\left(i/2\right)} \right] \qquad \text{[Eq.2.5]}$$

Generalizando para os quatro modos de modulação, teremos:

a) $P_6 = ÍMPAR \ (P_6 = 1 \text{ ou } P_6 = 3)$ - Modos de Modulação I e III:

$$\boxed{a_n = \frac{4Id}{n\pi}.\left[\sum_{j=1}^{2.P_6} (-1)^{j+1}.cos\, n\omega t_j \right]} \qquad \text{[Eq.2.6]}$$

b) $P_6 = PAR \ (P_6 = 2 \text{ ou } P_6 = 4)$ - Modos de Modulação II e IV:

$$\boxed{a_n = \frac{4Id}{n\pi}.\left[\sum_{j=1}^{(2.P_6+1)} (-1)^{j+1}.cos\, n\omega t_j \right]} \qquad \text{[Eq.2.7]}$$

Conforme descrito no item 2.5.1, cada valor de tempo t_j é função do modo de modulação $(P_6 = 1,\ 2,\ 3\ ou\ 4)$ e do índice de modulação ($0 \leq DM \leq 1$). Portanto, o valor RMS das componentes harmônicas da corrente de linha independe do ângulo de disparo α, que, entretanto, define o valor do ângulo de deslocamento entre a fundamental da corrente e a tensão.

Utilizando-se das equações 2.6 e 2.7, foi elaborado um programa em uma planilha de cálculo para determinação do espectro harmônico das correntes de linha. Os valores obtidos são mostrados no capítulo V em forma de gráficos, cujas amplitudes das harmônicas são expressas em valores percentuais da componente fundamental $(a_1 = 100\%)$. Apesar do programa de controle de modulação PWM estar segmentado pelos diferentes modos de modulação, pode-se fazer, através desta simulação, algumas comparações bastante interessantes sobre o conteúdo harmônico de cada modo. Com esses dados, o sistema de controle poderia definir a melhor estratégia a ser utilizada em cada caso, visando evidentemente a redução de harmônicos.

Para comprovar os resultados da simulação foram realizadas medições com um analisador de espectro, cujos valores obtidos experimentalmente e com as simulações são mostrados no capítulo V.

- <u>Composição Harmônica</u> (cálculo do valor eficaz total das harmônicas da corrente de linha)

Como as harmônicas são funções equivalentemente ortogonais, o somatório de todas as harmônicas pode ser calculado por:

$$\boxed{\sum_{n=2}^{\infty} I_{n(RMS)}{}^2 = I_{(RMS)tot}{}^2 - I_{1(RMS)}{}^2} \qquad \text{[Eq.2.8]}$$

onde: $-I_{(RMS)tot} = I_{l(ef)} = Id.\sqrt{\frac{2}{3}.DM}$; (valor eficaz da corrente total)

$-I_{1(RMS)}$ é o valor eficaz da componente fundamental da corrente

a) Cálculo de $I_{1(RMS)}$ para o modo de modulação I (P6 igual a 1):

$$a_n = \frac{4Id}{n\pi}.\left[\sum_{1}^{2} (-1)^{j+1}.\cos n\omega t\right] = \frac{4Id}{n\pi}.\left[\cos n\omega t_1 - \cos n\omega t_2\right] \qquad \text{[Eq.2.9]}$$

$$a_n = \frac{4Id}{n\pi}.\left[\cos n\omega t_1 - \cos n\omega t_2\right]$$

$$\omega t_1 = 30° + L_1$$

$$\omega t_2 = t_1 + L_2$$

Substituindo os valores dos ângulos de condução na expressão de a_n, obtêm-se:

$$a_n = \frac{4Id}{n\pi}\left[\cos n\frac{\pi}{6}(2-DM) - \cos n\frac{\pi}{6}(2+DM)\right]$$

$$a_n = \frac{4Id}{n\pi}\left[\cos(n\frac{\pi}{3} - n\frac{\pi}{6}DM) - \cos(n\frac{\pi}{3} + n\frac{\pi}{60}DM)\right]$$

$$a_n = \frac{4Id}{n\pi}\left[2.sen\,n\frac{\pi}{3}.sen\,n\frac{\pi}{6}DM)\right]$$

$$a_1 = \frac{8Id}{1\pi}.sen\frac{\pi}{3}.sen\frac{\pi}{6}DM = \frac{8Id}{1\pi}.\frac{\sqrt{3}}{2}.sen\frac{\pi}{6}DM = \frac{4\sqrt{3}}{\pi}.Id\,sen\frac{\pi}{6}DM$$

$$I_{1(RMS)} = \frac{1}{\sqrt{2}}\left(\frac{4\sqrt{3}}{\pi}.Id.sen\frac{\pi}{6}.DM\right) = \frac{2\sqrt{6}}{\pi}.Id.sen\frac{\pi}{6}.DM$$

$$\boxed{\frac{I_{1(RMS)}}{Id} = \frac{2\sqrt{6}}{\pi}.sen\,DM\frac{\pi}{6}} \qquad \text{[Eq.2.10]}$$

Conforme a equação 2.2, o valor eficaz da corrente de linha total, incluindo a componente fundamental e todas as componentes harmônicas, é dado por:

$$I_{RMS_{tot}} = Id\sqrt{\frac{2}{3}.DM}$$

$$\boxed{\frac{I_{(RMS)tot}}{Id} = \sqrt{\frac{2}{3}.DM}} \qquad \text{[Eq. 2.11]}$$

Substituindo as equações 2.10 e 2.11 na equação 2.8, obtém-se o valor eficaz do somatório de todas as componentes harmônicas quadráticas da corrente de linha no modo de modulação I:

$$\frac{\sum_{n=2}^{\infty} I_{n(RMS)}{}^2}{I_d{}^2} = \frac{I_{(RMS)tot}{}^2}{I_d{}^2} - \frac{I_{1(RMS)}{}^2}{I_d{}^2} =$$

$$\frac{\sum_{n=2}^{\infty} I_{n(RMS)}{}^2}{I_d{}^2} = \frac{2}{3} DM - \frac{4.6}{\pi^2} . sen^2 \, DM \frac{\pi}{6} =$$

$$\boxed{\frac{\sum_{n=2}^{\infty} I_{n(RMS)}{}^2}{I_d{}^2} = \frac{2}{3}\left[DM - \left(\frac{sen \, DM \, \pi/6}{\pi/6} \right)^2 \right]} \quad \text{[Eq. 2.12]}$$

$$\frac{\sum_{n=2}^{\infty} I_{n(RMS)}{}^2}{I_d{}^2} = \cong \frac{2}{3}\left[DM - \left(DM \frac{3}{\pi} \right)^2 \right]$$

CAPÍTULO III

CIRCUITOS DE CHAVEAMENTO E PROTEÇÃO DOS SEMICONDUTORES DE POTÊNCIA

3.1 - Introdução

O desempenho e o rendimento de um conversor de potência estão diretamente relacionados com a velocidade de acionamento e bloqueio dos seus semicondutores, já que as perdas de chaveamento, normalmente, são maiores que as perdas de condução. Além das características intrínsecas dos semicondutores, o circuito de "driver" (acionamento) e o sistema de proteção também são bastante importantes para se obter uma maior eficiência nos tempos de chaveamento. Um criterioso projeto do sistema de proteção é imprescindível para garantir a confiabilidade do equipamento. Nesse capítulo são analisados os fenômenos que aparecem no chaveamento dos semicondutores de potência e os circuitos de proteção implementados, inclusive, com a metodologia e o cálculo dos seus componentes. Na segunda parte descreve-se os circuitos de disparo desenvolvidos para o acionamento dos tiristores e transistores de potência do Conversor Híbrido.

3.2 - Proteção dos Semicondutores de Potência

Em um conversor, que utiliza vários semicondutores de potência, é imprescindível a implementação de um sistema de proteção eficaz destes dispositivos. Para isso, é necessário conhecer as causas do aparecimento das sobretensões e sobrecorrentes no equipamento. Dependendo da causa, deverá ser utilizada uma topologia do circuito de proteção diferente ou, até mesmo, uma combinação de vários sistemas. Diversos autores têm estudado os fenômenos que surgem no chaveamento dos semicondutores, e implementado circuitos para evitar que eles se danifiquem [22]-[23], [27]. Geralmente é necessário conectar um circuito "snubber" ao semicondutor de potência para absorver a energia associada com a corrente de recuperação do dispositivo. Este circuito serve também para limitar a sobretensão e a taxa de crescimento da tensão (dv/dt) no instante do bloqueio e evitar o surgimento do fenômeno conhecido como "second breakdown" (segunda ruptura). Nessa condição, acontece a ruptura da junção a partir do aparecimento de pontos quentes, devido a concentração da corrente de coletor em uma pequena área da junção reversamente polarizada.

A proteção dos semicondutores deve acontecer tanto no instante do acionamento como no bloqueio do dispositivo. Ela é, usualmente, dividida em duas categorias principais:

1- proteção contra sobretensão.

2- proteção contra sobrecorrente.

3.2.1 - Proteção contra sobretensão

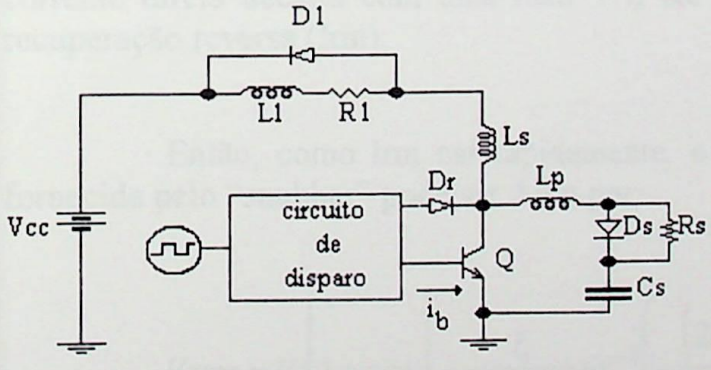
Um dispositivo semicondutor pode estar sujeito à sobretensões devido a falhas de comutação, curto-circuito, transientes da operação de chaveamento, etc. Em qualquer destas causas a função básica da proteção é manter o dispositivo dentro da tensão máxima permissível dos elementos do semicondutor e minimizar o serviço térmico naquele instante [28].

O dispositivo é protegido contra sobretensão por um circuito conectado em paralelo e de características não-lineares. Esse circuito é conhecido como "Snubber" (amortecedor).

3.2.1.1 - Circuito "Snubber" para os transistores bipolares

O termo "circuito Snubber" refere-se às redes que são conectadas em série ou paralelo com o semicondutor de potência para garantir uma operação segura e confiável, especialmente no bloqueio do dispositivo [29].

As principais funções de um circuito "Snubber" são: proteger o dispositivo dos transientes de tensão do lado da fonte e do lado da carga, reduzir o dv/dt, reduzir a amplitude da tensão de pico, reduzir as perdas de chaveamento e prevenir o "second breakdown". Um circuito pode ser projetado para atender a todos os requisitos ou apenas à alguns deles. Quando o circuito é alimentado por uma fonte DC, utiliza-se o "Snubber" mostrado na figura 3.1.



Onde:
Q - Transistor Bipolar de Potência
Ds, Rs e Cs - elementos do snubber paralelo
Ls - indutância em série p/ limitar di/dt
Lp - Indutância parasita da fiação
Ll, Rl - Carga R-L
Dr - Diodo de realimentação da tensão Vce

Fig. 3.1 - Circuito "Snubber" não polarizado

A indutância em série com o transistor possui a função de limitar o di/dt durante o "turn-on" do dispositivo. No estado de bloqueio, o circuito equivalente é um RLC série com uma tensão V aplicada sobre ele. A equação 3.1 representa essa condição [30].

$$L\frac{di}{dt} + Ri + \frac{1}{C}\int idt = V \qquad \text{(Eq. 3.1)}$$

Resolvendo a equação diferencial para v e dv/dt teremos:

$$v = V\left[1 - \left(\cos wt - \frac{\alpha}{w} sen\, wt\right) e^{-\alpha t}\right] \qquad \text{(Eq. 3.2)}$$

$$\frac{dv}{dt} = V\left(2\alpha \cos wt + \frac{w^2 - \alpha^2}{w} sen\, wt\right) e^{-\alpha t} \qquad \text{(Eq. 3.3)}$$

$$\xi = \frac{R}{2}\sqrt{\frac{C}{L}}$$

onde:

$$w = \sqrt{\frac{1}{LC} - \alpha^2} \quad , \quad \alpha = \frac{R}{2L}$$

A tensão "v" sobre o dispositivo atingirá um ponto de "overshoot" (máximo), dependendo do fator de amortecimento ξ. O capacitor, eventualmente, se carregará com toda a tensão da fonte (V). Quando o transistor é disparado, o capacitor se descarregará sobre ele com um valor de corrente inicial (t = 0) de i = V/R, e esse di/dt de "turn-on" tenderá a ser extremamente alto. O dispositivo pode tolerar este elevado di/dt se a magnitude da corrente for limitada em um valor baixo. Assumindo-se que o dispositivo é, posteriormente, bloqueado pela aplicação de uma tensão reversa de mesma magnitude, a corrente direta decairá com uma taxa V/L até atingir o pico negativo da corrente de recuperação reversa (Irm).

Então, como Irm cai rapidamente, o pico da tensão de recuperação (Vrrm) fornecida pelo "snubber" pode ser dado por:

$$Vrrm = V\left\{1 + exp\left[-\frac{\xi}{\sqrt{1-\xi^2}} tg^{-1}\left(-\frac{\left(2\xi - 4\xi^2 + x^2\right)\sqrt{1-\xi^2}}{1 - 3\xi x - 2\xi^3 + 4\xi^3 x}\right)\right]\right\}\sqrt{1 - 2\xi x + x^2}$$

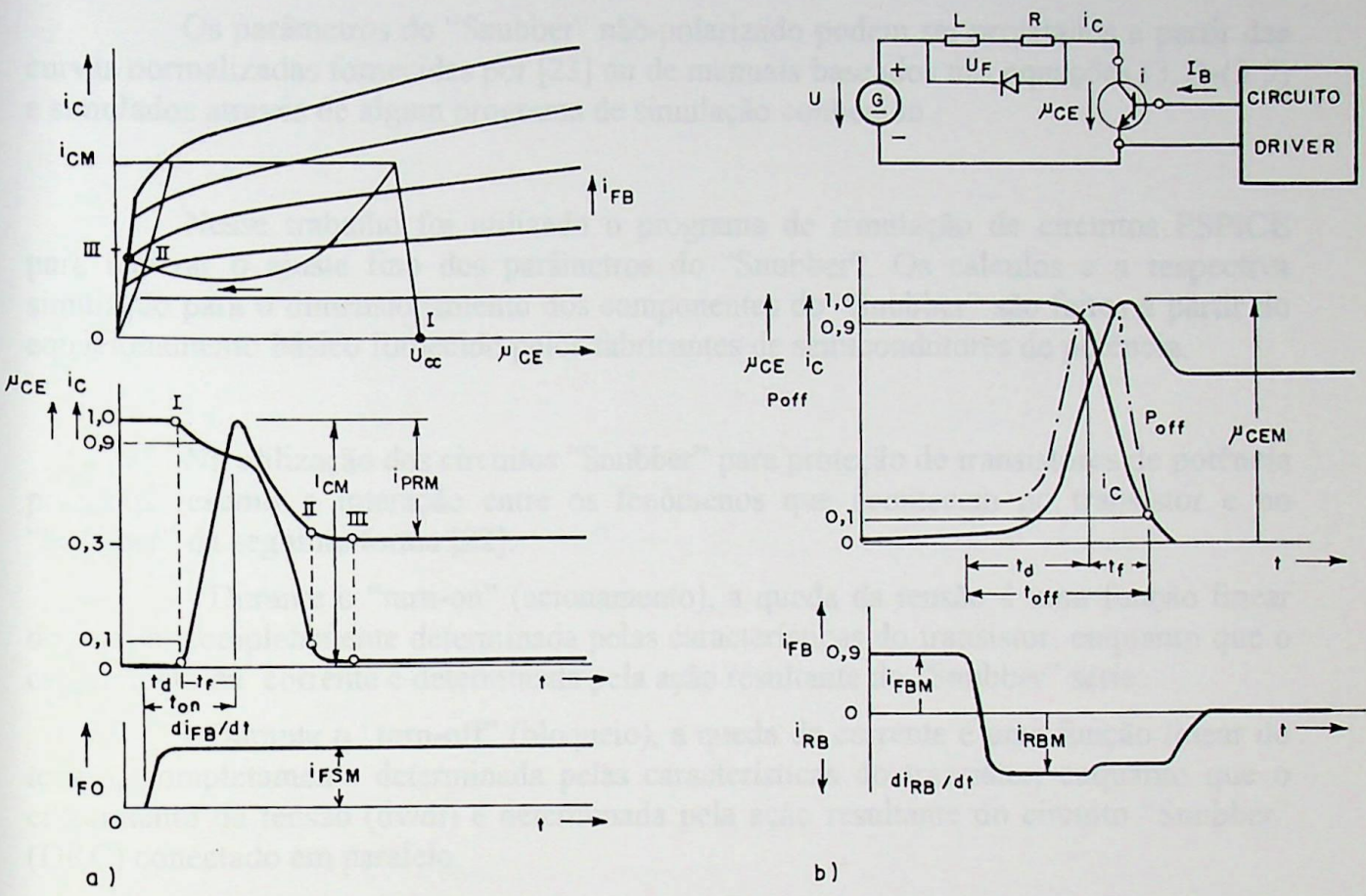
(Eq.3.4)

onde:

$$x = \left(\frac{Irm}{V}\right)\sqrt{\frac{L}{C}}$$

Escola de Engenharia Biblioteca MAUÁ BIM de Itajubá - EFEI

A figura 3.2 apresenta a característica estática do transistor bipolar e o comportamento da tensão e da corrente durante o chaveamento.



onde:

t_d - "delay time" (tempo de atraso)

t_r - "rise time" (tempo de crescimento da corrente)

t_s - "storage time"

t_f - "fall time" (tempo de queda da corrente)

t_{on} - tempo para o transistor "ligar" ("turn-on")

t_{off} - tempo para o transistor "bloquear" ("turn-off").

Fig. 3.2 - Comportamento da corrente e da tensão no chaveamento

Uma pequena resistência de "Snubber" é necessária para se obter um baixo dv/dt, mas isso acarretará um baixo coeficiente de amortecimento provocando o aumento

da tensão de "overshoot". Um pequeno valor da capacitância melhorará as perdas do "Snubber", mas isso provocará um efeito contrário no dv/dt. Os componentes devem ser não indutivos, e a fiação do circuito deve ter uma indutância parasita bastante baixa.

Os parâmetros do "Snubber" não-polarizado podem ser projetados a partir das curvas normalizadas fornecidas por [23] ou de manuais baseados nas equações (3.1)-(3.5) e simulados através de algum programa de simulação conhecido.

Nesse trabalho foi utilizado o programa de simulação de circuitos PSPICE para realizar o ajuste fino dos parâmetros do "Snubber". Os cálculos e a respectiva simulação para o dimensionamento dos componentes do "Snubber" são feitos a partir do equacionamento básico fornecido pelos fabricantes de semicondutores de potência.

Na utilização dos circuitos "Snubber" para proteção de transistores de potência podemos resumir a interação entre os fenômenos que acontecem no transistor e no "Snubber" da seguinte forma [22]:

- Durante o "turn-on" (acionamento), a queda da tensão é uma função linear do tempo, completamente determinada pelas características do transistor, enquanto que o crescimento da corrente é determinada pela ação resultante do "Snubber" série.

- Durante o "turn-off" (bloqueio), a queda da corrente é uma função linear do tempo, completamente determinada pelas características do transistor, enquanto que o crescimento da tensão (dv/dt) é determinada pela ação resultante do circuito "Snubber" (DRC) conectado em paralelo.

O equacionamento básico para o cálculo dos componentes do "Snubber" paralelo DRC (figura 3.3) é obtido a partir das curvas de chaveamento do transistor (figura 3.2).

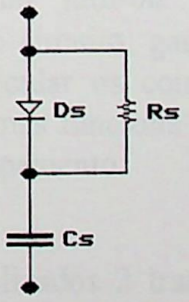


Fig. 3.3 - "Snubber paralelo" do tipo DRC

$$I_c = C\frac{dV_c(t)}{dt} \qquad \frac{dV_c(t)}{dt} = \frac{Vce_{máx}}{t_{off}}$$

Linearizando a curva da tensão, teremos:

$$t_{off} \cong t_f \quad \text{(dado do transistor)}$$

$$I_c = I_{máx} = C \frac{Vce_{máx}}{t_{off}}$$

$$\therefore \quad \boxed{C \geq \frac{I_{máx} . t_f}{Vce_{máx}}} \qquad \text{(Eq. 3.6)}$$

$$ton_{min} \geq 4.RC \Rightarrow \boxed{R \leq \frac{ton_{min}}{4.C}} \qquad \text{(Eq. 3.7)}$$

onde:

$I_{máx}$: Corrente máxima pelo transistor no estado "ON"(ligado).

t_f : Tempo de queda da corrente (parâmetro do transistor).

$Vce_{máx}$: Tensão máxima entre coletor e emissor do transistor.

O cálculo do capacitor é feito utilizando-se os parâmetros do circuito e do transistor. A tensão $Vce_{máx}$ é escolhida como um valor percentual da tensão reversa que o transistor fica submetido quando está bloqueado.

Após o bloqueio do transistor, a energia armazenada no capacitor do "Snubber" (Cs) deve ser completamente descarregada no intervalo seguinte do "turn-on". Isso é necessário para que o "Snubber" possa retomar a sua capacidade de absorver a energia no próximo bloqueio do dispositivo. A equação 3.7 representa esta condição, de tal forma que a largura de pulso mínima no "turn-on" (ton_{min}) seja quatro vezes maior que a constante de tempo de descarga do circuito, garantindo a descarga do capacitor. Esta é uma maneira simplificada de calcular os componentes do "Snubber", já que despreza a indutância parasita da fiação, mas funciona bem como um valor inicial a ser utilizado na simulação e nos testes do equipamento.

No Inversor Híbrido foram utilizados 2 transistores bipolares ("darlington") fabricados pela Internacional Rectifier* do tipo KD754502, que possuem as seguintes características elétricas:

$$\boxed{I_{c=20A}}$$

$$\boxed{V_{ceo=450V}}$$

$$I_F = 20A$$
$$I_{FSM} = 200A$$
$$t_{on} = 1{,}5\ \mu s\ (t_{off} = 1{,}5\ \mu s)$$
$$h_{fe} = 100$$

O protótipo do Inversor híbrido microprocessado, que foi desenvolvido em bancada, possui as seguintes especificações:

$$P_n = 1{,}2KVA$$
$$V_n = 120\ V$$
$$I_n = 10A$$

A partir dos dados do transistor e do equipamento foi calculado o "Snubber" de tensão. Os parâmetros iniciais para o cálculo são os seguintes:

$$Vce_{máx} = 200\ V$$

$$I_{máx} = I_n = 10A$$

$$t_{off} = t_f = 1{,}5\ \mu s$$

3.2.1.1.1 - Cálculo do capacitor do "Snubber"

O cálculo do capacitor do "snubber" é realizado a partir da equação 3.7.

$$C_s \geq \frac{I_{máx} \cdot t_f}{Vce_{máx}} = \frac{10A\ .\ 1{,}5\ \mu s}{200\ V} = 75\ nF = 0{,}075\ \mu F$$

$$C_s = 0{,}075\ \mu F$$

Valor comercial do capacitor escolhido: $\boxed{C_s = 0{,}1\mu F / 380V}$

Esse capacitor deve ter um elevado dv/dt e ser específico para trabalhar em regime pulsado com altas correntes.

3.2.1.1.2 - Cálculo do resistor do "Snubber"

No cálculo do resistor Rs é necessário o conhecimento do valor mínimo do intervalo de tempo no qual o transistor está ligado (ton_{min}). Como os transistores Qs e Qp são complementares, ou seja, quando um está ligado o outro está bloqueado, o valor do ton_{min} é obtido a partir da menor largura do pulso do PWM. Esse parâmetro é função da freqüência de chaveamento e do índice de modulação, que serão analisados detalhadamente no capítulo seguinte. O valor do ton_{min} é obtido no modo de modulação IV.

para DM = 0,7608 (modo IV: $P_6 = 4$):

$$ton_{min} = L_2 = \frac{T_{trap}}{6.p_6}.(1-DM) = \frac{1/60}{6\ .\ 4}\ (1-0{,}7608) = 166{,}1\ \mu s$$

$$ton_{min} = 166{,}1\ \mu s$$

A partir dos valores do capacitor e da menor largura de pulso do PWM, (ton_{min}) calcula-se o valor do resistor de "Snubber". Da equação 3.7 temos que:

$$R_s \leq \frac{ton_{min}}{4.C} = \frac{166\times10^{-6}}{4\times0{,}1\times10^{-6}} = 415\ \Omega$$

$$R_s \leq 415\ \Omega$$

Valor escolhido do resistor: $\boxed{R_s = 100\ \Omega}$

3.2.1.1.3 - Cálculo da corrente de pico na descarga do capacitor

A descarga do capacitor Cs acontece no início do "turn-on" do dispositivo (fig.3.4). A corrente de pico é limitada apenas pelo valor da resistência do "Snubber", que deve ser grande o suficiente para mantê-lo dentro das especificações do transistor.

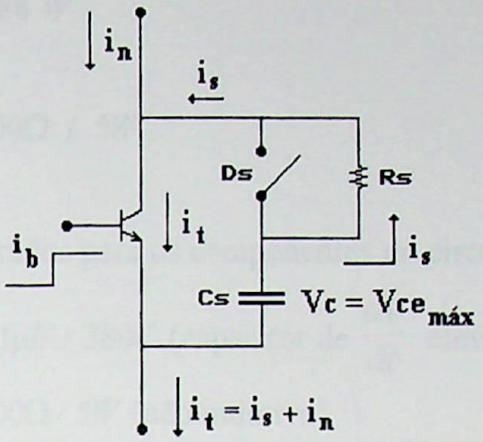


Fig. 3.4 - Descarga do capacitor do "Snubber"

No início do turn-on: $I_{T_{máx}} = I_n + Isp$

$$Isp = \frac{V_c}{R_s} = \frac{Vce_{máx}}{R_s} = \frac{200\ V}{100\ \Omega} = 2{,}00A$$

$$I_n = 10A$$

$$I_{T_{máx}} = I_n = I_n + isp = 10A + 2{,}0A = 12{,}0A$$

$$I_{T_{máx}} = 12{,}0A$$

A corrente máxima no "turn-on" está dentro das especificações máximas do transistor utilizado ($I_{FSM} = 200A$).

A potência dissipada no resistor é obtida a partir da equação que expressa a energia armazenada no capacitor.

$$P_R = \frac{1}{2} C.Vce_{máx}{}^2.f_{máx}$$

$$f_{máx} = 1440H_z$$

$$P_R = \frac{1}{2} 0{,}1\mu \times (200)^2.1440 = 2{,}88\ W$$

$$P_r = 2{,}88\ W$$

$$R_S = 100\Omega\ /\ 5W$$

Os valores encontrados para os componentes do circuito "Snubber" são:

$C_S = 0{,}1\mu F\ /\ 380V$ (capacitor de $\frac{dv}{dt}$ elevado)

$R_S = 100\Omega\ /\ 5W$ (não indutivo)

D_S é um diodo do tipo rápido

3.2.1.2 - Simulação e resultado obtido com o circuito "Snubber"

A figura 3.5 representa as curvas obtidas com a simulação do circuito "Snubber", utilizado para proteção de um transistor bipolar, acionando uma carga indutiva (RL), que é interligada a uma fonte DC.

A figura 3.6 apresenta as formas de onda da tensão de saída do Inversor híbrido. Pode-se observar o efeito do "Snubber" na limitação da sobretensão nos pontos de chaveamento do transistor bipolar.

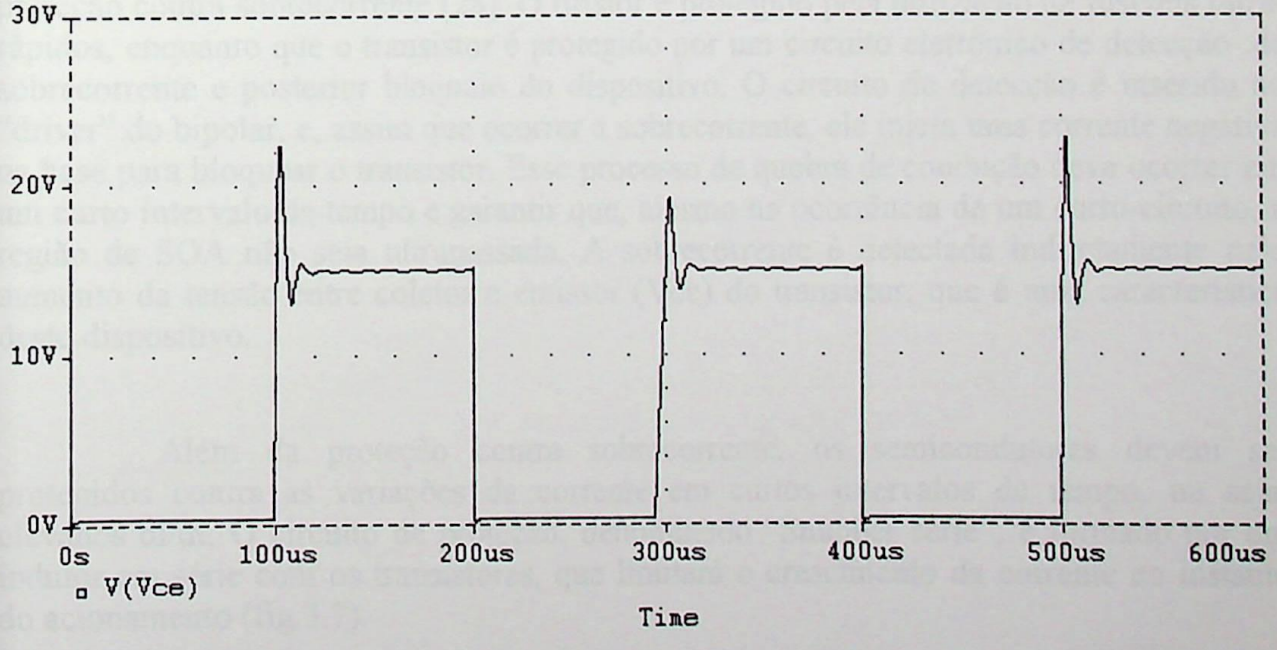


Fig. 3.5 - Simulação da tensão Vce no transistor com "snubber" DRC

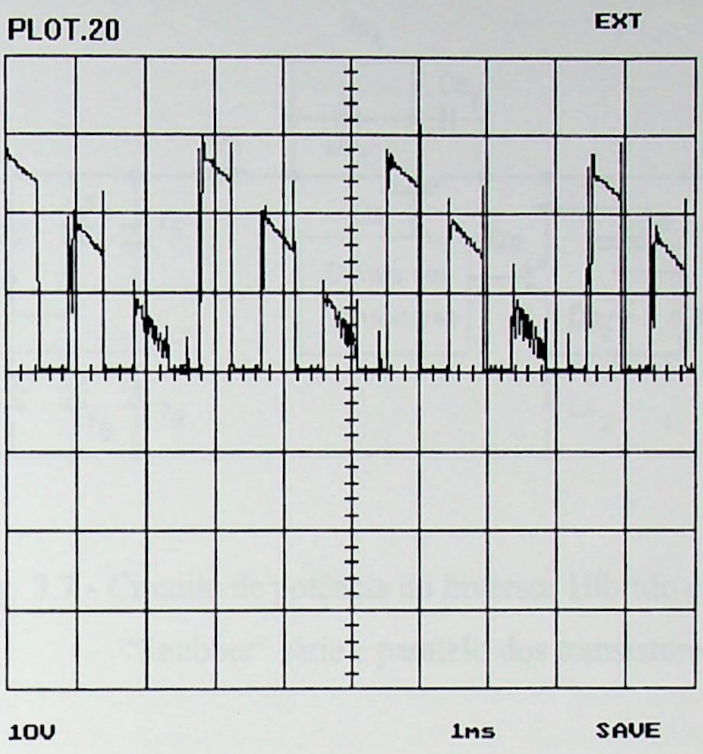


Fig. 3.6 - Tensão entre coletor-emissor (Vce) no transistor Qp do inversor híbrido

3.3 - Proteção contra sobrecorrente e di/dt

O Inversor híbrido é formado por dois tipos de semicondutores de potência, tiristor e transistor bipolar, que necessitam de metodologias distintas para seu sistema de proteção contra sobrecorrente [28]. O tiristor é protegido pela utilização de fusíveis ultra-rápidos, enquanto que o transistor é protegido por um circuito eletrônico de detecção de sobrecorrente e posterior bloqueio do dispositivo. O circuito de detecção é inserido no "driver" do bipolar, e, assim que ocorrer a sobrecorrente, ele injeta uma corrente negativa na base para bloquear o transistor. Esse processo de quebra de condução deve ocorrer em um curto intervalo de tempo e garantir que, mesmo na ocorrência de um curto-circuito, a região de SOA não seja ultrapassada. A sobrecorrente é detectada indiretamente pelo aumento da tensão entre coletor e emissor (Vce) do transistor, que é uma característica deste dispositivo.

Além da proteção contra sobrecorrente, os semicondutores devem ser protegidos contra as variações da corrente em curtos intervalos de tempo, ou seja, elevados di/dt. O circuito de proteção, denominado "Snubber série", é formado por um indutor em série com os transistores, que limitará o crescimento da corrente no instante do acionamento (fig.3.7).

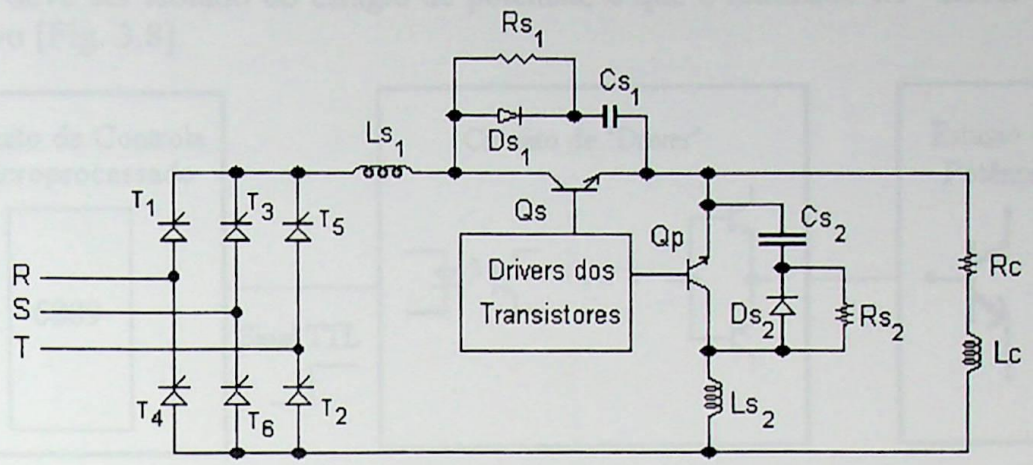


Fig. 3.7 - Circuito de potência do Inversor Híbrido com "Snubber" série e paralelo dos transistores

Diversas são as causas do aparecimento de sobrecorrente em inversores, entre elas pode-se citar curto-circuito do lado C.C., curto-circuito da carga e sobrecarga.

3.4 - "Driver" dos transistores de Potência

3.4.1 - Introdução

O transistor bipolar é um dispositivo semicondutor controlado, essencialmente, por corrente. Para que haja um fluxo de corrente no coletor, é necessário que seja aplicada uma corrente no terminal da base. Nas aplicações de chaveamento, o transistor opera somente nas regiões de saturação (ou quase-saturação) e de corte, comportando-se, idealmente, como uma chave fechada ou como uma chave aberta. Para operar na região de saturação, uma elevada corrente deve ser aplicada à base, no menor intervalo de tempo possível, a fim de se reduzir as perdas no chaveamento. Por conseguinte, a melhor maneira de realizar essa operação é utilizar uma fonte de corrente. Para bloquear o bipolar, injeta-se uma corrente negativa na base, cujo di/dt deve ser controlado para obter um tempo de bloqueio menor. Essa capacidade de bloqueio pela base elimina a necessidade de circuitos de comutação, utilizados para bloquear SCR's [28].

O circuito de "driver" é o responsável pelo acionamento e bloqueio do transistor bipolar, e algumas de suas características são fundamentais no desempenho global do circuito de potência [24]. O sinal de comando, proveniente do circuito de

controle, deve ser isolado do estágio de potência, o que é realizado no "driver" de cada dispositivo [Fig. 3.8].

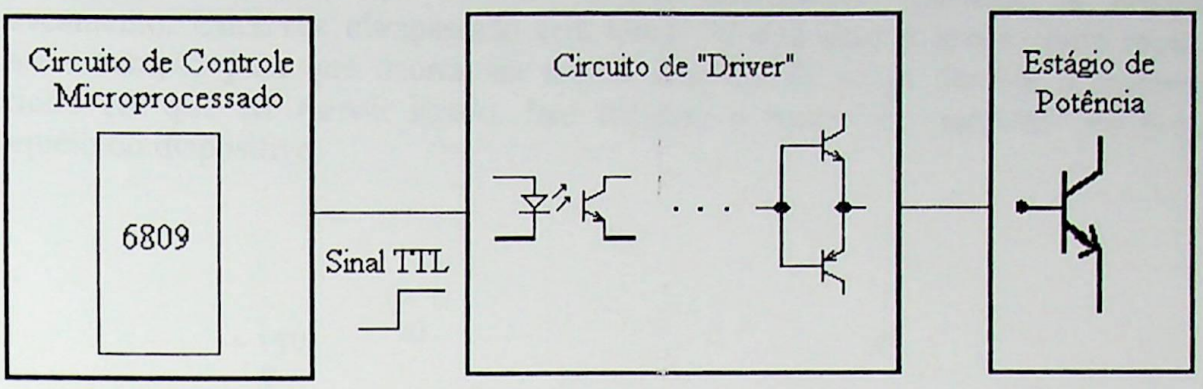


Fig. 3.8 - Interligação do Circuito de "Driver"

A eficiência e a segurança do transistor bipolar, funcionando como uma chave de potência, é largamente influenciada pelo seu circuito de base. Obter tempos de chaveamento menores, significa aumentar o rendimento do sistema de acionamento. Diversas características de um sistema de proteção podem ser implementados no próprio "driver", como por exemplo, a proteção contra sobrecorrente. De maneira geral, um circuito de "driver" eficaz deve executar as seguinte funções [24]:

- Segurança e velocidade na operação de chaveamento do transistor, através da adaptação do sinal de comando para excitação da base.

- Desacoplamento entre o sistema de controle e o circuito de potência, com alta rejeição a ruído no modo comum.

- Proteção contra sobrecorrente no próprio "driver", através da leitura e detecção da sobrecorrente no estágio de potência e proteção contra curto-circuito com memorização desta condição anormal.

- Auto-proteção do circuito de "driver" contra alta-tensão quando ocorrer a destruição do transistor.

O aparecimento da sobrecorrente pode acontecer devido: a um di/dt elevado durante o "turn-on", a um curto-circuito na carga ou a uma sobrecarga. Em qualquer caso, o bipolar deve ser bloqueado o mais rápido possível para evitar que se danifique.

O chaveamento de transistores bipolares em alta freqüência apresenta problemas relacionados ao "storage time" (ts - tempo de armazenamento) [21] e [31], devido ao acúmulo de cargas na junção durante o tempo de acionamento. Uma técnica bastante utilizada para resolver este problema é trabalhar com o transistor na sua região de quase-saturação após o período do "turn-on". Ao invés de uma largura de pulso uniforme e contínua, é aplicado um pulso com o pico inicial elevado e com a amplitude mais baixa

para o restante do intervalo. O pulso inicial garante a saturação forte do componente para que se obtenha um baixo "turn-on" e por conseguinte, diminuir as perdas de chaveamento. Uma vez ultrapassado este tempo, o transistor é levado para região de quase-saturação para que ocorra um menor acúmulo de carga durante o restante do período em que ele estiver ligado. Isso reduzirá o tempo de "turn-off" no próximo bloqueio do dispositivo.

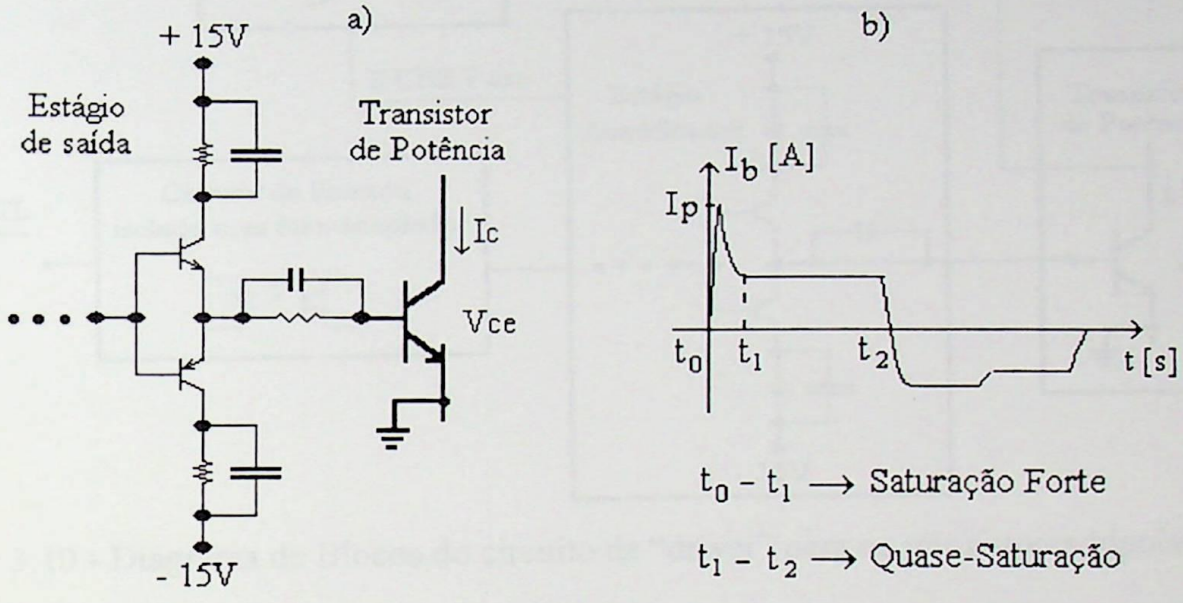


Fig. 3.9 - a) Circuito para acionamento da Base de um bipolar.
b) Corrente da base no chaveamento.

3.4.2 - Circuito de "Driver" desenvolvido

O circuito completo de "driver", desenvolvido para o acionamento dos transistores bipolares de potência, é mostrado na figura 3.11. Esse circuito foi elaborado para garantir uma operação segura e eficaz no chaveamento do semicondutor, além de protegê-lo contra uma sobrecorrente através da monitoração da tensão Vce no "turn-on". O desacoplamento é obtido a partir da utilização de foto-acopladores no circuito de entrada, que fará o condicionamento do sinal TTL enviado pelo circuito de controle microprocessado. O acionamento do bipolar é feito com um pulso de corrente na base, do tipo mostrado na figura 3.9. O bloqueio realizado com uma corrente de base negativa garante tempos menores de "turn-off". Para alimentação do "driver", foi desenvolvida uma fonte de tensão simétrica e regulada de ±15V/3A.

3.4.2.1 - Diagrama de blocos do Circuito de "Driver"

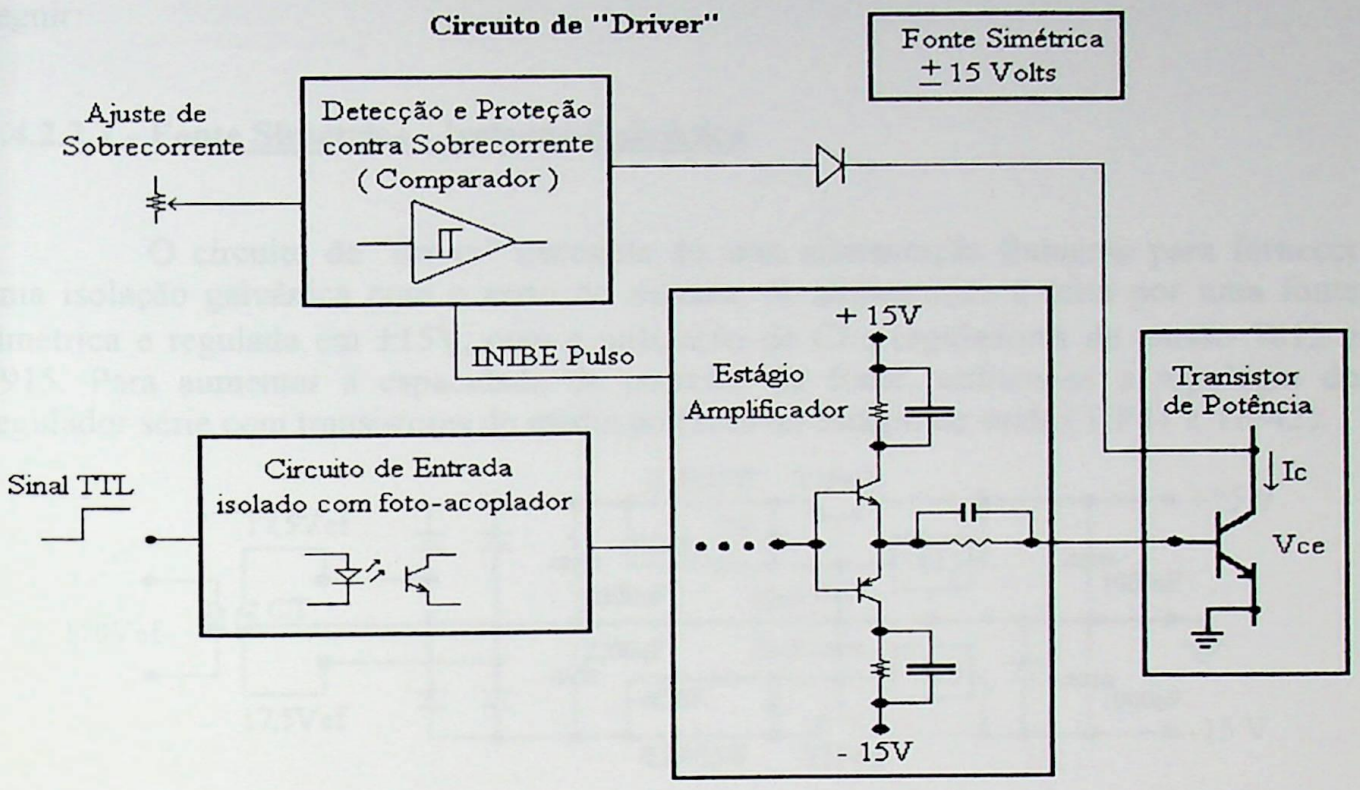


Fig. 3.10 - Diagrama de Blocos do circuito de "driver" para os transistores bipolares

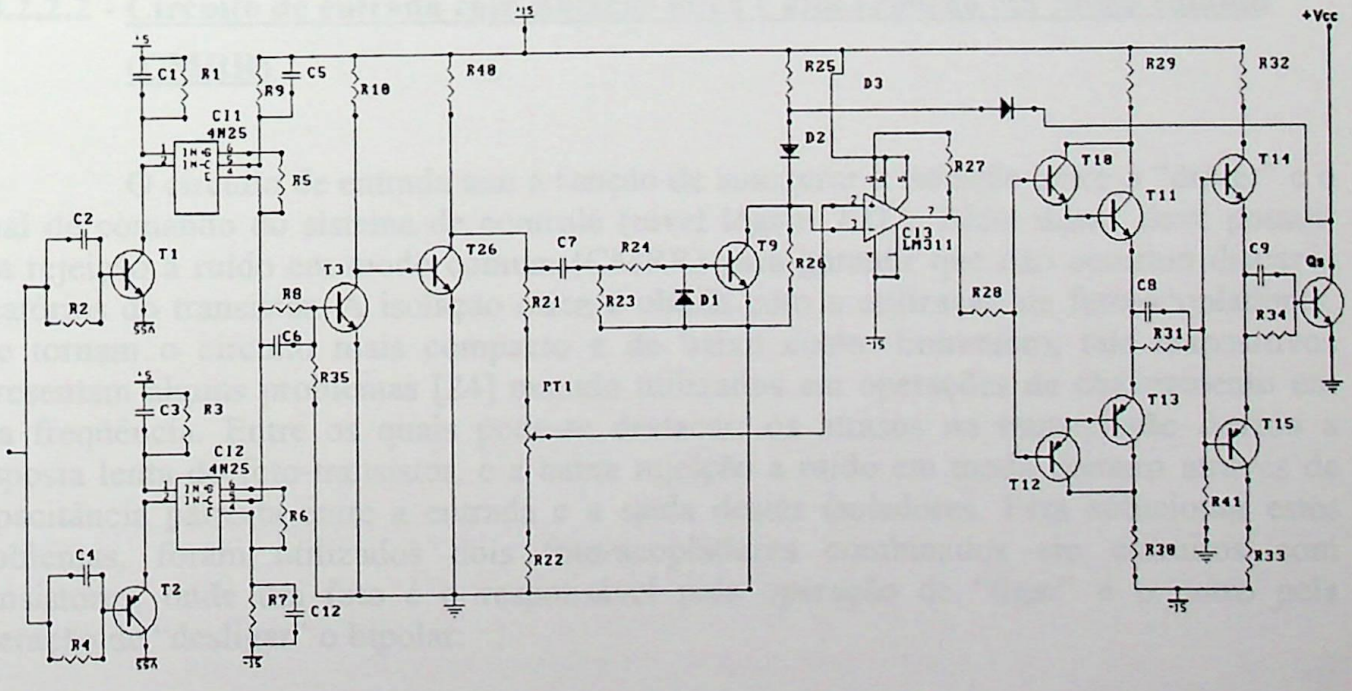


Fig. 3.11 - Circuito de "Driver" desenvolvido para acionamento dos transistores bipolares

3.4.2.2 - Descrição do circuito

A descrição funcional dos blocos que compõe o circuito de "driver" é feita a seguir:

3.4.2.2.1 - Fonte Simétrica - Isolação Galvânica

O circuito de "driver" necessita de uma alimentação flutuante para fornecer uma isolação galvânica com o resto do sistema. A alimentação é feita por uma fonte simétrica e regulada em ±15V, com a utilização de CI's reguladores de tensão 7815 e 7915. Para aumentar a capacidade de corrente da fonte, utilizou-se a topologia do regulador série com transistores de média potência no estágio de saída (TIP41 e TIP42).

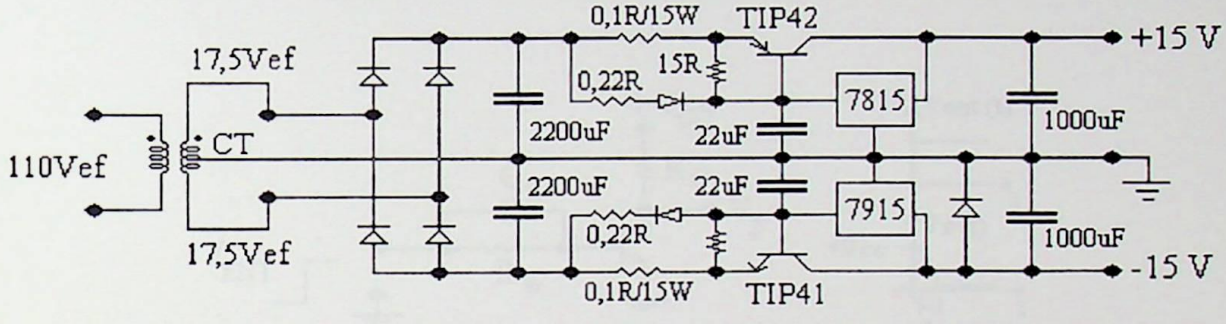


Fig. 3.12 - Fonte de Alimentação para o circuito de "driver" do Bipolar.

3.4.2.2.2 - Circuito de entrada com isolação ótica e alta rejeição em modo comum (CMRR)

O circuito de entrada tem a função de assegurar a isolação entre o "driver" e o sinal de comando do sistema de controle (nível lógico TTL). Além disso, deve possuir alta rejeição a ruído em modo comum (CMRR) para garantir que não ocorram disparos aleatórios do transistor. A isolação ótica é obtida com a utilização de foto-acopladores, que tornam o circuito mais compacto e de baixo custo. Entretanto, tais dispositivos apresentam alguns problemas [24] quando utilizados em operações de chaveamento em alta freqüência. Entre os quais pode-se destacar: os atrasos na transmissão devido a resposta lenta do foto-transistor, e a baixa rejeição a ruído em modo comum através da capacitância parasita entre a entrada e a saída destes isoladores. Para solucionar estes problemas, foram utilizados dois foto-acopladores combinados em circuitos com transistores, onde um foto é o responsável pela operação de "ligar" e o outro pela operação de "desligar" o bipolar.

Uma técnica bastante eficiente para aumentar a velocidade de chaveamento de circuitos com transistores bipolares é a utilização de capacitores de "Speed-up" (varre-

dura) em paralelo com o resistor de base. Pascoe mostra em [32] que para o atenuador de freqüência compensada, mostrado na figura 3.13, é válida a relação $R_A C_A = R_B C_B$ [*Apêndice III*]. Nessa configuração, R_A representa a resistência da junção base-emissor (r_{be}) para o transistor na saturação e C_A representa a capacitância de turn-on (C_{be}) do transistor.

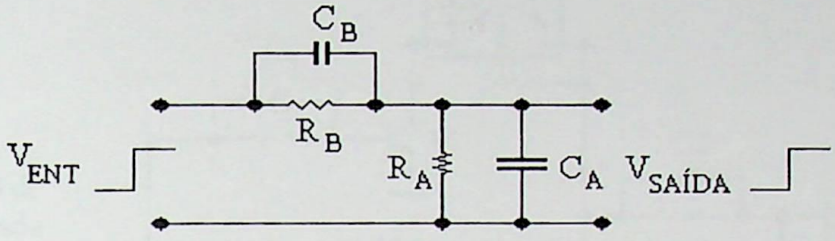


Fig. 3.13 - a) Atenuador de Freqüência Compensada

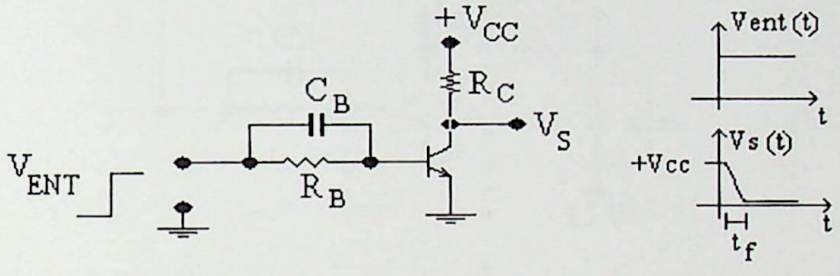


Fig. 3.13 - b) Circuito inversor com capacitor de "Speed-up" na base

Quando o inversor é acionado por um pulso na entrada Vin, a tensão de saída Vout decairá de + Vcc até zero volts durante o tempo t_f. Esse tempo é reduzido com a utilização do capacitor de "Speed-up" C_B. O cálculo de C_B é obtido a partir da relação: $C_B . R_B = r_{be} . C_{be}$. Entretanto, quando não for possível obter os valores de r_{be} e C_{be}, pode-se usar a seguinte relação para o cálculo de C_B:

$$R_B \times C_B \geq 2\mu seg$$

No circuito de entrada e no estágio de saída do driver são utilizados capacitores de "Speed-up" (C_1,C_2) interligados a base de transistores de chaveamento rápido (2N2222A). No resistor de coletor dos transistores T_1 e T_2 é inserido um capacitor em paralelo para fornecer uma corrente de pico ao diodo emissor de luz de cada foto-transistor. Com esse arranjo de componentes obteve-se atrasos da ordem de 1,0μseg no estágio de entrada, praticamente definido apenas pelo tempo de resposta do foto-acoplador (4N25).

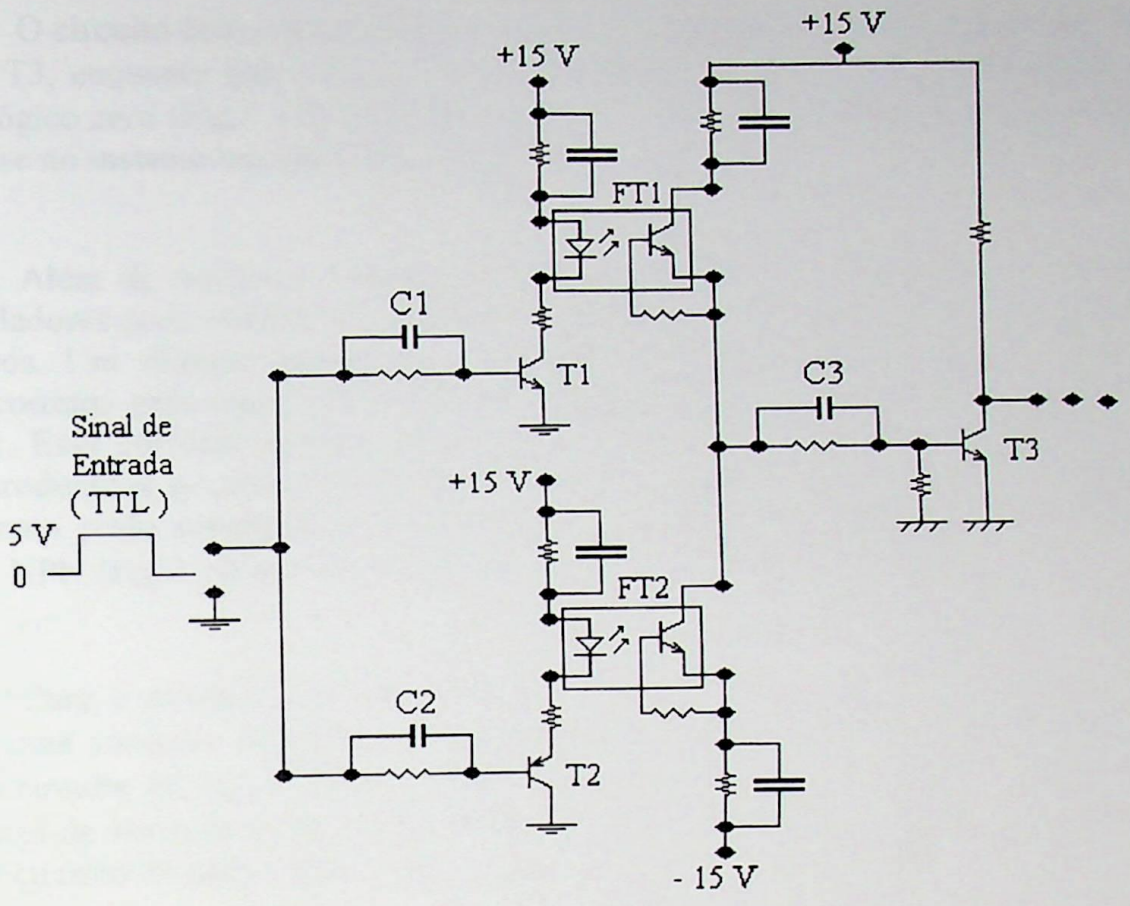


Fig. 3.14 - Circuito de Entrada do Driver

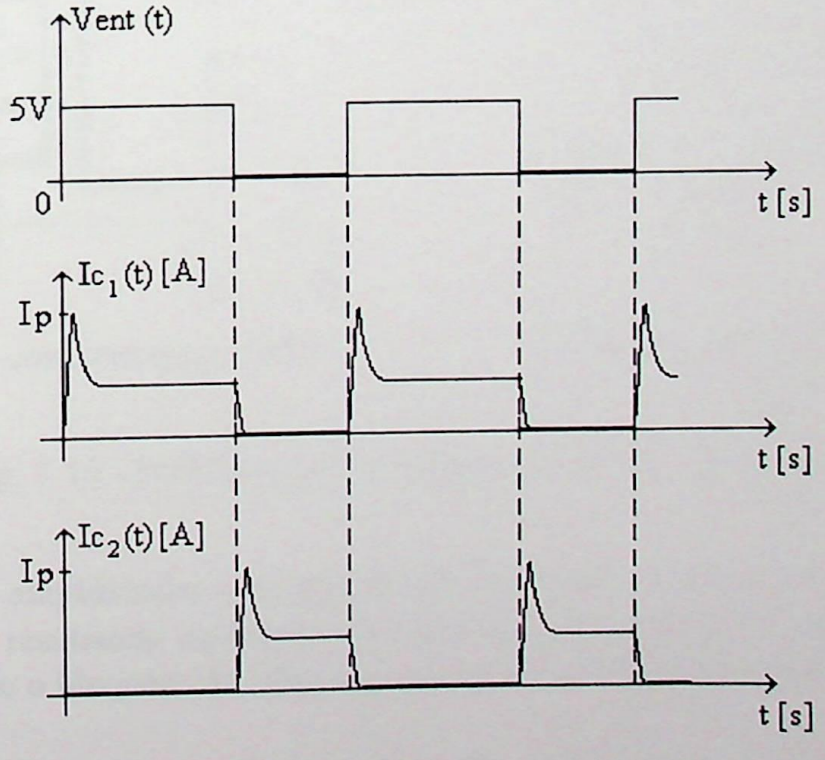
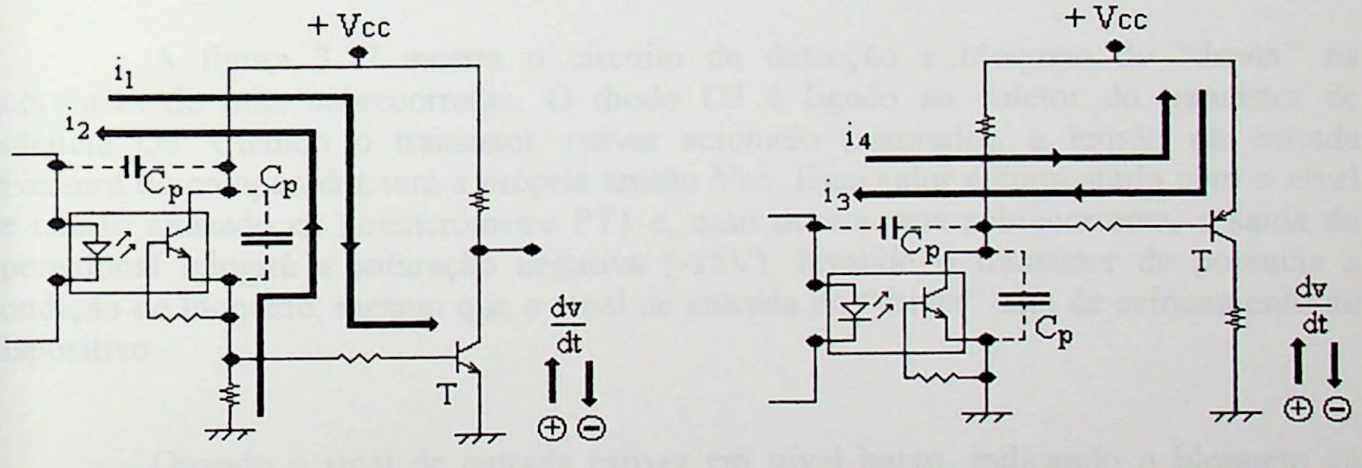


Fig. 3.15 - Formas de onda da corrente de acionamento dos foto-transistores

O circuito com o foto-transistor FT_1 é o responsável pela operação de "ligar" o transistor T3, enquanto que o foto FT_2 irá bloqueá-lo quando o sinal de entrada estiver no nível lógico zero (Fig.3.15). O bloqueio de T3 é feito injetando-se uma corrente negativa na base no instante em que FT_2 é acionado.

Além de melhorar o tempo de resposta do circuito de Driver, o uso de dois foto-acopladores pode reduzir os problemas causados pelas capacitâncias parasitas destes dispositivos. Um disparo indesejado do transistor pode acontecer quando houver um fluxo de corrente pela capacitância parasita entre os terminais de entrada e saída do foto-acoplador. Essa corrente aparece devido as altas taxas de variação da tensão de saída (dv/dt), produzidos no chaveamento das diversas estratégicas do PWM. A figura 3.16 mostra como pode acontecer o disparo falso para uma amplificação a partir de um transistor NPN (Fig.3.16-a) e de um transistor PNP (Fig.3.16-b) [33].

Para o amplificador com transistor NPN (Fig.3.16-a), a corrente i_1 fluirá a partir de uma variação negativa da tensão (-dv/dt), provocando o disparo do transistor quando o circuito de driver estiver bloqueado. Enquanto que a corrente i_2 fluirá a partir de uma taxa de variação positiva da tensão (+dv/dt), provocando o bloqueio do transistor quando o circuito de driver estiver na condição "ligado".



a) Amplificação com transistor NPN

b) Amplificação com transistor PNP

Fig. 3.16 - Problemas no chaveamento de foto-acopladores

Para o amplificador com transistor PNP (Fig.3.16-b), a corrente i_3 fluirá na condição: +dv/dt, resultando no disparo do transistor. Já a corrente i_4 fluirá na condição: -dv/dt, provocando o bloqueio do transistor quando ele deveria estar ligado.

Nessas quatro condições é mais difícil prevenir os problemas de disparo falso pelas correntes i_1 e i_3, onde ocorre um crescimento da tensão no circuito. O circuito de "driver" projetado realiza a amplificação do sinal de entrada a partir de um transistor NPN (T3). Entretanto, quando o "driver" encontra-se na condição de bloqueio, a base do transistor T3 está polarizada negativamente através do foto-transistor FT_2, fornecendo um caminho a corrente e evitando assim, um disparo falso do transistor.

3.4.2.2.3 - Detecção e proteção contra sobrecorrente

A detecção da ocorrência de uma sobrecorrente é realizada através da monitoração da tensão entre o coletor e o emissor (Vce), quando o transistor estiver acionado. Esse sinal é comparado com um valor de referência que indicará o limite da corrente de pico para o bipolar. O valor de referência deve ser ajustado em um nível abaixo da corrente máxima do transistor, respeitando-se os limites da sua curva de "SOA". A utilização de um operacional comparador de tensão (LM311) permite que o dispositivo seja bloqueado o mais rapidamente possível na ocorrência de uma sobrecorrente. Caso a corrente retorne a sua faixa de variação permitida, o "driver" estará novamente disponível para o acionamento, não memorizando a condição de falta (sobrecorrente).

A figura 3.17 mostra o circuito de detecção e bloqueio do "driver" na ocorrência de uma sobrecorrente. O diodo D3 é ligado ao coletor do transistor de potência Qs. Quando o transistor estiver acionado (saturado), a tensão na entrada inversora do comparador será a própria tensão Vce. Esse valor é comparado com o nível de tensão ajustado no potenciômetro PT1 e, caso ocorra uma sobrecorrente, a saída do operacional atingirá a saturação negativa (-15V), levando o transistor de potência a condição de bloqueio, mesmo que o sinal de entrada do "driver" seja de acionamento do dispositivo.

Quando o sinal de entrada estiver em nível baixo, indicando o bloqueio do transistor Qs, o diodo D3 estará reversamente polarizado e o transistor T26 estará saturado. Dessa maneira, o sinal de referência será nulo e a tensão da entrada não-inversora do operacional será fornecida pelo divisor de tensão entre os resistores R25 e R26, que levará o comparador a saturação negativa.

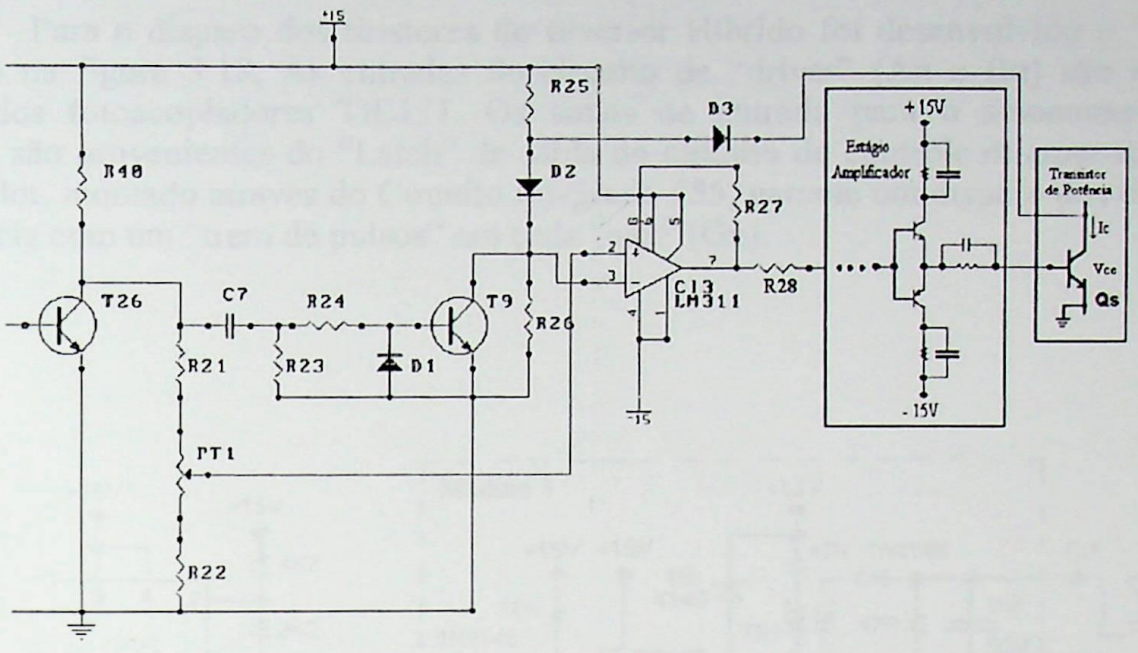


Fig. 3.17 - Parte do circuito de "driver" relativa a detecção e bloqueio do transistor Qs na ocorrência de uma sobrecorrente

Escola de Engenharia
Biblioteca
MAUÁ
BiM
de Irajubá - EFEI

3.5 - "Driver" dos tiristores da Ponte Trifásica Tiristorizada (PTT)

Para o disparo dos tiristores do Inversor Híbrido foi desenvolvido o "driver" mostrado na figura 3.18. As entradas do circuito de "driver" (An e Bn) são isoladas através dos fotoacopladores TIL111. Os sinais de entrada para o acionamento dos tiristores são provenientes do "Latch" de saída do circuito de controle microprocessado. O oscilador, montado através do Circuito Integrado 555, garante um disparo dos tiristores de potência com um "trem de pulsos" em cada "gate"(Gn).

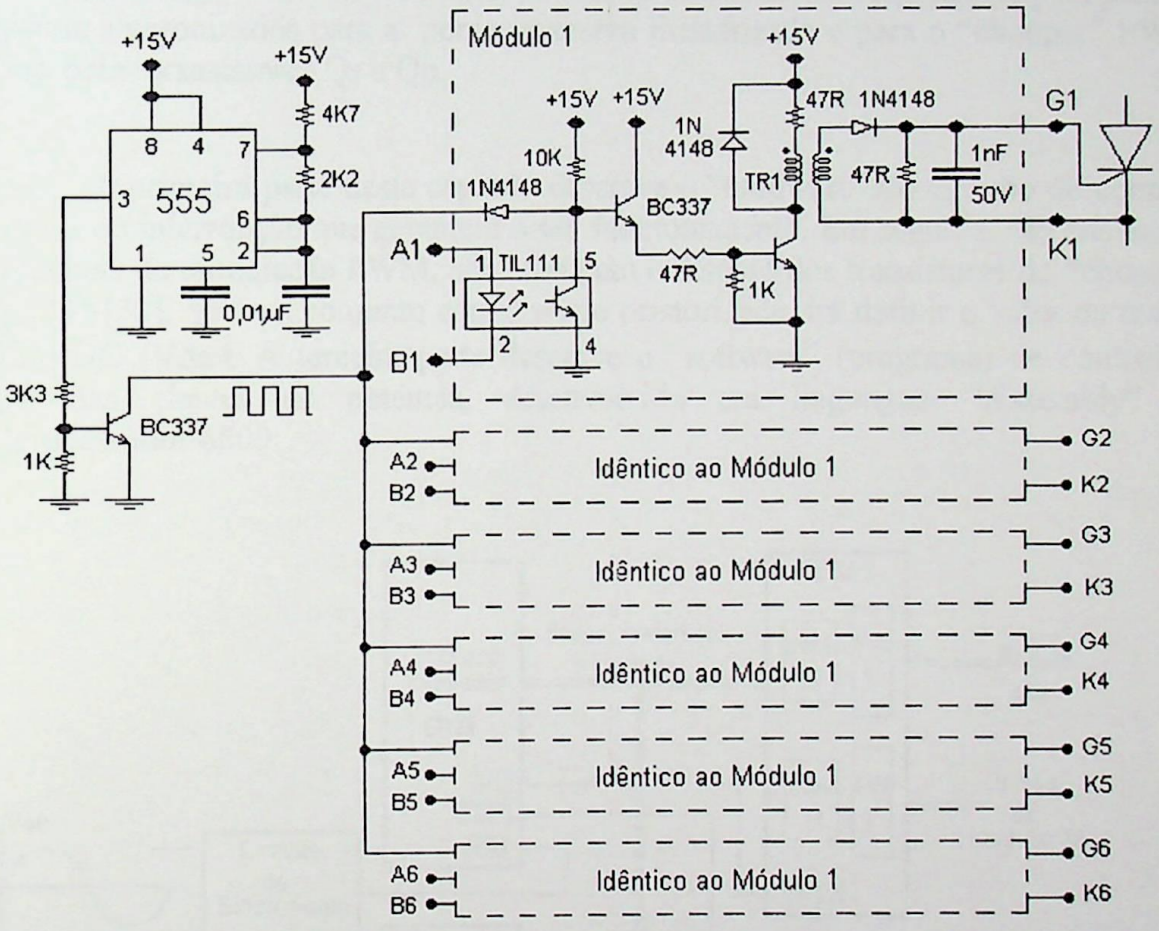


Fig. 3.18 - Circuito de "driver" para disparo dos tiristores de potência

CAPÍTULO IV

O SISTEMA DE CONTROLE MICROPROCESSADO

4.1 - Introdução

O controle do inversor híbrido é realizado por um circuito dedicado, baseado no microprocessador 6809 da Motorola. O sistema de controle é responsável pela geração dos pulsos sincronizados para a ponte inversora tiristorizada e para o "chopper" PWM, formado pelos transistores Qs e Qp.

A primeira parte deste capítulo descreve o "hardware" do circuito de controle e os sinais de interrupção que garantem o seu funcionamento. Em seguida, são analisadas as estratégias de modulação PWM, adotadas para o disparo dos transistores do "chopper" [29] e [34]-[38], que em conjunto com a ponte tiristorizada, irá definir o valor da tensão de saída DC (Vdα). A terceira parte descreve o "software" (programa) de controle e disparo das chaves de potência, desenvolvido em linguagem "Assembly" do microprocessador 6809.

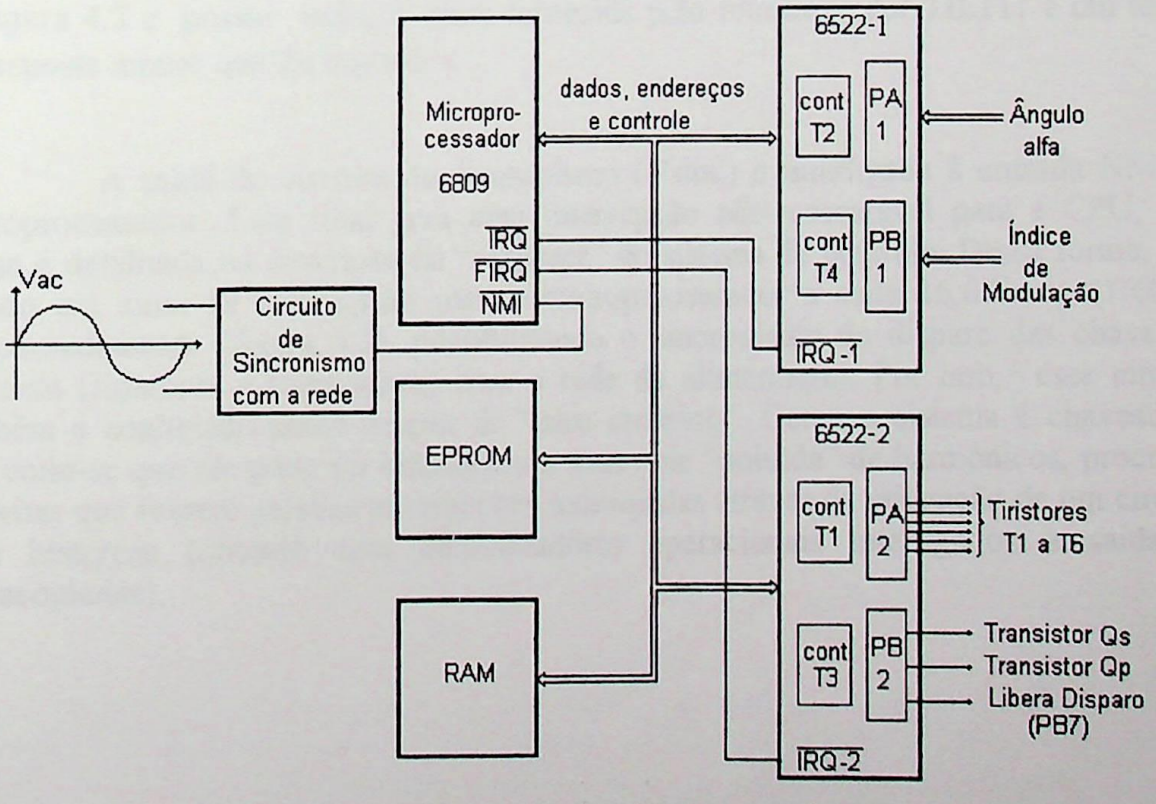


Fig. 4.1 - Diagrama de blocos do circuito de controle microprocessado

4.2 - "Hardware" do Sistema de Controle

O diagrama de blocos do circuito de controle é mostrado na figura 4.1. Além do microprocessador, esse sistema possui dois circuitos integrados 6522, que contêm quatro portas paralelas de 8 bits e quatro contadores programáveis de 16 bits. As portas paralelas são utilizadas como entrada para as variáveis de referência, e como saída para os sinais de disparo das chaves de potência. As referências para o ângulo α de disparo da ponte tiristorizada e para o índice de modulação DM são expressas através de sinais binários de 8 bits nas portas paralelas PA1 e PB1, respectivamente. No segundo CI 6522, a porta PA2 é utilizada para o disparo dos tiristores, e a PB2 para o disparo dos transistores do "chopper". Os sinais de "hardware" para indicação do estado de final da contagem dos temporizadores são interligados às entradas dos sinais de interrupção do microprocessador.

O sistema de controle funciona em tempo real e sincronizado com a rede CA através de um sinal de quadratura gerado pelo circuito de sincronismo.

4.2.1- Circuito de sincronismo com a rede

Esse tipo de circuito é responsável pela quadratura do sinal da rede (CA) para sincronizar o sistema de controle [39]. O circuito desenvolvido nesse trabalho é mostrado na figura 4.2 e possui isolação ótica fornecida pelo fotoacoplador TIL111 e um tempo de resposta menor que 2μ segundos.

A saída do circuito de sincronismo (Vsinc) é interligada à entrada NMI do microprocessador. Esse sinal gera uma interrupção não-mascarável para a CPU, cuja rotina é detalhada na descrição do "software" do sistema de controle. Dessa forma, será gerado um sinal de interrupção para o microprocessador a cada 16,67mseg (1/60Hz) aproximadamente (figura 4.2), possibilitando o sincronismo do disparo das chaves de potência (tiristores e transistores) com a rede de alimentação. Por isso, esse circuito também é conhecido como detetor de "zero crossing". Como o sistema é chaveado e, prevendo-se que ele pode ser interligado a uma rede "poluída" de harmônicos, procurou-se evitar que fossem geradas interrupções indesejadas através da utilização de um circuito com histerese (circuito com amplificadores operacionais interligados a saída do fotoacoplador).

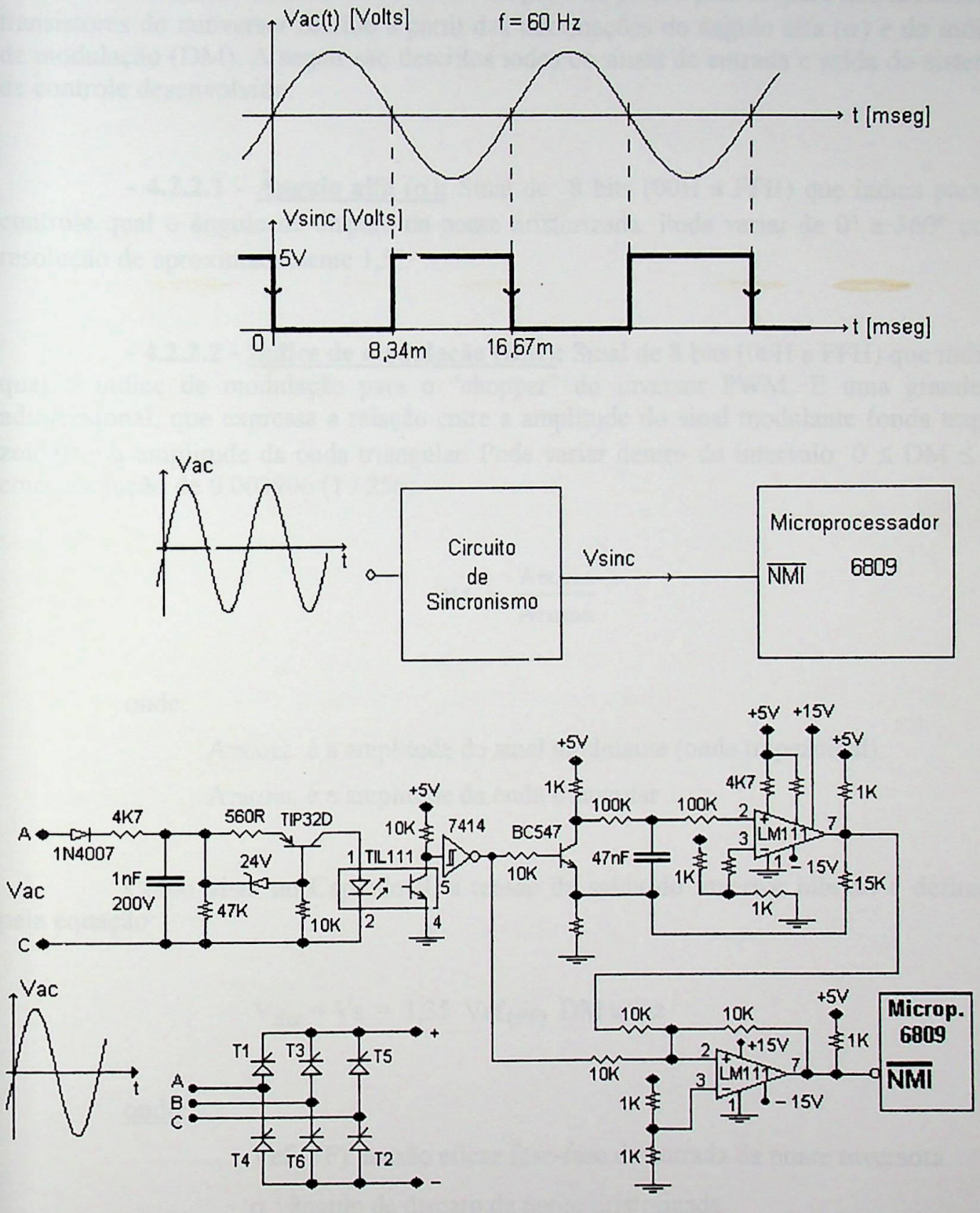


Fig. 4.2 - Circuito de sincronismo (detetor de "zero crossing")

4.2.2 - Sinais de entrada para o sistema de controle

O sistema de controle dedicado irá gerar os pulsos para disparo dos tiristores e transistores do conversor híbrido a partir das informações do ângulo alfa (α) e do índice de modulação (DM). A seguir são descritos todos os sinais de entrada e saída do sistema de controle desenvolvido.

- 4.2.2.1 - Ângulo alfa (α): Sinal de 8 bits (00H a FFH) que indica para o controle qual o ângulo de disparo da ponte tiristorizada. Pode variar de 0° a 360° com resolução de aproximadamente 1,5°.

- 4.2.2.2 - Índice de modulação (DM): Sinal de 8 bits (00H a FFH) que indica qual o índice de modulação para o "chopper" do inversor PWM. É uma grandeza adimensional, que expressa a relação entre a amplitude do sinal modulante (onda trapezoidal) e a amplitude da onda triangular. Pode variar dentro do intervalo: $0 \leq DM \leq 1$, com resolução de 0,003906 (1 / 256).

$$DM = \frac{A_{TRAPEZ.}}{A_{TRIANG.}}$$

onde:

$A_{TRAPEZ.}$ é a amplitude do sinal modulante (onda trapezoidal)

$A_{TRIANG.}$ é a amplitude da onda triangular

Como visto no Capítulo II, a tensão de saída do inversor híbrido é definida pela equação:

$$V_{d\alpha} = Vs = 1{,}35\ Vef_{(FF)}\ DM \cos\alpha$$

onde:

Vef (FF): tensão eficaz fase-fase de entrada da ponte inversora.

α : ângulo de disparo da ponte tiristorizada

DM: índice de modulação do "chopper" (PWM)

Portanto, para uma tensão de entrada constante, a tensão de saída Vdα (Vs) é função do coseno do ângulo alfa e do índice de modulação DM. Nesse caso, uma malha

de controle externa precisaria apenas definir os valores de α e DM para uma determinada tensão desejada e, então, ativar as portas de saída paralela com os valores calculados.

- **4.2.2.3 - Sinal de sincronismo com a rede CA (Vsinc):** Sinal de quadratura da rede, gerado pelo circuito de sincronismo e interligado na interrupção não mascarável do microprocessador.

4.2.3 - Sinais de saída do circuito de controle

- **4.2.3.1 - T1 a T6 :** Sinais para disparo dos "gates" dos tiristores T1 a T6. Para cada tiristor há uma saída de uma porta paralela do Circuito Integrado 6522 (Port A2). Essas saídas são ativadas na rotina de atendimento da interrupção FIRQ.

- **4.2.3.2 - Qs e Qp :** Sinais para disparo dos "drivers" dos transistores de potência Qs e Qp, pertencentes ao "chopper" do conversor híbrido. Para cada transistor há uma saída de uma porta paralela do segundo Circuito Integrado 6522 (Port B2). Essas saídas são ativadas na rotina de atendimento da interrupção IRQ.

- **4.2.3.3 - PB7 (Libera Disparo):** - Sinal de habilitação (carga) do "latch" (registro) com a palavra binária correspondente ao disparo dos tiristores Tn e Tn+1. O disparo dos tiristores da ponte inversora é atualizado na rotina de interrupção FIRQ, que gera um sinal na saída PB7 para a habilitação do "latch" interligado com a placa "driver" dos tiristores (figura 4.3).

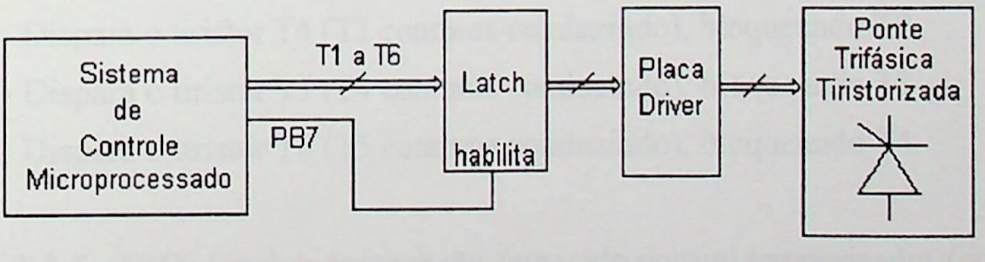


Fig. 4.3 - Sinal de habilita para disparo dos tiristores da ponte tiristorizada

- **4.2.3.4 - FIRQ :** Sinal de interrupção fornecido por um temporizador (contador T2) para disparo dos tiristores da ponte inversora. A cada interrupção do FIRQ, o microprocessador aciona o tiristor Tn e programa no contador o tempo para disparo do próximo tiristor (Tn +1). Em regime permanente e sem a ocorrência de variações no ângulo de disparo, irá acontecer uma interrupção a cada 60°, aproximadamente. A figura 4.4 mostra como ocorre o disparo dos tiristores da ponte.

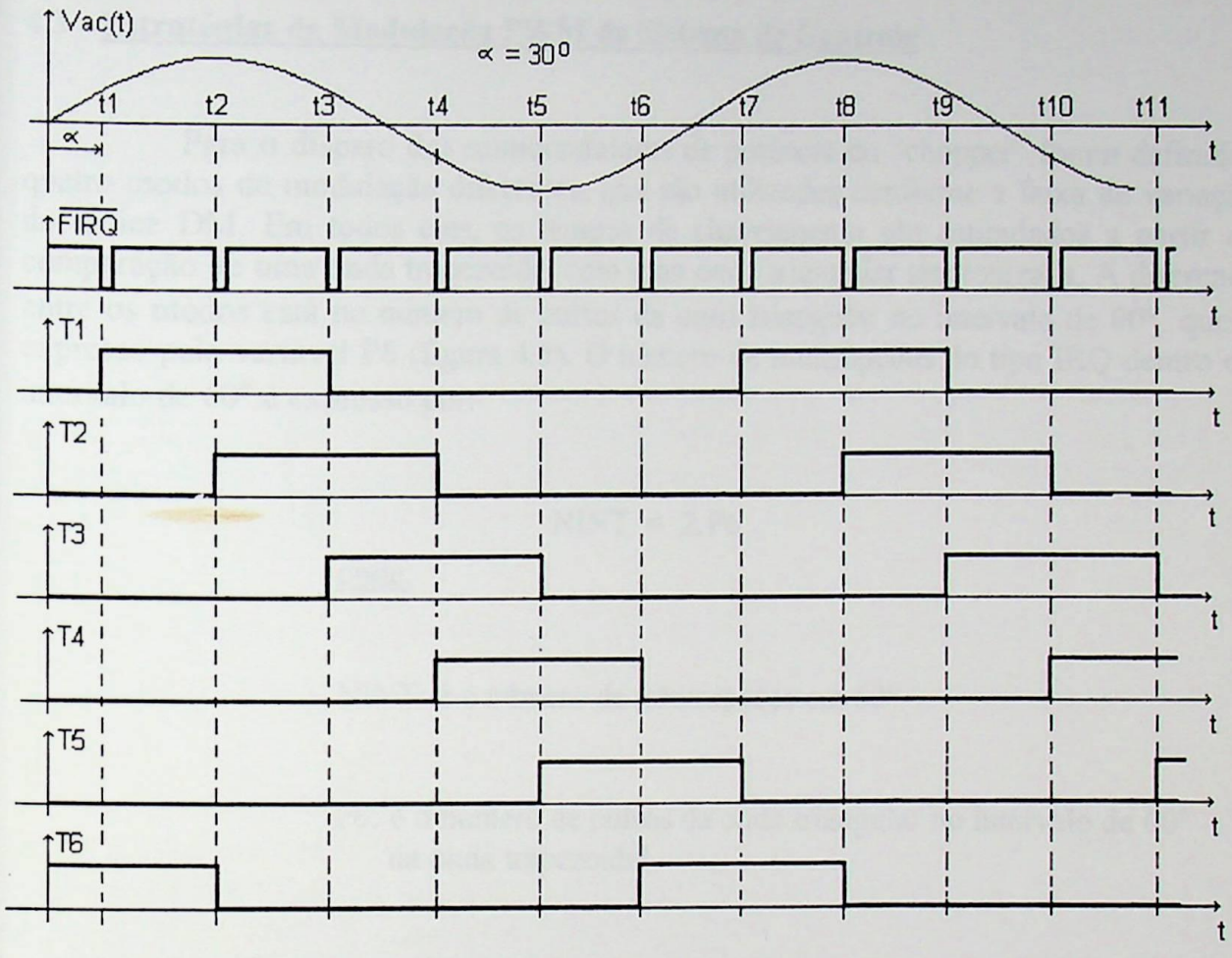


Fig. 4.4 - Diagrama de tempo da interrupção FIRQ

t1 - Dispara o tiristor T1 (T6 continua conduzindo), bloqueando T5

t2 - Dispara o tiristor T2 (T1 continua conduzindo), bloqueando T6

t3 - Dispara o tiristor T3 (T2 continua conduzindo), bloqueando T1

t4 - Dispara o tiristor T4 (T3 continua conduzindo), bloqueando T2

t5 - Dispara o tiristor T5 (T4 continua conduzindo), bloqueando T3

t6 - Dispara o tiristor T6 (T5 continua conduzindo), bloqueando T4

- **4.2.3.5 - IRQ:** Sinal de interrupção fornecido por um temporizador (contador T1), que indica para o microprocessador qual o instante de disparo dos transistores do "chopper" (Qs e Qp). Ou seja, o instante no qual o 6809 deverá acionar as saídas Qs e Qp da porta paralela. Para realizar esta tarefa a saída IRQ do CI 6522-1 é interligada à entrada de interrupção mascarável IRQ do microprocessador, como pode-se verificar no diagrama de blocos do circuito de controle (figura 4.1). Este sinal é gerado pela rotina que realiza a modulação por largura de pulso - PWM (figura 4.5). O número de interrupções em um período equivalente a 60° é função do número de pulsos da onda triangular (sinal da portadora) em relação a onda trapezoidal (sinal modulante).

4.3 - Estratégias de Modulação PWM do Sistema de Controle

Para o disparo dos semicondutores de potência do "chopper" foram definidos quatro modos de modulação diferentes, que são utilizados conforme a faixa de variação do índice DM. Em todos eles, os tempos de chaveamento são estipulados a partir da comparação de uma onda trapezoidal com uma onda triangular sincronizada. A diferença entre os modos está no número de pulsos da onda triangular no intervalo de 60°, que é expresso pela variável P6 (figura 4.5). O número de interrupções do tipo IRQ dentro do intervalo de 60° é expresso por:

$$NINT = 2.P6$$

onde:

NINT: é o número de interrupções em 60°

P6: é o número de pulsos da onda triangular no intervalo de 60° da onda trapezoidal

P6 = 1, 2, 3 ou 4 pulsos

As mudanças na freqüência da onda triangular, ou seja, no modo de modulação, acontecem em função do estreitamento do pulso para um determinado índice de modulação DM. Esse limite é basicamente imposto pela freqüência de chaveamento máxima dos semicondutores de potência utilizados e pelo tempo de reconhecimento e execução da rotina de interrupção IRQ.

A faixa completa de variação do índice de modulação e o seu número de interrupções correspondente encontra-se na tabela 4.1. Para DM = 0, o sistema de controle não enviará nenhum pulso para o chaveamento do transistor série do chopper (Qs), não permitindo dessa forma, que ocorra circulação de corrente pela ponte tiristorizada. Entretanto, o transistor paralelo do chopper será acionado até que toda a energia armazenada no indutor seja dissipada. Nessa condição, a tensão de saída do inversor é nula, comprovando a relação:

$$Vs = 1{,}35\ Vef \cos\alpha\ DM = 1{,}35\ V_{ef} \cos\alpha\ (0) = 0$$

A resolução do índice de modulação é de: 1/256 = 0,003906 , que permite definir com precisão uma tensão de saída desejada. No intervalo de variação de 01H

(01_{10}) a 10H(16_{10}) o índice é fixado no seu valor mínimo (DMmín = 0,0627) em função do estreitamento do pulso de disparo do transistor de potência. O mesmo acontece para o intervalo E0H(224_{10}) a FEH(254_{10}), onde o índice é fixado no seu valor máximo (DMmáx = 0,8784). Apenas nesses dois intervalos o índice é mantido constante, definindo-se uma variação linear no restante da tabela.

Para DM = FFH(256_{10}) = 1,00 , a amplitude da trapezoidal supera a amplitude máxima da onda triangular, eliminando o chaveamento do transistor série Qs, acionado durante todo o intervalo de 60°, e bloqueando o transistor paralelo Qp (Qs = LIGADO e Qp = BLOQUEADO). Nesse caso, não há geração do sinal de interrupção IRQ para o microprocessador, e o conversor híbrido funciona como uma ponte trifásica tiristorizada, já que o "chopper" está fora do sistema.

A faixa de variação linear do índice de modulação é a seguinte:

$0{,}0627 \leq DM \leq 0{,}8784$; onde: DMmín = 0,0627 e DMmáx = 0,8784

A figura 4.5 apresenta as estratégias de modulação utilizadas para gerar os pulsos de disparo dos transistores série e paralelo do chopper. Todas as estratégias estão indicadas para um mesmo índice de modulação (DM = 0,57). Entretanto, conforme pode-se constatar na tabela 4.1, utiliza-se apenas um modo de modulação para cada índice. Para DM = 0,57 , é definido no programa o modo II (2 pulsos da triangular em 60°).

Para os modos de modulação I e III (figuras 4.5.a e 4.5.c), a onda triangular é defasada em relação aos modos de modulação II e IV (figuras 4.5.b e 4.5.d). Realiza-se esse procedimento para garantir que o tempo da primeira interrupção IRQ, dentro do intervalo de 60° (t1) seja suficiente para garantir o tempo de execução das rotinas FIRQ e IRQ acionadas no início do intervalo, ou seja, não haverá sobreposição de sinais de interrupção.

Índice de Modulação (DM)		Modo de Modulação	Número de Pulsos da Triangular em 60° (p6)	Número de interrupções em 60° (NINT)	Considerações
Valor em Hexadecimal	Valor em Decimal				
00 H	0,0000	-	-	0	Não há pulsos na saída IRQ Qs= OFF e Qp= ON
01 H ... 10 H	0,0627 ... 0,0627	I	1	2	índice de modulação constante neste intervalo DM = DMmín
11 H ... 2F H	0,0667 ... 0,1843	I	1	2	
30 H ... 90 H	0,1882 ... 0,5647	III	3	6	
91 H ... 99 H	0,5686 ... 0,6000	II	2	4	
9A H ... C2 H	0,6039 ... 0,7608	IV	4	8	
C3 H ... DF H	0,7647 ... 0,8744	II	2	4	
E0 H ... FE H	0,8784 ... 0,8784	II	2	4	índice de modulação constante neste intervalo DM = DMmáx
FF H	1,0000	-	-	0	Não há pulsos na saída IRQ Qs= ON e Qp= OFF

Tab. 4.1 - Índices e modos de modulação do sistema PWM

As larguras dos pulso L1, L2 e L3 variam em função do índice de modulação (DM), do modo de modulação e do período do sinal modulante (onda trapezoidal). O equacionamento para determinação de cada largura de pulso é obtido a partir da equação da reta (onda triangular).

- 4.3.1 - Modo de Modulação I:

$$L_1 = L_3 = \frac{T_{trap}}{12.p_6}.(1 - DM)$$

$$L_2 = \frac{T_{trap}}{6.p_6}.DM$$

$$T_{trap} = \frac{1}{f_{trap.}}$$

onde:

p_6 = n° de pulsos da onda triangular em 60° (No modo I : p_6 = 1)

f_{trap} = freqüência da onda trapezoidal = 60Hz

T_{trap} = período da onda trapezoidal

DM = índice de modulação

L_1 = largura do 1° intervalo em 60°

L_2 = largura do 2° intervalo em 60°

L_3 = largura do 3° intervalo em 60°

- 4.3.2 - Modos de Modulação II e IV:

$$L_1 = \frac{T_{trap}}{12.p_6}.DM$$

$$L_2 = \frac{T_{trap}}{6.\,p_6}(1 - DM)$$

$$L_3 = \frac{T_{trap}}{6.\,p_6}.DM$$

para o modo II:

$p_6 = 2$
$L_1 = L_5$
$L_2 = L_4$

para o modo IV:

$p_6 = 4$
$L_1 = L_9$
$L_2 = L_4 = L_6 = L_8$
$L_3 = L_5 = L_7$

- 4.3.3 - Modo de Modulação III ($p_6 = 3$) :

$$L_1 = \frac{T_{trap}}{12.\,p_6}(1 - DM)$$

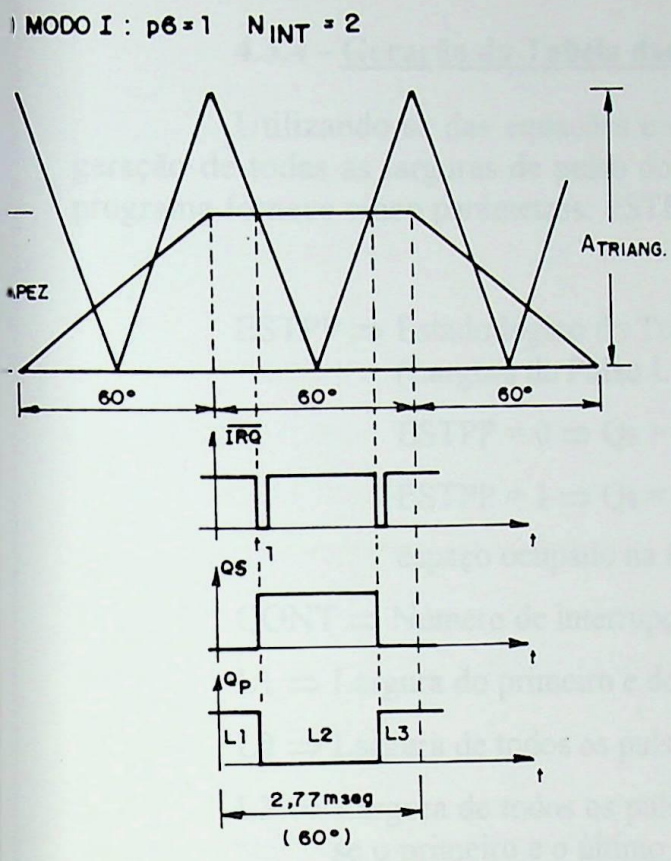
$$L_2 = \frac{T_{trap}}{6.\,p_6}.DM$$

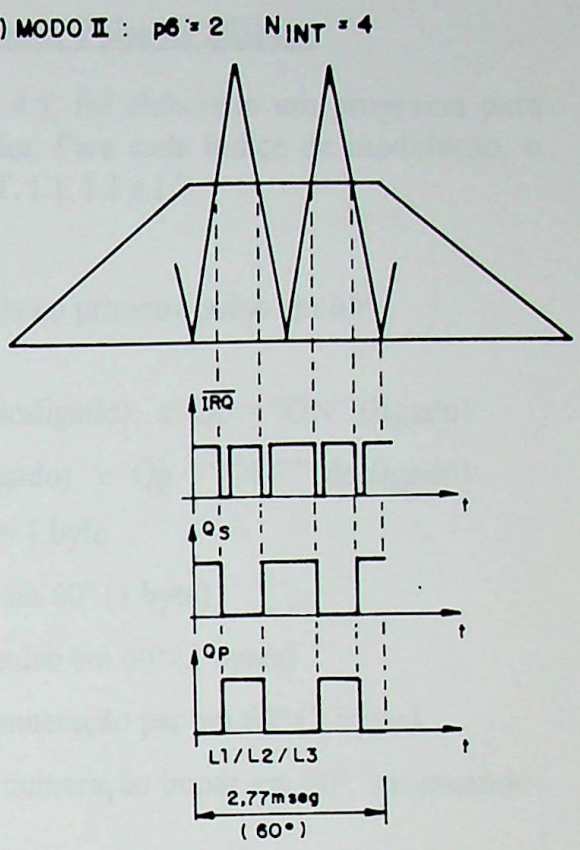
$$L_3 = \frac{T_{trap}}{6.\,p_6}(1 - DM)$$

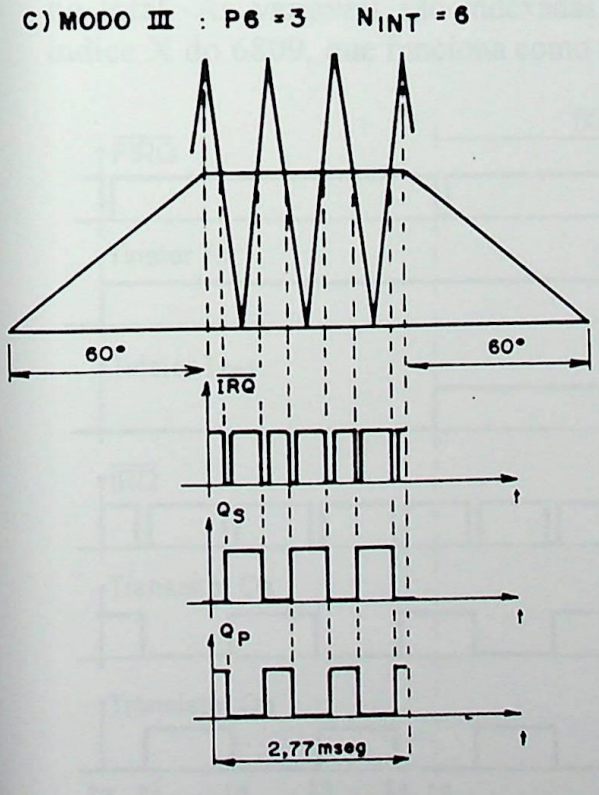
$$L_1 = \frac{L_3}{2}$$

onde:

$p_6 = 3$
$L_1 = L_7$
$L_2 = L_4 = L_6$
$L_3 = L_5$







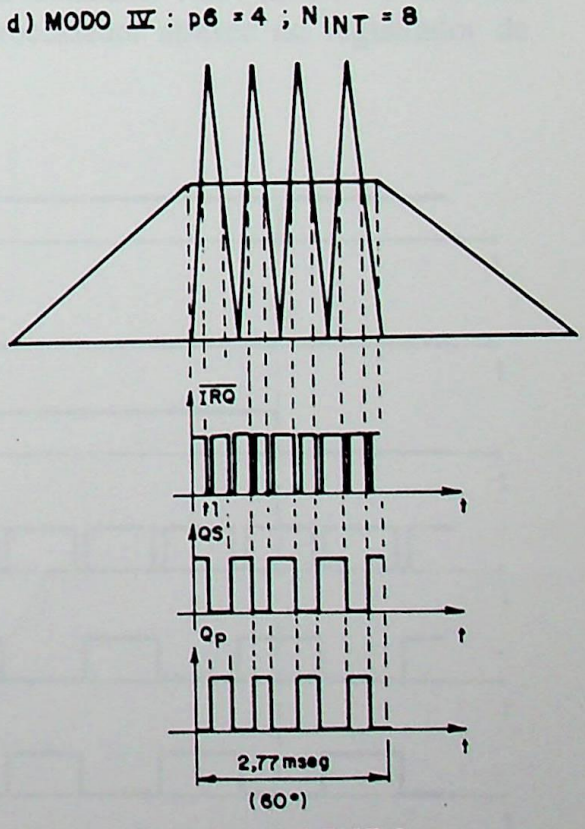


Fig. 4.5 (a)(b)(c)(d) - Estratégias de modulação para geração do sinal PWM

4.3.4 - Geração da Tabela das Larguras de Pulso de Disparo

Utilizando-se das equações e da tabela 4.1, foi elaborado um programa para geração de todas as larguras de pulso do modulador. Para cada índice de modulação, o programa fornece cinco parâmetros: ESTPP, CONT, L1, L2 e L3.

ESTPP ⇒ Estado lógico do Transistor Qs no primeiro pulso em 60° (Largura de Pulso L1).

ESTPP = 0 ⇒ Qs = "OFF" (desligado) e Qp = "ON" (ligado)

ESTPP = 1 ⇒ Qs = "ON" (ligado) e Qp = "OFF" (desligado)

espaço ocupado na memória = 1 byte

CONT ⇒ Número de interrupções IRQ em 60° (1 byte)

L1 ⇒ Largura do primeiro e do último pulso em 60° (2 bytes)

L2 ⇒ Largura de todos os pulsos com numeração par em 60° (2 bytes)

L3 ⇒ Largura de todos os pulsos com numeração ímpar em 60°, excetuando-se o primeiro e o último (2 bytes)

Estas variáveis são armazenadas em uma tabela na EPROM para serem utilizadas pelo microprocessador na geração do sinal PWM. Como há 256 valores possíveis para o índice de modulação (DM), a tabela armazena: 1.280 (256 x 5) variáveis no total. As variáveis são indexadas pelo microprocessador através do registrador de índice X do 6809, que funciona como um ponteiro.

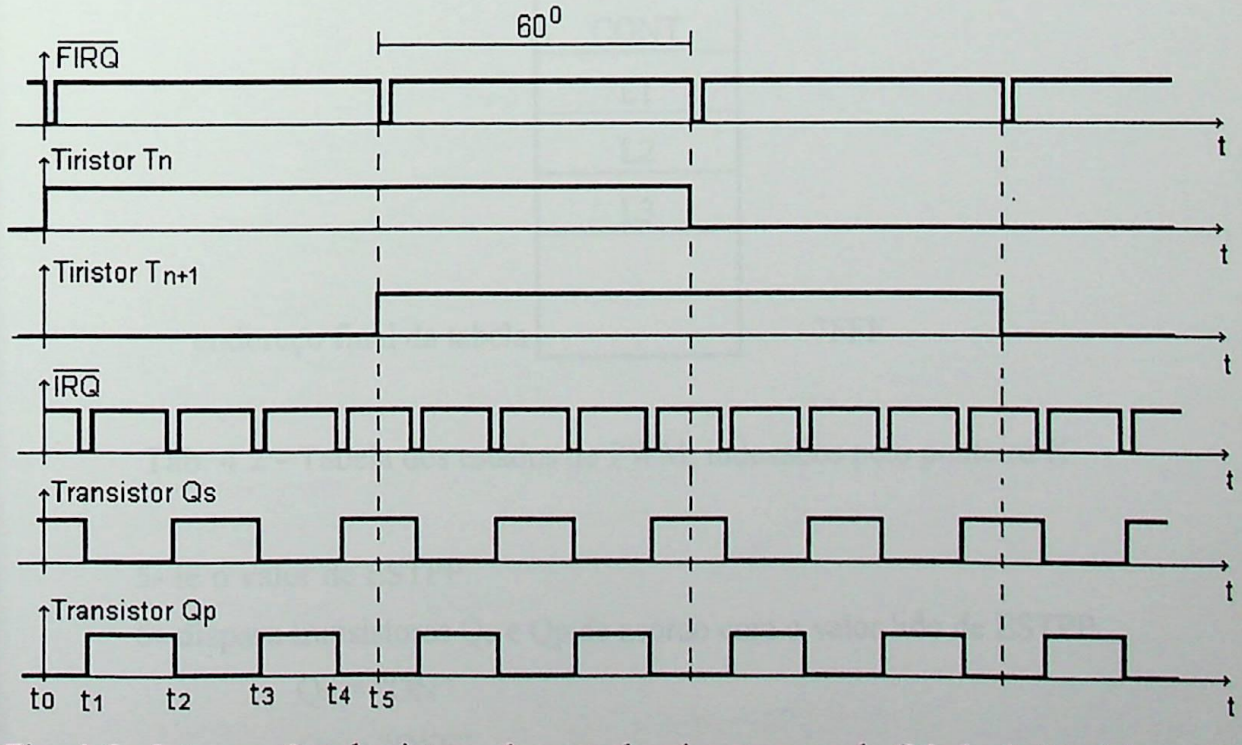


Fig. 4.6 - Interrupções do sistema de controle microprocessado (Modo de Modulação II)

A seqüência de procedimentos para a execução do PWM pelo microprocessador é detalhada na descrição do "software" do sistema de controle. Entretanto, o princípio básico da operação é descrito a seguir (figura 4.6):

- No instante $t = t_0$ o microprocessador executa as seguintes operações:

1- dispara o tiristor T_n

2- lê o valor do ângulo alfa (α) na porta POR-A1

3- lê o valor do índice de modulação (DM) na porta POR-B1

4- aponta para as variáveis da tabela indexada pelo ponteiro X.

X = 8 x DM + endereço inicial da tabela

	Variáveis:	Endereços (HEXA):
endereço inicial da tabela	ESTPP	7000
	CONT	7001
	L1	7002
	.	
	.	
X →	ESTPP	(8 x DM + 7000)
	CONT	
	L1	
	L2	
	L3	
	.	
endereço final da tabela	.	7FFF

Tab. 4.2 - Tabela dos estados do PWM, indexados pelo ponteiro X

5- lê o valor de ESTPP.

6- dispara transistores Qs e Qp de acordo com o valor lido de ESTPP.

Qs = "ON"

Qp = "OFF"

7- incrementa o ponteiro X.

8- lê o valor de contagem do número de interrupções em 60° (CONTP).

9- armazena o número de interrupção em uma variável.

10- incrementa X.

11- lê o valor da largura do primeiro pulso em 60° (L1) e armazena-o em uma variável.

12- programa o temporizador T com o valor de L1.

O instante $t = t_1$ representa o final da contagem do temporizador T, que irá gerar uma interrupção IRQ para o microprocessador. A seqüência de operações executada pelo mesmo é a seguinte:

1- verifica o estado lógico anterior das chaves para inverter o acionamento de Qs e Qp.

Qs = "OFF"

Qp = "ON"

2- incrementa X (X aponta para L2).

3- lê o valor da largura do 2° pulso do PWM em 60° (L2) e armazena-o em uma variável.

4- dispara o temporizador T com valor de L2.

Essa mesma rotina é executada nas próximas interrupções do sinal IRQ. Os valores das larguras de pulso posteriores a L3 são obtidos a partir das 3 primeiras, de tal forma que:

Ln = L2, para n = par

Ln = L3, para n = ímpar (exceto o último pulso)

Ln = L1, para o último pulso do intervalo de 60°

A composição dos sinais de disparo dos tiristores da ponte trifásica com os sinais de disparo dos transistores do chopper PWM é mostrada nas figuras 4.7 e 4.8. A primeira representa a seguinte condição: $\alpha = 0°$; DM = 0,5 ; Modo II de Modulação ($p_6 = 2$ pulsos da triangular em 60°).

Apesar de haver pulsos no "gate" durante 120° do disparo de cada tiristor, só haverá corrente circulando na ponte quando o transistor série (Qs) estiver ligado. Quando

o transistor paralelo (Qp) é acionado, a tensão de saída do inversor será igual a tensão de saturação entre o coletor e o emissor (Vce_{sat}), que pode atingir um valor máximo de 1,5V para o transistor utilizado no protótipo desenvolvido.

A figura 4.7.c representa a tensão e a corrente na fase A. Para $\alpha = 0°$, o fator de deslocamento é unitário, ou seja, a componente fundamental da corrente está em fase com a tensão e independe das variações do índice de modulação (DM). Por sua vez, a tensão de saída é função do coseno do ângulo α e do índice de modulação. Sendo assim, se α for mantido constante, o valor da tensão pode ser controlado apenas pelas variações de DM.

$$V_{d\alpha} = V_{saida} = \underbrace{1{,}35 V_{ef(ff)}}_{cte} . cos\alpha . DM$$

V_{saida} varia linearmente com DM

4.3.5 - Considerações sobre a faixa de Controle da Tensão Vdα

Em uma ponte trifásica tiristorizada (PTT), o ângulo de deslocamento entre a componente fundamental da corrente e a tensão é igual ao ângulo α de disparo dos tiristores [4.3]. Essa é uma característica indesejável, já que o fator de potência é função direta do ângulo de deslocamento e das componentes harmônicas da corrente de linha. Na ponte convencional, o controle da tensão de saída é realizado pelo controle do ângulo α, normalmente especificado em 30° para obter a tensão nominal de saída da ponte. Para α=30°, o fator de deslocamento é igual a: f.d. = cos 30° = 0,87 e, o fator de potência depende do conteúdo harmônico da corrente de linha.

Como em geral, a forma da onda da corrente não é uma senoide perfeita, o seu conteúdo harmônico é elevado. Portanto, para o caso em que $\alpha = 30°$, o fator de potência tende a ser menor que 0,87 (87%).

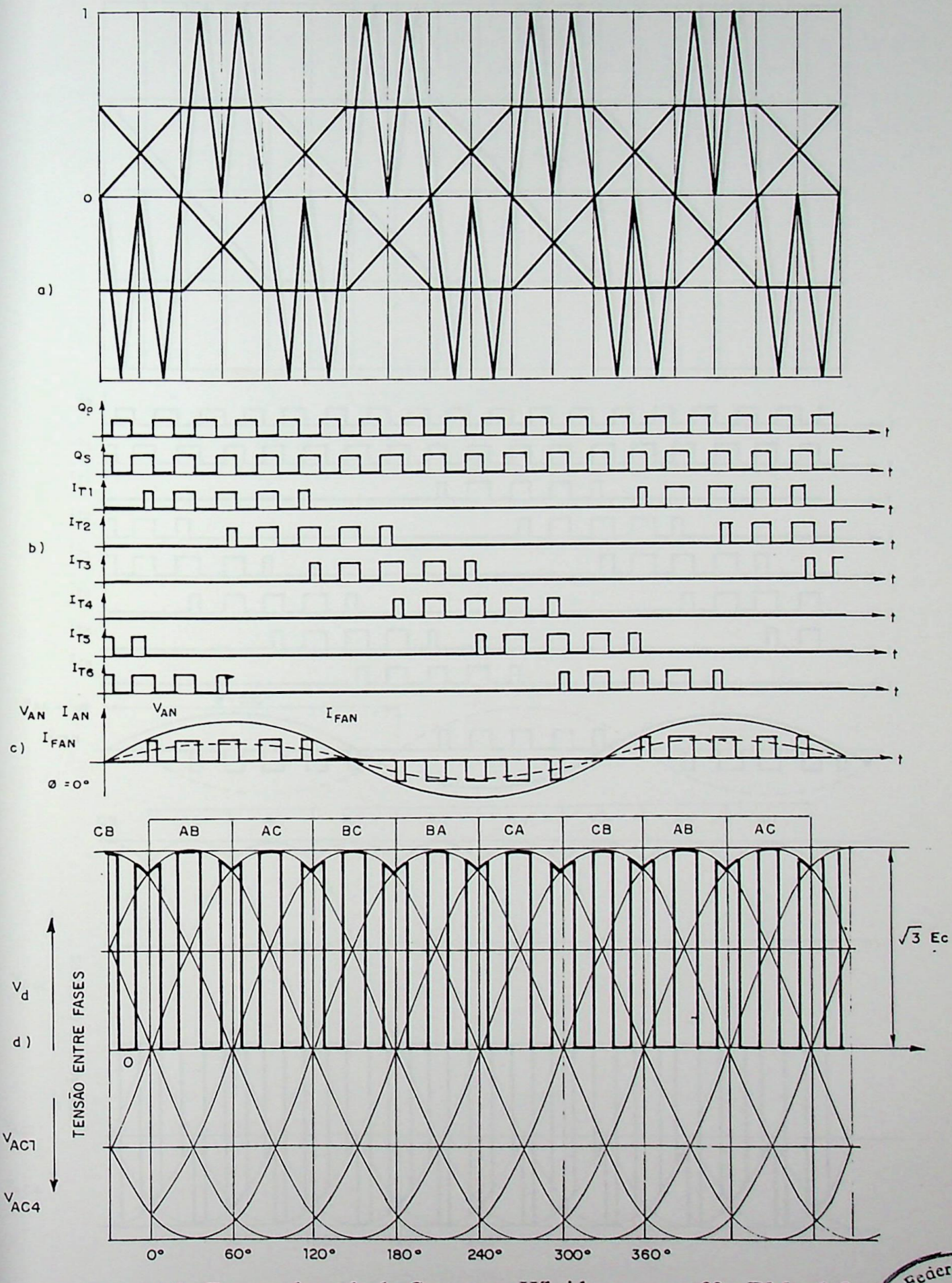


Fig. 4.7 - Formas de onda do Conversor Híbrido para $\alpha = 0°$ e DM = 0,5

Escola Federal de E
Biblioteca
MAUÁ
BIM

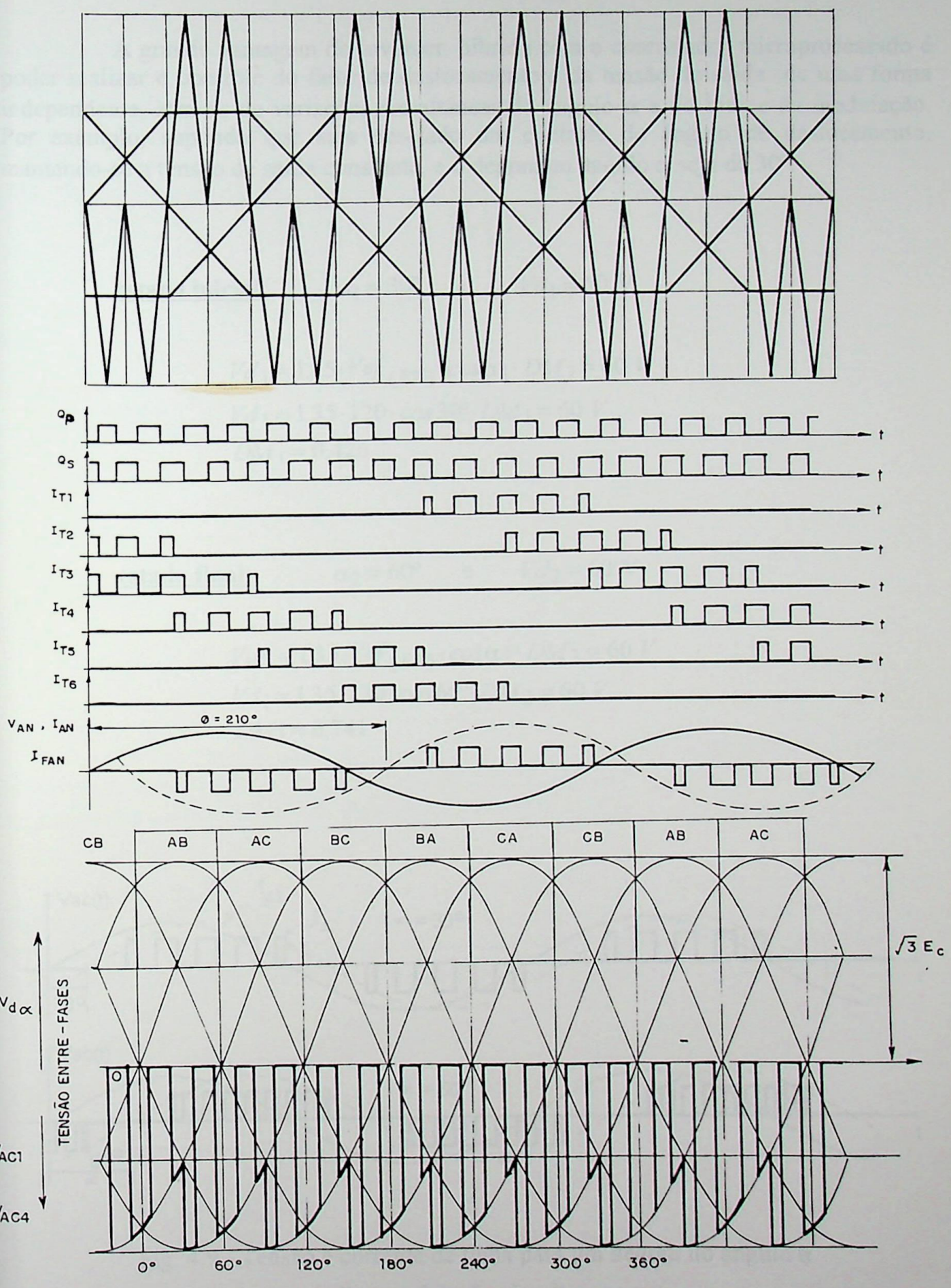


Fig. 4.8 - Formas de onda do Conversor Híbrido para $\alpha = 210°$ e DM = 0,5

A grande vantagem do inversor híbrido com o controlador microprocessado é poder realizar o controle do fator de deslocamento e da tensão de saída de uma forma independente, através de variações simultâneas do ângulo α e do índice de modulação. Por exemplo, supondo que seja desejado um controle de ângulo de deslocamento, mantendo-se a tensão de saída constante, e o degrau no ângulo α seja de 30°:

estado inicial: $\alpha_1 = 30°$ e $Vd_1 = 60$ V

$$Vd_1 = 1{,}35 \cdot Vef_{(FF)} \cdot cos\alpha_1 \cdot DM_1 = 60\ V$$
$$Vd_1 = 1{,}35 \cdot 120 \cdot cos\,30° \cdot DM_1 = 60\ V$$
$$DM_1 = 0{,}426$$

estado final: $\alpha_2 = 60°$ e $Vd_2 = 60$ V

$$Vd_2 = 1{,}35 \cdot Vef_{(FF)} \cdot cos\alpha_2 \cdot DM_2 = 60\ V$$
$$Vd_1 = 1{,}35 \cdot 120 \cdot cos\,60° \cdot DM_2 = 60\ V$$
$$DM_1 = 0{,}741$$

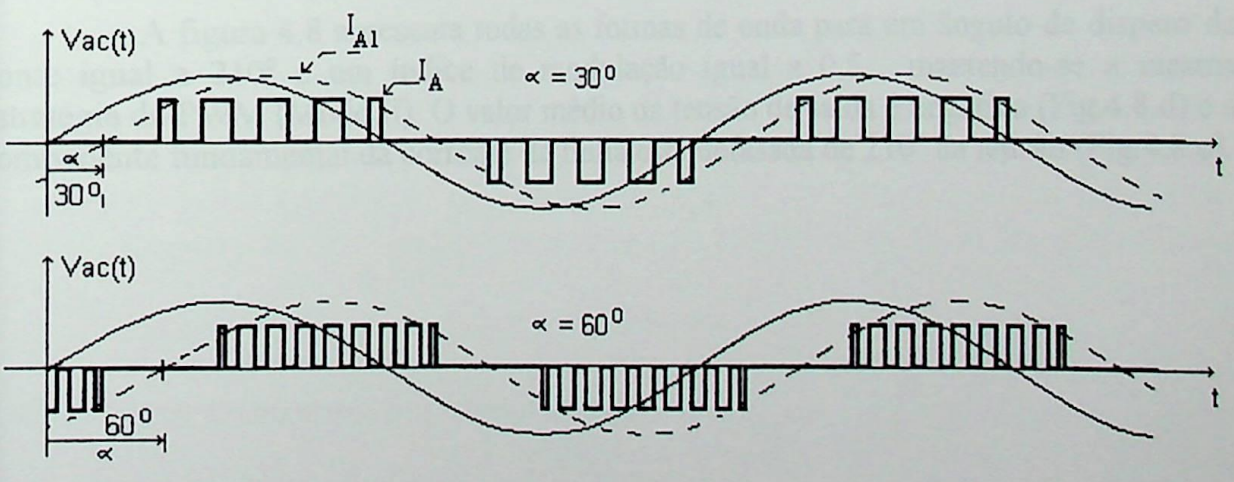


Fig. 4.9 - Tensão e corrente de linha para um degrau no ângulo α e no índice modulação simultaneamente.

No estado final, para um degrau de 30° no ângulo de disparo, o controlador modificará o DM para 0,741 a fim de manter a tensão de saída de 60V. Ocorrerá, então, uma variação simultânea dos dois parâmetros de controle. Logicamente, haverá valores de tensão DC que não serão possíveis de se obter a partir de grandes variações no ângulo α. Essa condição impõe limites ao ângulo em função da faixa de variação de tensão de saída. Para o exemplo anterior, o ângulo máximo é obtido a partir de:

$$\alpha_{máx} = cos^{-1}\left(\frac{Vd}{1{,}35 \cdot Vef_{(FF)} \cdot DM_{máx}}\right)$$

onde:

$$DM_{máx} = 1{,}0$$
$$Vef_{(FF)} = 120\ V\ (cte)$$
$$Vd = 60\ V$$
$$\Rightarrow \quad \alpha_{máx} = cos^{-1}\left(\frac{60}{1{,}35 \cdot 120 \cdot 1{,}0}\right) = 68{,}26°$$

$$\alpha_{máx} = 68{,}26°$$

Para se obter uma maior faixa de variação do ângulo α é necessário aumentar, previamente a tensão de entrada da ponte tiristorizada. Todas essas considerações devem ser analisadas na fase do projeto do sistema de controle.

A figura 4.8 apresenta todas as formas de onda para um ângulo de disparo da ponte igual a 210° e um índice de modulação igual a 0,5 , mantendo-se a mesma estratégia do PWM (Modo II). O valor médio da tensão de saída é negativo (Fig.4.8.d) e a componente fundamental da corrente de linha está defasada de 210° da tensão (Fig.4.8.c).

4.4 - Software do Sistema de Controle

4.4.1.- Introdução

O software do sistema de controle foi desenvolvido na linguagem "ASSEMBLY" do microprocessador 6809, devido a necessidade de se obter respostas rápidas no disparo dos semicondutores de potência. A freqüência de "clock" (relógio) do microprocessador é um fator predominante na limitação da velocidade de chaveamento, especificamente na operação do PWM. Para conseguir um bom desempenho do sistema, estruturou-se o "software" de controle através de rotinas de atendimento a interrupções, geradas a partir de contadores / temporizadores ("timers") programáveis e do próprio circuito detetor de "zero crossing". São utilizados todos os sinais de interrupção por "hardware" do 6809 (figura 4.1), que se diferenciam, basicamente, pela prioridade e velocidade dadas ao atendimento a uma interrupção. Além das interrupções por "hardware", o programa também realiza a técnica de "pooling"(varredura), fazendo, em determinadas condições, a varredura do registrador de interrupções dos circuitos integrados 6522-1 e 6522-2. Para integrar todos estes sinais que concorrem pela utilização do microprocessador, são definidas prioridades para as rotinas mais importantes, ou que necessitam ser executadas mais rapidamente. Além disso, há um intertravamento entre as rotinas, visando o mesmo objetivo: velocidade e estabilidade da malha de controle [40]-[41].

4.4.2 - Sinais de interrupção do Microprocessador 6809

O microprocessador 6809 possui dez modos de endereçamento diferentes e três sinais de interrupção por "hardware" [42], cujas características básicas variam de acordo com a velocidade e a prioridade ao atendimento do sinal de interrupção. As interrupções por "hardware" do 6809 são as seguintes: NMI (interrupção não-mascarável), FIRQ (requisição de interrupção rápida), IRQ (requisição de interrupção padrão). As suas características e a utilização no circuito desenvolvido são analisados a seguir.

4.4.2.1 - NMI (Interrupção não mascarável)

É ativada pela borda de descida do sinal. Não pode ser inibida no programa e tem uma prioridade de atendimento maior que as outras duas interrupções de "hardware" (FIRQ e IRQ) e que qualquer interrupção por software.

Na ocorrência de uma interrupção NMI, todo o estado atual da máquina, ou seja, registradores e ponteiros, é salvo na pilha. Em função disso, não é uma interrupção rápida, levando 20 pulsos de "clock" para atender a primeira instrução da rotina de interrupção. Como já visto no descritivo de "hardware", esse sinal é interligado à saída do circuito detetor de "zero crossing" da rede, principalmente por ter prioridade mais alta de atendimento em relação as demais interrupções.

Freqüência do "clock"(relógio) do sistema de desenvolvimento: fc = 890KHz

$$T_{clock} = \frac{1}{f_{clock}} = \frac{1}{890 \cdot 10^3 Hz} = 1{,}12\mu s \quad \Rightarrow \quad T_{clock} = 1{,}12\mu s$$

$\Rightarrow$ Tempo de atendimento a interrupção = 20 x T_{clock} = 22,4μs (≈0,49°)

4.4.2.2 - FIRQ (Requisição de interrupção rápida)

É ativada por um nível baixo (zero) no sinal de entrada e pode ser mascarada através de um bit acionado no "registrador de código de condições". Na ocorrência de uma interrupção FIRQ, são armazenados na pilha apenas o valor do registrador do código de condições e o contador de programa. Essa é a interrupção mais rápida do 6809, levando 11 pulsos de "clock" para executar a primeira instrução da rotina de atendimento. Por isso, é utilizada na geração dos pulsos do PWM e ativada a partir do "time-out" (fim de contagem) de um "timer" (contador) programável do circuito integrado 6522 (T1). Ela possui prioridade mais alta que a interrupção IRQ.

Tempo de atendimento a interrupção = 11.T_{clock} = 11 . 1,12μs = 12,3μs (≈0,27°)

4.4.2.3 - IRQ (Requisição de interrupção padrão)

É ativada por um nível baixo (zero) no sinal de entrada e pode ser mascarada através de um bit acionado no registrador do código de condições. Possui o nível mais baixo de prioridade entre as interrupções de "hardware". Da mesma maneira que na NMI, o microprocessador salva na pilha todo o estado atual da máquina antes de atender a primeira instrução do registrador de código de condições, levando também 20 pulsos de "clock". Essa interrupção é utilizada na geração dos sinais de disparo da ponte tiristorizada e na execução do PLL por software.

Tempo de atendimento a interrupção = 20.T_{clock} = 20 . 1,12μs = 22,4μs (≈0,49°)

4.4.3.- PLL por Software (Método de Comando Eqüidistante)

No disparo dos tiristores de uma ponte trifásica podem ser aplicadas duas técnicas diferentes: comandos individuais e comandos eqüidistantes [43]-[45]. Na primeira, o disparo de cada tiristor, ou de um par, é sincronizado com a rede pela passagem por zero de uma tensão de linha ou de fase. Se as tensões estiverem desbalanceadas, o disparo de dois tiristores sucessivos ficará assimétrico, provocando a geração de harmônicas não características nas correntes de linha. Na técnica de comandos eqüidistantes, utiliza-se apenas um sinal de tensão para geração do sinal de sincronismo, e o disparo dos 6 tiristores é feito a partir deste sinal, de tal forma que os pulsos são sempre simétricos e eqüidistantes entre si (60°). Em sistemas analógicos, essa técnica é implementada a partir de circuitos PLL ("phase loked loop"). No caso de sistemas digitais, o PLL é implementado por software com o suporte de contadores (temporizadores) programáveis. Isto elimina os "loops" de contagem, largamente utilizados no início da aplicação de microprocessadores em controle.

O PLL convencional é apresentado no diagrama de blocos da figura 4.10. O comportamento dinâmico do sistema é definido pela função de transferência do filtro, no caso, um divisor de freqüência.

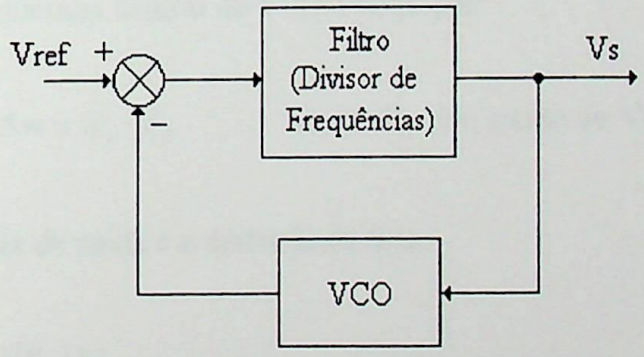
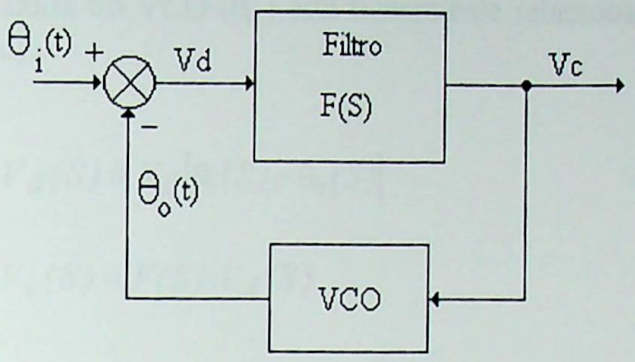


Fig. 4.10 - Diagrama de blocos do PLL convencional.

Para cada ciclo da entrada há apenas um ciclo de saída do oscilador. A saída do comparador de fase deve ser diferente de zero para que se mantenha um controle da tensão, pois o "loop" (laço) opera com algum erro de fase sempre presente. Entretanto, na prática esse erro tende a ser pequeno para um "loop" bem projetado. O PLL se comporta então, como um filtro de faixa estreita com capacidade de acompanhar o sinal de entrada.



$$Vd = Kd\,(\theta_i(t) - \theta_o(t))$$

onde: $\theta_i(t)$: fase do sinal de entrada

$\theta_o(t)$: fase do sinal de saída

Fig. 4.11 -Malha de controle do PLL

Para realizar a análise da resposta em freqüência do PLL, assume-se primeiro que: o "loop" está sincronizado (estável) e o detetor de fase é linear. A figura 4.11 representa a malha de controle do PLL. Após o sinal de erro Vd ser filtrado, são eliminados o ruído e as componentes de alta freqüência. O filtro determina o comportamento dinâmico da malha e o seu sinal de saída (Vc) determina a freqüência do VCO. O desvio da freqüência central do VCO é dado por:

$$\Delta w = K_o \cdot V_c$$ onde: K_o é o ganho do VCO [rad/V.s]

A freqüência de saída é a derivada da fase:

$$\frac{d\theta_o(t)}{dt} = K_o \cdot Vc$$

aplicando a transformada de Laplace, teremos:

$$\mathcal{L}\left[\frac{d\theta_o(t)}{dt}\right] = S \cdot \theta_o(S) = K_o \cdot V_c(S)$$

$$\theta_o(S) = \frac{K_o \cdot V_c(S)}{S} \qquad \therefore \qquad V_c(S) = \frac{S \cdot \theta_o(S)}{K_o}$$

A fase da saída do VCO (θ_o) está linearmente relacionada com a integral da tensão de controle (Vc).

$$V_d(S) = K_d[\theta_i(S) - \theta_o(S)]$$

$$V_c(S) = F(S) \cdot V_d(S)$$

$$\theta_o(S) = \frac{K_o \cdot V_c(S)}{S}$$

$$V_d(S) = K_d\theta_i(S) - K_d\theta_o(S) = \frac{V_c}{F(S)} = \frac{S\theta_o}{K_o F(S)}$$

$$\frac{S\theta_o(S)}{K_o F(S)} + K_d\theta_o(S) = K_d\theta_i(S)$$

$$\theta_o(S)\left[\frac{S + K_d K_o F(S)}{K_o F(S)}\right] = K_d\theta_i(S)$$

$$H(S) = \frac{\theta_o(S)}{\theta_i(S)} = \frac{K_d K_o F(S)}{S + K_d K_o F(S)}$$

$$\theta_e(S) = \theta_i(S) - \theta_o(S)$$

$$\frac{\theta_e(S)}{\theta_i(S)} = \frac{\theta_i(S) - \theta_o(S)}{\theta_i(S)} = 1 - \frac{\theta_o(S)}{\theta_i(S)} = 1 - H(S) = \frac{S}{S + K_d K_o F(S)}$$

$$\theta_o(S) = \frac{K_d K_o F(S)}{S + K_d K_o F(S)} \cdot \theta_i(S)$$

$$V_c(S) = \frac{S\theta_o(S)}{K_o} = \frac{S}{K_o} \cdot \frac{K_d K_o F(S)}{S + K_d K_o F(S)} \cdot \theta_i(S) = \frac{S K_d K_o F(S)\theta_i(S)}{S + K_d K_o F(S)} = \frac{S\theta_o(S)}{K_o} \cdot H(S)$$

$$\boxed{V_c(S) = \frac{S\theta_o(S)}{K_o} \cdot H(S)}$$

O PLL por software pode ser modelado pela malha de controle mostrado na figura 4.12 [43], [46]-[47].

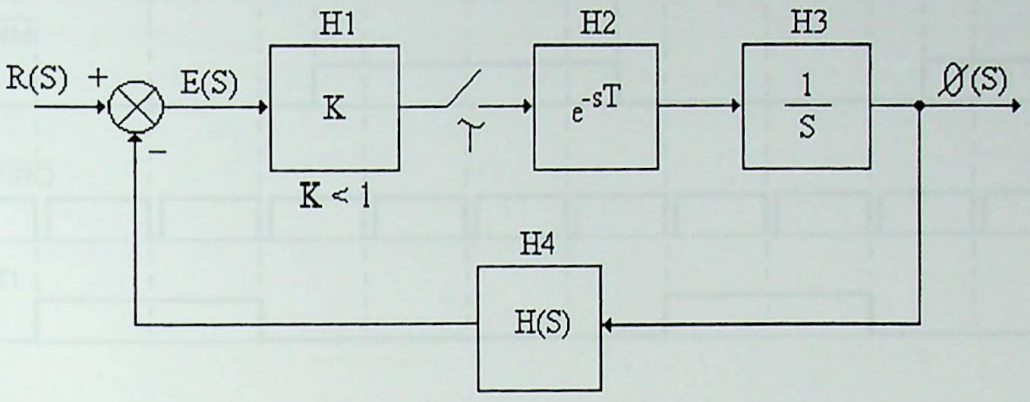


Fig.4.12 - Diagrama de blocos do PLL digital (por "software")

onde:

R(S) ⇒ sinal de referência.

H1 = K ⇒ ganho que multiplica o erro de fase. O valor de K é sempre menor que 1/6, pois o erro de fase é corrigido uma vez por ciclo.

H2 ⇒ atraso elementar, igual a um período de amostragem (60°) entre a detecção do erro e a sua correção (máximo).

H3 ⇒ integrador.

H4 = H(S) = 1

E(S) ⇒ Erro de fase. Valor corrigido uma vez por ciclo e dividido pelos seis intervalos (K ≤ 1/6) para evitar a instabilidade da malha.

O integrador, representado pelo bloco H3, é implementado a partir da divisão do sinal de erro, que em regime permanente é praticamente nulo. O ganho K, que multiplica o erro de fase, foi fixado em 1/16 para melhorar a estabilidade da malha sem comprometer a sua resposta dinâmica.

As rotinas NMI e IRQX6 são as responsáveis pela implementação do PLL no programa desenvolvido. A rotina de interrupção NMI dispara o contador T3 no instante da passagem por zero da tensão de linha Vac (figura 4.13). O valor desse temporizador será lido na rotina IRQX6 e comparado com o valor do ângulo de disparo para gerar o erro (variável DIFER). Também nessa rotina, esse sinal de erro é multiplicado por K (1/16), e o valor resultante será distribuído nos próximos disparos do ângulo alfa (rotina FIRQ).

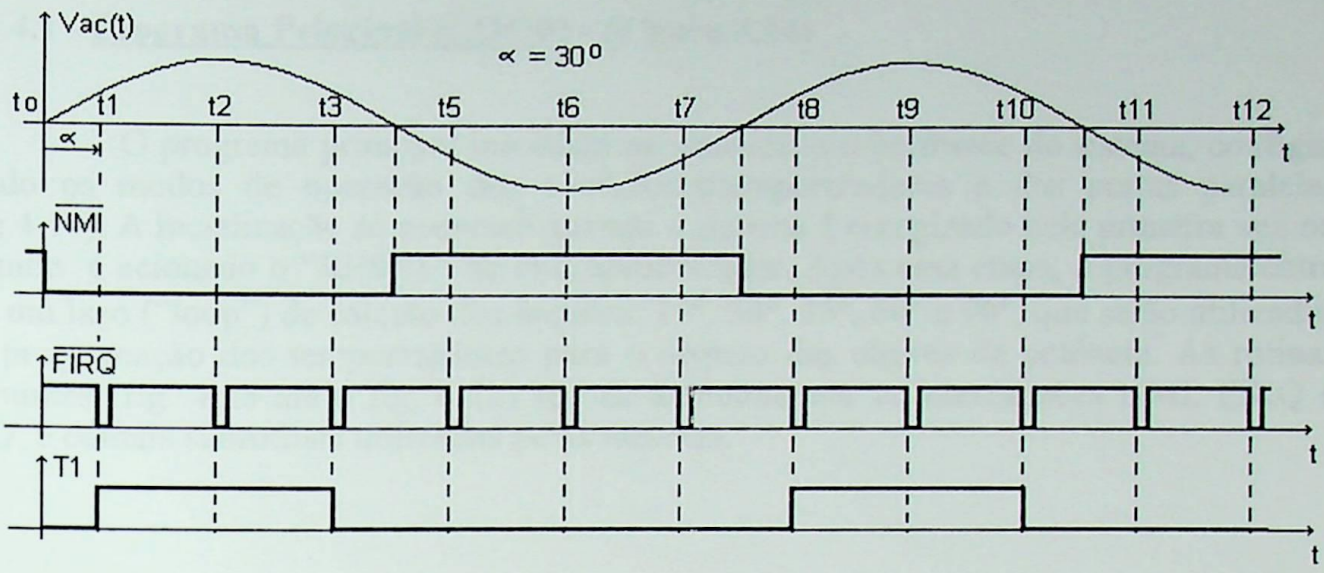


Fig. 4.13 - Diagrama de tempo da rotina NMI

onde:

to ⇒ - instante da passagem por zero da tensão da rede.

- disparo do temporizador T3 (dentro da rotina NMI).

t1 ⇒ -"time-out" (fim de contagem) do temporizador T2.

- disparo do tiristor T1.

- leitura do temporizador T3 e cálculo do erro de fase:

$$\text{erro} = [T3] - \alpha$$

$$\text{erro} = \text{erro}/16$$

$$\text{próximos disparos} = T \pm \text{erro}$$

Toda a seqüência de eventos, a partir do instante t1, está descrita no fluxograma da rotina IRQX6.

4.4.4 - Fluxogramas do programa de controle e disparo microprocessado

O "Software" do sistema de controle foi desenvolvido para atender aos requisitos de um sistema em tempo real. Ele está estruturado através de rotinas de interrupção em conjunto com técnicas de "pooling". A seguir, serão descritos os fluxogramas das diversas rotinas.

4.4.4.1 - Programa Principal (LOOP) - (Figura 4.14)

O programa principal inicializa as variáveis e o hardware do sistema, configurando os modos de operação dos contadores/temporizadores e das portas paralelas (fig.4.14). A incialização só acontece quando o sistema é energizado pela primeira vez ou quando é acionado o "RESET" do microprocessador. Após essa etapa, o programa entra em um laço ("loop") de cálculo dos ângulos: 15°, 30°, 45°, 60° e 90°, que serão utilizados na programação dos temporizadores para o disparo das chaves de potência. As rotinas seguintes (fig. 4.15 até a fig. 4.22) são de atendimentos às interrupções NMI, FIRQ e IRQ, e demais subrotinas utilizadas pelas mesmas.

4.4.4.2 - Rotina NMI - (Figura 4.15)

É acionada pelo sinal de interrupção NMI, proveniente do circuito de sincronismo com a rede CA. Nessa rotina é obtido o valor do período atual da tensão da rede (variável PERI) através da leitura do temporizador T4, acionado no ciclo anterior. Esse valor do período passa por um filtro de "software" que não permite desvios maiores que ± 10% (± 6Hz) sobre o valor da freqüência base de 60Hz. A variável PERI expressa um valor de ângulo de 360°, que é utilizado no "loop" do programa principal para o cálculo do ângulo de disparo. Dentro dessa rotina, o microprocessador verifica o estado do "flag" de interrupção para verificar a ocorrência de um "choque de interrupções", e, em caso afirmativo, este estado é sinalizado para as demais.

O temporizador T3, utilizado no cálculo do erro de fase do PLL, é acionado no início desta rotina.

4.4.4.3 - Rotina FIRQ (Figura 4.16)

É acionada pelo sinal de interrupção FIRQ interligado a saída IRQ do CI6522-2 (figura 4.1), que é ativada após o "time out" (final da contagem) do temporizador T_2. Nessa rotina são acionados os tiristores do conversor híbrido e atualizado o valor do ângulo de disparo (subrotina READ). O disparo é feito escrevendo-se uma palavra binária na porta paralela POR-A2. Por exemplo, para acionar os tiristores T_1 e T_2, a palavra a ser carregada ($DISP_N$) será 03H:

b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0	
x	x	T_6	T_5	T_4	T_3	T_2	T_1	
0	0	0	0	0	0	1	1	$= 03_{(10)}$

No final da rotina ocorre a programação do temporizador T2 com o valor atual do ângulo de disparo, que irá gerar a próxima interrupção FIRQ.

4.4.4.4 - Subrotina PRPIRQ (Figura 4.17)

É acionada no início da rotina de atendimento à interrupção FIRQ. Essa rotina é responsável pela atualização do índice de modulação (DM) e início do PWM. O valor de DM é lido na porta paralela POR-B1 e utilizado para indexar a tabela com as larguras de pulso de disparo dos transistores do "chopper" (Q_S e Q_P). O primeiro parâmetro da tabela determina o estado operacional dos transistores, que depende do modo de modulação utilizado (conforme tabela 4.1). No final da rotina são atualizados os valores de Q_S e Q_P, e programado o temporizador T1 com o valor da primeira largura de pulso do PWM (L_1). O final da contagem ("time out") de T1 irá gerar interrupções na linha IRQ do microprocessador.

4.4.4.5 - Rotina IRQX6 (Figura 4.18)

É acionada no sexto disparo dos tiristores (T_1 e T_2) dentro da rotina FIRQ. Essa rotina é responsável pela execução do PLL ("Phase Loked Loop").

O erro de fase é obtido pela diferença entre o valor lido do temporizador T3, acionado na passagem por zero da tensão da rede (rotina NMI), e o valor corrigido (± erro) do ângulo de disparo obtido na rotina READ. O disparo dos tiristores é desabilitado se o valor do erro for maior que 60°. O bloco integrador do PLL é implementado pela divisão do erro de fase por 16 e pela distribuição deste valor ao longo dos demais disparos (variável TEMP3).

4.4.4.6 - Subrotina "READ" (Leitura) (Figura 4.19)

É acionada na rotina de interrupção FIRQ para leitura do ângulo de disparo (α) da ponte tiristorizada, cujo valor mínimo permitido é 7°. Se o valor lido para o ângulo atual (FASE1) for um valor maior que o ângulo anterior (FASE), o próximo disparo será acrescido dessa diferença.

Por exemplo, para um degrau na referência de 30°:

$$\left.\begin{array}{l}\alpha_{anterior} = 45° \\ \alpha_{atual} = 75°\end{array}\right\rangle \Delta \text{ erro} = \alpha_{atual} - \alpha_{anterior} = 30°$$

$$\text{Próximo disparo} = 60° + \Delta \text{ erro} = 90°$$

Nesse caso, 90° será o valor a ser carregado no temporizador T2 para o tempo da próxima interrupção FIRQ e conseqüente disparo dos dois tiristores subseqüentes.

Se por outro lado, ocorrer uma variação negativa na referência do ângulo ($\alpha_{atual} < \alpha_{anterior}$), a diferença será subtraída no próximo disparo, limitado ao valor de 15°.

$$\left.\begin{array}{l}\alpha_{anterior} = 45° \\ \alpha_{atual} = 35°\end{array}\right\rangle \Delta \text{ erro} = \alpha_{anterior} - \alpha_{atual} = 10°$$

$$\text{Próximo disparo} = 60° - \Delta \text{ erro} = 50°$$

O comportamento dinâmico para degraus positivos e negativos na referência do ângulo α é mostrado na figuras 4.27 a 4.30.

4.4.4.7 - <u>Rotinas IRQ e DIPIRQ</u> (Figuras 4.20 e 4.21)

A rotina IRQ é acionada pelo sinal de interrupção de mesmo nome e interligado à saída do CI6522-1 (figura 4.1), que é ativada após o "time out"(final da contagem) do temporizador T_1. Nessas rotinas ocorre a atualização do estado lógico dos transistores do "chopper" (porta POR-B2) e a programação de T_1 com os valores de tempo equivalentes às larguras de pulso L_2 e L_3, ou seja, elas executam o controle da modulação por largura de pulso (PWM) dos transistores em função do índice DM selecionado.

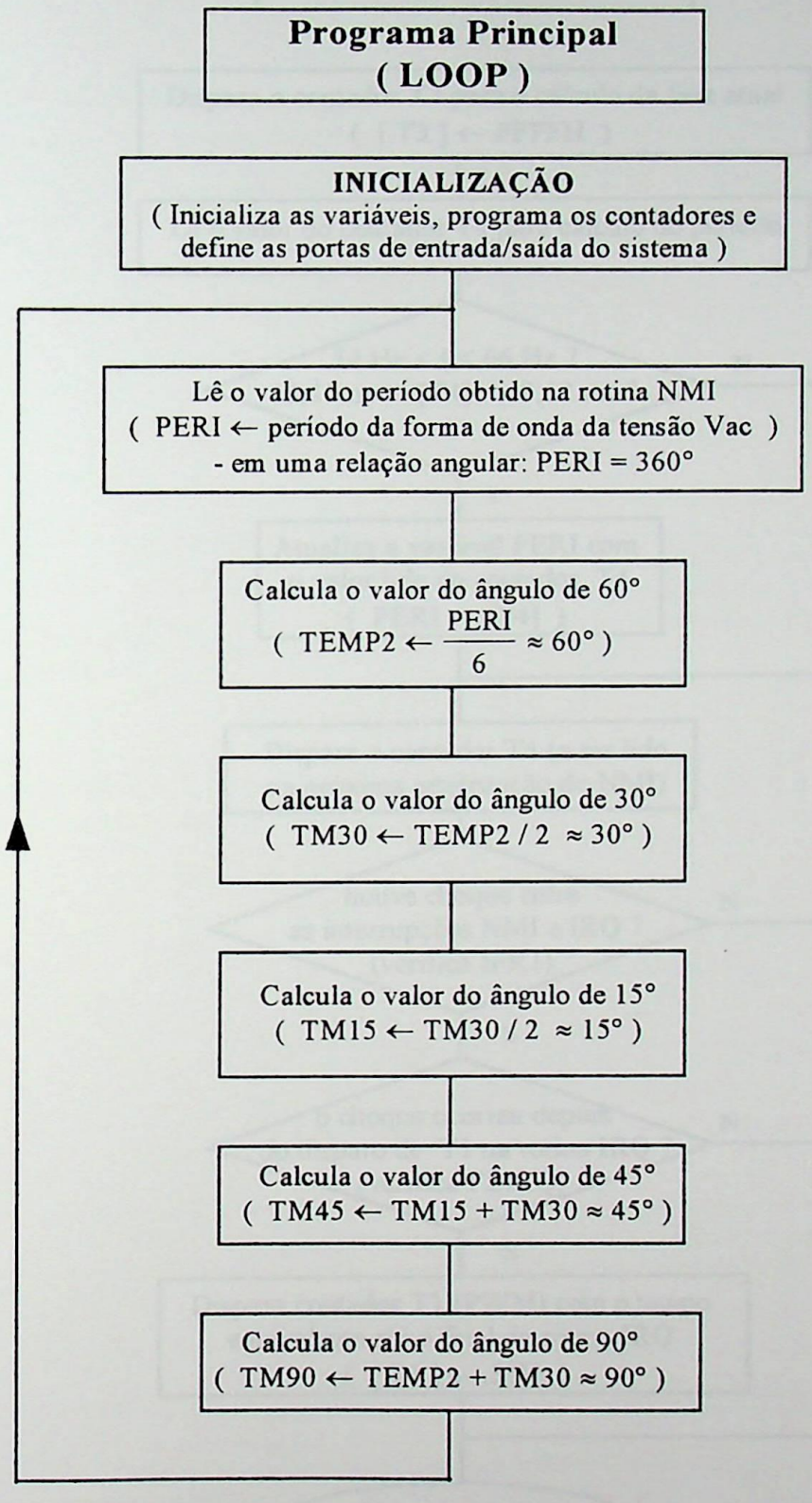


Fig. 4.14 - Fluxograma do Programa Principal (LOOP)

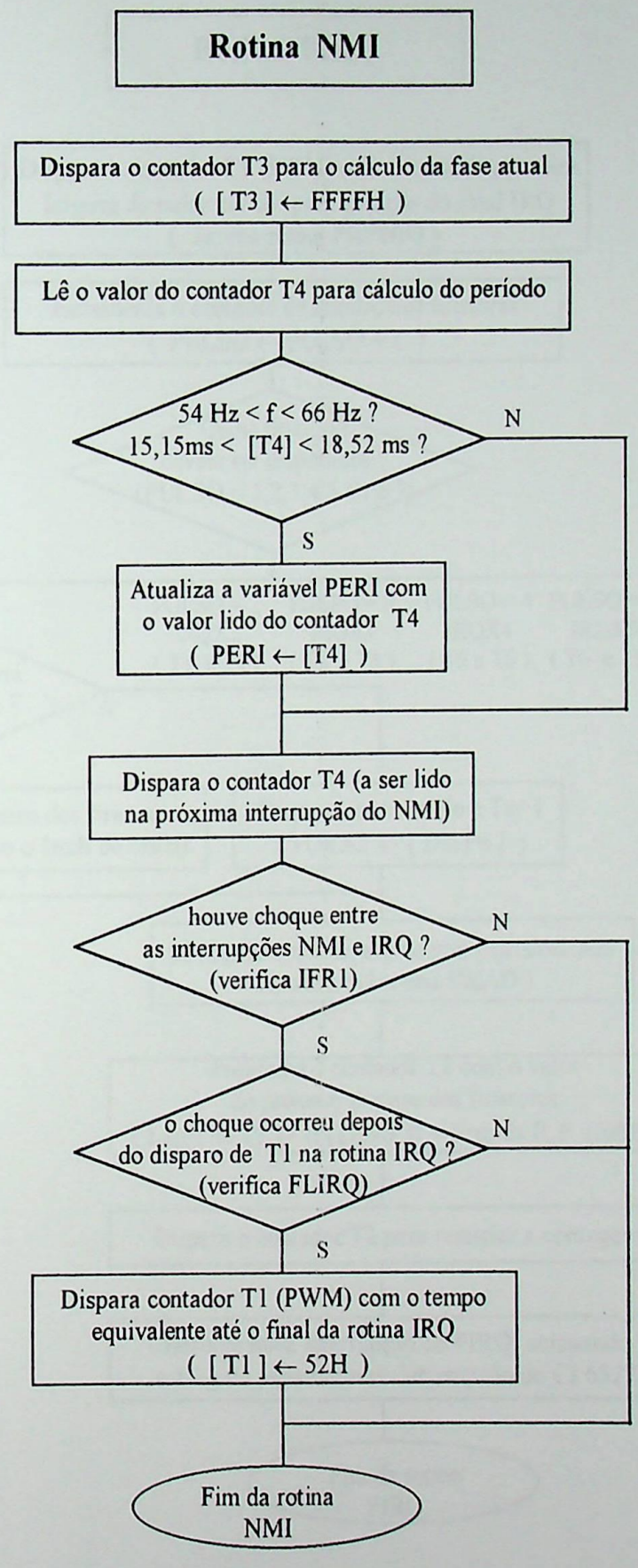


Fig. 4.15 - Fluxograma da Rotina de Atendimento a Interrupção NMI

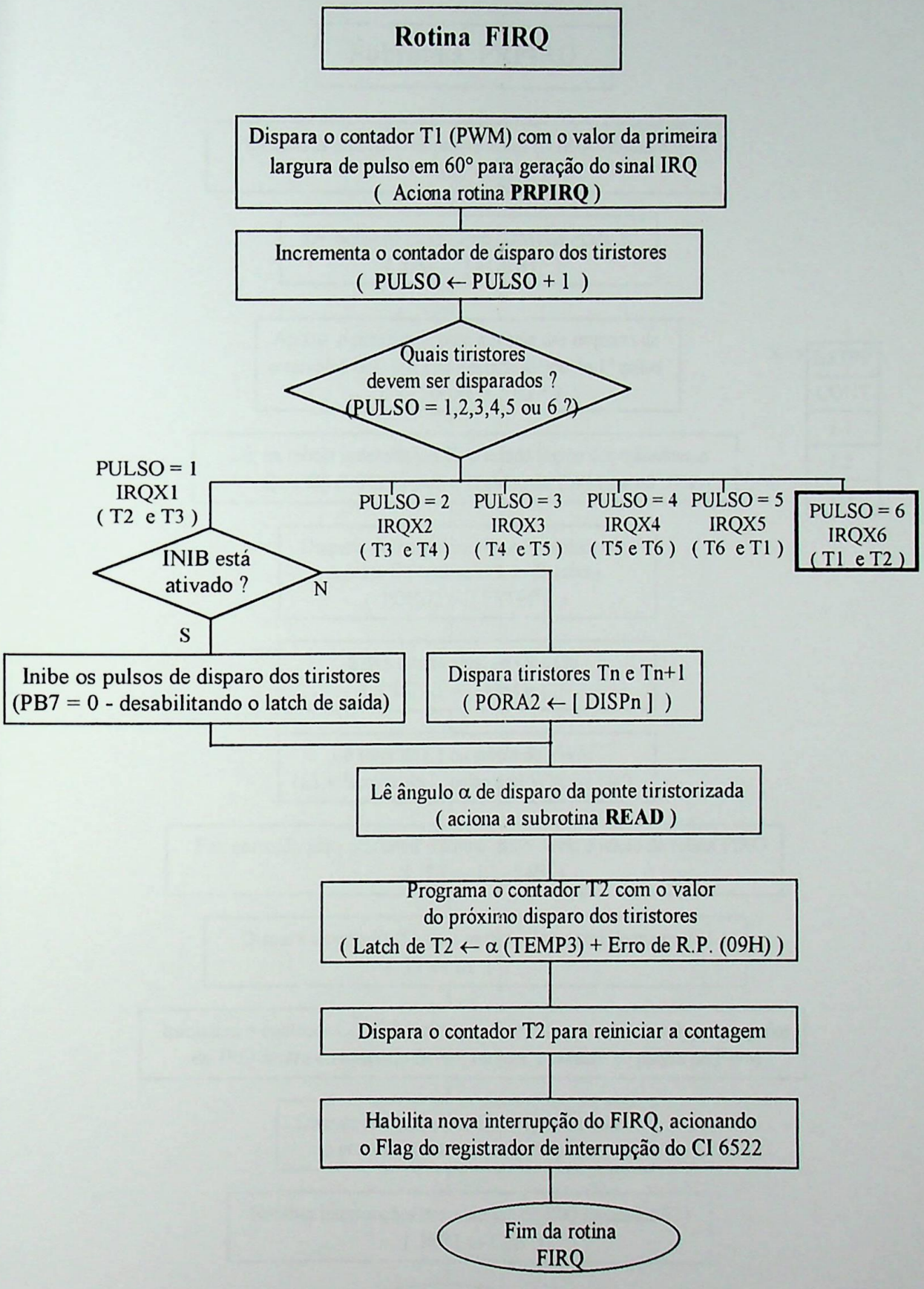


Fig. 4.16 - Fluxograma da Rotina de Atendimento a Interrupção FIRQ

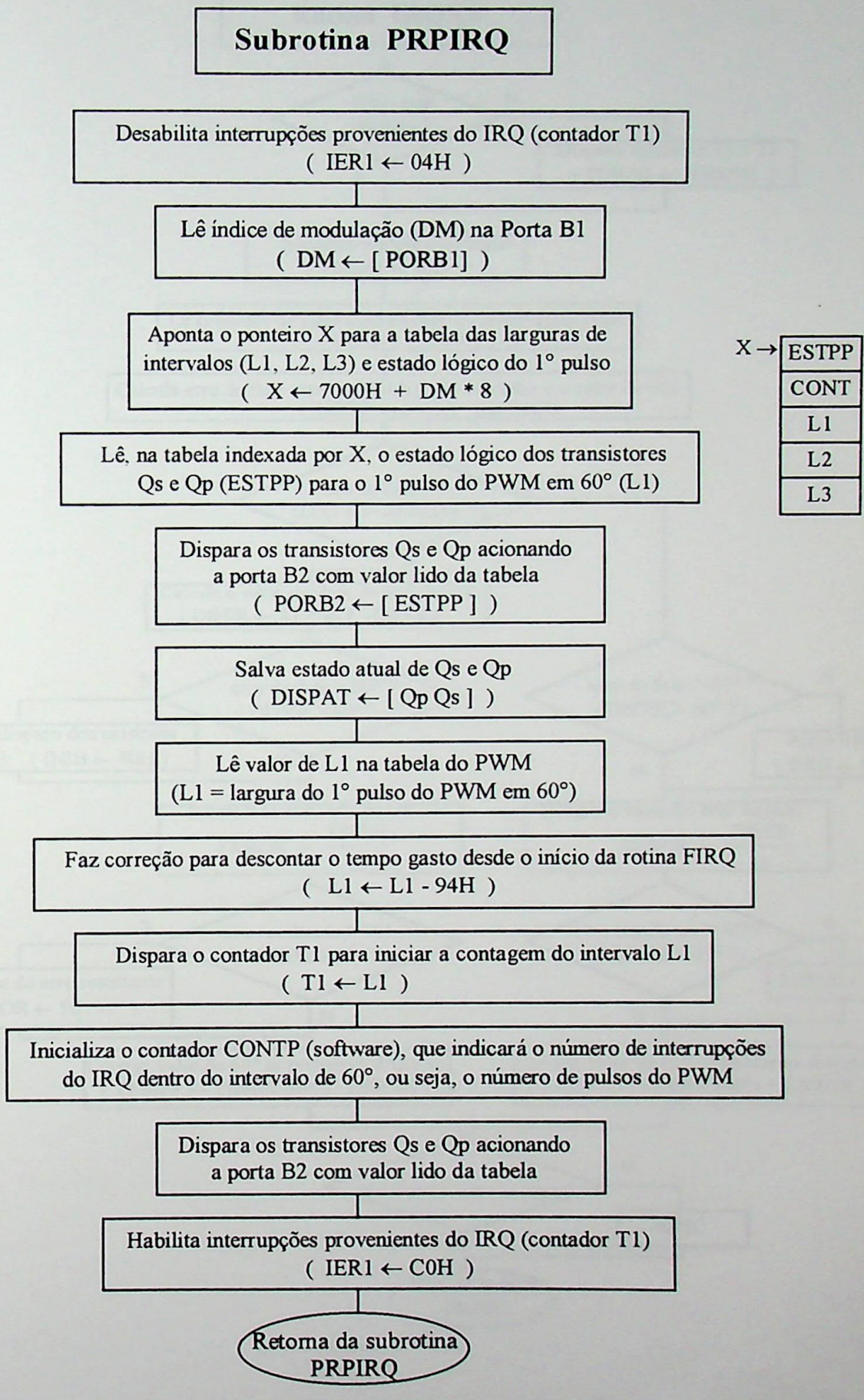


Fig. 4.17 - Fluxograma da Subrotina PRPIRQ

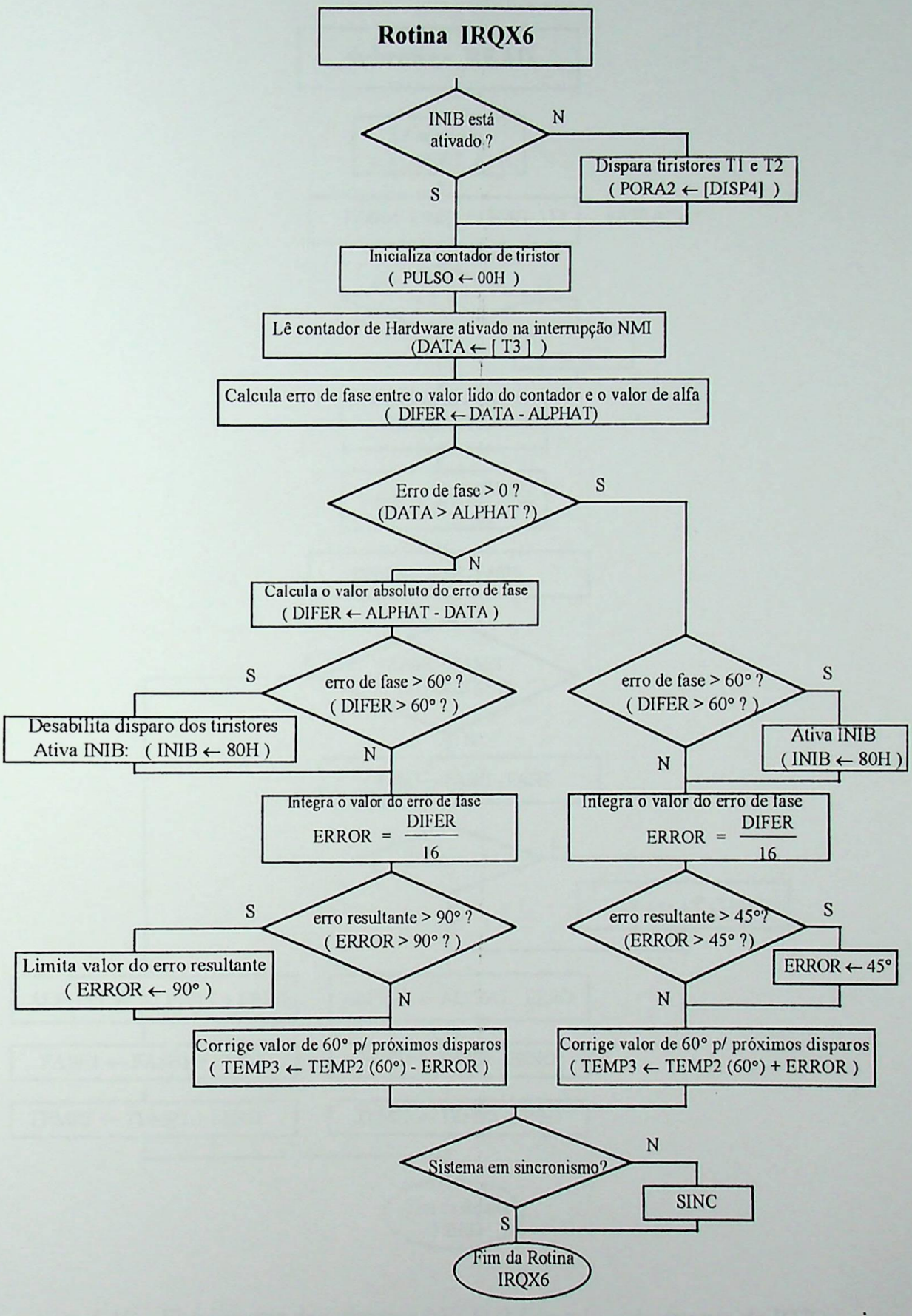


Fig. 4.18 - Fluxograma da Rotina IRQX6 (Execução do PLL)

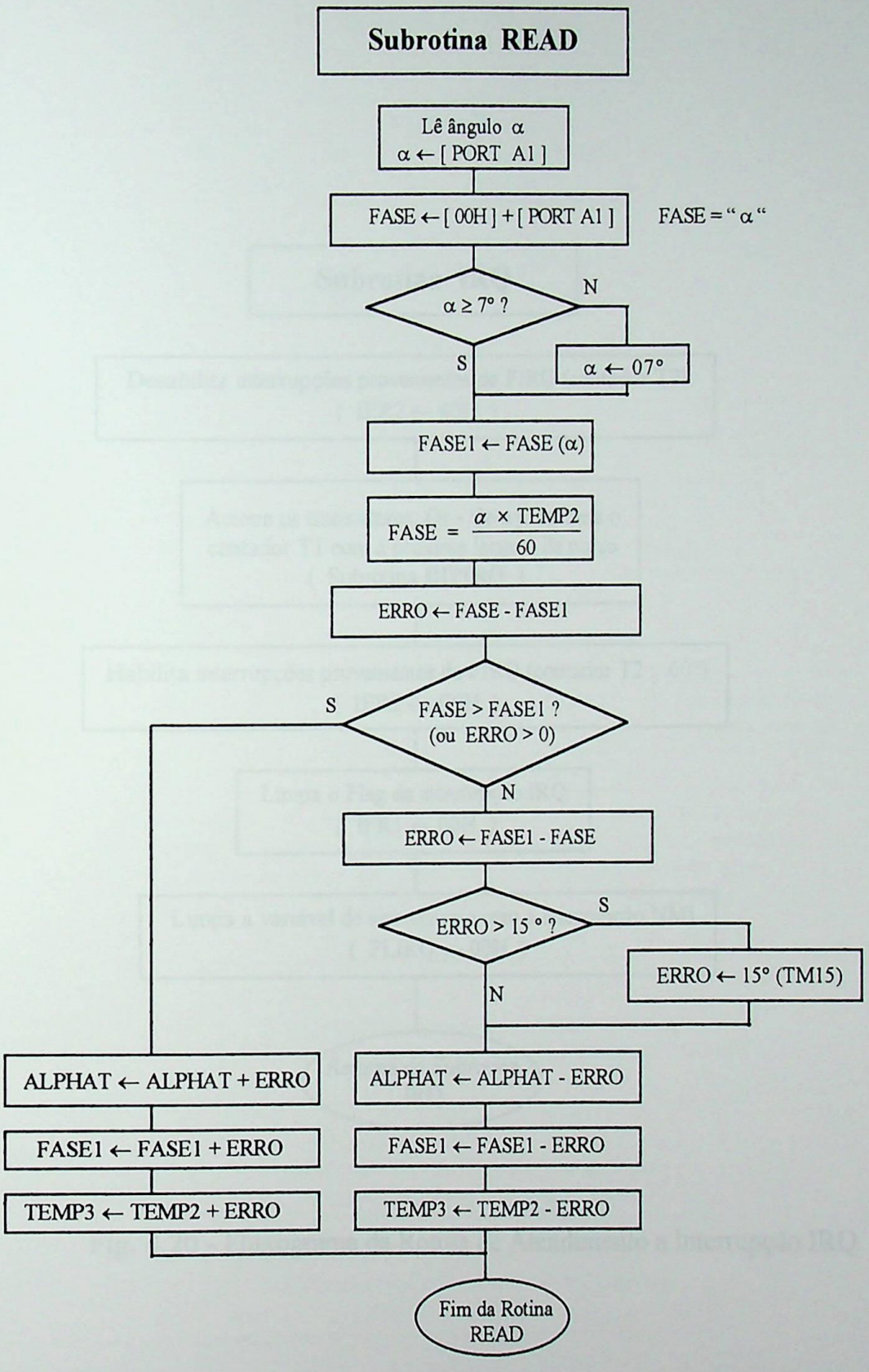


Fig. 4.19 - Fluxograma da Subrotina READ (Lê ângulo α de disparo da PTT)

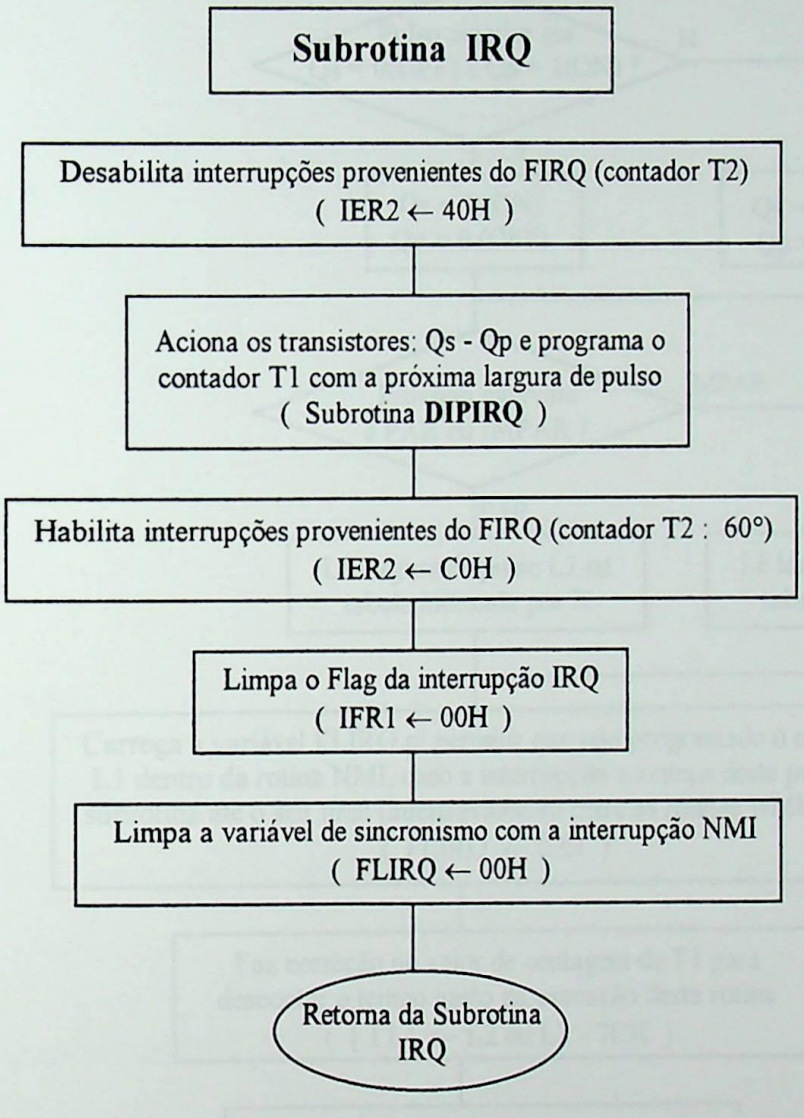


Fig. 4.20 - Fluxograma da Rotina de Atendimento a Interrupção IRQ

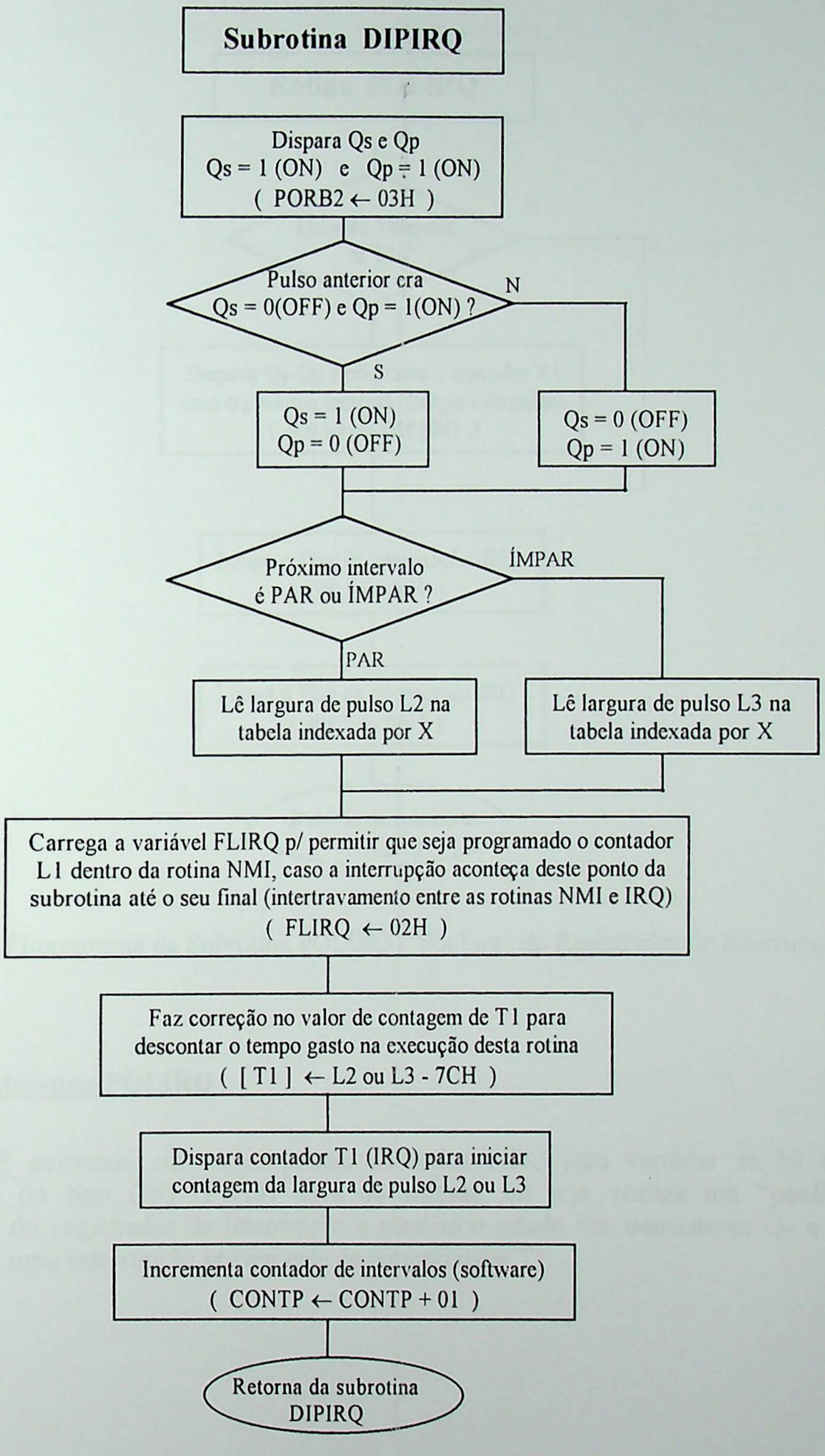


Fig. 4.21 - Fluxograma da Subrotina DIPIRQ (Disparo dos Transistores Qs e Qp)

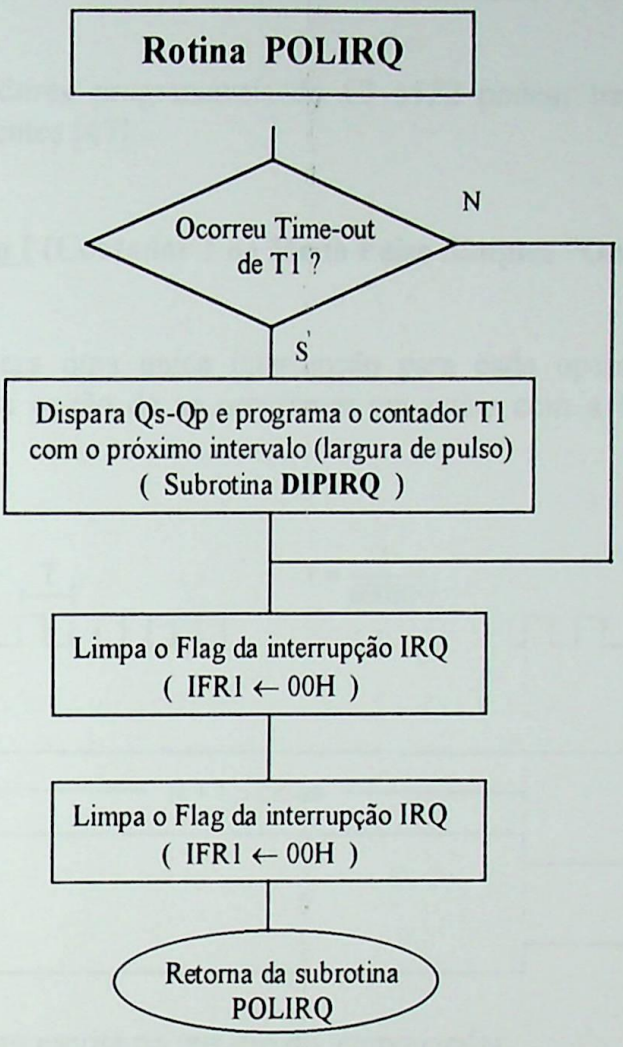


Fig. 4.22 - Fluxograma da Subrotina POLIRQ ("Pooling" do Registrador de Interrupção)

4.4.4.8 - Subrotina POLIRQ

É acionada em vários pontos da rotina FIRQ para verificar se há uma interrupção do tipo IRQ (PWM) ativa no sistema, ou seja, realiza um "pooling" (varredura) do registrador de interrupção e atualiza o estado dos transistores Q_S e Q_P, caso ocorra uma interrupção proveniente do temporizador T1.

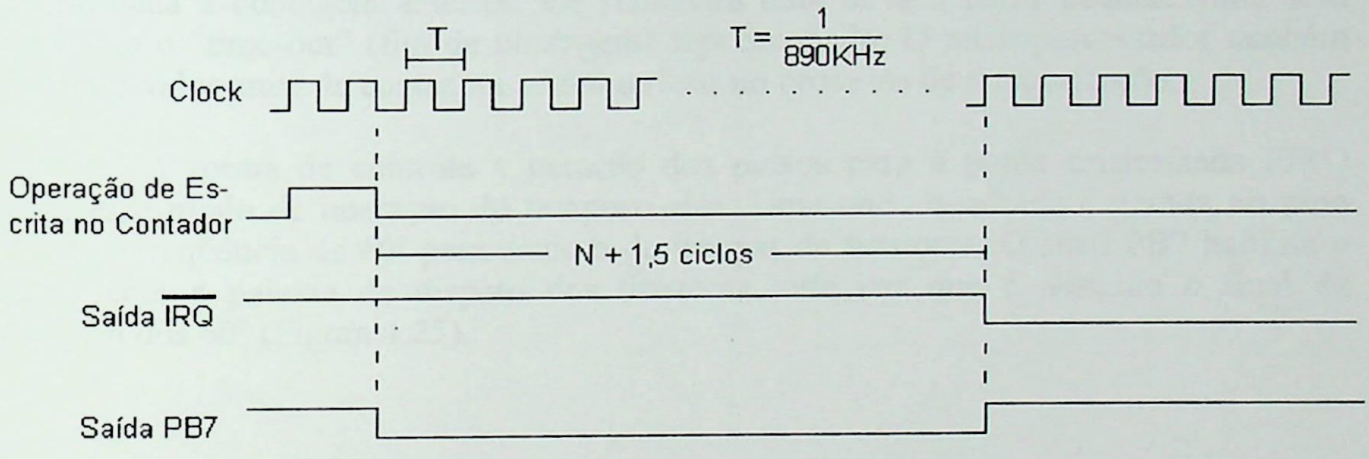
Biblioteca MACÁ BIM

4.4.5 - Modos de operação dos Temporizadores Programáveis

Os temporizadores programáveis do CI 6522 podem trabalhar em quatro modos de operação diferentes [47]:

4.4.5.1 - Modo I (Contador 1 no Modo Pulso Simples "One-shot")

O contador gera uma única interrupção para cada operação de carga do mesmo. Possui também a opção de se programar um pulso com a largura da palavra escrita no contador.



onde: N = palavra escrita no registro do temporizador

Fig. 4.23 - Diagrama de tempo do contador 1 no modo Pulso Simples ("One-Shot")

Quando é atingido o final da contagem, a saída IRQ assume o nível lógico zero, a saída PB7 atinge o nível lógico um e é acionado o "flag" de interrupção do temporizador T1. O contador, entretanto, continua sendo decrementado para que o microprocessador possa ler o conteúdo de seu registro e determinar o tempo decorrido desde o instante em que aconteceu a interrupção.

Esse modo de operação é utilizado na geração do sinal PWM. Para cada interrupção do sinal FIRQ, o microprocessador busca na tabela de intervalos o valor da próxima largura de pulso a ser programada (escrita) no contador, ao mesmo tempo que inverte o estado dos transistores Qs (série) e Qp (paralelo) do "chopper".

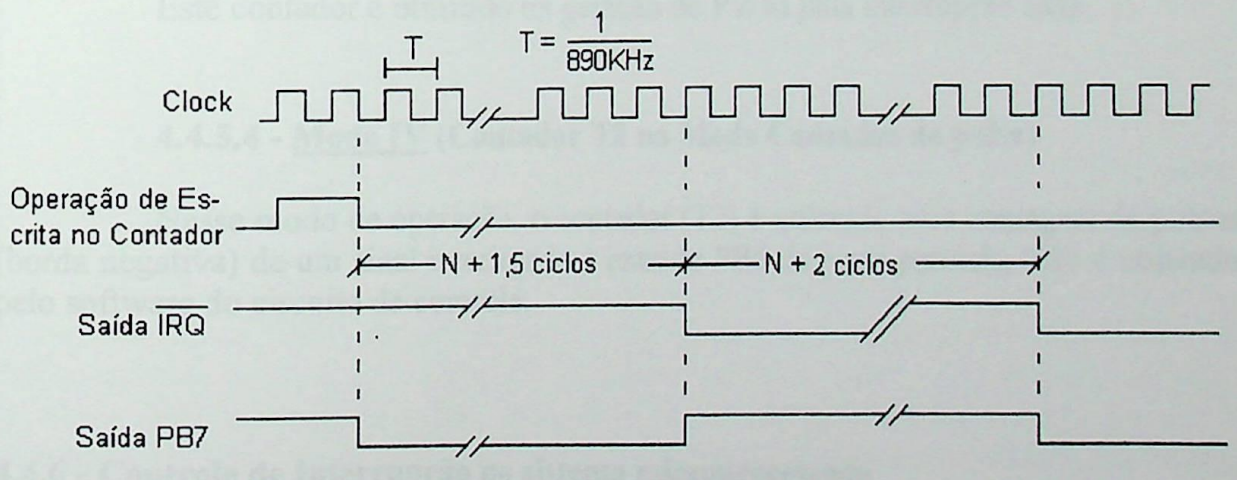
4.4.5.2 - Modo II: (Contador 1 no Modo "Free Runing")

Produz uma série contínua de interrupções igualmente espaçadas e uma onda quadrada no pino PB7 cuja freqüência não é afetada pelo tempo de atendimento a uma interrupção do microprocessador.

Nesse modo de operação, toda vez que o contador chega no final da contagem (zero), o flag de interrupção é acionado e a saída PB7 é invertida. O valor do próximo intervalo é, então, transferido automaticamente do "latch" (registro) para o registro do contador a fim de reiniciar uma nova contagem.

Essa família de contadores programáveis permite que o temporizador seja "retrigável", ou seja, se for carregado no registro do contador um valor de intervalo antes de terminada a contagem anterior, ele reiniciará uma nova a partir daquele valor sem deixar que o "time-out" (fim de contagem) seja acionado. O microprocessador também pode ler o valor atual da contagem sem interferir no processo de temporização.

A rotina de controle e geração dos pulsos para a ponte tiristorizada FIRQ utiliza esse modo de operação do temporizador. Uma onda quadrada é gerada no pino PB7 com freqüência de 60° para disparo de um par de tiristores. O sinal PB7 habilita o "latch" com a palavra de disparo dos tiristores toda vez que é atingido o final da contagem dos 60° (Figura 4.25).



onde: N = palavra escrita no registro do temporizador

Fig. 4.24 - Diagrama de tempo do contador 1 no modo "Free Runing"

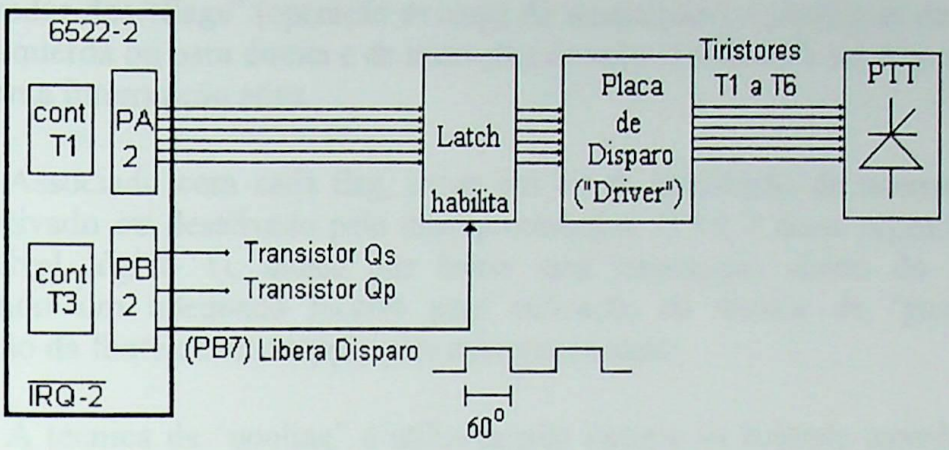


Fig. 4.25 - Sinal de habilitação para disparo dos tiristores da PTT

4.4.5.3 - Modo III (Contador T2)

Este modo é similar ao modo I (pulso simples), onde o contador fornece uma única interrupção para cada operação de escrita no registrador. Após o final da contagem, o flag de interrupção será acionado apenas neste instante e o contador continuará decrementando. Para permitir uma nova interrupção o flag de interrupção deverá ser habilitado novamente, com uma operação de leitura ou escrita no registro do contador.

Este contador é utilizado na geração do PWM pela interrupção IRQ.

4.4.5.4 - Modo IV (Contador T2 no Modo Contador de pulso)

Nesse modo de operação, o contador (T2) é utilizado para contagem de pulsos (borda negativa) de um sinal interligado à entrada PB6 da porta paralela. Não é utilizado pelo software do circuito de controle.

4.4.6 - Controle de Interrupção no sistema microprocessado

O controle de interrupção dentro do 6522 envolve 3 operações principais: acionamento do flag de interrupção, habilitar interrupções, sinalizar para o processador que existe uma interrupção ativa dentro do integrado.

Os "flags" de interrupção são acionados pelas condições de interrupção que existem dentro do integrado ou nas entradas do mesmo. Esses "flags" normalmente permanecem ativados até que a interrupção seja atendida. Para determinar a fonte de uma interrupção, o microprocessador deve examinar os "flags" obedecendo a sua ordem de prioridade (quem tiver prioridade mais alta será atendido primeiro). O microprocessador

lê o registrador dos "flags" (operação de carga do acumulador), e através de deslocamentos para esquerda ou para direita e de instruções de salto condicional, irá detectar a ocorrência de uma interrupção ativa.

Associado com cada flag, existe um bit de habilitação da interrupção, que pode ser ativado ou desativado pelo microprocessador. O bit 7 desse registro, quando ativado (nível lógico 1), indica que houve uma interrupção dentro do integrado, representando um adequado recurso para utilização da técnica de "pooling", na identificação da fonte de interrupção pelo microprocessador.

A técnica de "pooling" é utilizada pelo sistema de controle quando existe a possibilidade de ocorrer "choque de interrupções", ou seja, quando acontecer uma interrupção no instante em que estiver sendo executada uma outra rotina de atendimento a interrupção. A rotina POLIRQ realiza o "pooling" do registrador de interrupção. Ela é usada basicamente no disparo dos transistores Qs e Qp (PWM) quando estiver sendo executada a rotina de disparo dos tiristores (FIRQ).

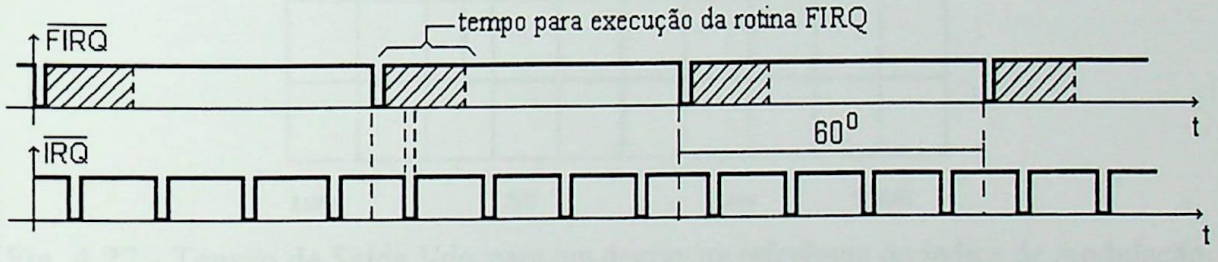


Fig. 4.26 - Simultaneidade de interrupções IRQ e FIRQ

A figura 4.26 representa a ocorrência de uma interrupção IRQ (PWM) dentro do intervalo de execução da rotina de atendimento ao sinal FIRQ. Nesse caso, a rotina IRQ deve ser executada pelo microprocessador o mais rápido possível, pois é nela que são disparados os transistores do PWM. A rotina de "pooling" é ativada em diversos pontos da rotina FIRQ, através da verificação do flag de interrupção do registrador IFR. Na ocorrência de uma IRQ, o flag é acionado nesse registrador e o processador executará a rotina IRQ para disparo dos transistores, apagando em seguida o flag que estava acionado. Se não houver nenhuma sinalização ativa, o processador continuará executando a subrotina FIRQ até o seu final. Esse procedimento evita que ocorram atrasos significativos na execução do PWM.

4.5 - Resposta dinâmica do Conversor

A figura 4.27 mostra a curva da tensão de saída DC do Conversor Híbrido operando como um retificador (carga resistiva), para um degrau na referência do índice

de modulação DM, mantendo-se constante a referência do ângulo α de disparo da PTT. As figuras 4.28 e 4.29 mostram a condição inversa, pois o degrau é aplicado na referência do ângulo de disparo, ficando inalterado o estado do índice DM. A figura 4.29, por sua vez, apresenta um degrau simultâneo nas duas referências.

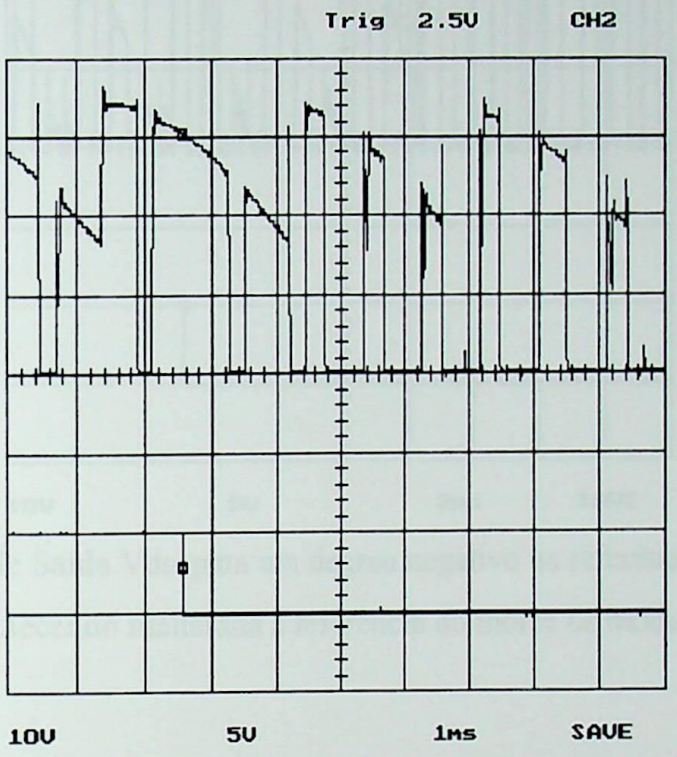


Fig. 4.27 - Tensão de Saída Vdα para um degrau na referência do índice de modulação DM, permanecendo inalterada a referência do ângulo de disparo α (30°)

Variável	antes do degrau	após o degrau
α (ângulo de disparo)	30°	30°
⇒ **DM** (índice de modulação)	0,80	0,298
P6 (n° de pulsos em 60°)	2	3
NINT (n° de interrupções)	4	6
$\mathbf{V_{ef\,(FF)}}$ (valor medido)	25,8 Volts	25,8 Volts
Vdα (valor medido)	23,2 Volts	8,8 Volts
Vdα (valor teórico calculado)	24,1 Volts	8,92 Volts
Erro (Vdα) %	3,73 %	1,34 %

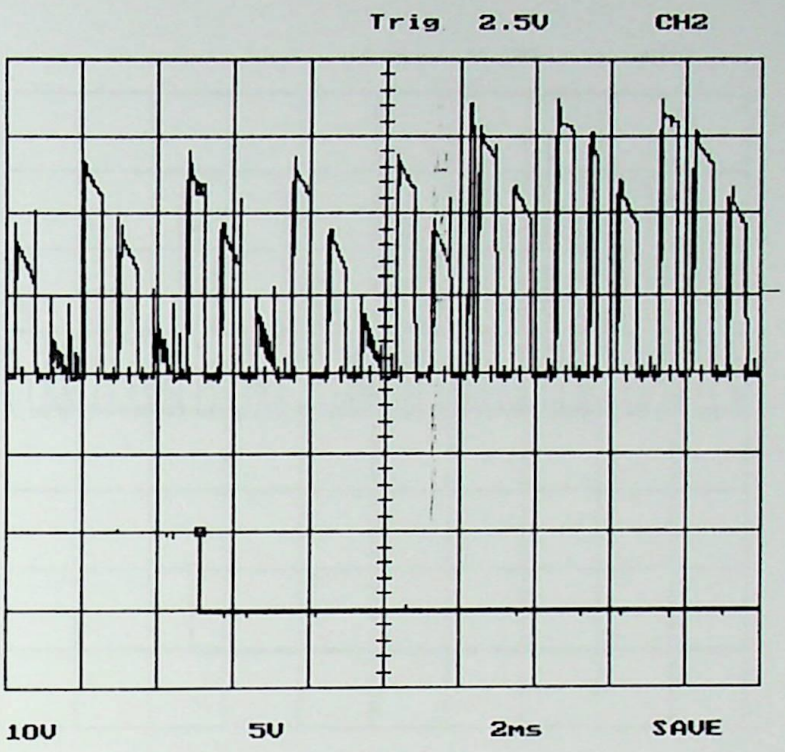


Fig. 4.29 - Tensão de Saída Vdα para um degrau negativo na referência do ângulo de disparo α, permanecendo inalterada a referência do índice de modulação DM (0,5020)

Variável	**antes do degrau**	**após o degrau**
⇒ α (ângulo de disparo)	62°	30°
DM (índice de modulação)	0,5020	0,5020
P6 (n° de pulsos em 60°)	3	3
NINT (n° de interrupções)	6	6
$\mathbf{V_{ef\,(FF)}}$ (valor medido)	25,8 Volts	25,8 Volts
Vdα (valor medido)	7,6 Volts	14,5 Volts
Vdα (valor teórico calculado)	8,14 Volts	15,02 Volts
Erro (Vdα) %	6,66 %	3,46 %

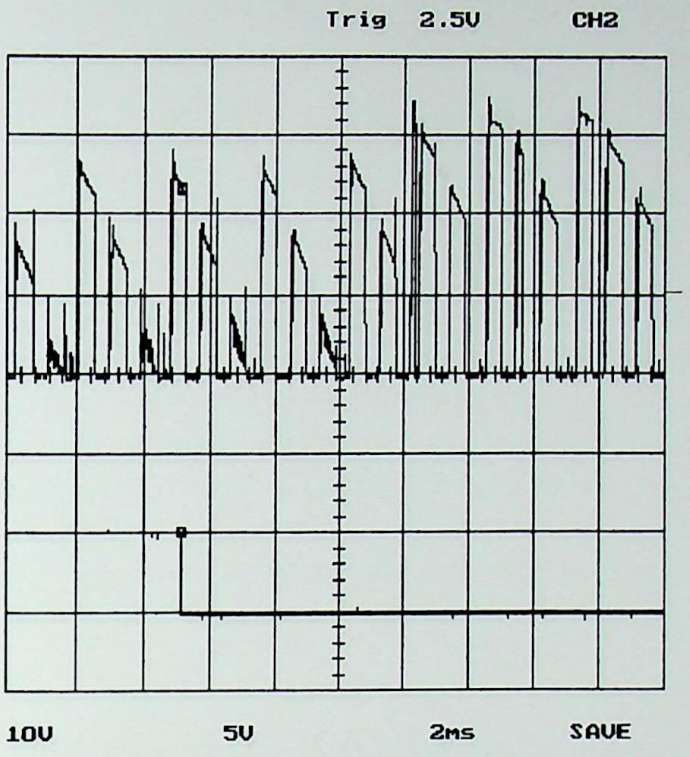


Fig. 4.29 - Tensão de Saída Vdα para um degrau negativo na referência do ângulo de disparo α, permanecendo inalterada a referência do índice de modulação DM (0,5020)

Variável	antes do degrau	após o degrau
⇒ α (ângulo de disparo)	62°	30°
DM (índice de modulação)	0,5020	0,5020
P6 (n° de pulsos em 60°)	3	3
NINT (n° de interrupções)	6	6
$\mathbf{V_{ef\,(FF)}}$ (valor medido)	25,8 Volts	25,8 Volts
Vdα (valor medido)	7,6 Volts	14,5 Volts
Vdα (valor teórico calculado)	8,14 Volts	15,02 Volts
Erro (Vdα) %	6,66 %	3,46 %

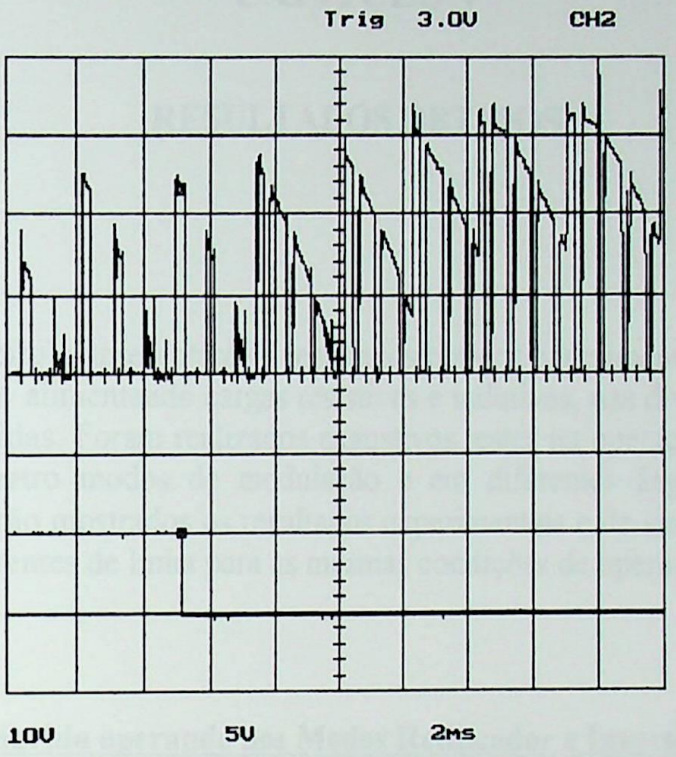


Fig. 4.30 - Tensão de Saída Vdα para um degrau simultâneo na referência do ângulo de disparo α e na referência do índice de modulação DM

Variável	antes do degrau	após o degrau
⇒ α (ângulo de disparo)	62°	30°
⇒ **DM** (índice de modulação)	0,2471	0,7490
P6 (n° de pulsos em 60°)	3	4
NINT (n° de interrupções)	6	8
$\mathbf{V_{ef\,(FF)}}$ (valor medido)	25,3 Volts	25,3 Volts
Vdα (valor medido)	3,92 Volts	21,2 Volts
Vdα (valor teórico calculado)	3,96 Volts	22,15 Volts
Erro (Vdα) %	1,01 %	0,23 %

As curvas anteriores comprovam a boa resposta dinâmica do Conversor Híbrido acionado pelo sistema de controle microprocessado para disparo das chaves de potência.

CAPÍTULO V

RESULTADOS OBTIDOS

5.1 - Introdução

Este capítulo apresentará os resultados obtidos experimentalmente apenas com o conversor híbrido alimentando cargas resistivas e indutivas, nas diversas possibilidades de controle permitidas. Foram realizados exaustivos testes na operação, como retificador e inversor nos quatro modos de modulação e em diferentes ângulos de disparo α. Posteriormente, serão mostrados os resultados experimentais e de simulação do conteúdo harmônico das correntes de linha para as mesmas condições de operação anteriores.

5.2 - Conversor Híbrido operando nos Modos Retificador e Inversor

5.2.1- Carga Resistiva

Inicialmente foram utilizadas cargas resistivas no teste do Conversor Híbrido funcionando como retificador, de acordo com o circuito mostrado na Fig. 5.1. As formas de ondas, mostradas a seguir, representam a tensão de saída DC (Vdα), a corrente e tensão na linha de entrada do conversor para diversas condições de operação do ângulo de disparo α e do índice de modulação DM. As primeiras formas de onda, para α igual a 7 °, estão hachuradas para melhorar a visualização das curvas.

Nas formas de onda, onde são mostradas as correntes na linha, a escala equivalente é : 5A/divisão (~10mV).

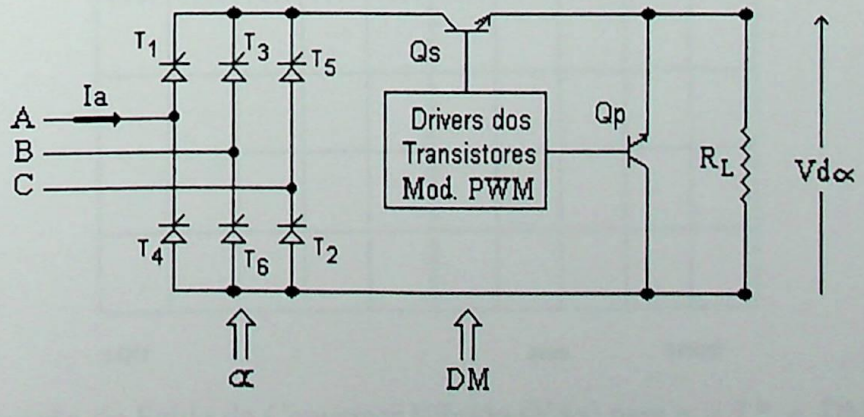


Fig. 5.1 - Conversor Híbrido acionando uma carga resistiva

5.2.1.1 - <u>1° Caso</u>: α = 7° ; DM = 0,80 ; P6 = 2

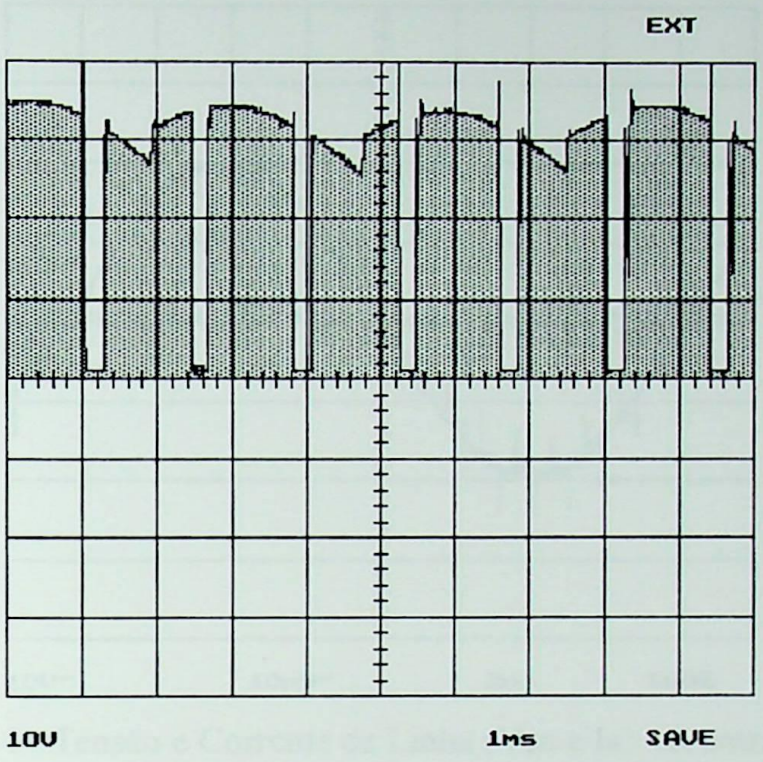


Fig. 5.2 - Tensão de Saída do Conversor Híbrido (Vdα) para α = 7° e DM = 0,6667

5.2.1.2 - <u>2° Caso</u>: α = 7 ° ; DM = 0,5020 ; P6 = 3

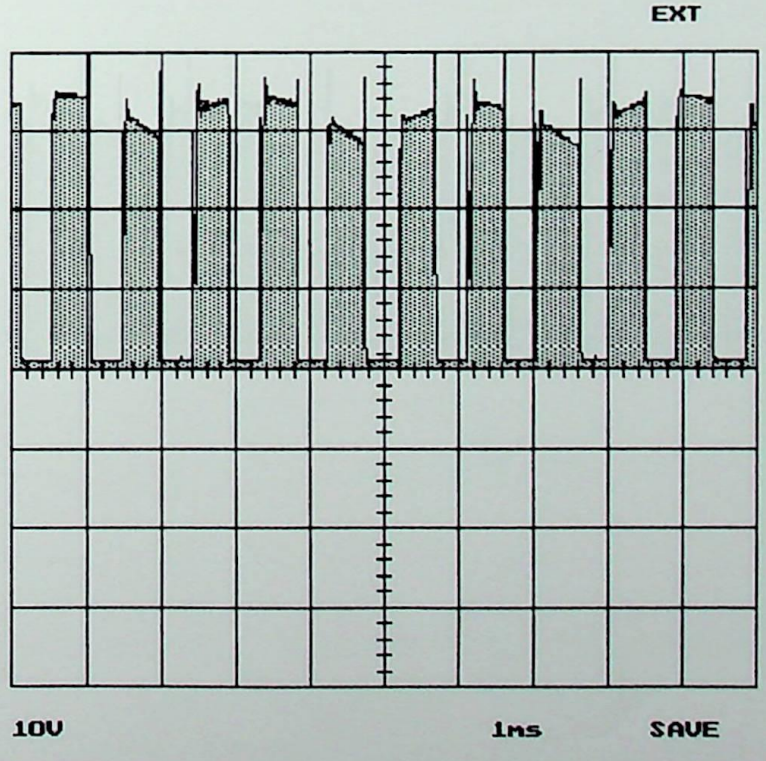


Fig. 5.3 - Tensão de Saída do Conversor Híbrido (Vdα) para α = 7 ° e DM = 0,5020

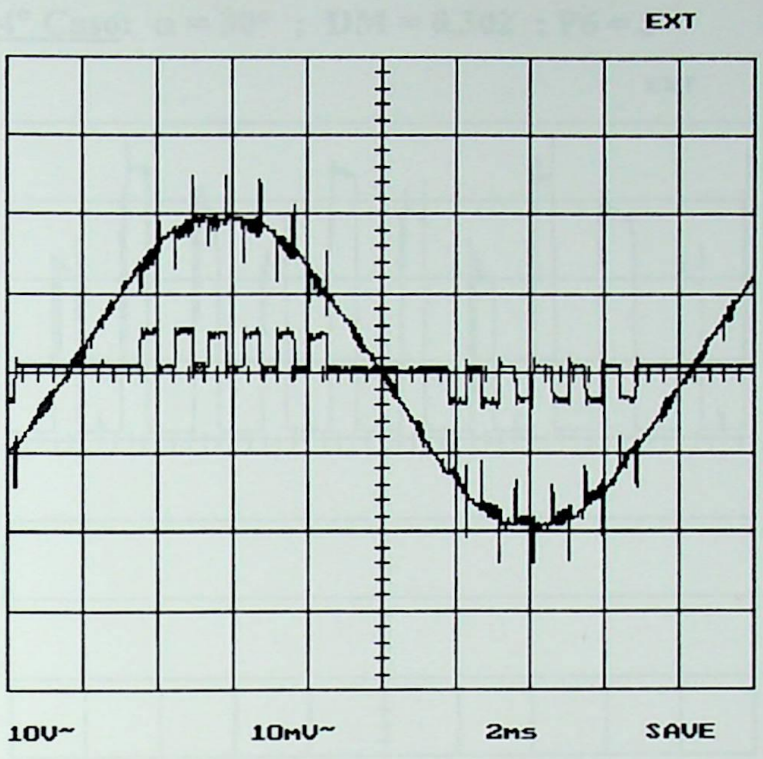


Fig. 5.4 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para $\alpha = 7°$ e DM = 0,5020

5.2.1.3 - <u>3° Caso</u>: $\alpha = 7°$; DM = 0,302 ; P6 = 3

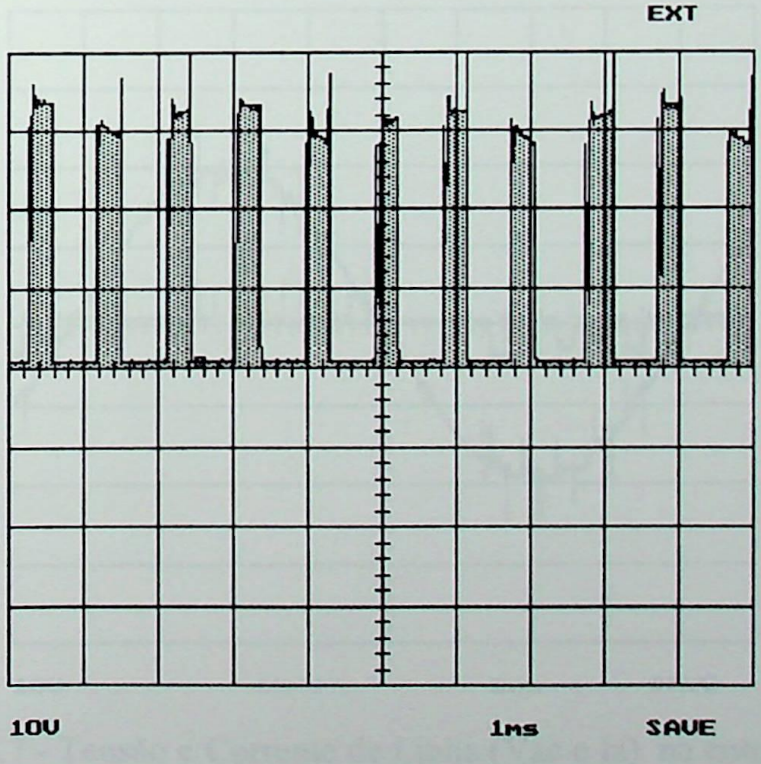


Fig. 5.5 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 7°$ e DM = 0,3020

5.2.1.4 - <u>4° Caso</u>: α = 30° ; DM = 0,302 ; P6 = 3

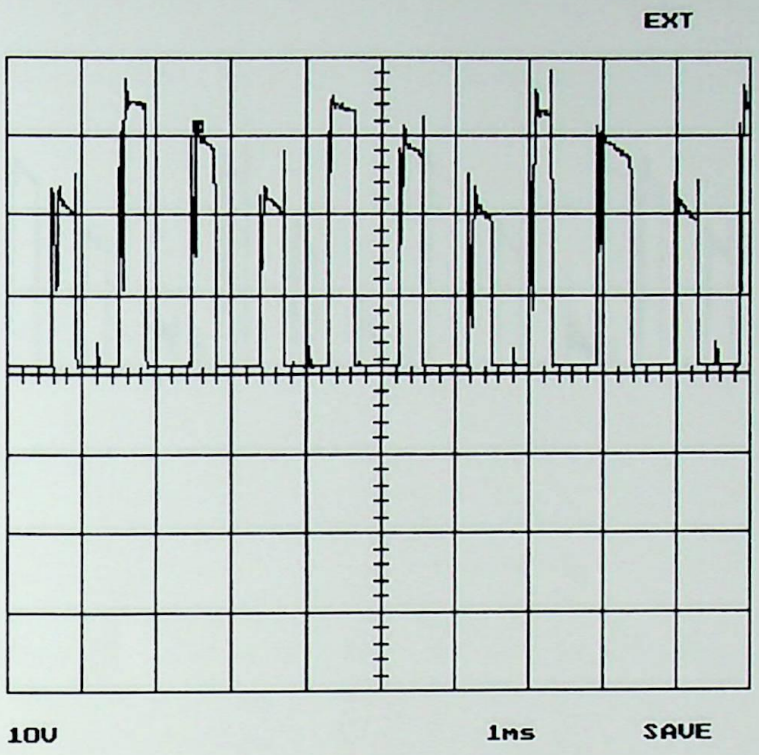


Fig. 5.6 - Tensão de Saída do Conversor Híbrido (Vdα) para α = 30° e DM = 0,3020

5.2.1.5 - <u>5° Caso</u>: α = 30° ; DM = 0,5020 ; P6 = 3

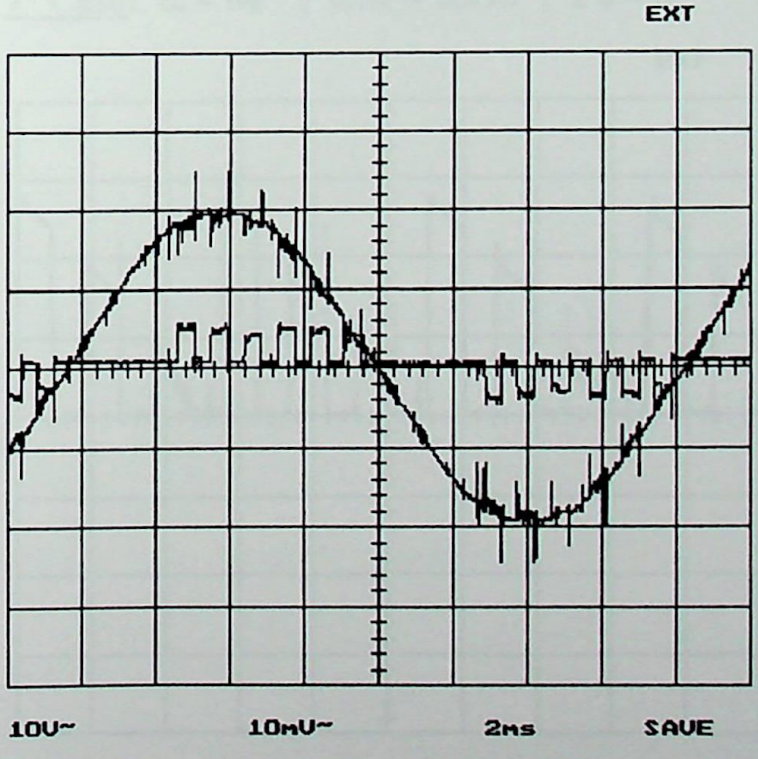


Fig. 5.7 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para α = 30° e DM = 0,5020

Biblioteca de Engenharia de Ilha Solteira FEIS

5.2.1.6 - <u>6° Caso</u>: α = 60° ; DM = 0,302 ; P6 = 3

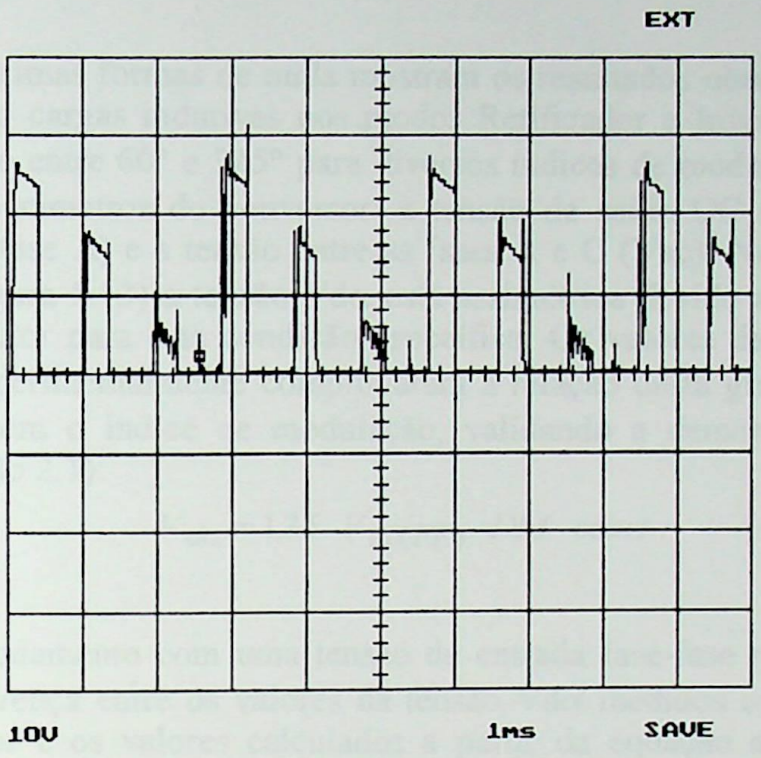


Fig. 5.8 - Tensão de Saída do Conversor Híbrido (Vdα) para α = 60° e DM = 0,3020

5.2.1.7 - <u>7° Caso</u>: α = 60° ; DM = 0,498 ; P6 = 3

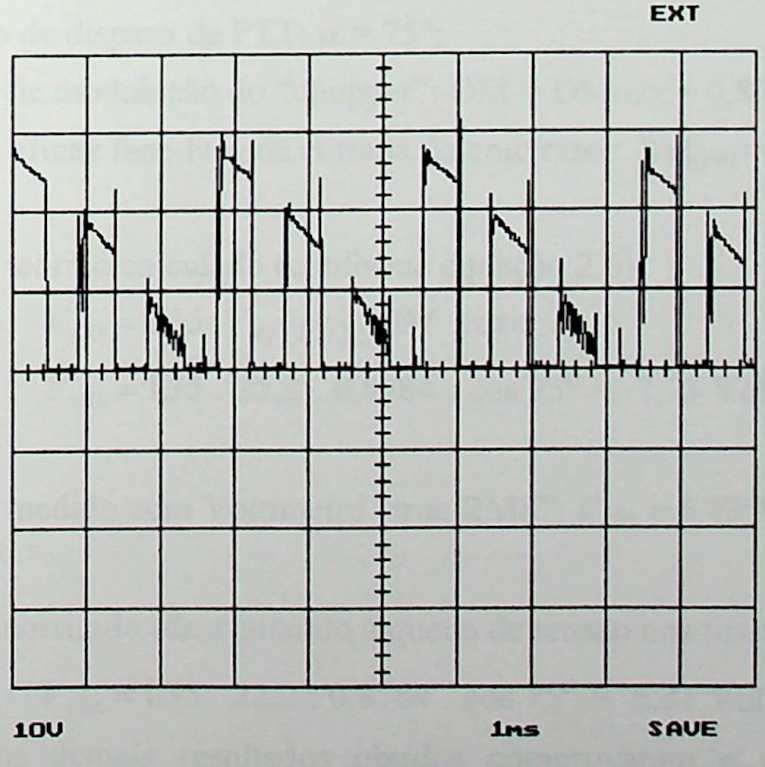


Fig. 5.9 - Tensão de Saída do Conversor Híbrido (Vdα) para α = 60° e DM = 0,4980

5.2.2- Carga Indutiva (RL)

As próximas formas de onda mostram os resultados obtidos com o Conversor Híbrido acionando cargas indutivas nos modos Retificador e Inversor, com ângulos de disparo α variando entre 60° e 345° para diversos índices de modulação DM. As curvas apresentam três parâmetros do conversor: a tensão de saída DC (Vdα), a corrente de entrada na linha (fase A) e a tensão entre as fases A e C (Vac). No acionamento com o ângulo de 90° (figura 5.13) a tensão Vdα está assimétrica devido a pequena energia armazenada no indutor para esta condição específica. Os valores da tensão de saída DC (Vdα) obtidos experimentalmente comprovaram a relação desta grandeza com o ângulo de disparo α e com o índice de modulação, validando a demonstração realizada no capítulo II (equação 2.1):

$$V_{d\alpha} = 1{,}35 \; V_{ef(FF)} \; DM \; \cos\alpha$$

No acionamento com uma tensão de entrada fase-fase reduzida, verificou-se uma pequena diferença entre os valores da tensão Vdα medidos com um voltímetro na saída do conversor e os valores calculados a partir da equação acima, em função da influência da queda de tensão nas chaves de potência (tiristores e transistores) no estado de condução. Por exemplo, no 2° Caso (figura 5.12) as condições operacionais do conversor foram as seguintes:

- funcionamento como retificador;
- modo de modulação II: P6 = 2 (dois pulsos da triangular em 60°);
- ângulo de disparo da PTT: $\alpha = 75°$;
- índice de modulação do "chopper": DM = $DM_{MÁX}$ = 0,8784;
- tensão eficaz fase-fase de entrada do conversor: $Vef_{(FF)}$ = 25,2 Volts

a)Valor teórico calculado (conforme equação 2.6):

$$V_{d\alpha} = 1{,}35 \; V_{ef(FF)} \; DM \; \cos\alpha$$

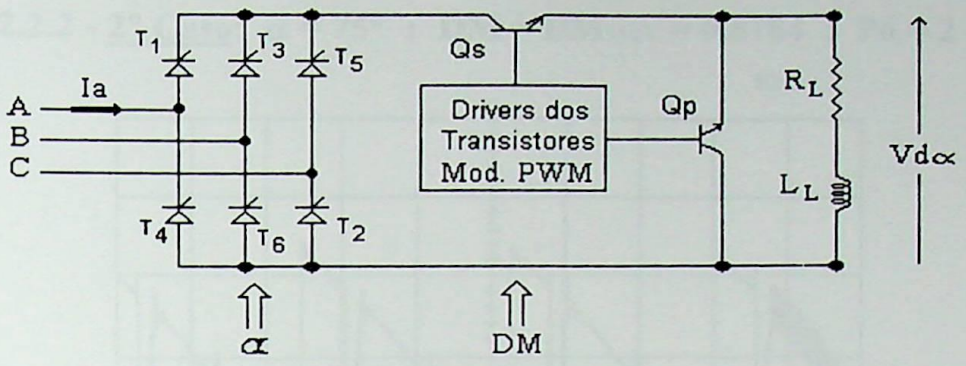
$$V_{d\alpha} = 1{,}35 \; . \; 25{,}2 \; . \; 0{,}8784 \; . \; \cos 75^{\circ} = 7{,}73 \text{ Volts}$$

b)Valor medido com Voltímetro "true RMS": $V_{d\alpha} = 6{,}43$ Volts

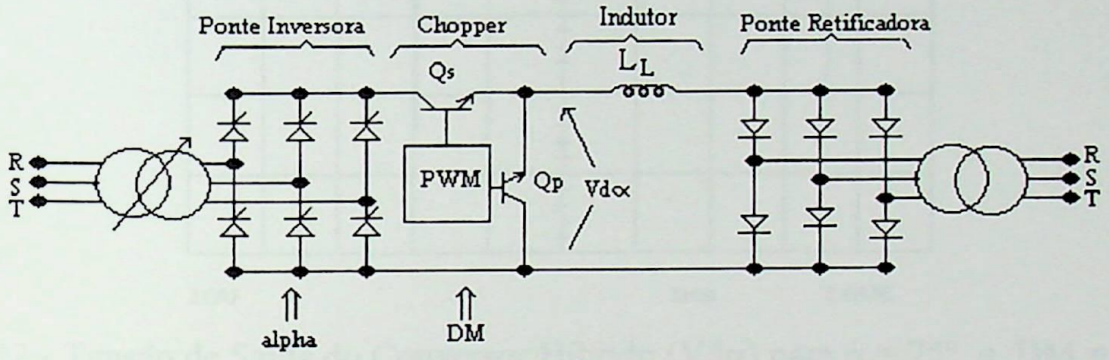
c)Valor corrigido (descontando a queda de tensão nos tiristores e transistores):

$$V_{d\alpha} = 1{,}35 \; . \; 22{,}2 \; . \; 0{,}8784 \; . \; \cos 75^{\circ} = 6{,}81 \text{ Volts}$$

Todos os demais resultados obtidos comprovaram a relação definida na equação 2.1.



a) Circuito para operação como retificador



b) Circuito para operação como inversor

Fig. 5.10 - Conversor Híbrido acionando cargas indutivas

5.2.2.1 - <u>1° Caso</u>: α = 60° ; DM = DMMÁX = 0,8784 ; P6 = 2

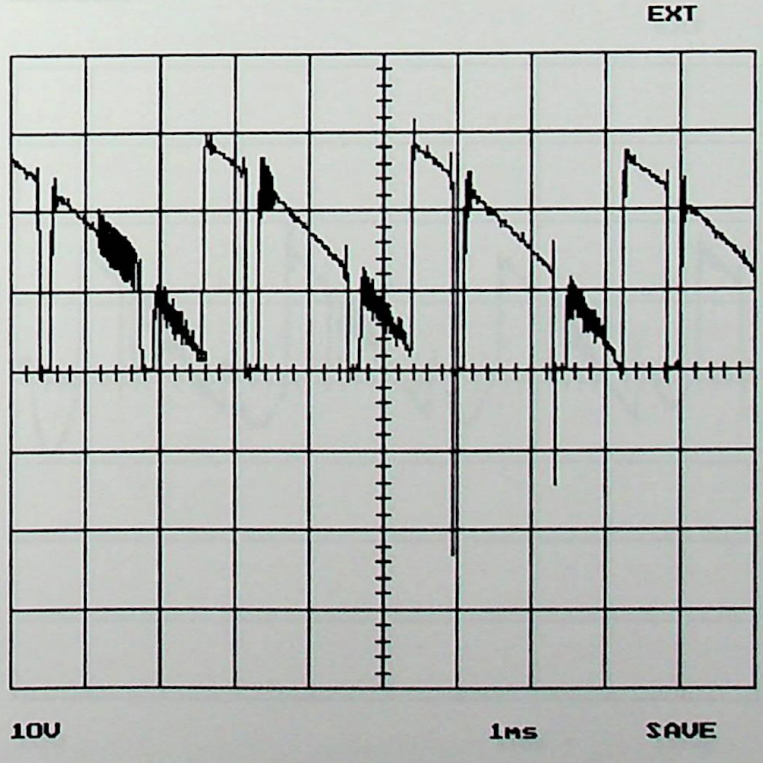


Fig. 5.11 - Tensão de Saída do Conversor Híbrido (Vdα) para α = 60° e DM = 0,8784

5.2.2.2 - <u>2° Caso</u>: $\alpha = 75°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2

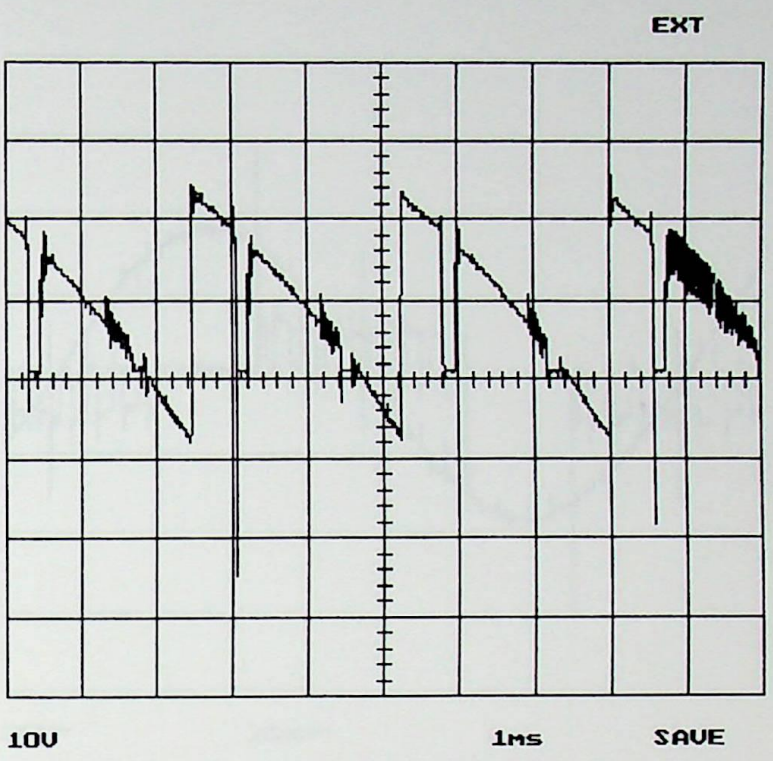


Fig. 5.12 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 75°$ e DM = 0,8784

5.2.2.3 - <u>3° Caso</u>: $\alpha = 90°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2

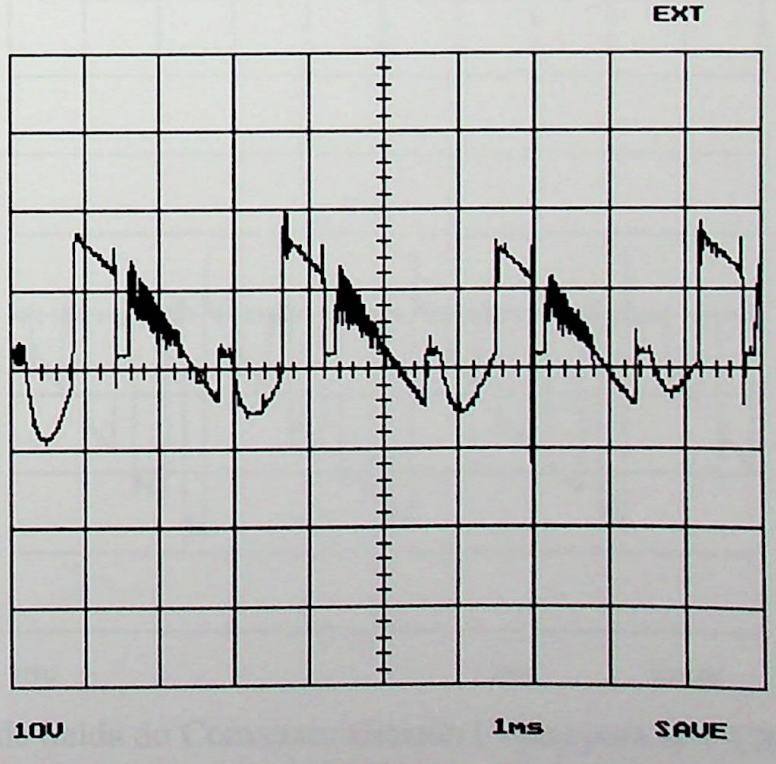


Fig. 5.13 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 90°$ e DM = 0,8784

5.2.2.4 - <u>4° Caso</u>: α = 90° ; DM = 0,6667 ; P6 = 4

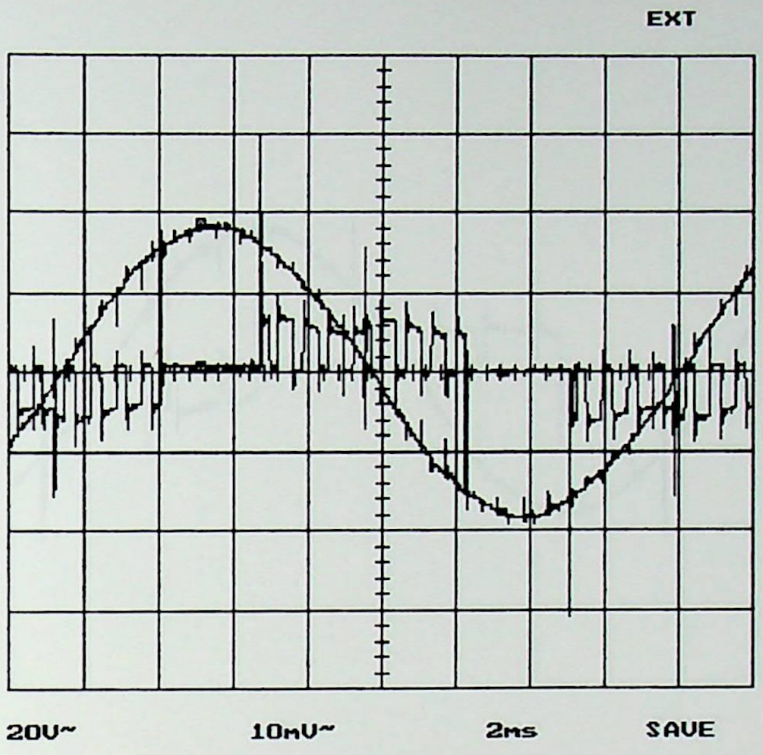


Fig. 5.14 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para α = 90° e DM = 0,6667

5.2.2.5 - <u>5° Caso</u>: α = 120° ; DM = 0,6667 ; P6 = 4

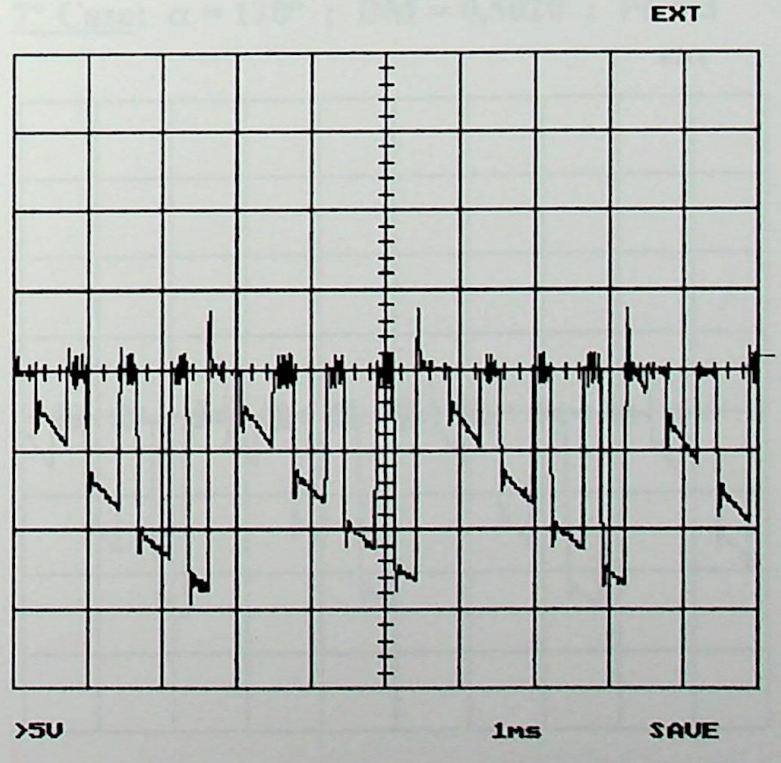


Fig. 5.15 - Tensão de Saída do Conversor Híbrido (Vdα) para α = 120° e DM = 0,6667

5.2.2.6 - <u>6° Caso</u>: $\alpha = 120°$; DM = 0,8784; P6 = 2

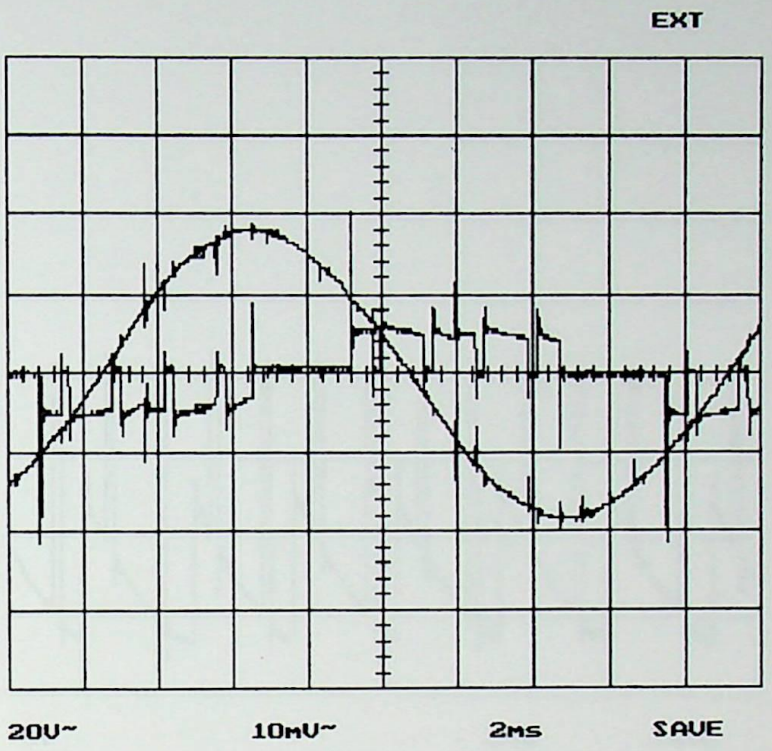


Fig. 5.16 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para $\alpha = 120°$ e DM = 0,8784

5.2.2.7 - <u>7° Caso</u>: $\alpha = 120°$; DM = 0,5020 ; P6 = 3

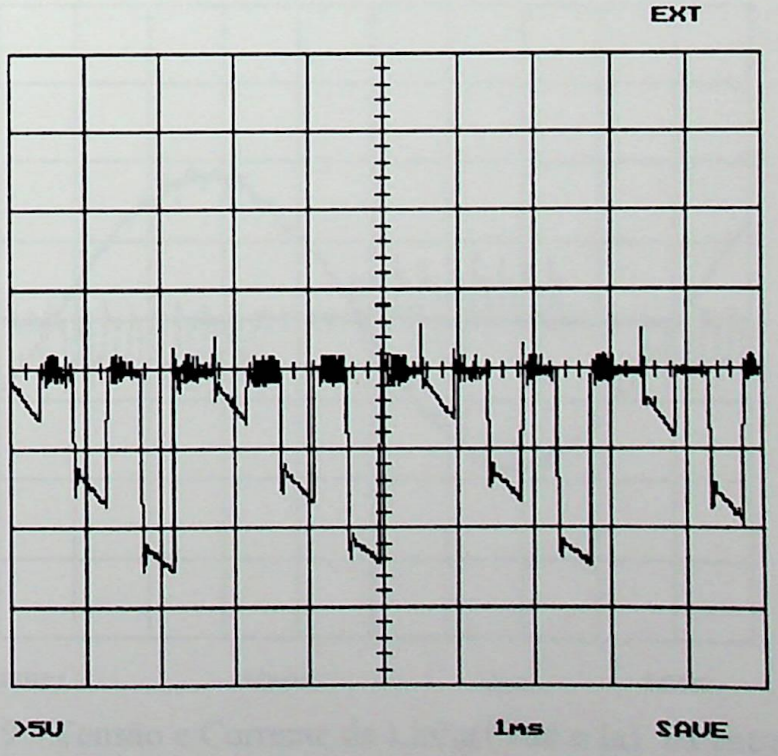


Fig. 5.17 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 120°$ e DM = 0,5020

5.2.2.8 - 8° Caso: $\alpha = 150°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2

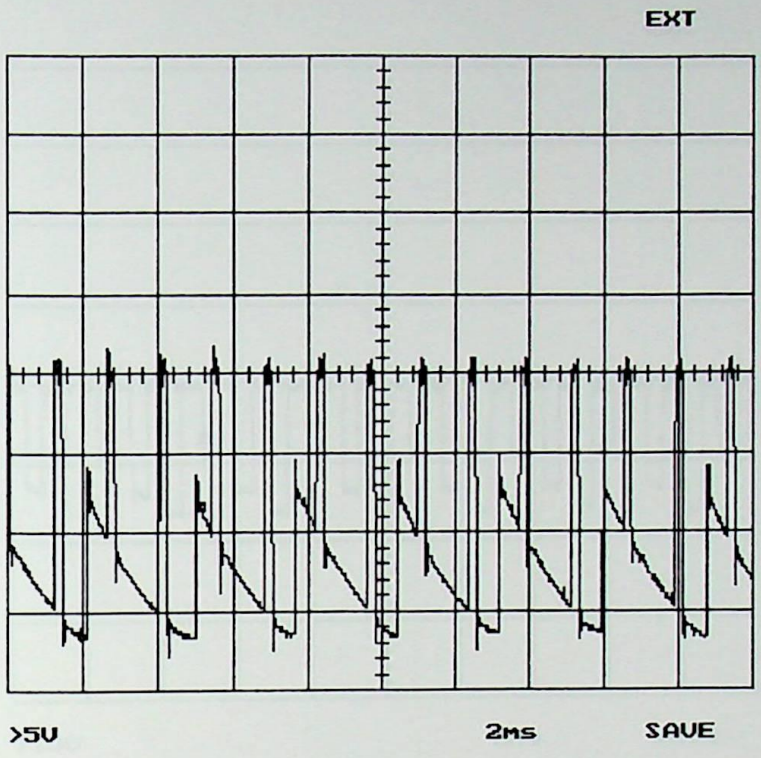


Fig. 5.18 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 150°$ e DM = 0,8784

5.2.2.9 - 9° Caso: $\alpha = 150°$; DM = 0,6667 ; P6 = 4

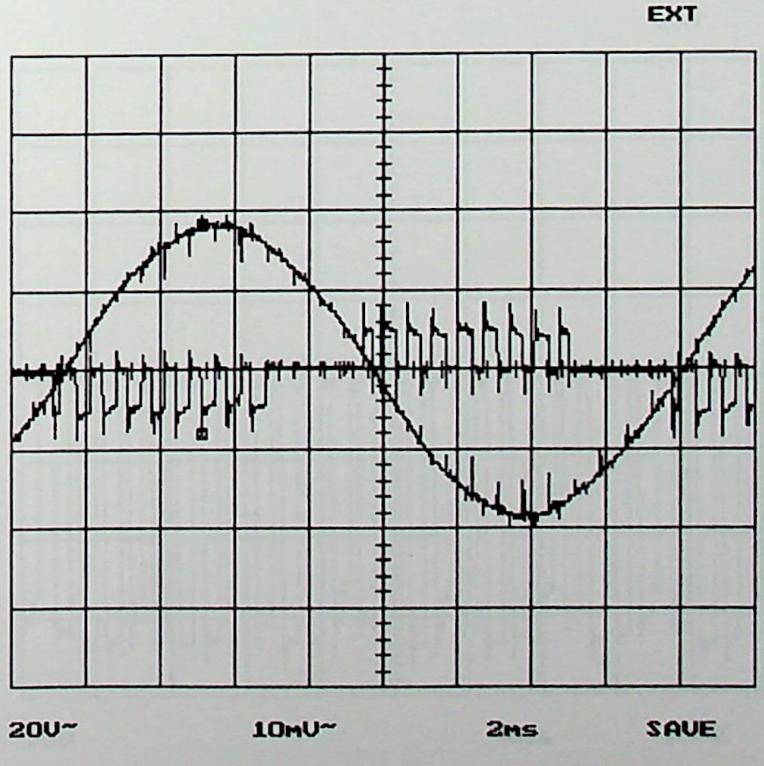


Fig. 5.19 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para $\alpha = 150°$ e DM = 0,6667

5.2.2.10 - <u>10° Caso</u>: $\alpha = 150°$; DM = 0,5020 ; P6 =3

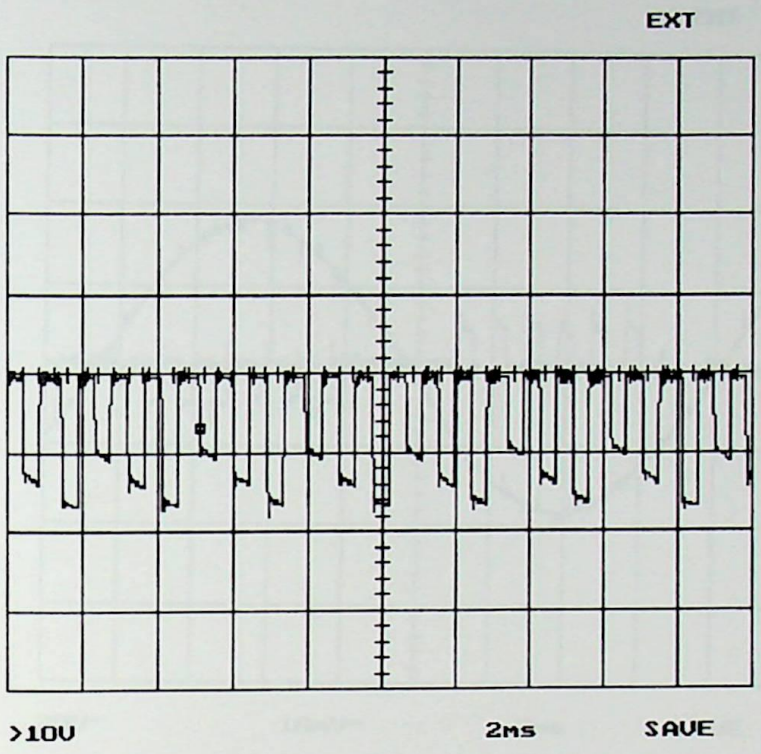


Fig. 5.20 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 150°$ e DM = 0,5020

5.2.2.11 - <u>11° Caso</u>: $\alpha = 180°$; DM = 0,6667 ; P6 = 4

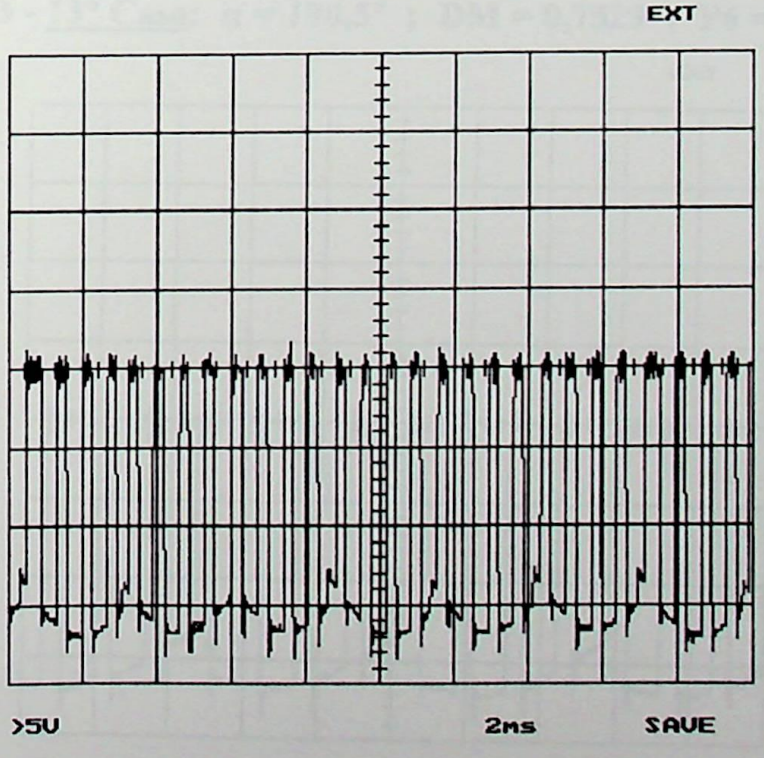


Fig. 5.21 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 180°$ e DM = 0,6667

5.2.2.12 - <u>12° Caso</u>: α = 180° ; DM = 0,5020 ; P6 = 3

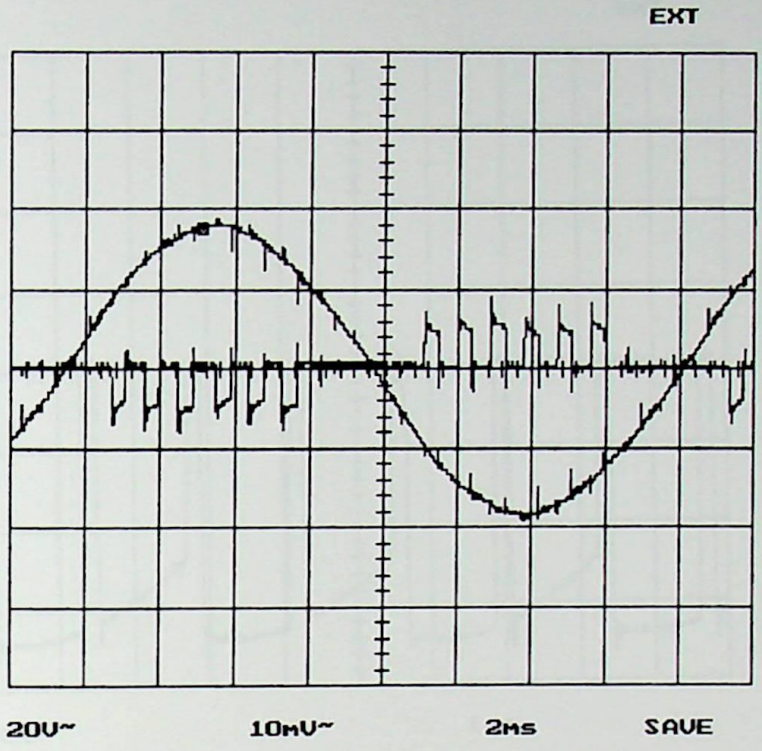


Fig. 5.22 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para α = 180° e DM = 0,5020

5.2.2.13 - <u>13° Caso</u>: α = 190,5° ; DM = 0,7529 ; P6 = 4

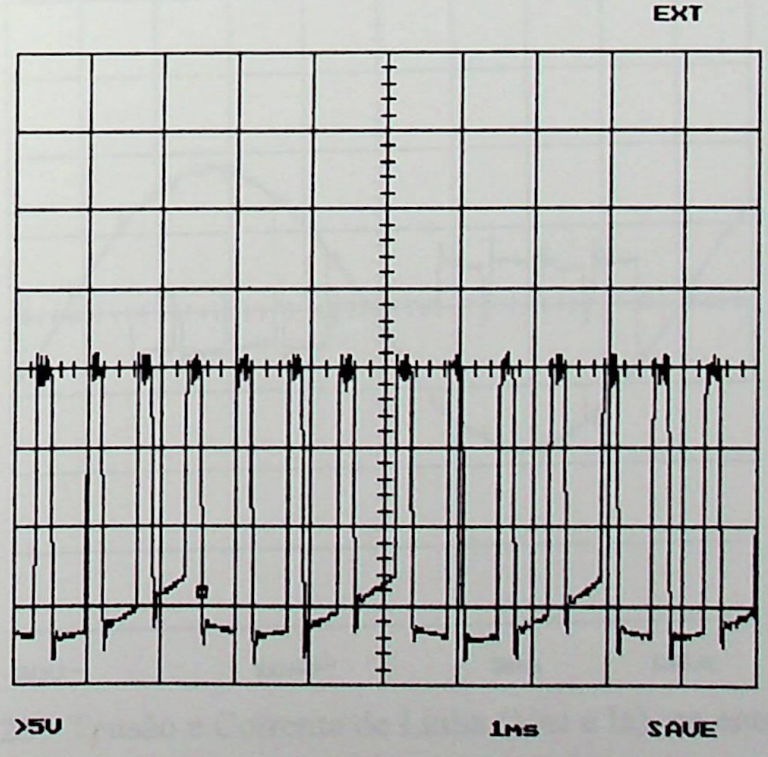


Fig. 5.23 - Tensão de Saída do Conversor Híbrido (Vdα) para α = 190,5° e DM = 0,7529

5.2.2.14 - <u>14° Caso</u>: $\alpha = 190,5°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 =2

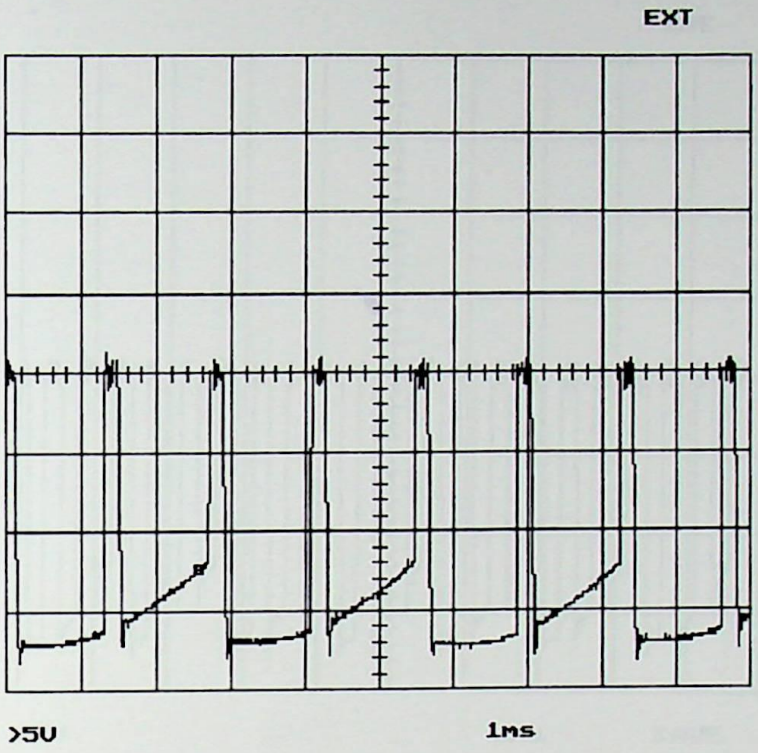


Fig. 5.24 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 190,5°$ e DM = 0,8784

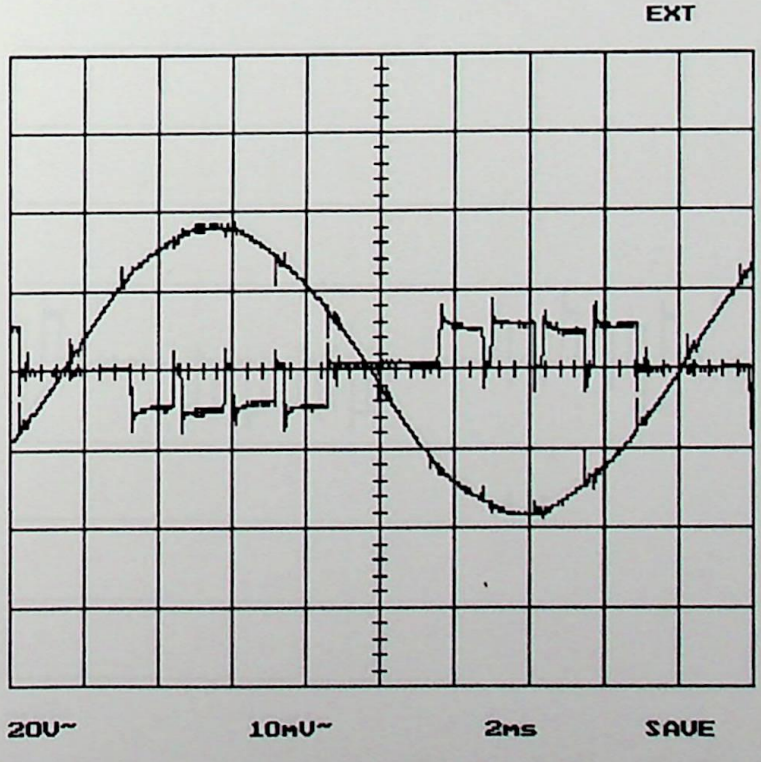


Fig. 5.25 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para $\alpha = 190,5°$ e DM = 0,8784

5.2.2.15 - <u>15° Caso</u>: $\alpha = 210°$; DM = 0,5020 ; P6 = 3

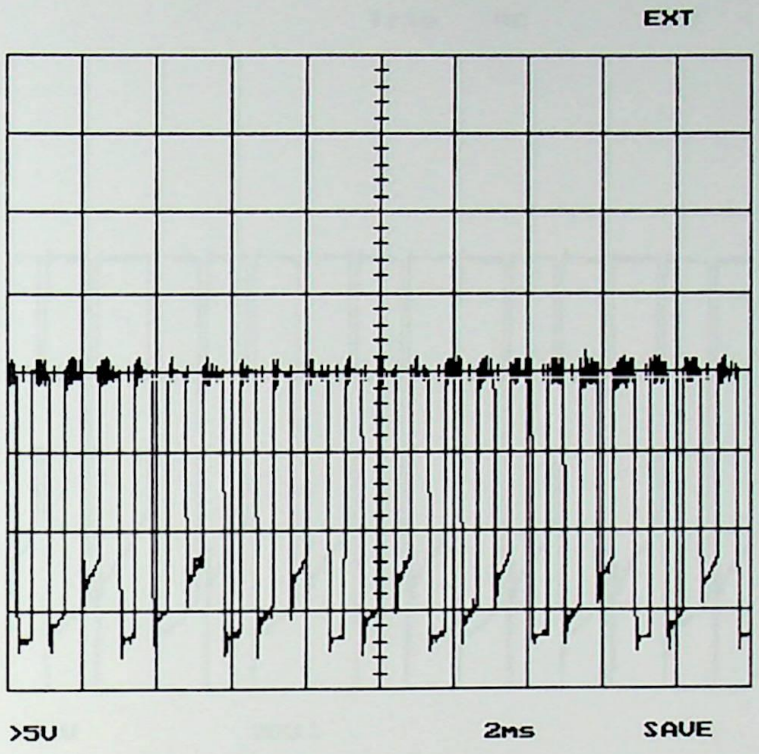


Fig. 5.26 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 210°$ e DM = 0,5020

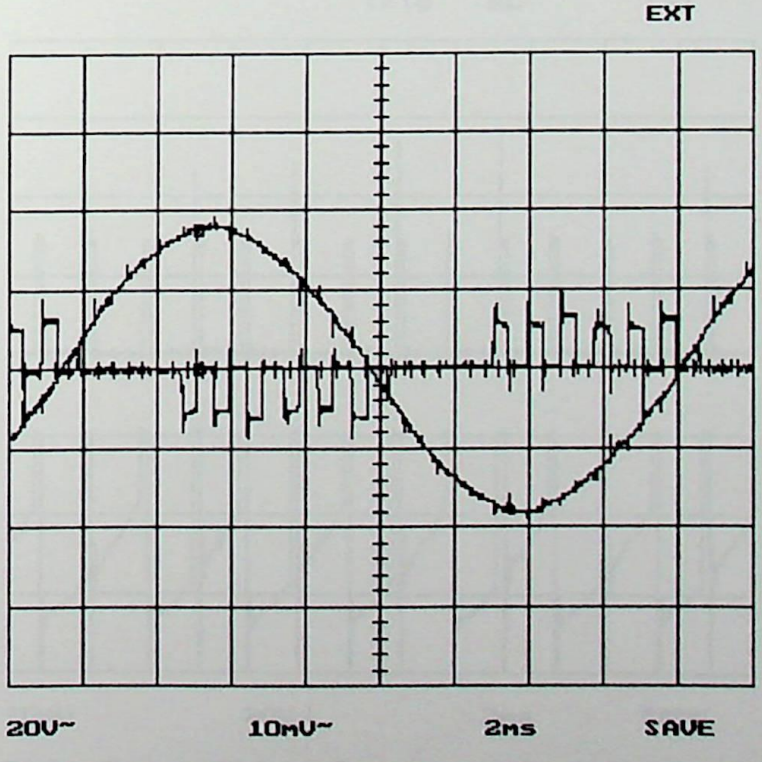


Fig. 5.27 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para $\alpha = 210°$ e DM = 0,5020

Escola Federal de Engenharia de Itajubá
Biblioteca
MAUÁ
BIM

5.2.2.16 - <u>16° Caso</u>: $\alpha = 210°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2

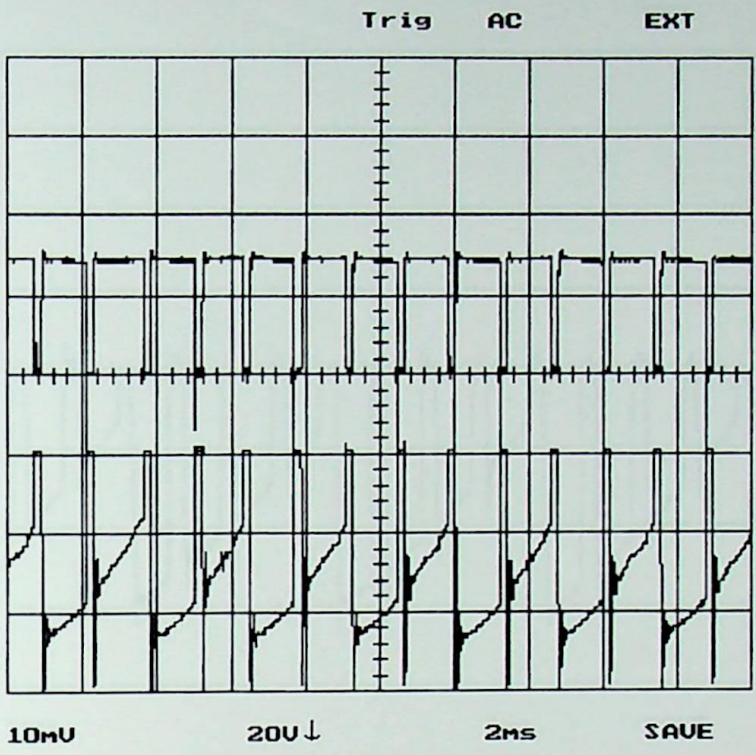


Fig. 5.28.a - Tensão Vdα e Corrente no transistor série Qs, para $\alpha = 210°$ e DM = 0,8784

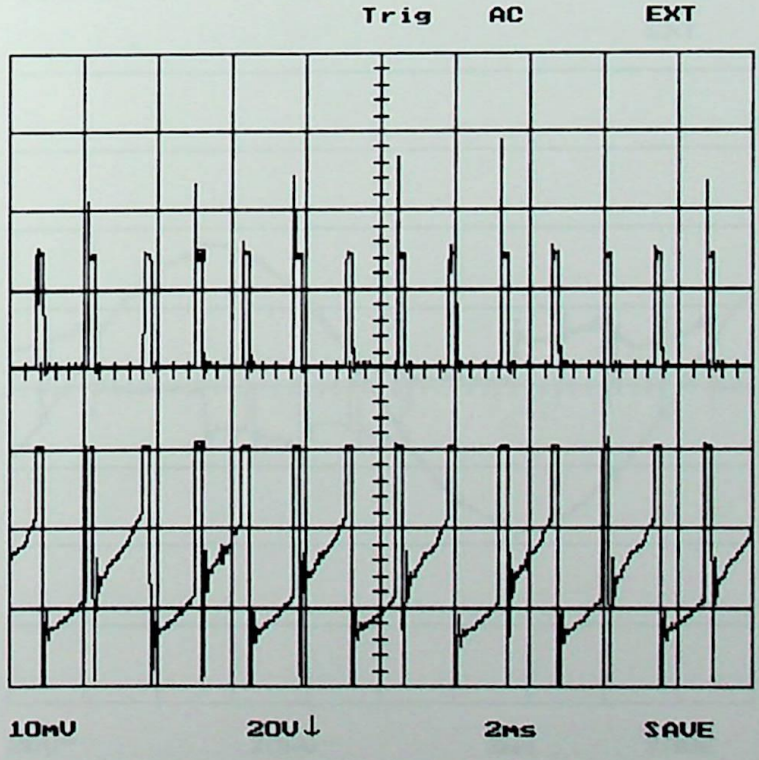


Fig. 5.28.b - Tensão Vdα e Corrente no transistor paralelo Qp, para $\alpha = 210°$ e DM = 0,8784

5.2.2.17 - <u>17° Caso</u>: $\alpha = 235°$; DM = 0,7529 ; P6 = 4

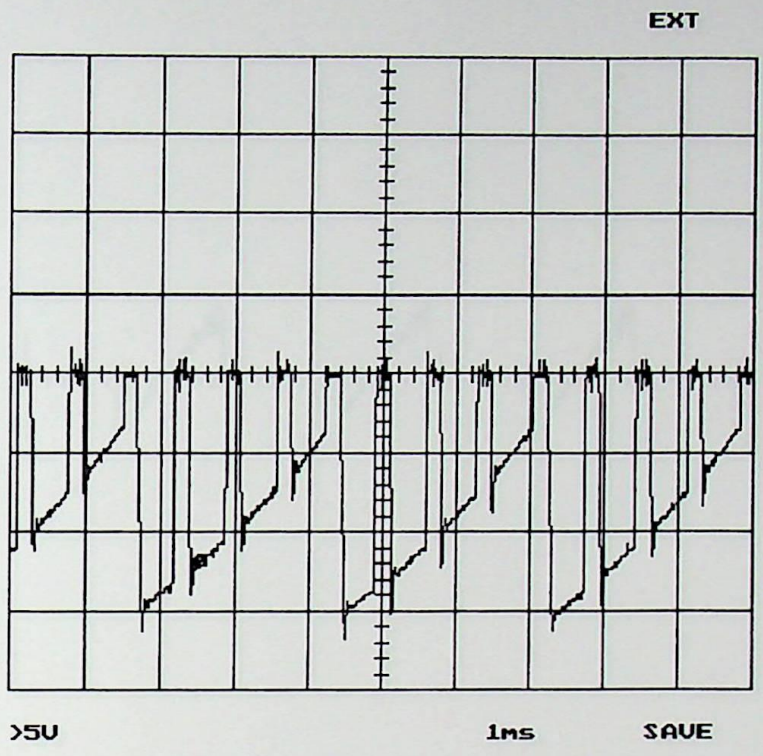


Fig. 5.29 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 235°$ e DM = 0,7529

5.2.2.18 - <u>18° Caso</u>: $\alpha = 245°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 =2

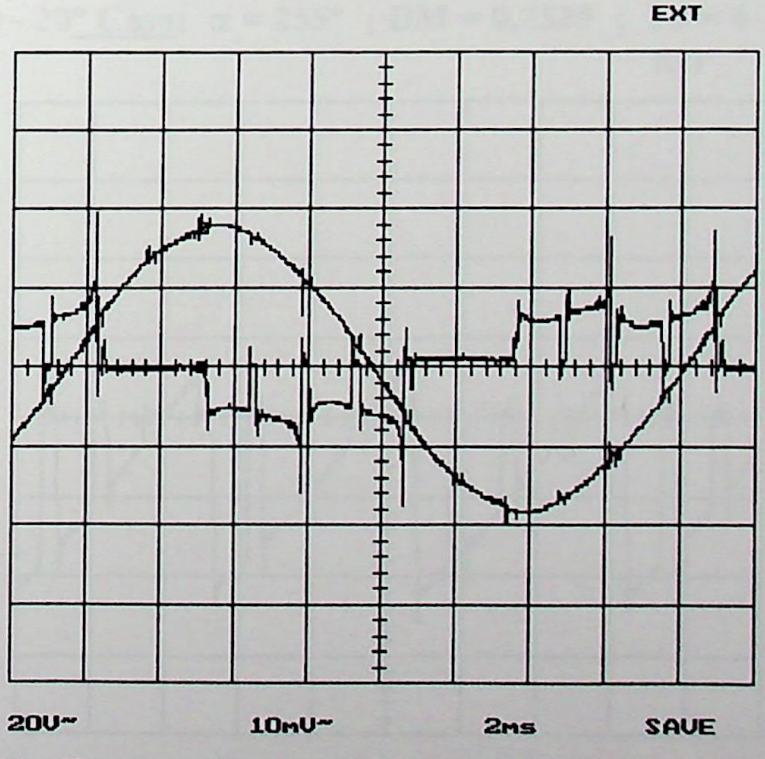


Fig. 5.30 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para $\alpha = 245°$ e DM = 0,8784

5.2.2.19 - <u>19° Caso</u>: $\alpha = 255°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2

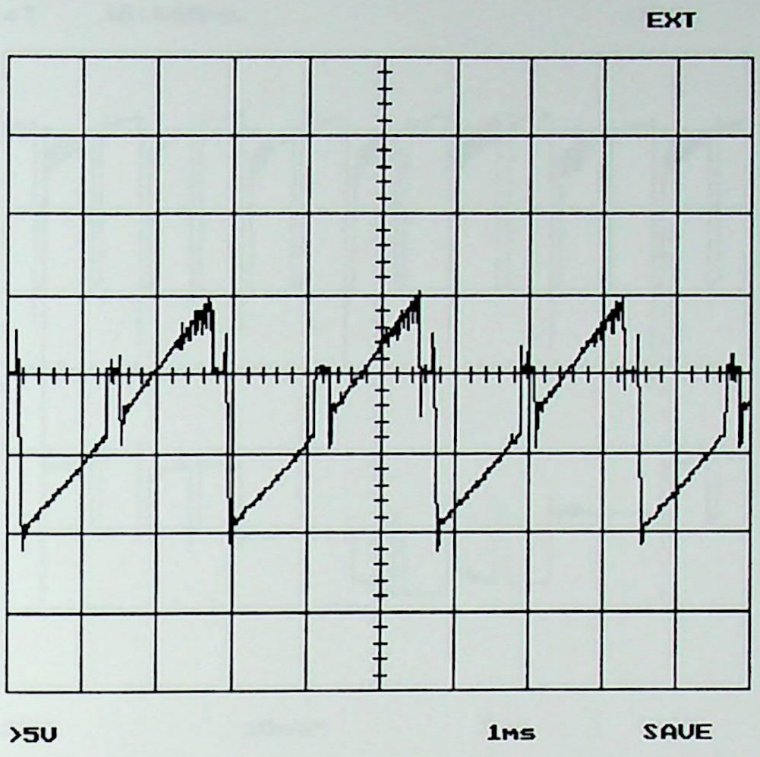


Fig. 5.31 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 255°$ e DM = 0,8784

5.2.2.20 - <u>20° Caso</u>: $\alpha = 255°$; DM = 0,7529 ; P6 = 4

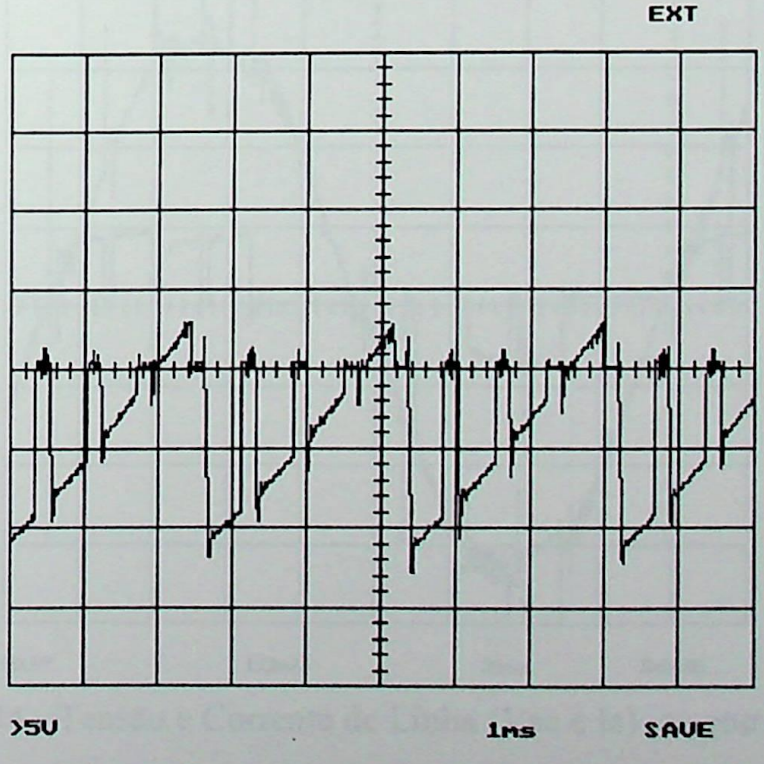


Fig. 5.32 - Tensão de Saída do Conversor Híbrido (Vdα) para $\alpha = 255°$ e DM = 0,7529

5.2.2.21 - <u>21° Caso</u>: $\alpha = 330°$; DM = 0,8078 ; P6 = 2

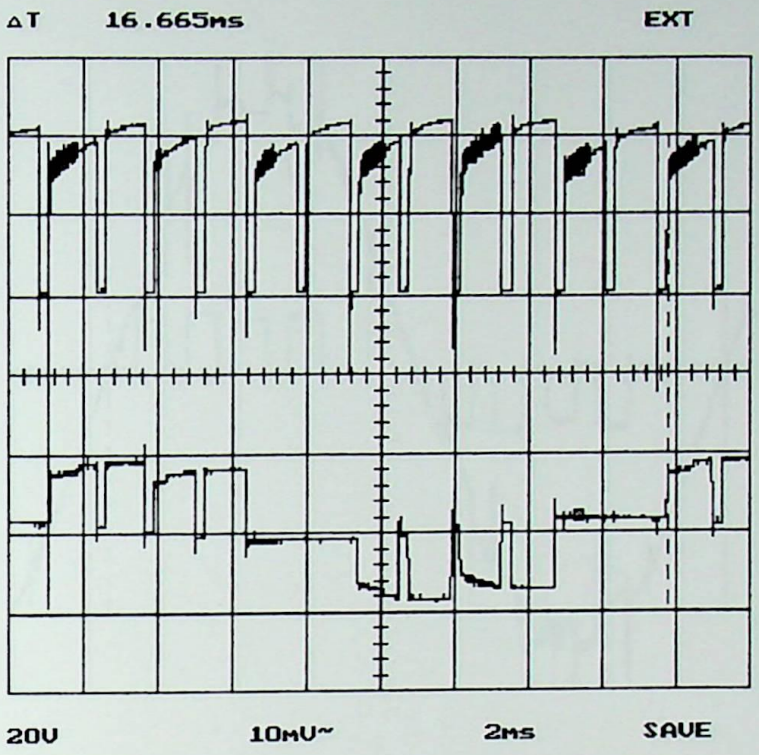


Fig. 5.33 - Tensão de Saída do Conversor Híbrido (Vdα) e Corrente de Linha (Ia) na entrada do Conversor Híbrido para $\alpha = 330°$ e DM = 0,8078

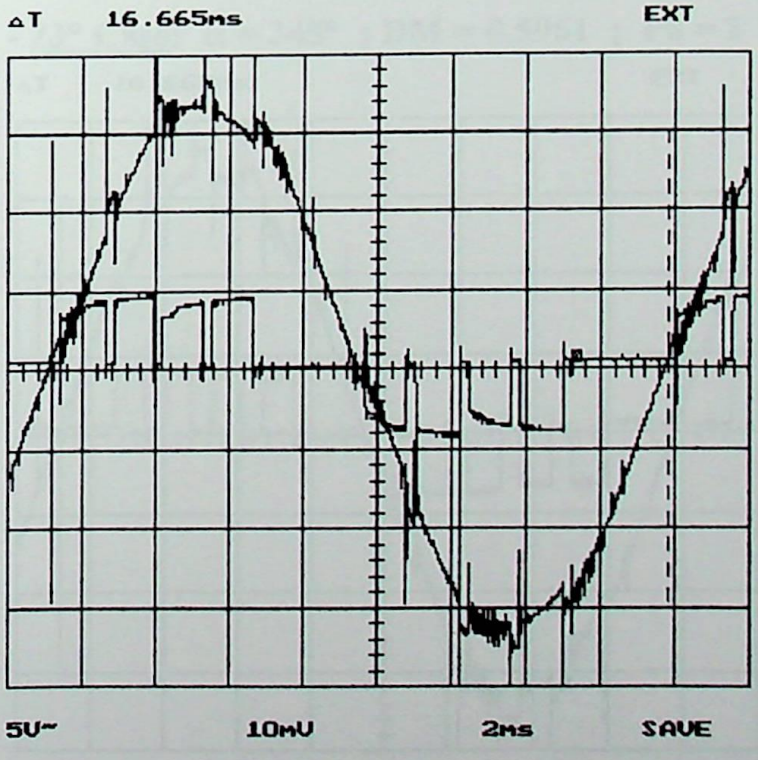


Fig. 5.34 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para $\alpha = 330°$ e DM = 0,8078

5.2.2.22 - 22° Caso: α = 335° ; DM = 0,5742 ; P6 = 2

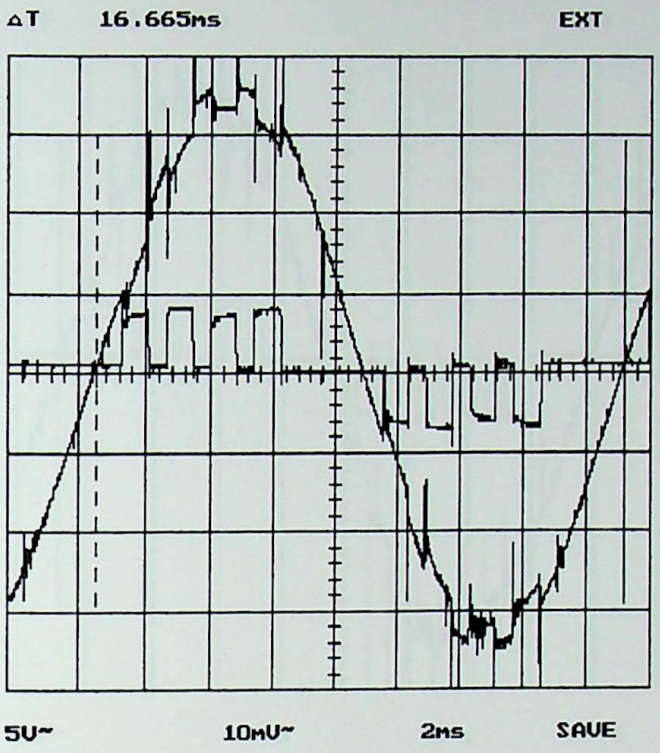


Fig. 5.35 - Tensão e Corrente de Linha (Vac e Ia) na entrada do Conversor Híbrido para α = 335° e DM = 0,5742

5.2.2.23 - 23° Caso: α = 345° ; DM = 0,5961 ; P6 = 2

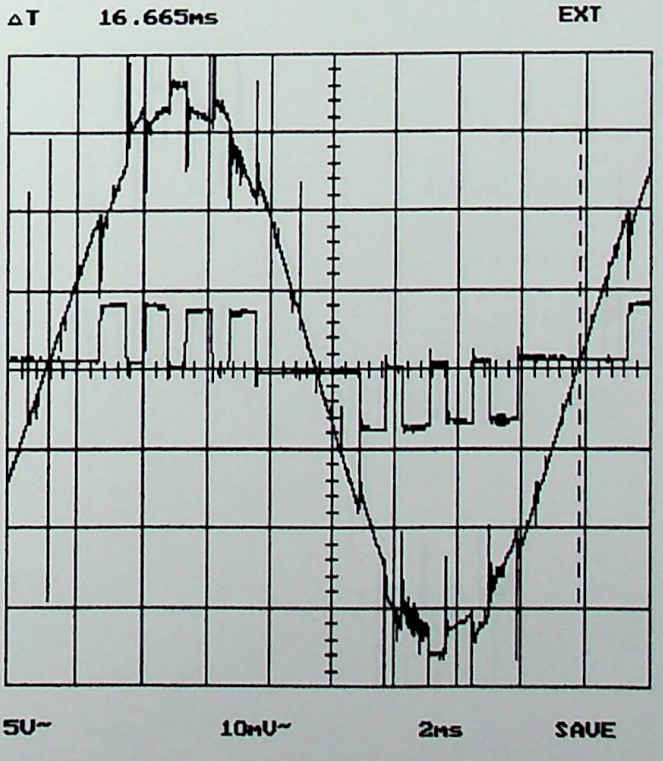


Fig. 5.36 - Tensão e Corrente de Linha (Vac e Ia) para α = 345° e DM = 0,5961

5.2.2.24 - <u>24° Caso</u>: α = 345° ; DM = 0,6039 ; P6 = 4

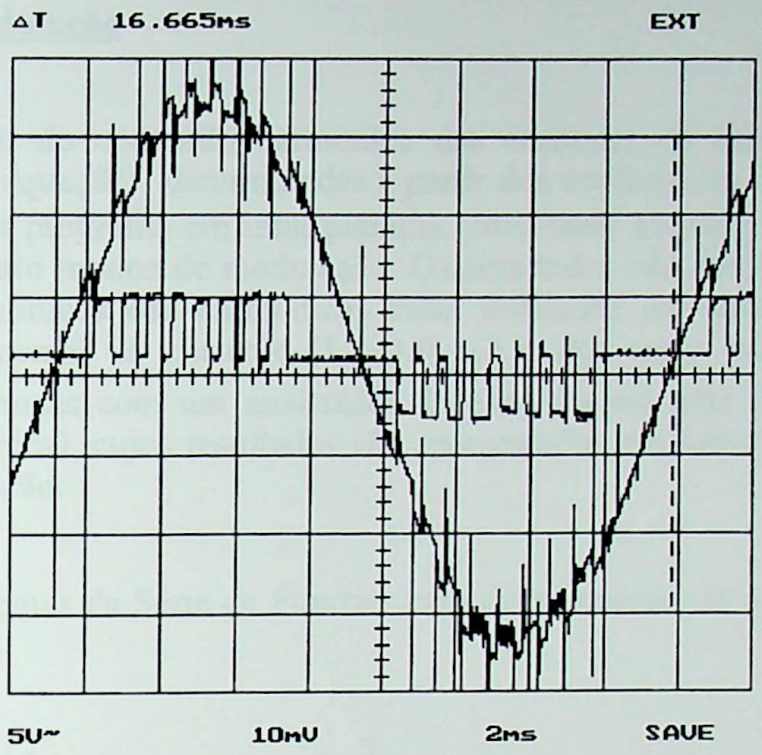


Fig. 5.37 - Tensão e Corrente de Linha (Vac e Ia) para α = 345° e DM = 0,6039

5.2.2.25 - <u>25° Caso</u>: α = 345° ; DM = 0,5020 ; P6 = 3

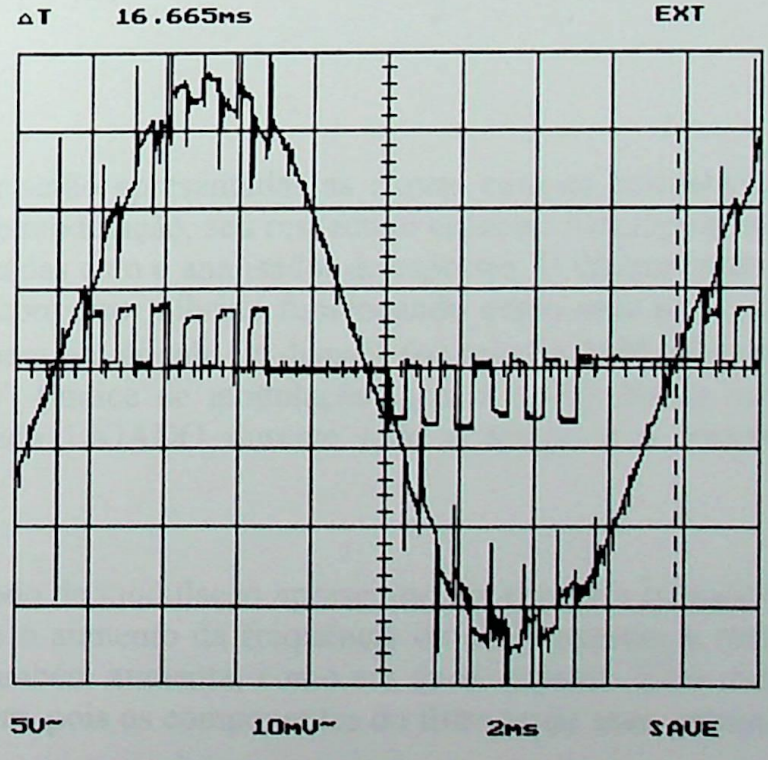


Fig. 5.38 - Tensão e Corrente de Linha (Vac e Ia) para α = 345° e DM = 0,5020

5.3 - Análise do Conteúdo Harmônico das Correntes de Linha para os diferentes modos de modulação

O cálculo do conteúdo harmônico das correntes de linha foi efetuado no capítulo II. Com as equações, determinadas a partir dos coeficientes da Série de Fourier, foi desenvolvido um programa em uma planilha (Microsoft Excel®) para o cálculo das harmônicas nos quatro modos de modulação. Os resultados são apresentados através de gráficos, cujas amplitudes das harmônicas estão indicadas em valores percentuais da componente fundamental da corrente (I_{i_1}=1,0 p.u.). Por outro lado, foi realizada a medição das harmônicas com um analisador de espectro em uma largura de faixa de 2500Hz (41ª harmônica), cujos resultados são apresentados em fotos que comprovam os resultados da simulação.

- Coeficientes da Série de Fourrier para determinação do conteúdo harmônico da corrente de linha:

$$a_n = \frac{4 I_d}{n \pi}\left[\sum_{j=1}^{2p_6} (-1)^{j+1} \cos n\omega t_j\right] \quad \text{(Modos de Modulação I e III)}$$

$$a_n = \frac{4 I_d}{n \pi}\left[\sum_{j=1}^{(2p_6+1)} (-1)^{j+1} \cos n\omega t_j\right] \quad \text{(Modos de Modulação II e IV)}$$

A seguir serão apresentadas as curvas com as correntes de linha nos quatro diferentes modos de modulação, seu respectivo espectro harmônico obtido na simulação e nas medições realizadas com o analisador de espectro. O último caso (figuras 5.54, 5.55 e 5.56) representa o conversor híbrido funcionando como uma ponte trifásica tiristorizada no modo inversor para um ângulo de disparo (α) igual a 150°, não ocorrendo modulação PWM do "chopper" (índice de modulação igual a 1,00). Nessa condição, o transistor série (Qs) é mantido LIGADO durante todo o tempo e o transistor paralelo Qp é BLOQUEADO.

Cada modo de modulação apresentou um espectro harmônico diferente. A medida em que ocorre o aumento da freqüência de chaveamento, a ordem dos harmônicos mais importantes também aumenta, como era de se esperar. Essa característica facilita o processo de filtragem, pois os componentes do filtro terão seus tamanhos reduzidos.

5.3.1 - <u>1° Caso</u>: $\alpha = 150°$; DM = 0,1843 ; P6 = 1 (Modo de modulação I)

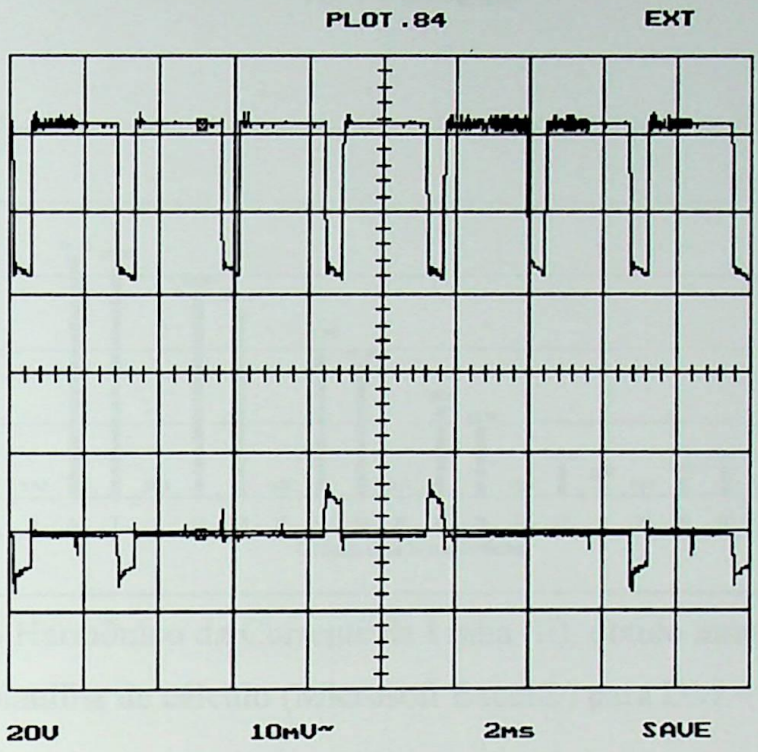


Fig. 5.39 - Corrente em Qp e Corrente de Linha (Ii) para $\alpha = 150°$ e DM = 0,1843 (P6=1)

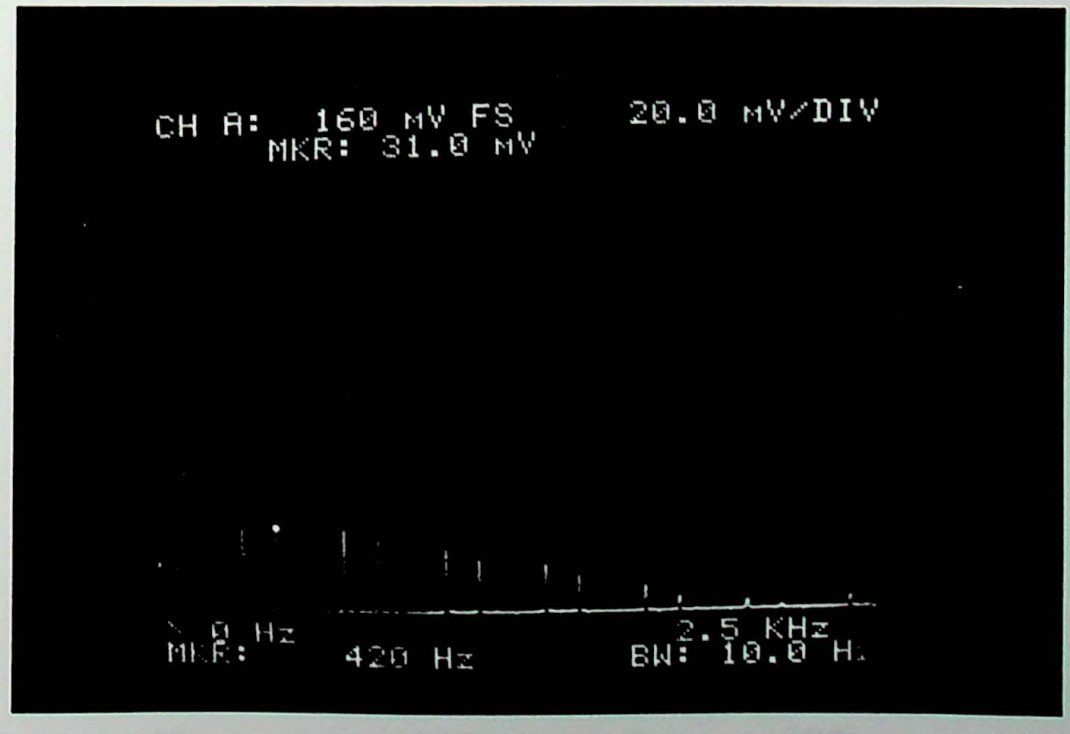


Fig. 5.40 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido em um Analisador de Espectro (HP®) para DM = 0,1843 (p_6=1)

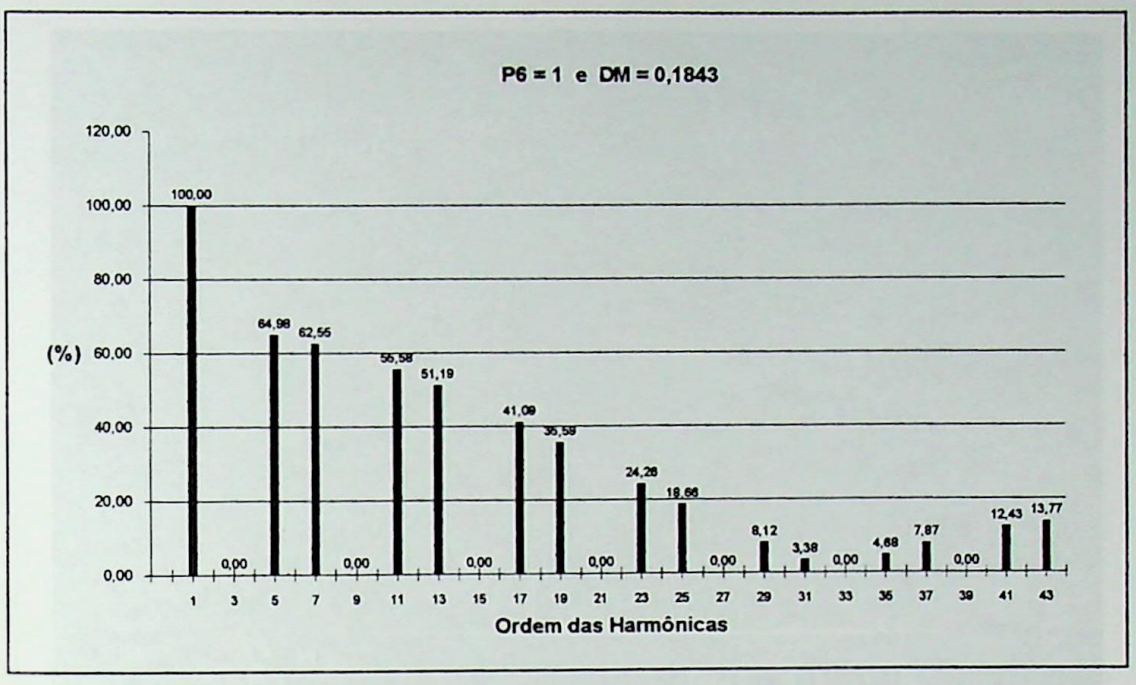


Fig. 5.41 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido através de simulação em uma planilha de cálculo (Microsoft Excel®) para DM = 0,1843 (p_6=1)

5.3.2 - 2° Caso: $\alpha = 150°$; DM = 0,60 ; P6 = 2 (Modo de modulação II)

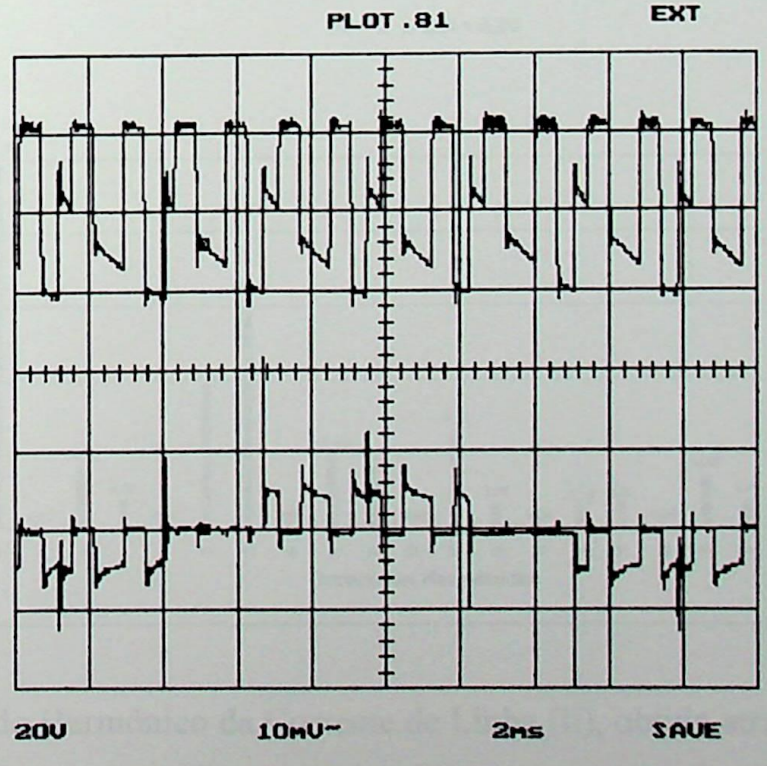


Fig. 5.42 - Tensão Vdα e Corrente de Linha (Ii) para $\alpha = 150°$ e DM = 0,60 (P6 = 2)

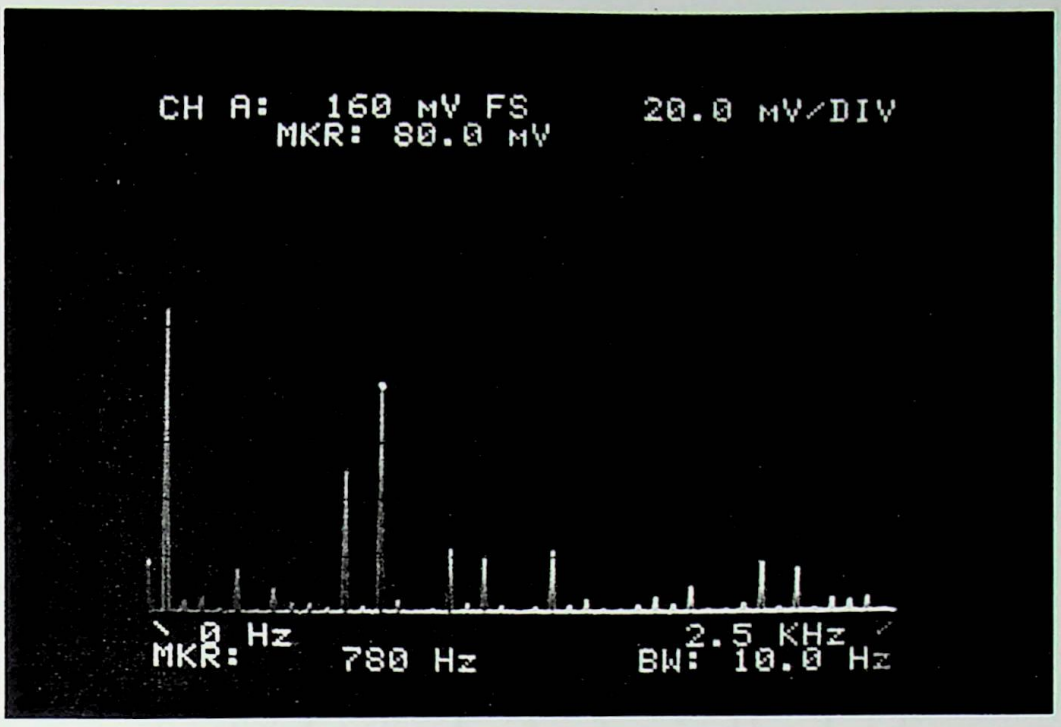


Fig. 5.43 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido em um Analisador de Espectro (HP®) para DM = 0,60 (p_6=2)

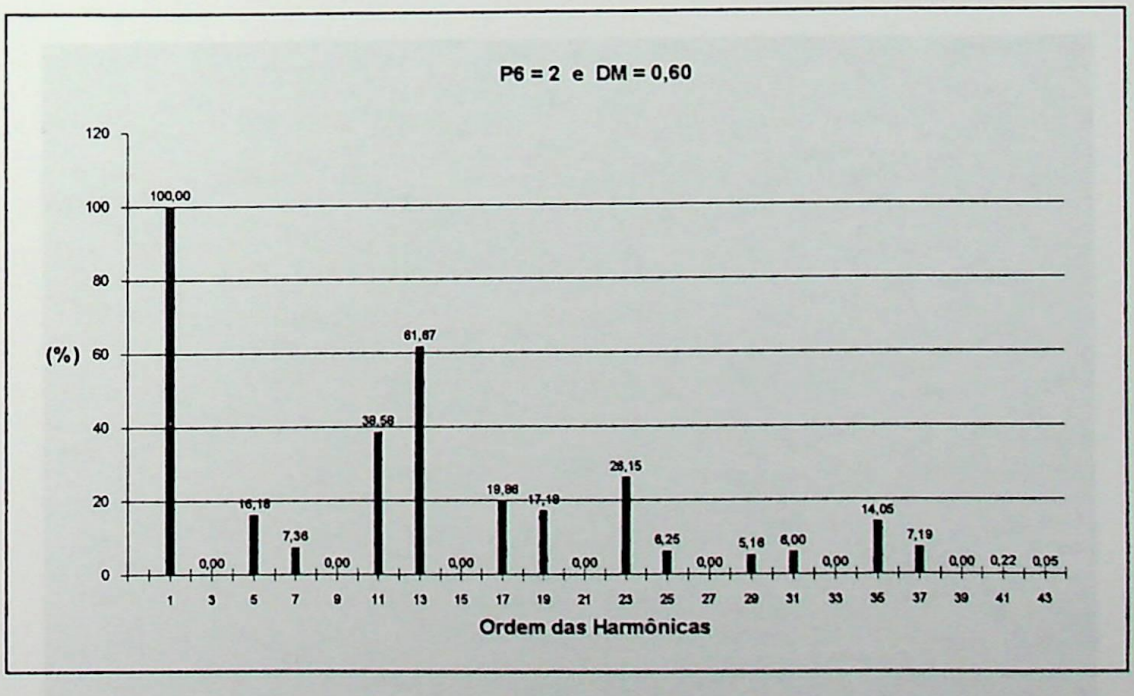


Fig. 5.44 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido através de simulação em uma planilha de cálculo (Microsoft Excel®) para DM = 0,60 (p_6= 2)

5.3.3 - <u>3° Caso</u>: $\alpha = 150°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 =2 (Modo II)

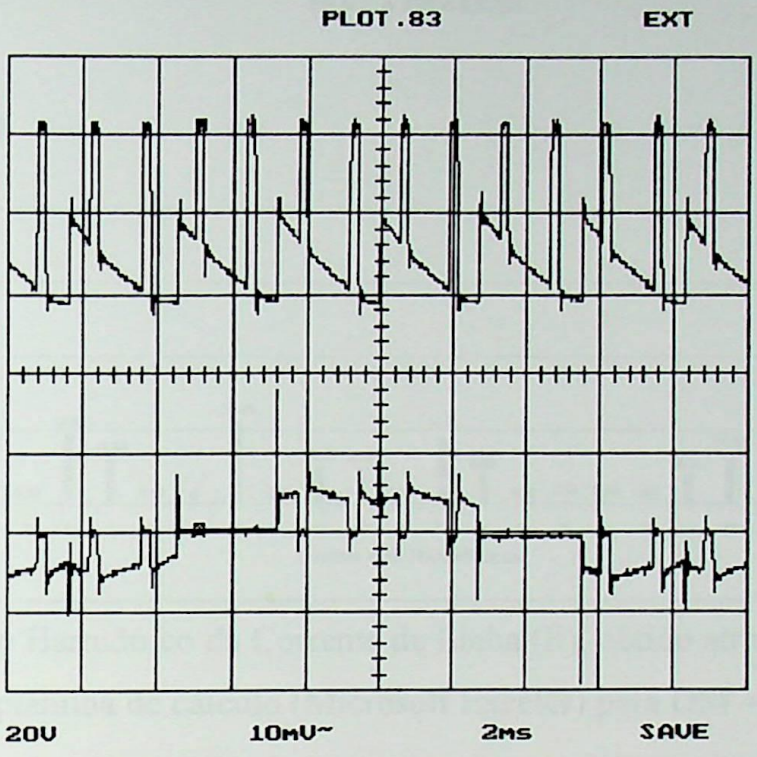


Fig. 5.45 - Tensão Vdα e Corrente de Linha (Ii) para $\alpha = 150°$ e DM = 0,8784 (P6 = 2)

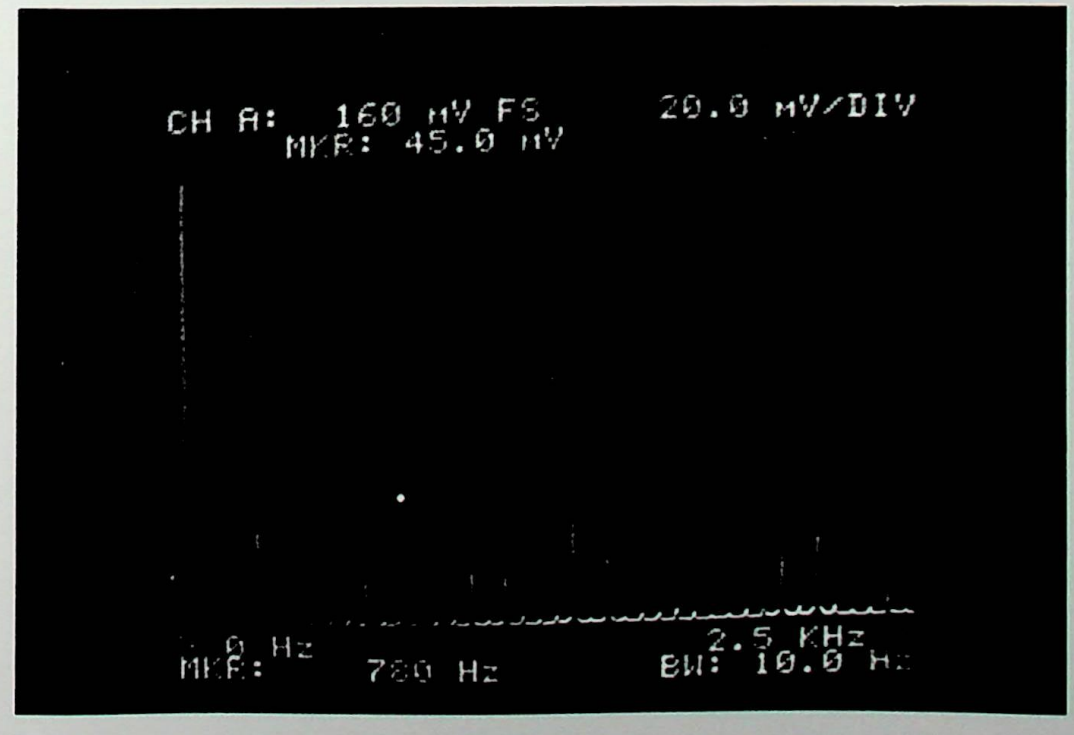


Fig. 5.46 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido em um Analisador de Espectro (HP®) para DM = 0,8784 (p_6=2)

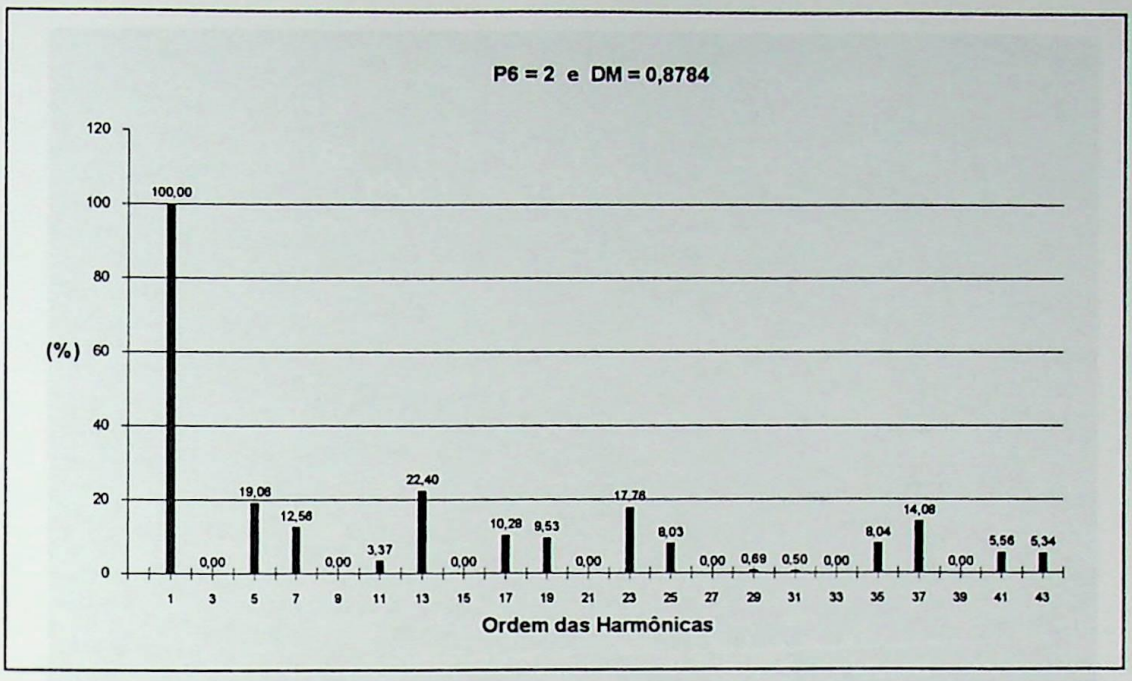


Fig. 5.47 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido através de simulação em uma planilha de cálculo (Microsoft Excel®) para DM = 0,8784 (p_6=2)

5.3.4 - <u>4° Caso</u>: $\alpha = 180°$; DM = 0,5020 ; P6 = 3 (Modo de modulação III)

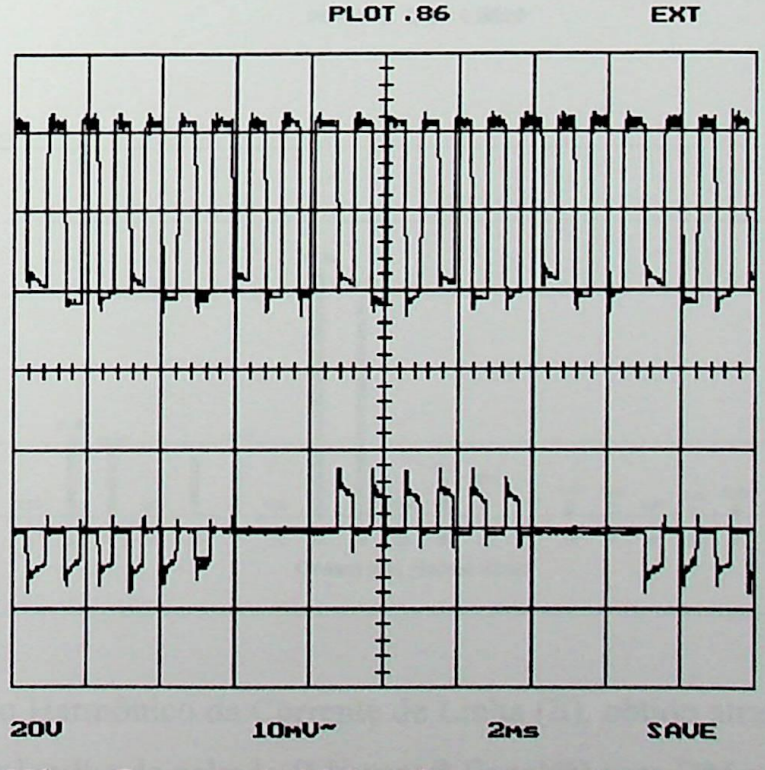


Fig. 5.48 - Tensão Vdα e Corrente de Linha (Ii) para $\alpha = 180°$ e DM = 0,5020 (P6 = 3)

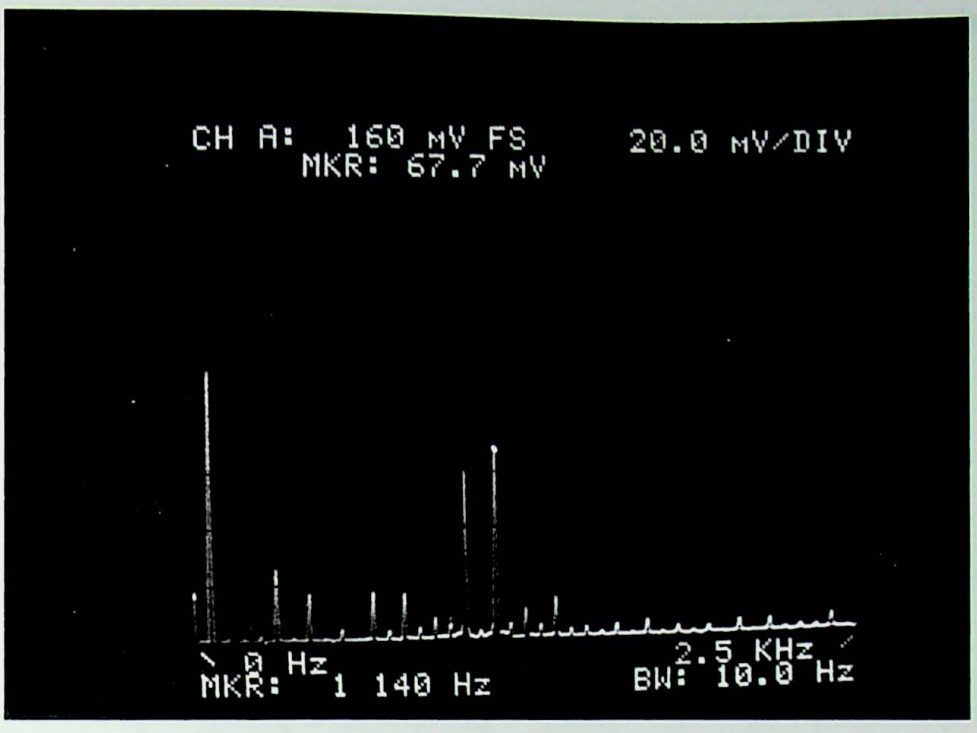


Fig. 5.49 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido em um Analisador de Espectro (HP®) para DM = 0,5020 (p_6= 3)

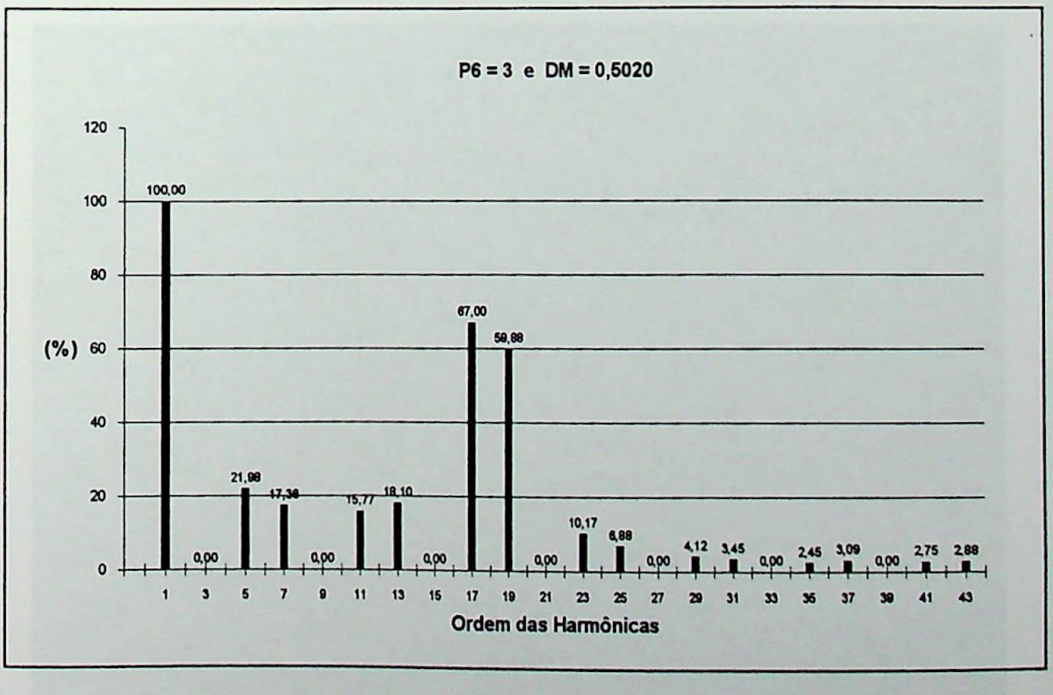


Fig. 5.50 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido através de simulação em uma planilha de cálculo (Microsoft Excel®) para DM = 0,5020 (p_6= 3)

5.3.5 - <u>5° Caso</u>: $\alpha = 150°$; DM = 0,7608 ; P6 = 4 (Modo de Modulação IV)

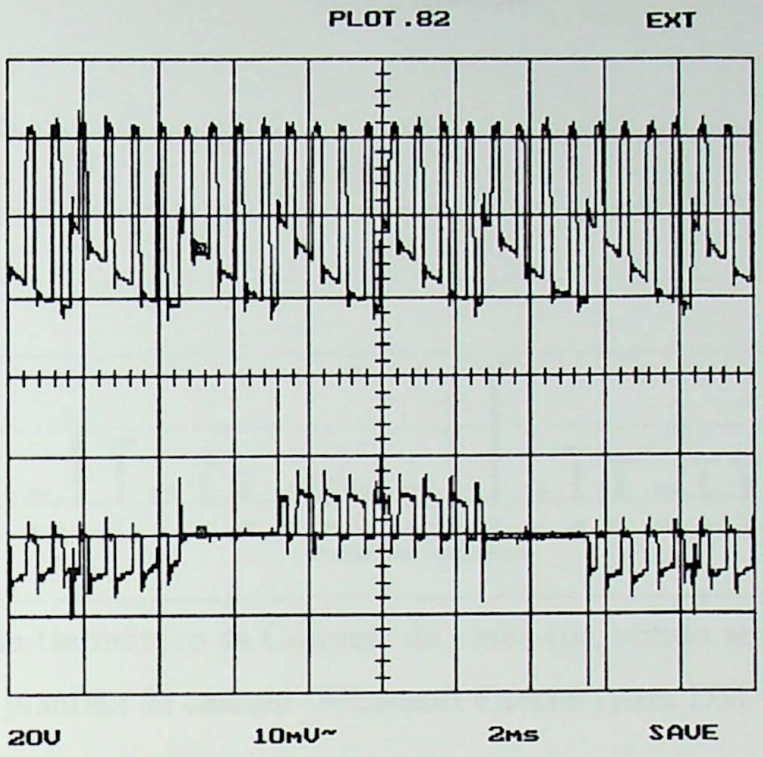


Fig. 5.51 - Tensão Vdα e Corrente de Linha (Ii) para $\alpha = 150°$ e DM = 0,7608 (P6 = 4)

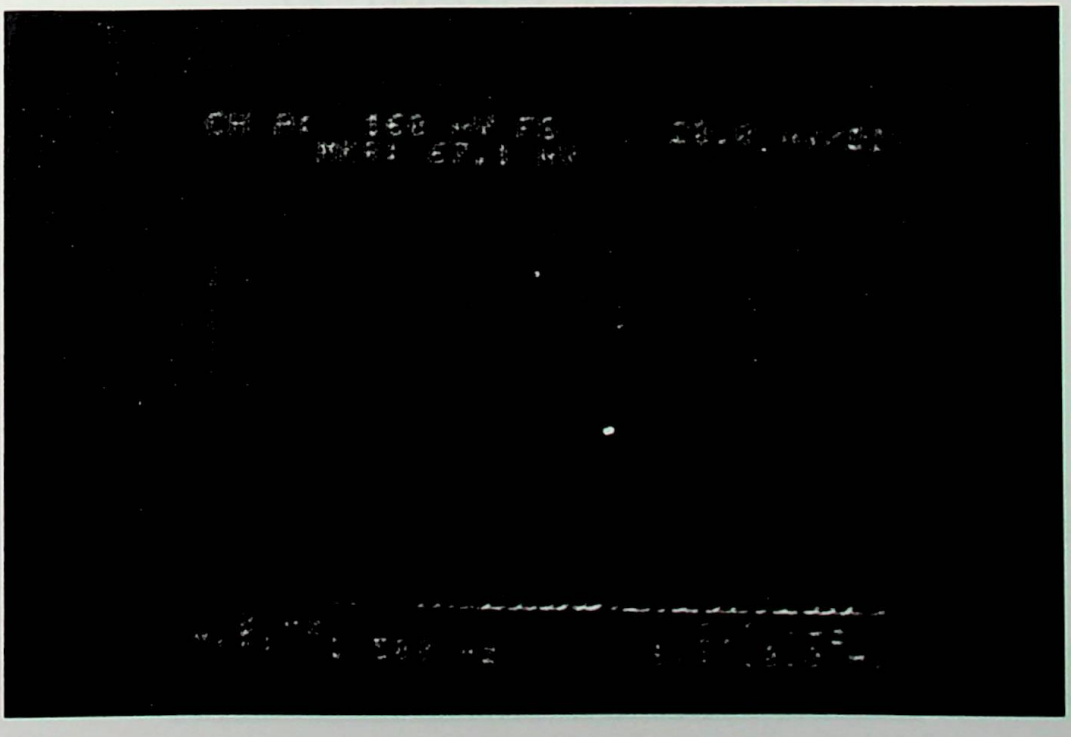


Fig. 5.52 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido em um Analisador de Espectro (HP®) para DM = 0,7608 ($p_6 = 4$)

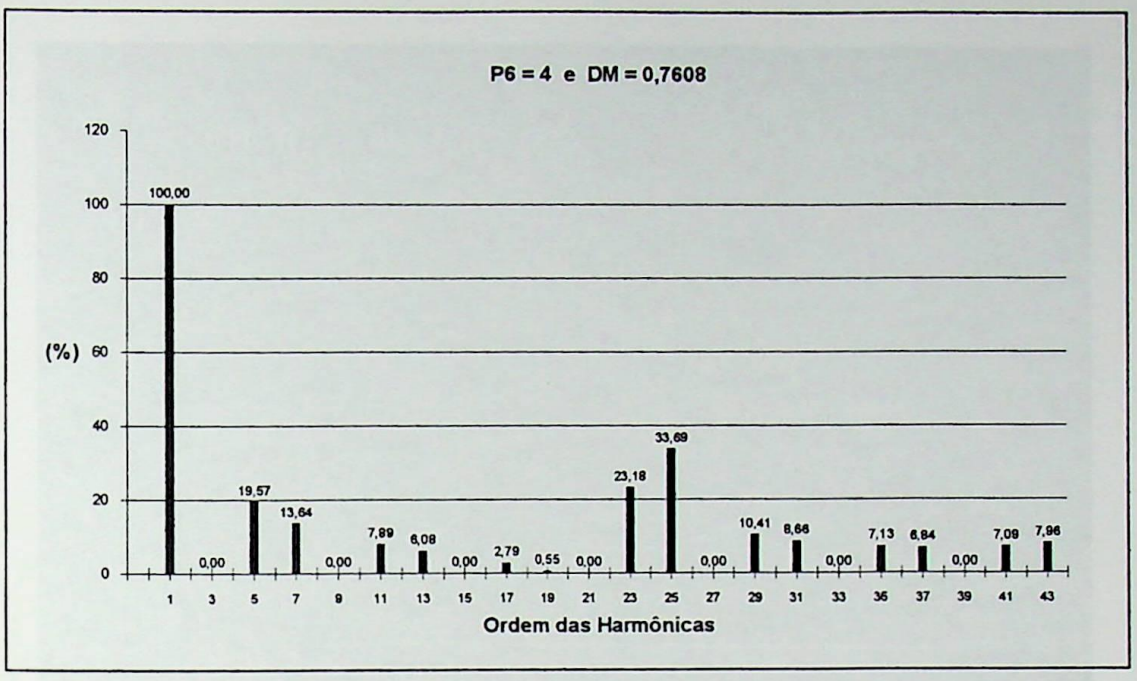
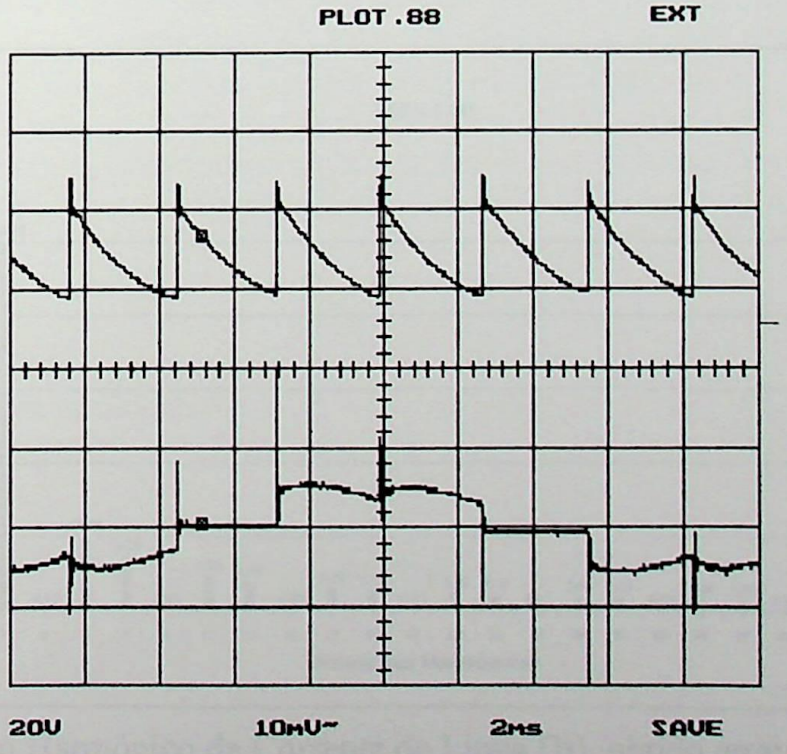


Fig. 5.53 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido através de simulação em uma planilha de cálculo (Microsoft Excel®) para DM = 0,7608 ($p_6 = 4$)

5.3.6 - <u>6° Caso</u>: α =150° ; DM=1,00 - Não há modulação PWM do Chopper

Qs = LIGADO e Qp = DESLIGADO



Escola Federal de Engenharia de Itajubá - EFEI
Biblioteca MAUÁ BIM

Fig. 5.54 - Tensão Vdα e Corrente de Linha (Ii) para α = 150° e DM = 1,00

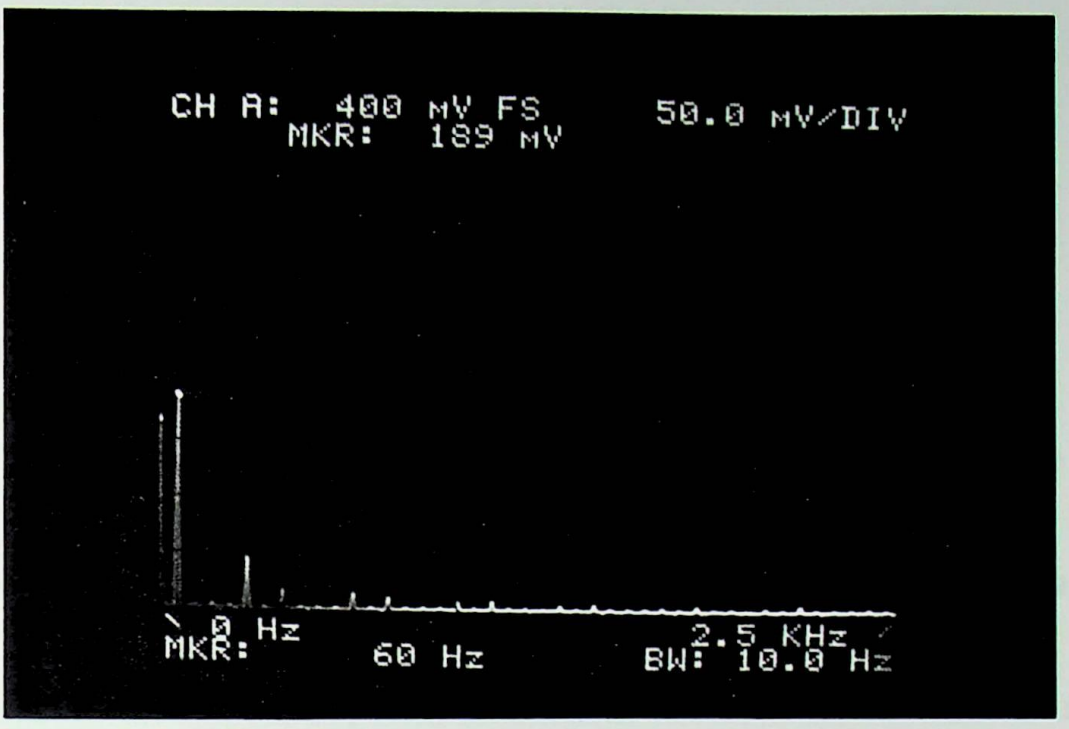


Fig. 5.55 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido em um Analisador de Espectro (HP®) para $\alpha = 150°$ e DM = 1,00

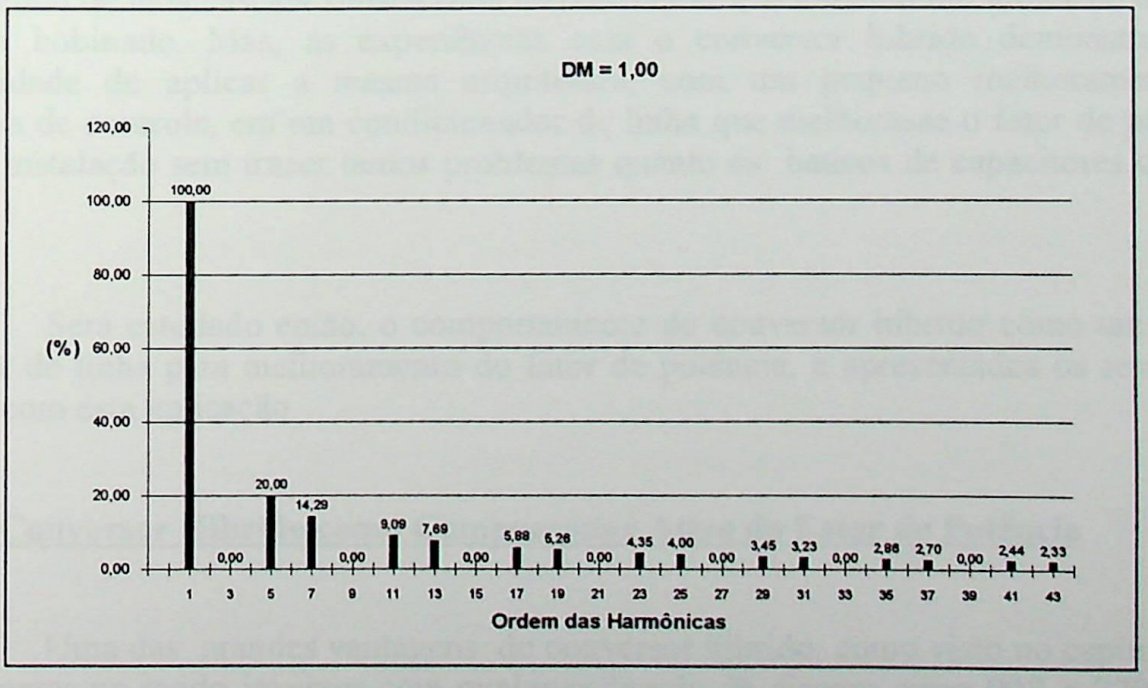


Fig. 5.56 - Conteúdo Harmônico da Corrente de Linha (Ii), obtido através de simulação em uma planilha de cálculo (Microsoft Excel®) para $\alpha = 150°$ e DM = 1,0

CAPÍTULO VI

COMPENSADOR ATIVO DO FATOR DE POTÊNCIA UTILIZANDO CONVERSOR HÍBRIDO

6.1 - Introdução

A crescente utilização da Eletrônica de Potência em praticamente todos os ramos de aplicações industriais, vem causando constantes preocupações quanto a manutenção do fator de potência das indústrias em níveis aceitáveis. Isso tem direcionado as pesquisas [1]-[3] para a busca de novas soluções que garantam a melhoria do fator de potência. Os bancos de capacitores chaveados têm sido cada vez mais utilizados para compensar a demanda de potência reativa em sistemas elétricos. Entretanto, grandes bancos de capacitores em sistemas trifásicos industriais são uma fonte de significativos problemas de difícil solução [10]. Esses problemas podem ser aceitáveis se os capacitores não forem chaveados freqüentemente, isto é, apenas poucas vezes durante o dia. Os distúrbios de tensão (especialmente a sobretensão) associados com os transientes de altas correntes no instante do chaveamento, a distorção harmônica, a ressonância série ou a ressonância paralela, são os principais problemas causados pelos bancos de capacitores.

Nesse trabalho, o conversor híbrido foi utilizado inicialmente para melhorar o desempenho de uma cascata subsíncrona de conversores, acionando um motor de indução de rotor bobinado. Mas, as experiências com o conversor híbrido demonstraram a possibilidade de aplicar a mesma arquitetura, com um pequeno melhoramento na estratégia de controle, em um condicionador de linha que melhorasse o fator de potência de uma instalação sem trazer tantos problemas quanto os bancos de capacitores chaveados.

Será estudado então, o comportamento do conversor híbrido como um condicionador de linha para melhoramento do fator de potência, e apresentados os resultados obtidos com esta aplicação.

6.2 - O Conversor Híbrido como Compensador Ativo do Fator de Potência

Uma das grandes vantagens do conversor híbrido, como visto no capítulo II, é poder operar no modo inversor com qualquer ângulo de disparo entre 90° e 270°. Isso significa que a corrente de entrada do conversor pode estar atrasada ou adiantada da tensão da linha, tanto quanto desejado [10]. Portanto, o conversor pode gerar ou consumir

potência reativa. A exploração apropriada desta possibilidade é a idéia principal do compensador ativo do fator de potência de uma instalação com cargas não-lineares, proposto neste trabalho. A figura 6.1 mostra, em um diagrama, a posição do filtro ativo no sistema.

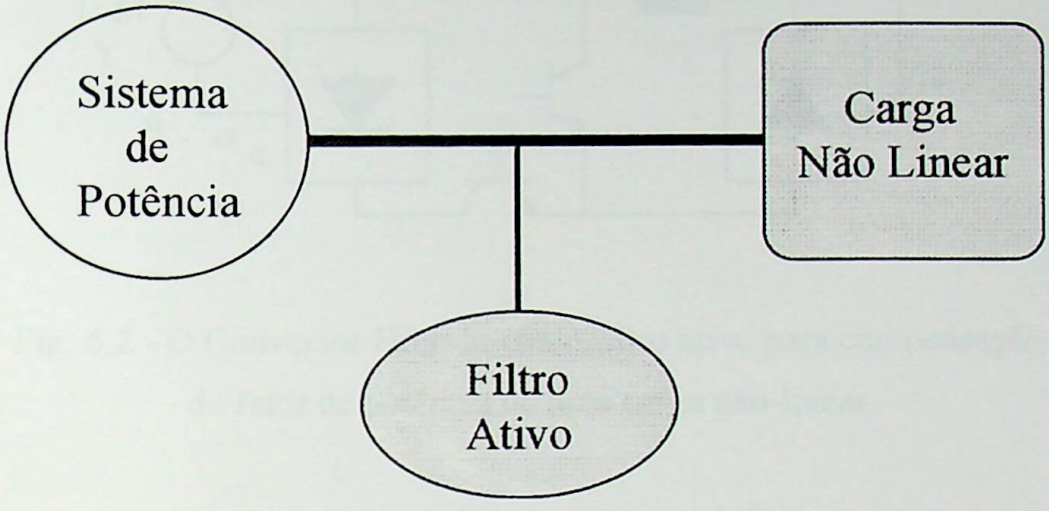


Fig. 6.1 - A Compensação do Fator de Potência

O conversor híbrido desempenha a função do filtro ativo, funcionando como um compensador ativo do fator de potência. Na figura 6.2, a carga não-linear é representada por uma ponte trifásica tiristorizada, sendo α_L o seu ângulo de disparo. Esse tipo de carga é um consumidor de reativo e bastante utilizado em instalações industriais. Como em quase todos os condicionadores de potência ativa da linha, o princípio básico é gerar a corrente apropriada para compensar ativamente a corrente da carga. No sistema proposto, o objetivo é compensar ativamente o fator de deslocamento da carga.

O comportamento teórico do compensador pode ser entendido pela análise do diagrama de fase (Fig. 6.3.a e 6.3.b). Este diagrama mostra, para um certo ponto de operação, a posição das correntes da carga, do conversor híbrido e da linha, como uma função do ângulo de disparo do inversor (α_c) e do índice de modulação do "chopper" (DM). Nesse diagrama, I_{L_1} representa a componente fundamental da corrente da carga com o ângulo de $\varnothing_L$ (atrasado), I_{c_1} representa a componente fundamental da corrente do inversor, que retorna para a linha, com o ângulo $\varnothing_c$ (corrente do compensador) e I_{R_1} representa a componente fundamental da corrente do retificador. I_{i_1} é a componente fundamental da corrente de linha total, com o ângulo de fase $\varnothing_i$. O principal objetivo do compensador é manter a corrente de linha sobre o segmento da tensão Ei, para todas as condições de operação da carga.

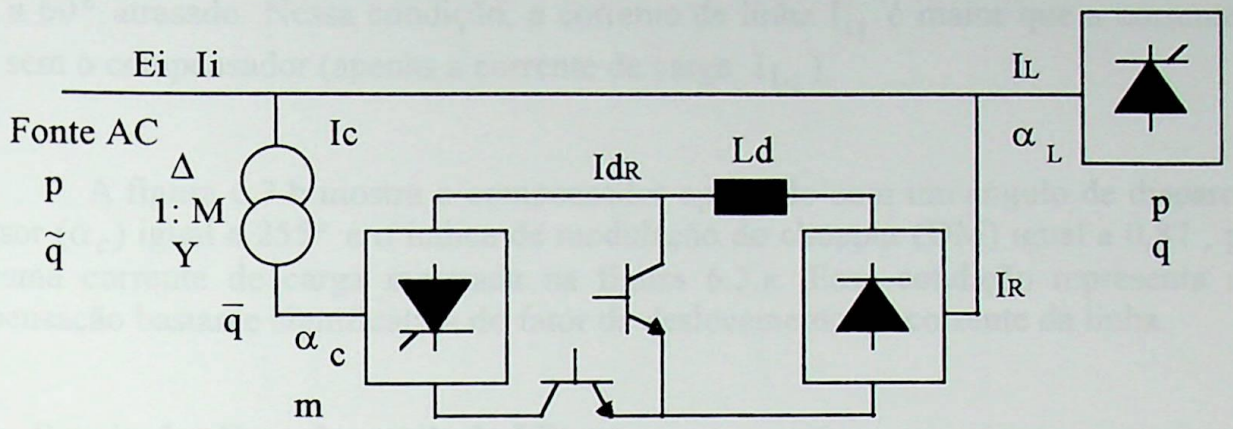


Fig. 6.2 - O Conversor Híbrido como filtro ativo para compensação do fator de potência de uma carga não-linear.

O ângulo de disparo do inversor (α_c) controla a posição angular e o índice de modulação (DM) controla a amplitude da corrente do compensador (I_{c_1}). Pelo balanço de potência do conversor híbrido pode-se determinar que a corrente do inversor I_{c_1} é um pouco maior que a corrente do retificador I_{R_1}.

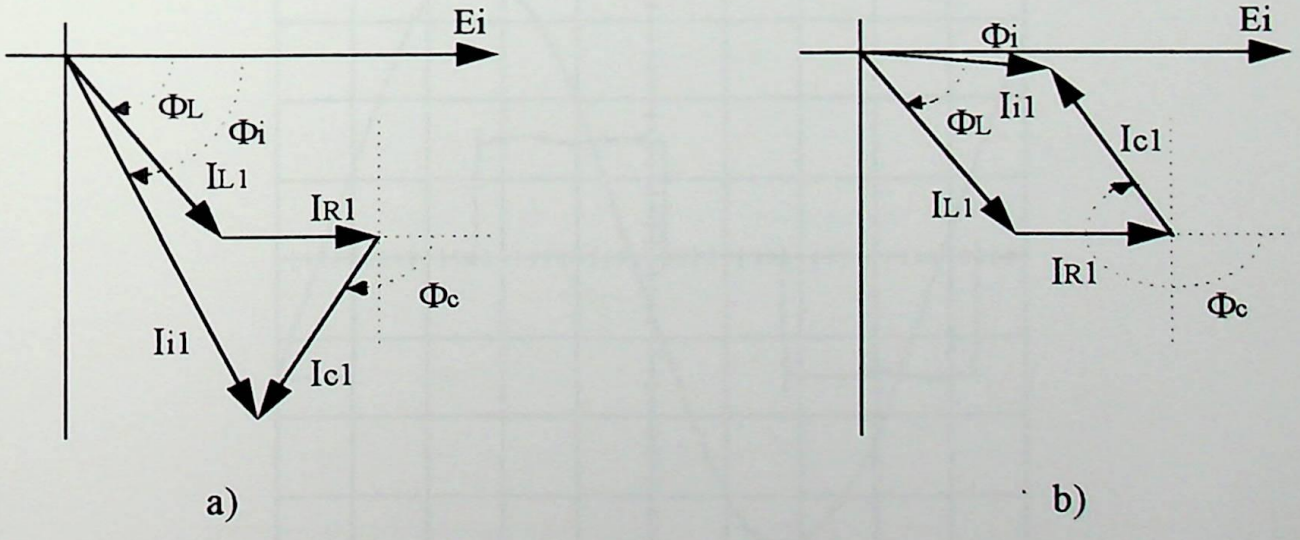


Fig. 6.3 - Diagrama Vetorial das Correntes e Tensões de Linha

O ponto de operação mostrado na figura 6.3.a, representa a condição onde o ângulo de disparo do inversor (α_c) é aproximadamente igual a 120° e o índice de

modulação do chopper (DM) é igual a 0,87 , para uma corrente de carga com ângulo $\varnothing_L$ igual a 60° atrasado. Nessa condição, a corrente de linha I_{i_1} é maior que a corrente de linha sem o compensador (apenas a corrente de carga I_{L_1}).

A figura 6.3.b mostra o compensador operando com um ângulo de disparo do inversor (α_c) igual a 255° e o índice de modulação do chopper (DM) igual a 0,87 , para a mesma corrente de carga mostrada na figura 6.3.a. Essa condição representa uma compensação bastante significativa do fator de deslocamento da corrente da linha.

6.2.1 - Resultados Experimentais do Filtro

Será verificado a seguir o comportamento do Compensador Híbrido de Fator de Potência atuando em diferentes pontos de compensação para uma carga não-linear (consumidora de reativo). As primeiras cinco curvas (fig.6.4 a fig.6.8) representam as condições iniciais. A figura 6.4 mostra a tensão e a corrente na linha equivalente a operação da carga (retificador controlado) com o compensador híbrido desconectado do sistema e ângulo de disparo da ponte retificadora controlada (α_L) igual a 60°. A figura seguinte (6.5) representa a corrente de magnetização do trafo Δ /Y (escala de corrente igual a 0,2 A/divisão).

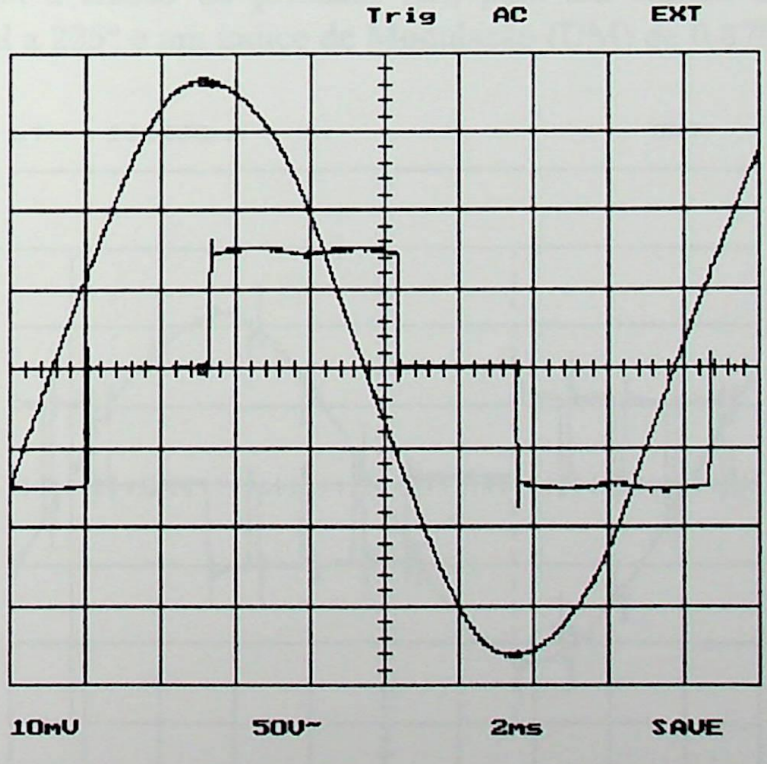


Fig. 6.4 - Tensão (Van) e Corrente (Ian) na linha para operação apenas da carga (I_{L_1}) com um ângulo de disparo do retificador (α_L) igual a 60° (compensador desconectado)

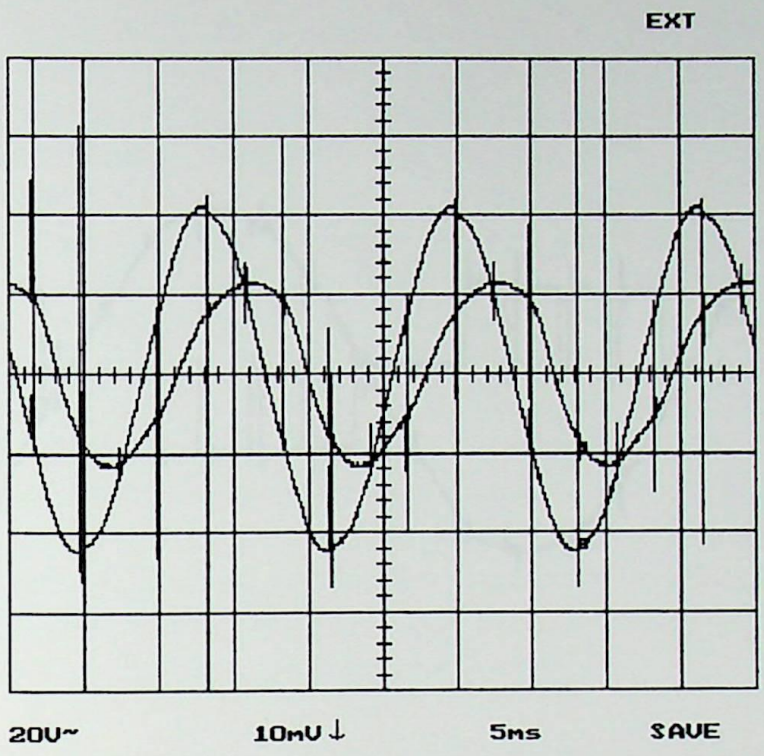


Fig. 6.5 - Corrente de Magnetização do trafo Δ /Y (escala de corrente = 0,2 A/divisão)

A corrente de entrada do compensador (Ic) é mostrada nas figuras 6.6 e 6.7, na primeira curva ela está relacionada com a tensão do secundário do trafo T1 (Y) e na segunda curva, com a tensão do primário (Δ), para um ângulo de disparo da ponte inversora (α_c) igual a 225° e um índice de Modulação (DM) de 0,8784 (escala de corrente igual a 2A/div).

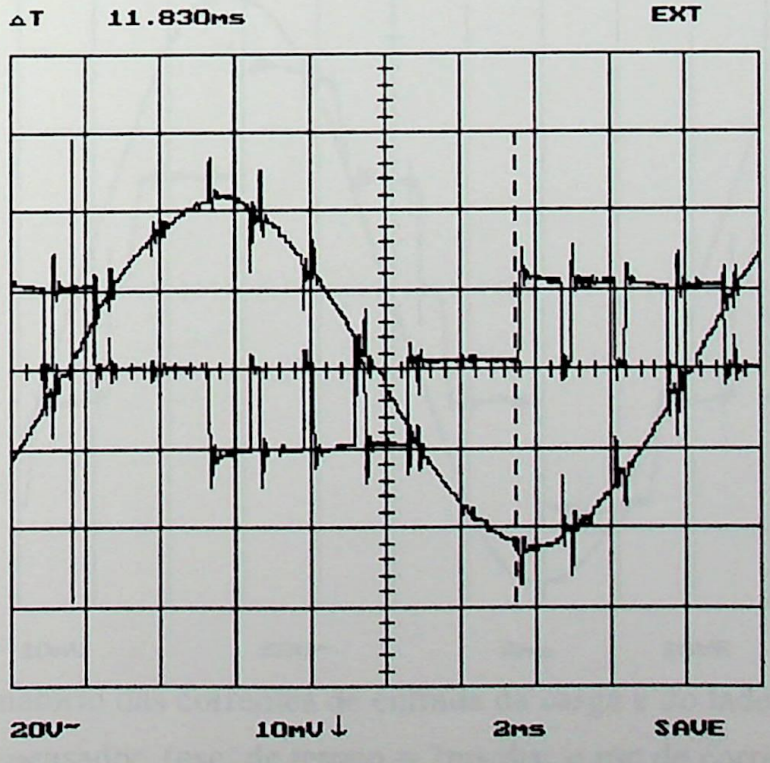


Fig. 6.6 - Corrente de entrada do compensador (secundário do trafo - Y) esc.=2A/div

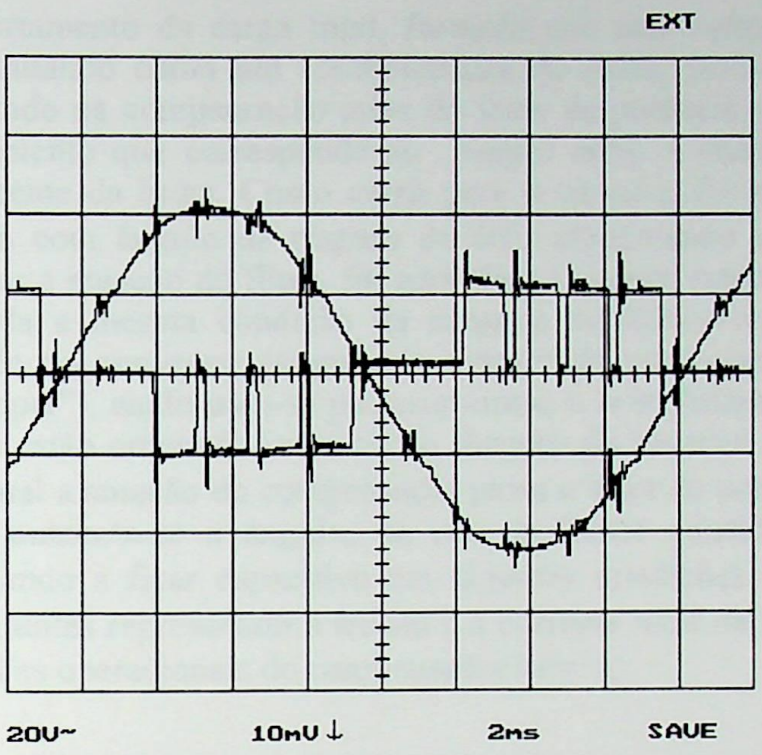


Fig. 6.7 - Corrente de entrada do compensador (primário do trafo - Δ) esc.=2A/divisão

A figura 6.8 representa o somatório das correntes de entrada da carga (ponte retificadora controlada) e do lado retificador do compensador de fator de potência.

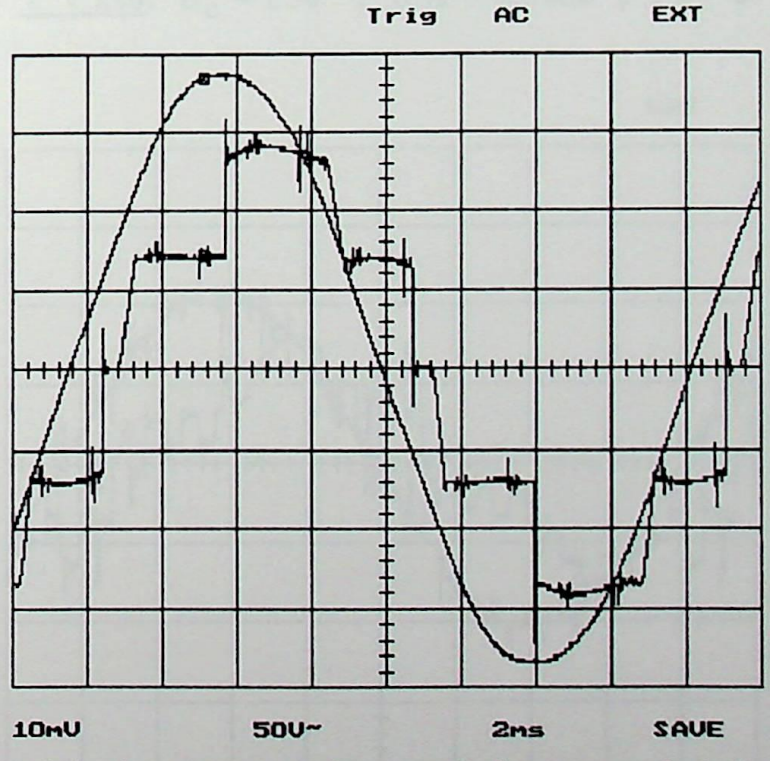


Fig. 6.8 - Somatório das correntes de entrada da carga e do lado retificador do compensador (esc. de tempo = 2ms/div. e esc.de corrente = 2A/div.)

O comportamento da carga total, formada por uma carga não-linear e pelo conversor híbrido, atuando como um condicionador de linha, será analisado a seguir. O conversor é utilizado na compensação ativa do fator de potência, através da correção do fator de deslocamento que corresponde ao ângulo entre a tensão e a componente fundamental da corrente da linha. Como carga para o sistema, foi utilizado uma ponte trifásica tiristorizada com ângulo de disparo de 60°, alimentando uma carga indutiva (RL). Para comprovar a atuação do filtro, foi adotada a seguinte estratégia: durante todos os testes foi mantida a mesma condição da carga e modificou-se as duas variáveis possíveis de controle do conversor (ângulo de disparo da ponte inversora e índice de modulação do "chopper"), analisando-se posteriormente o comportamento da corrente na linha. Os resultados estão ordenados a partir do disparo do inversor com um ângulo de 120°, condição na qual a atuação do compensador piora o fator de potência da instalação. A medida em que aumenta-se o ângulo, há uma melhoria considerável no fator de deslocamento, chegando a ficar capacitivo em algumas condições (α_c igual a 255°). Todas as curvas seguintes representam a tensão e a corrente total na linha (E_i e I_i) para as diferentes condições operacionais do compensador híbrido.

Em todas as curvas: - escala de corrente igual a 5 A / divisão

- α_L igual a 60°

6.2.1.1. - <u>1° Caso</u>: $\alpha_c = 120°$; DM = 0,5020 ; P6 = 3

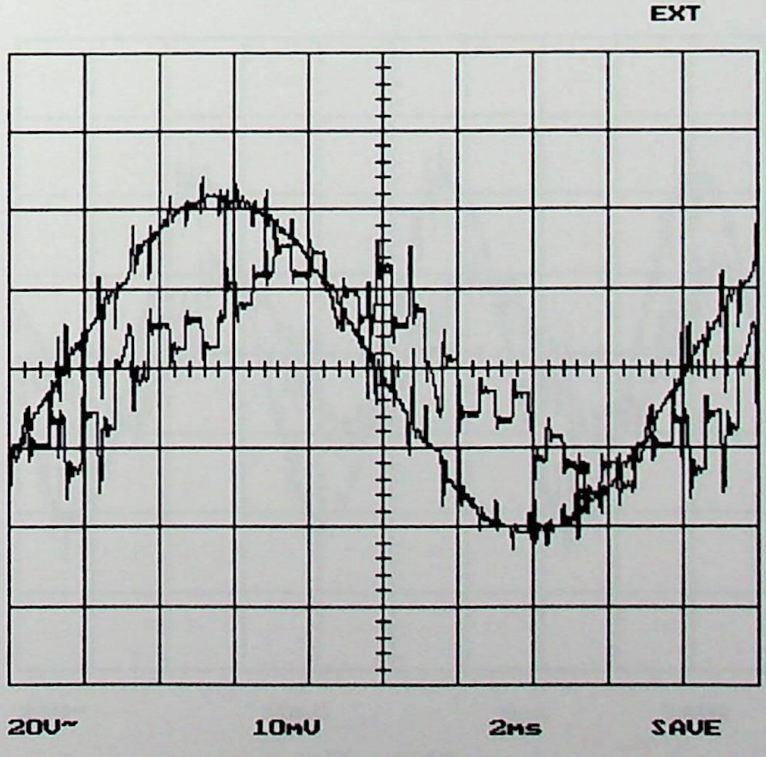


Fig. 6.9

6.2.1.2 - <u>2° Caso</u>: $\alpha_c = 120°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2

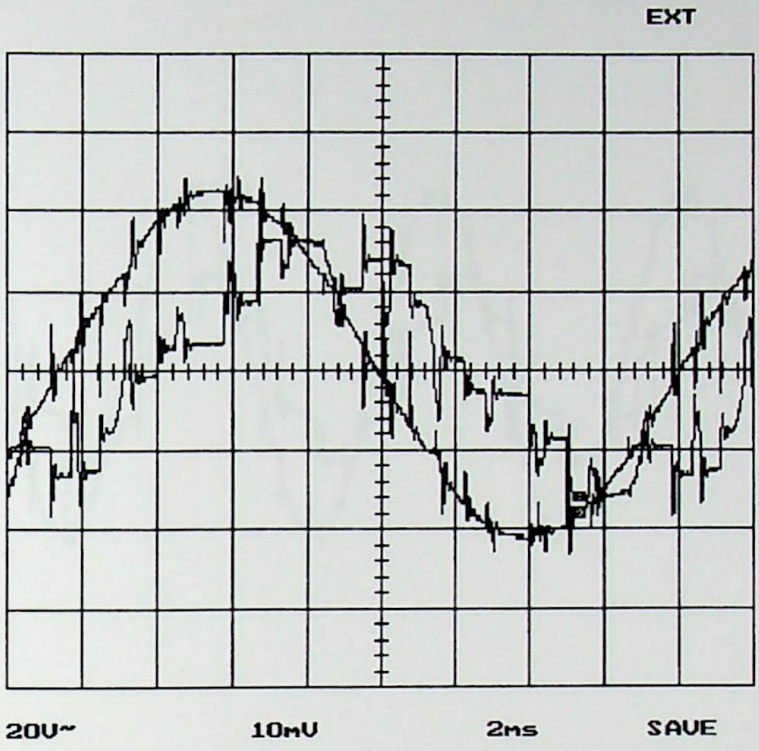


Fig. 6.10

Para o ângulo de disparo (α_c) igual a 120°, a atuação do compensador piora o fator de deslocamento da instalação, conforme comparação com a figura 6.4.

6.2.1.3 - <u>3° Caso</u>: $\alpha_c = 150°$; DM = 0,5020 ; P6 = 3

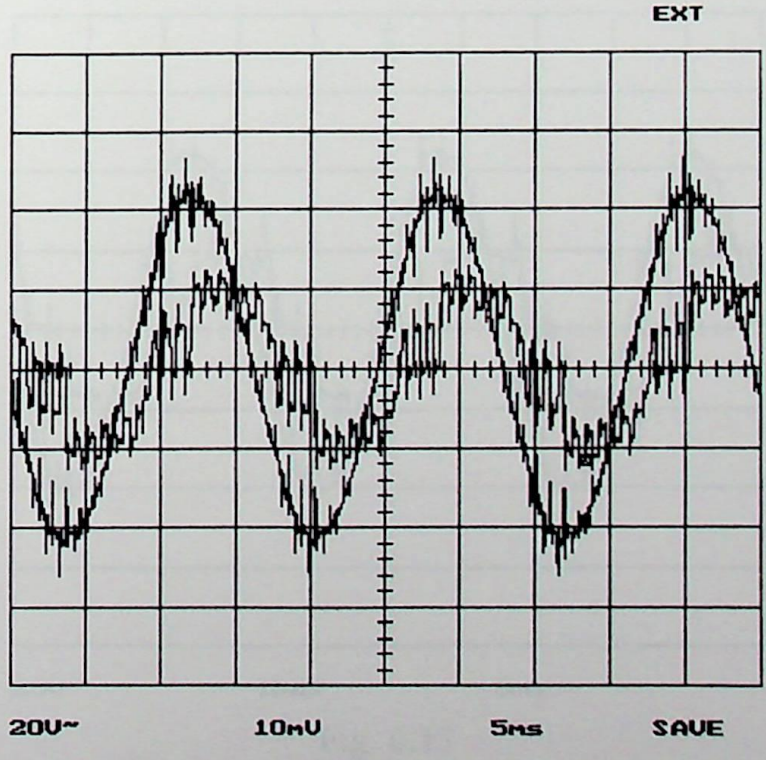


Fig. 6.11

6.2.1.4 - <u>4° Caso</u>: $\alpha_c = 150°$; DM = $DM_{MÍN}$ = 0,0627 ; P6 = 1

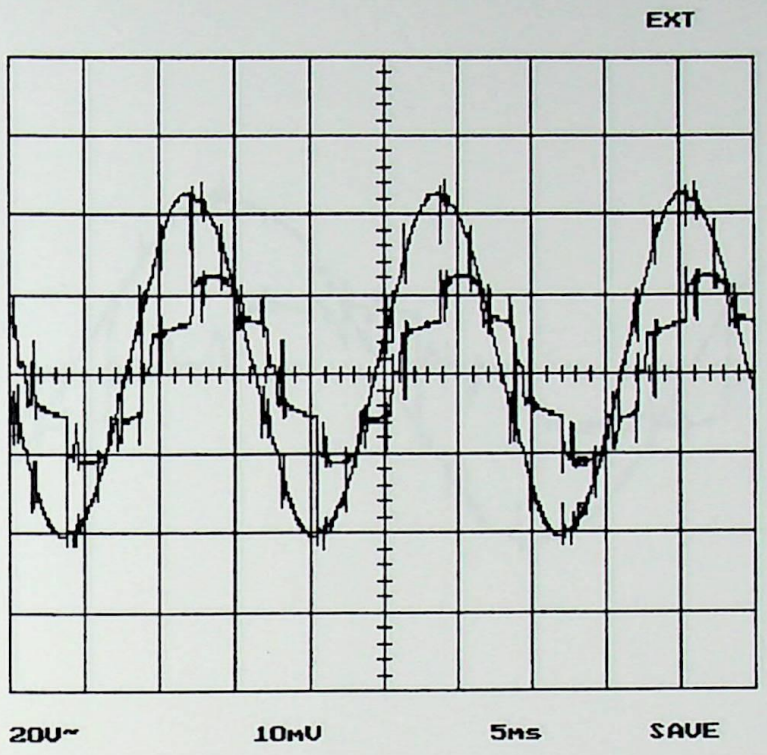


Fig. 6 .12

6.2.1.5 - <u>5° Caso</u>: $\alpha_c = 150°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2

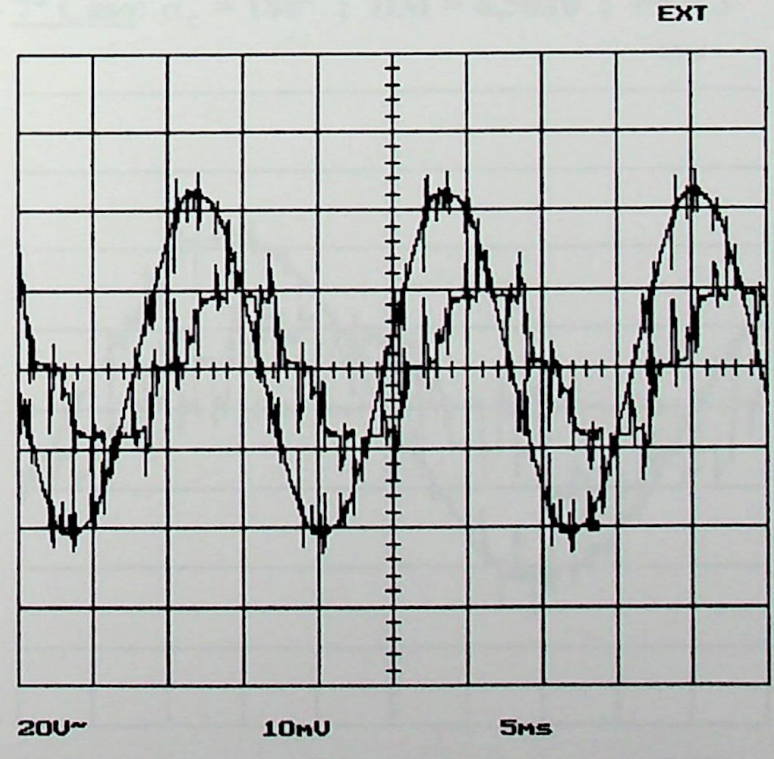


Fig. 6.13

Escola Federal de Engenharia de Itajubá - EFEI
Biblioteca
Mat.
Inv.

6.2.1.6 - <u>6° Caso</u>: $\alpha_c = 180°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2

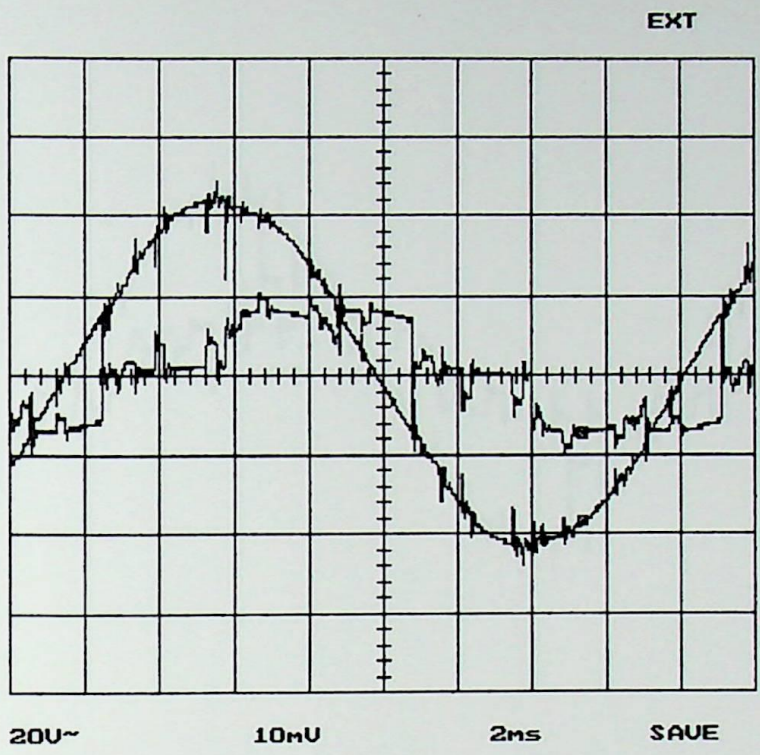


Fig. 6.14

6.2.1.7 - <u>7° Caso</u>: $\alpha_c = 180°$; DM = 0,5020 ; P6 = 3

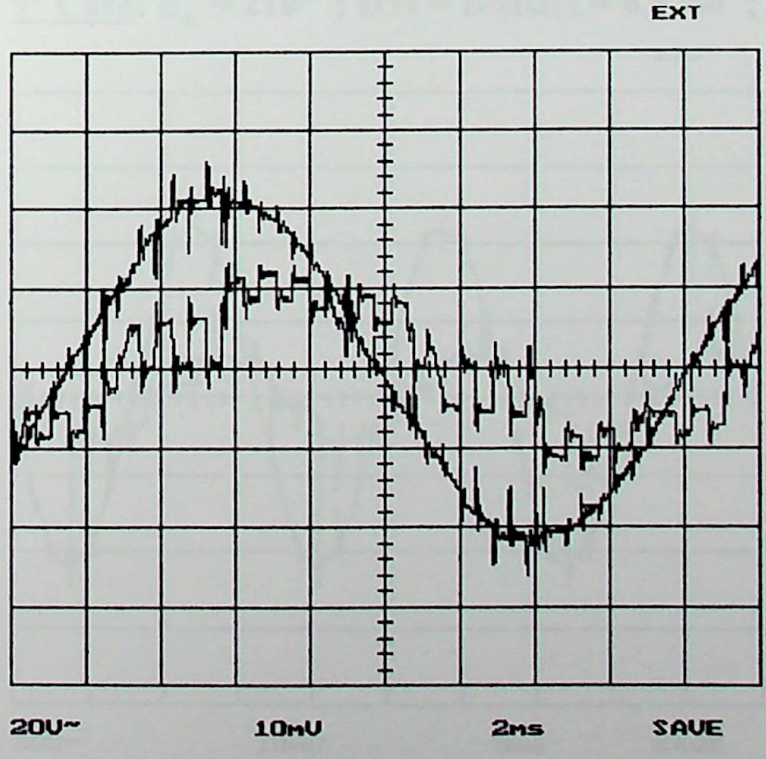


Fig. 6.15

6.2.1.8 - <u>8° Caso</u>: $\alpha_c = 210°$; DM = 0,5020 ; P6 = 3

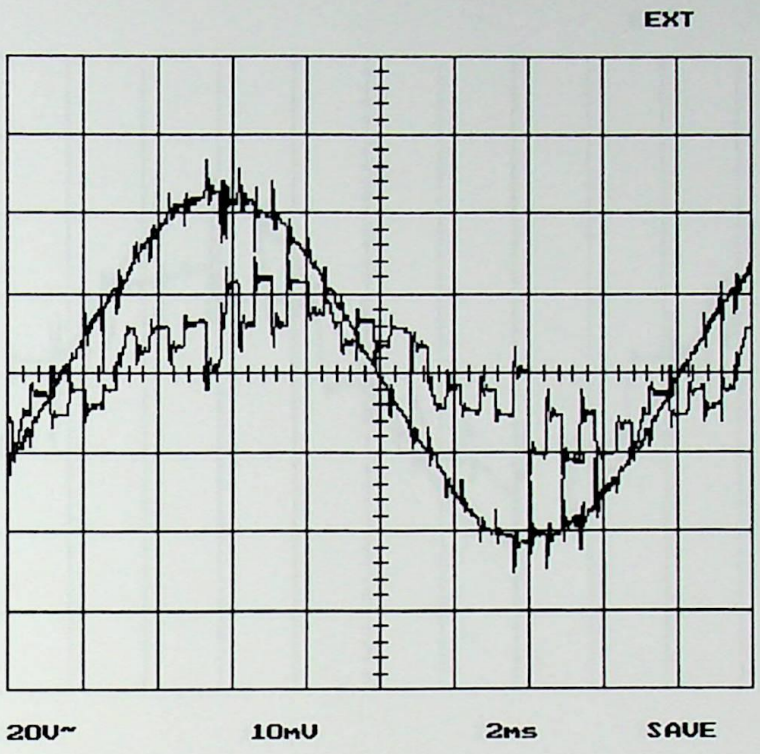


Fig. 6.16

Para α_c igual a 210°, verifica-se que ocorre uma melhor compensação para DM igual a 0,50 , pois para DM igual a 0,8784 quase toda a contribuição do lado retificador é cancelada no lado inversor.

6.2.1.9 - <u>9° Caso</u>: $\alpha_c = 210°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2

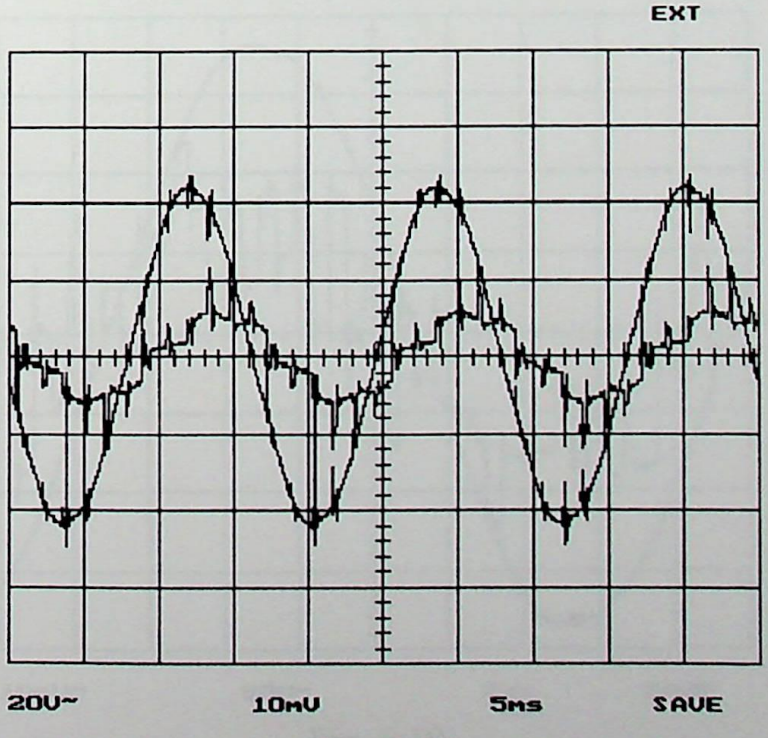


Fig. 6.17

6.2.1.10 - <u>10° Caso</u>: $\alpha_c = 240°$; DM = $DM_{MÁX}$ = 0,8784 ; $\phi_i = +26°$

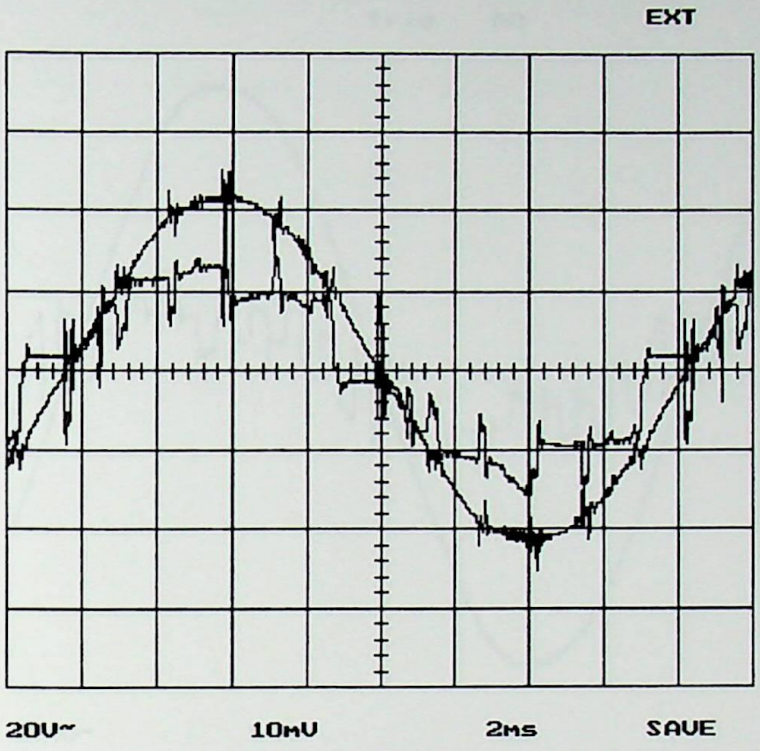


Fig. 6.18

6.2.1.11 - <u>11° Caso</u>: $\alpha_c = 240°$; DM = 0,5020 ; P6 =3 ; $\phi_i = +6°$

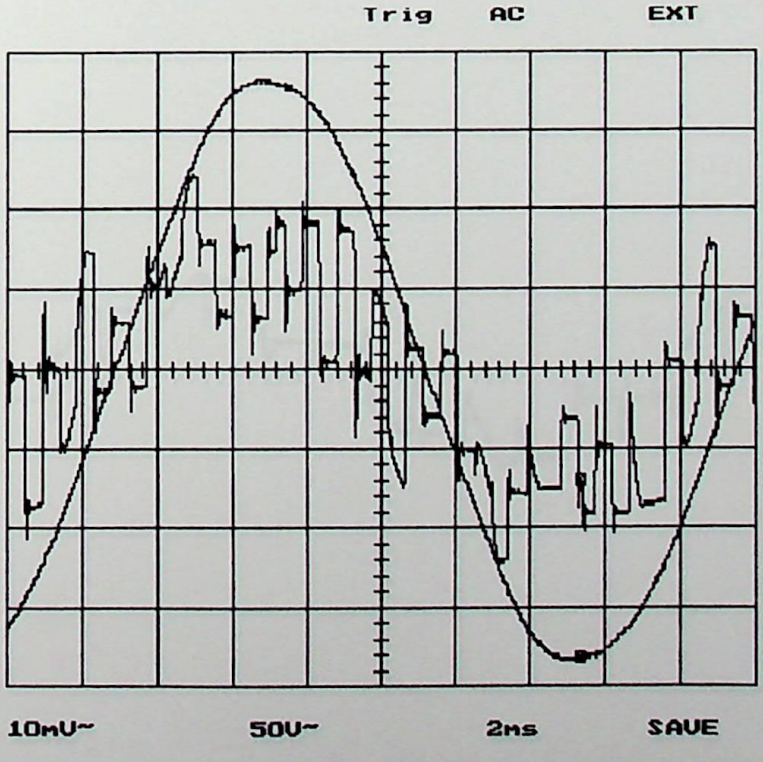


Fig. 6.19

6.2.1.12 - <u>12° Caso</u>: $\alpha_c = 255°$; DM = 0,5156 ; P6 =3 ; $\phi_i = +9°$

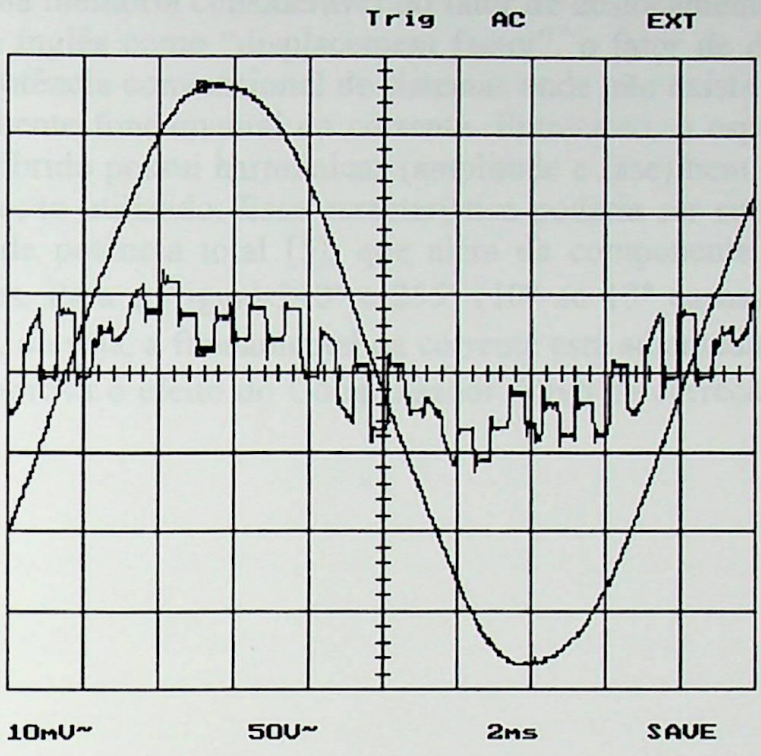


Fig. 6.20

6.2.1.13 - <u>13° Caso</u>: $\alpha_c = 255°$; DM = $DM_{MÁX}$ = 0,8784 ; P6 = 2 ; $\phi_i = +28°$

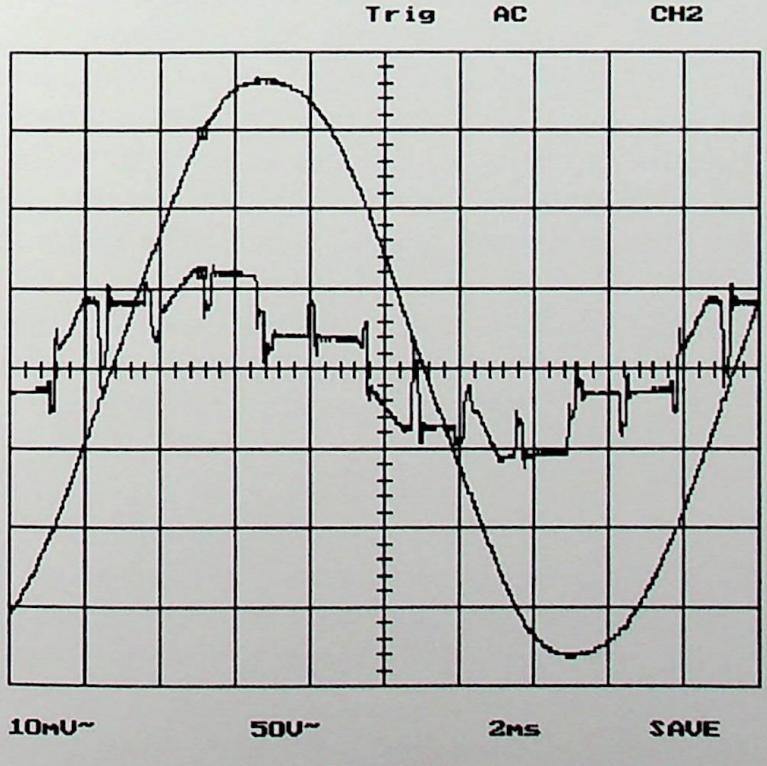


Fig. 6.21

A partir da condição na qual o ângulo de disparo da ponte inversora é igual a 150°, verifica-se uma melhoria considerável do fator de deslocamento da linha. Conhecido na literatura em inglês como "displacement factor", o fator de deslocamento corresponde ao fator de potência convencional de sistemas onde não existe harmônicos, pois só depende da componente fundamental da corrente. Entretanto, o espectro de freqüências do Compensador Híbrido possui harmônicas (amplitude e fase) bem definidas em função do modo de modulação utilizado. Essa característica poderia ser empregada na correção do chamado fator de potência total [5], que além da componente fundamental, inclui todos os harmônicos. Para α_c igual 240° e 255° (10° ao 13° casos) o fator de deslocamento ϕ_i é positivo, ou seja, a fundamental da corrente está adiantada em relação a tensão da linha, o que comprova o efeito do Compensador Ativo na correção do fator de potência.

CONCLUSÃO

A utilização do Conversor Híbrido com circuito de disparo microprocessado, como um Compensador Ativo do Fator de Potência mostrou-se uma alternativa viável ao uso de grandes bancos de capacitores chaveados. Verificou-se a sua capacidade de fornecer potência reativa para a rede de alimentação CA sem gerar grandes distúrbios na tensão.

A análise do conteúdo harmônico da corrente de linha nos quatro diferentes modos de modulação, mostra que para cada um deles o espectro se mantém inalterado em relação as freqüências dos harmônicos de maior ordem. Com a variação do índice de modulação (DM) dentro de um mesmo modo, altera-se a amplitude do harmônico em relação a fundamental, mas a distribuição ao longo do espectro praticamente não se modifica. O aumento da freqüência de chaveamento eleva a ordem dos harmônicos característicos, facilitando o processo de filtragem. No quarto modo de modulação as maiores amplitudes do espectro aparecem nas harmônicas de ordem 23 e 25. As limitações do "hardware", nesse trabalho, impuseram restrições ao aumento da freqüência de chaveamento, no entanto, a utilização de microprocessadores, ou até mesmo microcontroladores, mais rápidos trariam benefícios significativos no conteúdo harmônico da corrente de linha.

As técnicas de Engenharia de "Software" utilizadas no projeto das rotinas de interrupção e, o desenvolvimento do circuito de disparo microprocessado possibilitou a implementação de um eficaz sistema de controle em tempo real. Foram obtidas uma boa estabilidade da malha e respostas rápidas para variações simultâneas na referência do ângulo de disparo e do índice de modulação, como foi verificado no seu comportamento estático e dinâmico. Nos circuitos de "driver", os tempos de acionamento e bloqueio foram definidos praticamente pelos atrasos inerentes aos componentes eletrônicos utilizados, apresentando também a flexibilidade de poder ajustar o nível de proteção contra sobrecorrente dos transistores bipolares. A atenção especial no projeto das proteções dos semicondutores de potência, inclusive com a simulação dos circuitos "snubber", garantiu a confiabilidade do acionamento.

Um resultado bastante interessante obtido com esta estratégia de disparo do Conversor Híbrido é a linearidade entre a tensão de saída DC (Vdα) e o ciclo de trabalho do "chopper" (índice de modulação DM). Essa característica, em conjunto com a possibilidade de variações simultâneas e independentes entre esse índice e o ângulo de disparo da ponte de tiristores (α), e por conseguinte, do fator de deslocamento, possibilitaram o uso do conversor na aplicação como um condicionador de linha, ou ainda, como um filtro ativo para compensação do fator de potência de cargas não lineares. Entretanto, há

regiões de instabilidade na operação do Conversor Híbrido, que dificultam o controle em toda a sua faixa. Esse problema poderia ser solucionado com a utilização de um controlador inteligente baseado em lógica "Fuzzy". Na implementação da melhor estratégia de controle para o compensador ativo existem dois aspectos importantes a se considerar: o primeiro, é obter a informação sobre a quantidade exata de potência reativa necessária para ser compensada pelo sistema; o segundo aspecto, seriam os procedimentos de treinamento da estrutura do controlador inteligente, para gerar os valores adequados do ângulo de disparo do inversor e do índice de modulação do "chopper".

Como sugestões para futuros trabalhos, pode-se citar:

- a implementação da estratégia de modulação PWM com um microprocessador mais rápido, ou com a utilização de Processadores de Sinais Digitais (DSP's) que permitissem empregar técnicas de eliminação de harmônicos;

- utilização de semicondutores de potência mais rápidos e eficientes (IGBT's) em substituição aos transistores bipolares;

- realização de uma análise criteriosa do rendimento deste sistema;

- implementação de um sistema de controle inteligente para o Compensador Ativo, com a utilização de Lógica "Fuzzy" e redes neurais.

APÊNDICE I

Cálculo do valor médio da tensão de saída do Conversor Híbrido

O valor médio da tensão de saída do Conversor Híbrido é calculado por:

$$Vd\alpha = \frac{1}{T}\int_0^T v_s(t)\,dt = \frac{1}{\omega T}\int_0^{\omega T} v_s(\omega t)\,d\omega t \qquad \text{[Eq. I.1]}$$

$$Vd\alpha = \frac{1}{\pi/3}\left[\int_{\omega t_0}^{\omega t_1} v_{AB}(\omega t)\,d\omega t + \int_{\omega t_2}^{\omega t_3} v_{AB}(\omega t)\,d\omega t + \ldots + \int_{\omega t_{n-1}}^{\omega t_n} v_{AB}(\omega t)\,d\omega t\right] \qquad \text{[Eq. I.2]}$$

onde:
$$\begin{cases} \omega t_0 = \frac{\pi}{3} + \alpha \\ \omega t_n = \frac{2\pi}{3} + \alpha \\ v_{AB}(\omega t) = \sqrt{3}\,V_p\,sen\omega t = \sqrt{6}.Vef\,sen\omega t \\ n = 2.p_6 + 1 \end{cases}$$

$p_6 =$ n° de pulsos da triangular em 60°

$$p_6 = \frac{f_{triangular}}{6.f_{trapezoidal}}$$

$$\begin{aligned} \omega t_1 &= \omega t_0 + l_1 \\ \omega t_2 &= \omega t_1 + l_2 \\ \omega t_3 &= \omega t_2 + l_3 \\ &\vdots \\ \omega t_i &= \omega t_{(i-1)} + l_i \end{aligned}$$

Através da equação da reta, determina-se os valores das larguras de pulso $l_1, l_2, \ldots, l_i$. Se p_6 for um número par, teremos:

$$l_1 = \frac{\pi}{6.p_6} \times DM$$

$$l_2 = \frac{\pi}{3.p_6} \times (1 - DM)$$

$$l_3 = 2.l_1 = \frac{\pi}{3.p6}.DM$$
$$\vdots$$
$$l_i = l_3$$
$$\vdots$$
$$l_n = l_1$$

Substituindo os valores das larguras de pulso (ωti) na equação I.2, obtemos:

$$Vd\alpha = \frac{3\sqrt{6}}{\pi}.V_{ef}\left[\int_{\omega t0}^{\omega t0+l1} Sen\omega t\, d\omega t + \int_{\omega t2}^{\omega t2} Sen\omega t\, d\omega t + ..+\int_{\omega t(i-1)}^{\omega t(i-1)+l3} + ...+\int_{\omega t(n-1)}^{\omega tn} Sen\omega t\, d\omega t\right] \quad \text{[Eq. I.3]}$$

$$\omega t_n = \omega t_{(n-1)} + l_1$$

$$\omega t_1 = \omega t_0 + l_1 = \frac{\alpha}{3} + \alpha + \frac{\pi}{6.p6}.DM = \alpha + \frac{\pi}{3}\left(1 + \frac{1}{2}.\frac{DM}{p6}\right)$$

$$\omega t_2 = \omega t_1 + l_1 = \alpha + \frac{\pi}{3}\left(1 + \frac{1}{p6} - \frac{1}{2}.\frac{DM}{p6}\right)$$

$$\omega t_3 = \omega t_2 + l_3 = \alpha + \frac{\pi}{3}\left(1 + \frac{1}{p6} + \frac{1}{2}.\frac{DM}{p6}\right)$$

$$\omega t_4 = \omega t_3 + l_4 = \alpha + \frac{\pi}{3}\left(1 + \frac{2}{p6} - \frac{1}{2}.\frac{DM}{p6}\right)$$

$$\omega t_5 = \omega t_4 + l_5 = \alpha + \frac{\pi}{3}\left(1 + \frac{2}{p6} + \frac{1}{2}.\frac{DM}{p6}\right)$$

$$\vdots$$

Para i = par $\Rightarrow$ $\omega t_i = \alpha + \frac{\pi}{3}\left(1 + \frac{i}{2p6} - \frac{1}{2}.\frac{DM}{p6}\right) = \alpha + p_i$

Para i = ímpar $\Rightarrow$ $\omega t_i = \alpha + \frac{\pi}{3}\left(1 + \frac{(i-1)}{2p6} + \frac{1}{2}.\frac{DM}{p6}\right) = \alpha + q_i$

$$\vdots$$

Como $n = 2 \times p_6 + 1$, isso significa que n é um número ímpar e (n-1) é um número par. Portanto, para o cálculo dos dois últimos intervalos, teremos:

$$i = n - 1 = 2.p_6(par) \Rightarrow \omega t_{(n-1)} = \alpha + \frac{\pi}{3}\left(1 + \frac{2.p6}{2.p6} - \frac{1}{2}\frac{DM}{p6}\right)$$

$$\omega t_{(n-1)} = \alpha + \frac{\pi}{3}\left(2 - \frac{1}{2}\frac{DM}{p6}\right)$$

$$\omega t_n = \alpha + \frac{2\pi}{3}$$

Os limites de integração são funções do ângulo α, do índice de modulação DM e do valor de p_6. Esse último assume um valor constante para cada modo de modulação diferente (Ex. modo II $\Rightarrow p_6 = 2$). Assim, é possível resolver numericamente a integral que expressa o valor médio da tensão de saída Vdα. Substituindo os limites de integração (ωt_i) na expressão I.3, obtemos:

$$Vd\alpha = \frac{3\sqrt{6}}{\pi}.V_{ef}\left[\int_{\alpha+p_0}^{\alpha+q} Sen\omega t\, d\omega t + \ldots + \int_{\alpha+p_i}^{\alpha+q_{(i+1)}} Sen\omega t\, d\omega t + \ldots + \int_{\alpha+p_i}^{\alpha+q_n} Sen\omega t\, d\omega t\right]$$

[Eq. I.4]

$$p_0 = \frac{\pi}{3} \quad \text{e} \quad q_n = \frac{2\pi}{3}$$

$$\int_{\alpha+p_i}^{\alpha+q_{(i+1)}} Sen\omega t\, d\omega t = cos\alpha\left[cos(p_i) - cos\left(q_{(i+1)}\right)\right] + sen\alpha\left[sen(q_{(i+1)}) - sen(p_i)\right]$$

Substituindo na equação I.4 e calculando cada termo desta expressão, obtém-se:

$$Vd\alpha = \frac{3\sqrt{6}}{\pi}.V_{ef}.cos\alpha.\underbrace{\left[\left(1 - cos\theta_2 + \sqrt{3}\,sen\theta_2\right) + 2\,sen\theta_2 \sum_{i=2,2}^{(2p_6-2)} sen\theta_1(i)\right]}_{DM} \quad \text{[Eq. I.5]}$$

<u>onde:</u>

$$\theta_2 = \frac{\pi.DM}{6.p6}$$

$$\theta_1(i) = \frac{\pi}{3}\left(1 + \frac{i}{2p_6}\right)$$

Numericamente, a expressão entre os colchetes na equação I.5 é igual ao próprio índice de modulação DM. Para comprovar esse resultado, foi elaborado um "software" (programa) que calcula todos os valores possíveis desta equação nos quatro modos de modulação diferentes, comprovando essa igualdade. Portanto, a expressão final para o valor médio da tensão de saída é dada por:

$$Vd\alpha = \frac{3\sqrt{6}}{\pi}.V_{ef}.\cos\alpha.DM = 2{,}34\ V_{ef}.\cos\alpha.DM$$

ou :

$$\boxed{Vd\alpha = 1{,}35\ V_{ef(ff)}.\cos\alpha.DM}$$

[Eq. I.6]

onde:

α = ângulo de disparo da ponte tiristorizada

DM = índice de modulação de "chopper" PWM

$V_{ef(ff)}$ = tensão eficaz (fase-fase) de entrada do conversor.

APÊNDICE II

Cálculo do valor eficaz da corrente de entrada do Conversor Híbrido

Valor eficaz da corrente de linha $= I_{L(ef)}$

$$I_{L(ef)} = \sqrt{\frac{1}{T}\int_0^T i^2(t)\,dt} = \sqrt{\frac{1}{\omega T}\int_0^{\omega T} i^2(\omega t)\,d\omega t} \qquad \text{[Eq. II.1]}$$

onde: $T = \frac{2\pi}{\omega} \qquad \therefore \qquad \omega T = 2\pi$

$i(t) = \pm Id(cte)$ para os intervalos nos quais o transistor Q_s estiver ligado:

$$[t_0 - t_1],\ [t_1 - t_3],\ldots[t_{(n-1)} - t_n]$$

$$\Rightarrow I_{L(ef)} = \sqrt{\frac{1}{2\pi}\int_0^{2\pi} i^2(\omega t)\,d\omega t} = \sqrt{2 \times \frac{1}{2\pi}\int_0^{\pi} Id^2 d\omega t}$$

$$I_{L(ef)} = \left[\frac{Id^2}{\pi}\left(\int_{\omega t_0}^{\omega t_1} dt + \int_{\omega t_2}^{\omega t_3} dt + \ldots + \int_{\omega t_{n-1}}^{\omega t_n} dt\right)\right]^{1/2}$$

$$I_{L(ef)} = \left\{\frac{Id^2}{\pi}\left[(\omega t_1 - \omega t_0) + (\omega t_3 - \omega t_2) + (\omega t_5 - \omega t_4) + (\omega t_n - \omega t_{n-1})\right]\right\}^{1/2}$$

[Eq. II.2]

Os intervalos especificados na equação II.2 são calculados através das equações que expressam a largura do pulso no modulador PWM. Para p6 = PAR , teremos:

$$\omega t_1 - \omega t_2 = l_1 = \frac{\pi}{6p_6}.DM = \frac{l_3}{2}$$

$$\omega t_3 - \omega t_2 = l_3 = 2 \times l_1 = \frac{\pi}{3p_6}.DM$$

$$\omega t_5 - \omega t_4 = l_3$$

$$\omega t_7 - \omega t_6 = l_3$$

$$\omega t_{n-2} - \omega t_{n-3} = l_3$$

$$\omega t_n - \omega t_{n-1} = l_1 = \frac{l_3}{2}$$

O número de pulso de corrente no intervalo de 180° de tensão de entrada é dado por:

$$\text{Para } p_6 = \begin{cases} PAR, \text{ temos NP} = (2 \times p_6 + 1) & \begin{cases} 2 \text{ pulsos de largura } l_1 \\ (2 \times p_6 - 1) \text{ pulsos de largura } l_3 \end{cases} \\ ÍMPAR, \text{ temos NP} = 2 \times p_6 \text{ pulsos de lagura } l_2 \end{cases}$$

onde: NP = N° de pulsos em 180°

N° de pulsos da triangular em 60° (modo de modulação) (p6)	N° de pulsos de corrente em 120° (total)	N° de pulsos de largura L1	N° de pulsos de largura L2	N° de pulsos de largura L3
1	2	-	2	-
2	5	2	-	3
3	6	-	6	-
4	9	2	-	7

Tabela II.1 - Número de pulsos da corrente de entrada em função do modo de modulação.

A tabela II.1 representa o número de pulsos da corrente de entrada em função do modo de modulação.

Na equação II.2, a expressão entre colchetes representa o somatório dos intervalos onde há corrente circulando no conversor híbrido. Dessa forma, o seu valor pode ser calculado para os 4 modos de modulação ou, generalizando, para n pulsos teremos:

a) Para p6 = ÍMPAR

$$I_{l(ef)} = \left[\frac{Id^2}{\pi} (2.p_6.l_2) \right]^{1/2}$$

$$l_2 = \frac{\pi}{3p_6}.DM$$

$$I_{l(ef)} = \left[\frac{Id^2}{\pi} (2.p_6.\frac{\pi}{3p_6}.DM) \right]^{1/2}$$

$$I_{l(ef)} = Id.\sqrt{\frac{2}{3}.DM}$$

b) Para p6 = PAR

$$I_{l(ef)} = \left[\frac{Id^2}{\pi} (2.l_1 + (2.p_6 - 1).l_3 \right]^{1/2}$$

como $l_1 = \frac{l_3}{2}$

$$\Rightarrow I_{l(ef)} = \left[\frac{Id^2}{\pi} (2.\frac{l_3}{2} + (2.p_6 - 1).l_3) \right]^{1/2}$$

mas $l_3 = \frac{\pi}{3p_6}.DM$

$$\Rightarrow I_{l(ef)} = \left[\frac{Id^2}{\pi}.2.p_6.\frac{\pi}{3p_6}.DM \right]^{1/2}$$

$$\boxed{I_{l(ef)} = Id.\sqrt{\frac{2}{3}.DM}}$$

[Eq. II.3]

APÊNDICE III

Atenuador de Freqüência Compensada

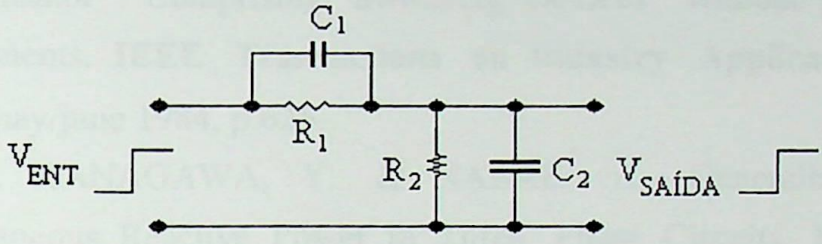


Fig. III.1 - Rede RC para atenuação de freqüências

$$Z_1 = R_1 // Xc_1 = \frac{R_1}{1 + jwR_1C_1}$$

$$Z_2 = R_2 // Xc_2 = \frac{R_2}{1 + jwR_2C_2}$$

$$\frac{Vin}{Vout} = \frac{Z_1 + Z_2}{Z_2} = \frac{Z_1}{Z_2} + 1 = \left(\frac{R_1}{R_2}\right)\left[\frac{\left(1 + w^2 R_1C_1R_2C_2 - jwR_1C_1 + jwR_2C_2\right)}{\left(1 + w^2 R_1^2C_1^2\right)}\right]$$

Para obter uma resposta sem distorção, a rede deve ser independente da freqüência, ou seja, a soma dos componentes imaginárias deve ser igual a zero ou:

$$0 = -jwR_1C_1 + jwR_2C_2 \;\Rightarrow\; R_1C_1 = R_2C_2$$

Para as partes reais, usando a equação acima, obtêm-se:

$$\frac{Vin}{Vout} = 1 + \left(\frac{R_1}{R_2}\right)\left(\frac{1 + w^2 R_1C_1R_1C_1}{1 + w^2 R_1^2C_1^2}\right) = 1 + \frac{R_1}{R_2}$$

$$Vout = Vin\left(\frac{R_2}{R_1 + R_2}\right)$$

Para o chaveamento de um transistor:

$R_2 = r_{be}$ (resistência de entrada)

$C_2 = C_{be}$ (capacitância de entrada)

REFERÊNCIAS BIBLIOGRÁFICAS

[1] AKAGI, H., KANAZAWA, Y. & NABAE, A. Instantaneous Reactive Power Compensator Comprising Switching Devices without Energy Storage Components. **IEEE Transactions on Industry Applications,** vol. IA-20, n° 3, may/june 1984, p.625.

[2] AKAGI, H., KANAGAWA, Y. & NABAE, A. Generalized Theory of Instantaneous Reactive Power in Three Phase Circuits. **Int. Conf. Power Electronics,** Tokyo, 1983.

[3] SILVA, L.E.B. da, SILVA, V.F. da, SILVA, M.B. & TORRES, G.L. An Intelligent Hybrid Active Power Factor Compensator for Power Systens. **IEEE International Conference on Systems Man and Cybernetics.** Vancouver, Canadá., October 1995, p.1367-1371.

[4] SILVA, L.E.B. da, NAKASHIMA, K., TORRES, G.L., SILVA, V.F. da, OLIVIER, G. & APRIL, G.E. Improving Perfomance of Slip-Recovery Drive: An Approach Using Fuzzy Techniques. **IEEE IAS Annual Meeting,** 1991, p.285-290.

[5] WATANABE, E. & STEPHAN, R. Potência Ativa e Reativa Instantâneas em Sistemas Elétricos com Fontes e Cargas Genéricas. **SBA Controle e Automação**, p.253-263.

[6] PRASAD, A.R., ZIOGAS, P.D. & MANIAS, S. An Active Power Factor Correction Technique for Three-Phase Diode Rectifiers. **IEEE Transaction on Power Electronics,** vol. 6, n° 1, january 1991, p.83-92.

[7] FURHASHI, T. et alii. A Study on the Theory of Instantaneous Reactive Power. **IEEE on Industry Electronics,** vol. 37, n° 1, february 1990.

[8] AKAGI, H., NABAE, A. & ATOH, S. Control Strategy of Active Power Filter Using Multiple Voltage-Source PWM Converters. **IEEE Transactions on Industry Applications,** vol. IA-22, may/june 1986.

[9] HAYASHI, Y. et alii. A Novel Control of a Currente-Source Active Filter for AC Power System Harmonic Compensation. **IEEE Transaction on Industry Application,** vol. 27, n° 2, march/april 1991.

[10] OLIVIER, G., APRIL, G.E. & HADJIRI, C.I.El. Generalized Analysis of Line Commutated Converters and Close Relatives. **PESC-87 IEEE Power Electronic Specialits Conference,** Virginia - USA, june 1987, p.642-649.

[11] OLIVIER, G. et alii, Hybrid Inverter with Adjustable Power Factor for Slip-Energy Recovery Drivers. **Proceedings of International Conference on Evolution and Modern Aspects of Induction Machines,** Turin, july 1988, p.180-187.

[12] NAKASHIMA, K., SILVA, V. F. da, SILVA, L.E.B. da, & MULLER JR., E.L. Conversor AC/DC Generalizado Híbrido. **Brasilian Power Electronics Conference, SOBRAEP/UFSC,** December 1991, p.173-178.

[13] SILVA, L.E.B. da, SILVA, V.F. da, SILVA, M.B., TORRES, G.L., APRIL, G.E. & OLIVIER, G. Line Conditioner: An Approach Using an Intelligent Hybrid Converter. **III Brazilian Power Electronics Conference - COPEP'95,** São Paulo - Brazil, december 1995, p.371-375.

[14] NAKASHIMA, K. Melhoria do Fator de Potência do Acionamento Cascata Subsíncrona através de um Conversor Híbrido. Itajubá, EFEI, 1992, Dissertação (mestrado em Engenharia Elétrica).

[15] BOOST, M. A. & ZIOGAS, P.D. State-of-the-Art Carrier PWM Techniques: A Critical Evaluation. **IEEE Transactions on Industry Applications,** vol. 24, n° 2, march/april 1988, p.271-280.

[16] BOSE, B.K & SUTHERLAND, H.A. A High-Performance Pulsewidth Modulator for an Inverter-Fed Drive System Using a Microcomputer. **IEEE Transactions on Industry Applications.** vol. IA-19, n° 2, march/april 1983, p.235-243.

[17] BOWES, S.R. et alii. Computer-aided design of PWM inverter systems. **IEE Proc.,** vol. 129, Pt. B, n° 1, january 1982, p.1-17.

[18] ACHARYA, G.N. et alii. Microprocessor-Based PWM Inverter Using Modified Regular Sampling Techniques. **IEEE Transactions on Industry Applications,** vol. IA-22, n° 2, march/april 1986, p.286-291.

[19] NONAKA, S. & NEBA, Y. Quick Regulation of Sinusoidal Output Current in PWM Converter-Inverter System. **IEEE Transactions on Industry Applications,** vol. 27, n° 6, november/december 1991, p.1055-1062.

[20] ZUCKERBERGER, A. & ALEXANDROVITZ, A. Determination of Commutation Sequence with a View to Eliminating Harmonics in Microprocessor-Controled PWM Voltage Inverter. **IEEE Transactions on Industrial Electronics,** vol. IE-33, n° 3, august 1986, p.262-270.

[21] BONKOWSKI, R.L. A Technique for Increasing Power Transistor Switching Frequency. **IEEE Transactions on Industry Applications,** march/ april 1986, p.240-243.

[22] MC MURRAY, W. Optimum Snubbers for Power Semiconductors . **IEEE Transactions on Industry Applications**, vol. IA-8, n° 5, september/ october, 1972, p.593-600.

[23] MC MURRAY, W. Selection of Snubbers and Camps to Optimize the Design of Transistors Switching Converters. **IEEE Transactions on Industry Applications**, vol. IA-16, n° 4, july/august 1980. p.513-523.

[24] BISWAS, S.K. et alii. An Autoprotecting Gate Drive Circuit for GTO Thyristors. **IEEE Transactions on Industry Aplications,** vol. 24, n ° 1, january/february 1988, p.121-126.

[25] DORADLA, S.R. et alii. A New Slip Power Recovery Scheme with Improved Supply Power Factor. **IEEE Transactions on Power Electronics,** vol. 3, n° 2, april 1988, p.200-207.

[26] LAVI, A. & POLGE, R.J. Induction Motor Speed Control With Static Inverter in the Rotor. **IEEE Transactions PAS-85,** n° 1, january 1966, p.76-84.

[27] OHASHI, H. Snubber Circuit for High-Power Gate Turn-Off Thyristors . **IEEE Transactions on Industry Applications**, vol. IA-19, n° 4, july/august 1983, p.655-665.

[28] SILVA, V.F. da , SILVA, L.E.B. da, NAKASHIMA, K., MULLER, E.L. **Tiristores IV - Tópicos Avançados em Eletrônica Industrial,** Itajubá, FUPAI, 1992. vol. I e II.

[29] EVANS, P.D. & MESTHA, L.K. Analysis of Conventional Circuits for PWM Inverters Using Bipolar Transistors. **IEE Proceeding**. vol. 135, n° 4, july 1988.

[30] BOSE, B.K. **Power Electronic and AC Drivers**. 10ª ed. Engle Wood Cliffs - New Jersey, Prentice-Hall, 1986, 402p.

[31] ROCKOT, J.H. Losses in High-Power Bipolar Transistors. **IEEE Transactions on Power Electronics,** vol. PE-2, n° 1, january 1987, p.72-80.

[32] PASCOE, R.D. **Solid-State Switching: Discrete an Integrated**. 1ª ed., Ed. John Wiley & Sons, 1973, 205p.

[33] MATSUDA, Y. et alii. **Application Engineering of Gate Turn-Off Thyristors**. vol. 31, n° 4, 1982, p.173-178.

[34] CHOE, Gyu-Ha et alii. An Improved PWM Technique for AC Choppers. **IEEE Transactions on Power Electronics,** vol. 4, n° 4, october 1989, p.496-505.

[35] DUNFORD, W.G. & DEWAN, S.B. The Design of a Control Circuit for a Two-Quadrant Chopper Based on the Motorola 6800 Microprocessor. **IEEE Transactions on Industry Applications,** vol. IA-16, n° 4, july/august 1980, p.495-500.

[36] GRANT, D.A. Technique for pulse dropping in pulse-width modulated inverters. **IEE Proc.,** vol. 128, Pt. B, n° 1, january 1981, p.67-72.

[37] ZUBEK, J. et alii. Pulsewidth Modulated Inverter Motor Drivers with Improved Modulation. **IEEE Transactions on Industry Applications,** vol. IA-11, n° 6, november/december 1975, p.695-702.

[38] BOWES, S.R. & MOUNT, M.J. Microprocessor control of PWM inverters. **IEE Proc. B, Electr. Power Applications,** vol. 128, (16), p.293-305.

[39] WIEDENBRUG, R. et alii. New Synchronization Method for Thyristor Power Converters Connected to Weak AC-Systems. **IEEE Transactions on Industrial Electronics,** august 1992, p.1-23

[40] LUO, F.L. & HILL, R.J. Fast Response and Optimum Regulation in Digitally Controlled Thyristor Converters. **IEEE Transactions on Industry Applications,** vol. IA-22, n° 1, january/february 1986, p.10-17.

[41] HILL, R.J. & LUO, F.L. Stability Analysis of Thyristor Current Controllers. **IEEE Transactions on Industry Applications,** vol. IA-23, n° 1, january/february 1987, p.49-56.

[42] **Motorola Semiconductor Products Inc. Data Book**. Austin Texas, p.10-25.

[43] SINZATO, M.G. **Implementação de um Controle de Velocidade e Corrente para um Motor de Corrente Contínua baseado em Microprocessador.** Itajubá, EFEI, 1981, Dissertação (mestrado em Engenharia Elétrica).

[44] OLIVIER, G., STEFONOVIC, V.R. & APRIL, G.E. Microprocessor Controler for a Thyristor Converter with on Improved Power Factor. **IEEE Transactions on Industry Electronics and Control Instrumentation,** vol. IECI-26, 1976, p.185-191.

[45] DEWAN, S.B. & DUNFORD, W.G. A Microprocessor-Based Controler for a Three-phase Controled Rectifier Bridge. **IEEE Transactions on Industry Applications,** vol. IA-19, n° 1, 1983, p.113-119.

[46] PHILLIPS, C.L. & NAGLE, H. T. **Digital Control System Analysis and Design,** 2nd ed., New Jersey - USA, Prentice Hall, 1990, 631p.

[47] ISERMANN, R. **Digital Control Systems,** 2nd ed., Springer-Verlag - Germany, 1989, 334p.

[48] **Synertek Data Book Microprocessor Products - 546522**. Santa Clara, USA.

DATA 12 / 06 /19 97
PROC.
PED.
LIV. Isaacfab
R$

EFEI - BIBLIOTECA MAUÁ
8200907
NÃO DANIFIQUE ESTA ETIQUETA