

TESE

1001

ESCOLA FEDERAL DE ENGENHARIA DE ITAJUBÁ

***“Estratégias de Controle de Corrente para  
Filtros Ativos de Potência”***

Milton Evangelista de Oliveira Filho

Dezembro - 1998

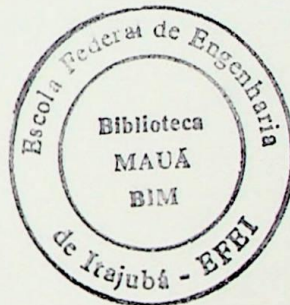
ITAJUBÁ - MG

**ESCOLA FEDERAL DE ENGENHARIA DE ITAJUBÁ**

**“ESTRATÉGIAS DE CONTROLE DE CORRENTE PARA  
FILTROS ATIVOS DE POTÊNCIA”**

***Por Milton Evangelista de Oliveira Filho***

Dissertação apresentada à Escola Federal de  
Engenharia de Itajubá, para obtenção do  
título de Mestre em Engenharia Elétrica.



**Orientador: Prof. Dr. Luiz Eduardo Borges da Silva**  
**Co-Orientador: Prof. Mc Valberto F. da Silva**

Dezembro/1998

## AGRADECIMENTOS

Aos professores Luis Eduardo Borges da Silva e Valberto Ferreira da Silva pela orientação e amizade dispensadas.

Ao professor José Antonio Cortez pelo apoio e otimismo nos momentos difíceis.

Aos amigos Marcelo Marcos da Silva, Alberane Lúcio Thiago da Cunha e Edson Fernandes Ribeiro pela ajuda na edição deste documento.

Aos meus pais

Joana Satélis de Oliveira  
Gregório Evangelista de Oliveira

A DEUS.

## RESUMO

Este trabalho apresenta o estudo do cálculo das correntes de compensação geradas para um Filtro Ativo de Potência. Também foram estudadas e avaliadas as estratégias de controle de corrente por Histerese utilizando a modulação vetorial no controle do inversor de potência para a obtenção das correntes de compensação.

Muitos conversores de potência aplicados em controle industrial possuem uma estrutura de controle com realimentação de corrente. Conseqüentemente, o desempenho de um conversor depende muito da estratégia de controle utilizada. O controle de corrente por Histerese apresenta como vantagens a simplicidade e rápida resposta dinâmica, tornando-o ideal para aplicações em filtros de potência.

O cálculo das correntes de compensação é realizado através de duas estratégias:

- a) pela teoria das potências real e imaginária instantâneas e,
- b) utilizando o sistema de coordenadas síncrona.

O desempenho do filtro ativo é analisado com base nos resultados de simulações feitas no software Simulink da Mathworks / USA. Neste trabalho também são apresentados resultados experimentais obtidos pelo uso de microprocessadores especialmente projetados para manipulação de sinais digitais, DSP's, no cálculo das correntes de compensação.

# ABSTRACT

AGRADECIMENTOS..... 1

RESUMO..... 2

ABSTRACT..... 3

SUMÁRIO..... 4

LISTA DE FIGURAS..... 12

SINÓLOGIA..... 18

A study concerning current control techniques for active power filters is presented. The quality and performance of the active power filters depends on the method implemented to generate the reference current and the current control scheme in a power converter that is used to follow the reference current.

There are various current control techniques but hysteresis current control is popular due to easy implementation and its quick response.

In this work, the reference current computation is based on two strategies: one is the theory of instantaneous reactive power and the other is based on synchronous reference frame.

The active filter and the current control scheme are simulated using Matlab/Simulink. Experimental results using a digital signal processor to calculate the reference current is presented.

PROGRAMA PARA O MICROPROCESSADOR 80386..... 21

1.1. Introdução..... 21

1.2. Descrição do Sistema de Desenvolvimento..... 26

1.3. Conclusões..... 27

CAPÍTULO 4 - CONTROLE DE CORRENTE POR HISTÉRISE..... 31

4.1. Descrição do Controle por Histerese..... 31

4.2. Controle de Corrente por Modulação de Largura de Pulso..... 32

4.2.1. Controle de Corrente por Modulação de Largura de Pulso..... 32

4.2.2. Controle de Corrente por Modulação de Largura de Pulso..... 32

4.3. Conclusões..... 37

CAPÍTULO 7 - SIMULAÇÃO DO FILTRO COM CONTROLE DE CORRENTE..... 41

7.1. Simulação do Filtro com Controle de Corrente por Histerese Utilizando a Biblioteca de Simulação..... 41

7.2. Simulação do Filtro com Controle de Corrente por Modulação de Largura de Pulso Utilizando a Biblioteca de Simulação..... 44

7.3. Conclusões..... 46

7.3.1. Proposta de Filtro com controle de corrente por Modulação de Largura de Pulso..... 46

7.3.2. Simulação de Filtro com controle de corrente por Modulação de Largura de Pulso..... 46

7.4. Conclusões..... 46

7.5. Conclusões..... 46

CAPÍTULO 8 - CÁLCULO DAS CORRENTES DE COMPENSAÇÃO UTILIZANDO DSP..... 49

8.1. IMPLEMENTAÇÃO DO CÓDIGO DE SIMULAÇÃO..... 49

8.2. IMPLEMENTAÇÃO EM SOFTWARE E RESULTADOS OBTIDOS..... 50

8.3. Conclusões..... 50

CAPÍTULO 9 - CONCLUSÕES E SUGESTÕES..... 50

BIBLIOGRAFIA..... 50

ANEXO I - FUNÇÃO..... 50

ANEXO II - CÓDIGO DO PROGRAMA PARA O TMS320C48..... 50

ANEXO III - CIRCUITO DE OPERAÇÃO DAS TENSÕES E CORRENTES TRIFÁSICAS..... 50

# SUMÁRIO

|   |           |
|---|-----------|
| AGRADECIMENTOS .....  | i         |
| RESUMO.....   | ii        |
| ABSTRACT .....  | iii       |
| SUMÁRIO.....  | iv        |
| LISTA DE FIGURAS .....  | v,vi      |
| SIMBOLOGIA.....   | vii       |
| <br>  |           |
| <b>CAPÍTULO 1 - INTRODUÇÃO .....</b>  | <b>1</b>  |
| <b>CAPÍTULO 2 - FILTROS ATIVOS PARALELO.....</b>  | <b>4</b>  |
| 2.1. CONCEITOS BÁSICOS .....  | 4         |
| 2.2 Teoria de Potência Real e Imaginária Instantânea.....   | 6         |
| 2.2.1 Transformação de Coordenadas.....   | 6         |
| 2.2.2 Cálculo das potências real e imaginária no sistema $\alpha\beta$ .....                                      | 7         |
| 2.2.3 Simulações:.....  | 9         |
| 2.3 CONTROLE DO FILTRO ATIVO PARALELO ATRAVÉS DA REFERÊNCIA SÍNCRONA .....  | 14        |
| 2.3.1 PLL (Phase Locked Loop) .....   | 17        |
| 2.3.2 Cálculo das Correntes de Compensação usando Referência Síncrona.....  | 20        |
| 2.4 CONCLUSÕES .....  | 22        |
| <b>CAPÍTULO 3 - MODULAÇÃO VETORIAL PARA INVERSORES V.S.I .....</b>  | <b>23</b> |
| 3.1 A MODULAÇÃO VETORIAL .....  | 23        |
| 3.2 OTIMIZAÇÃO DA SEQÜÊNCIA DE CHAVEAMENTO .....  | 26        |
| 3.3 CONCLUSÕES .....  | 28        |
| <b>CAPÍTULO 4 - CONTROLE DE CORRENTE POR HISTERESE.....</b>   | <b>29</b> |
| 4.1 O CONTROLE DE CORRENTE POR HISTERESE .....  | 30        |
| 4.2 CONTROLE DE CORRENTE USANDO MODULAÇÃO VETORIAL .....  | 38        |
| 4.2.1 Controle de Corrente por Histerese de três níveis .....   | 38        |
| 4.2.2 Controle de Corrente por Histerese utilizando a derivada do erro .....                                      | 44        |
| 4.3 CONCLUSÕES .....  | 49        |
| <b>CAPÍTULO 5 - SIMULAÇÃO DO FILTRO COM CONTROLE DE CORRENTE.....</b>   | <b>50</b> |
| 5.1 SIMULAÇÃO DO FILTRO ATIVO COM CONTROLE DE CORRENTE POR HISTERESE UTILIZANDO A DERIVADA DO ERRO.....           | 50        |
| 5.2 SIMULAÇÃO DO FILTRO ATIVO COM CONTROLE DE CORRENTE POR HISTERESE UTILIZANDO COMPARADORES DE TRÊS NÍVEIS ..... | 54        |
| 5.3 COMPORTAMENTO DINÂMICO DO FILTRO .....  | 56        |
| 5.3.1 Resposta do Filtro com controle de corrente por Histerese utilizando a Derivada do Erro.....                | 58        |
| 5.3.2 Resposta do filtro com controle de corrente por Histerese com Comparadores de Três Níveis .....             | 60        |
| 5.4 CONCLUSÕES .....  | 61        |
| <b>CAPÍTULO 6 - CÁLCULO DAS CORRENTES DE COMPENSAÇÃO UTILIZANDO DSP.....</b>                                      | <b>62</b> |
| 6.1 IMPLEMENTAÇÃO DO CIRCUITO DE SIMULAÇÃO.....   | 62        |
| 6.2 IMPLEMENTAÇÃO EM SOFTWARE E RESULTADOS OBTIDOS.....   | 63        |
| <b>CAPÍTULO 7 - CONCLUSÕES E SUGESTÕES.....</b>   | <b>68</b> |
| <b>BIBLIOGRAFIA .....</b>   | <b>69</b> |
| <b>ANEXO I - S-FUNCTION.</b>  |           |
| <b>ANEXO II - CÓDIGO DO PROGRAMA PARA O TMS320F240.</b>   |           |
| <b>ANEXO III - CIRCUITO DE GERAÇÃO DAS TENSÕES E CORRENTES TRIFÁSICAS.</b>  |           |

## Lista de Figuras

|  |    |
|--|----|
| Figura 1.1 Filtro ativo de potência paralela .....   | 2  |
| Figura 2.1 Conversão do sistema trifásico para o sistema $\alpha\beta$ .....                     | 6  |
| Figura 2.2 Vetores espaciais instantâneos .....  | 8  |
| Figura 2.3 Malha de controle do filtro ativo .....   | 9  |
| Figura 2.4 Modelo do filtro proposto por Akagi no Simulink .....                                 | 9  |
| Figura 2.5 Modelo para simulação da rede elétrica .....  | 10 |
| Figura 2.6 Tensão e corrente no sistema .....  | 10 |
| Figura 2.7 Potência ativa instantânea .....  | 11 |
| Figura 2.8 Potência imaginária Instantânea .....   | 11 |
| Figura 2.9 Corrente de compensação $i_\alpha$ .....  | 12 |
| Figura 2.10 Corrente compensada .....  | 12 |
| Figura 2.11 Resposta dinâmica do filtro ativo de potência .....                                  | 13 |
| Figura 2.12 Resposta dinâmica do filtro ativo de potência .....                                  | 14 |
| Figura 2.13 Tensão com harmônicos .....  | 15 |
| Figura 2.14 Espectro de frequência da tensão .....   | 15 |
| Figura 2.15 Corrente Compensada .....  | 16 |
| Figura 2.16 Espectro de frequências da corrente .....  | 16 |
| Figura 2.17 Controle do filtro ativo usando referência síncrona .....                            | 17 |
| Figura 2.18 Circuito PLL .....   | 18 |
| Figura 2.19 Modelo de simulação do PLL .....   | 18 |
| Figura 2.20 Resposta do PLL .....  | 19 |
| Figura 2.21 Resposta do PLL a um sinal de entrada distorcido .....                               | 19 |
| Figura 2.22 Modelo de simulação do filtro ativo de potência, usando referência síncrona .....    | 20 |
| Figura 2.23 Corrente de compensação utilizando referência síncrona .....                         | 21 |
| Figura 2.24 Resposta do filtro ativo .....   | 21 |
| Figura 3.1 Inversor fonte de Tensão .....  | 23 |
| Figura 3.2 Vetores espaciais .....   | 24 |
| Figura 3.3 Vetor de tensão produzido pela modulação vetorial .....                               | 25 |
| Figura 3.4 Cálculo da tensão vetorial .....  | 26 |
| Figura 3.5 Sequência de amostragem do vetor de tensão .....                                      | 27 |
| Figura 3.6 Sinais de comando para o inversor PWM .....   | 27 |
| Figura 4.1 Inversor PWM controlado por corrente .....  | 29 |
| Figura 4.2 Controle de corrente por histerese .....  | 30 |
| Figura 4.3 Princípio do controle de corrente por histerese .....                                 | 31 |
| Figura 4.4 Modelo para simulação do controle de corrente por histerese .....                     | 32 |
| Figura 4.5 Tensão fase neutro produzido pelo controle de corrente por histerese para 20 mH ..... | 33 |
| Figura 4.6 Corrente na carga para L=20 mH .....  | 33 |
| Figura 4.7 Número de chaveamento .....   | 34 |
| Figura 4.8 Espectro de frequência da corrente .....  | 34 |
| Figura 4.9 Tensão fase neutro para L=60 mH .....   | 35 |
| Figura 4.10 Corrente na carga para L=60 mH .....   | 36 |
| Figura 4.11 Frequência de chaveamento para L=60 mH .....   | 36 |
| Figura 4.12 Espectro de frequências da corrente para L=60 mH .....                               | 37 |
| Figura 4.13 Controle de corrente utilizando comparadores com histerese de três níveis .....      | 38 |
| Figura 4.14 Comparador de três níveis .....  | 39 |

|   |    |
|---|----|
| Figura 4.15 Vetor de tensão usando comparador de três níveis .....  | 39 |
| Figura 4.16 Modelo para simulação do controle de corrente usando comparador de três níveis .....                        | 40 |
| Figura 4.17 Modelo para inversor PWM.....   | 41 |
| Figura 4.18 Tensão fase neutro usando o controle de corrente por comparador de três níveis.....                         | 41 |
| Figura 4.19 Freqüência de chaveamento .....   | 42 |
| Figura 4.20 Corrente produzida pelo inversor .....  | 42 |
| Figura 4.21 Espectro de freqüências da corrente.....  | 43 |
| Figura 4.22 Controle de corrente usando derivada do erro .....  | 44 |
| Figura 4.23 Modelo para simulação do controle de corrente usando derivada de erro .....                                 | 46 |
| Figura 4.24 Modelo do inversor PWM .....  | 46 |
| Figura 4.25 Tensão fase neutro.....   | 47 |
| Figura 4.26 Freqüência de chaveamento .....   | 47 |
| Figura 4.27 Corrente na carga .....   | 48 |
| Figura 4.28 Espectro de freqüências da corrente.....  | 48 |
| Figura 5.1 Modelo completo do filtro ativo de potência para simulação .....   | 50 |
| Figura 5.2 Corrente - Fase A .....  | 51 |
| Figura 5.3 Espectro de freqüência da corrente .....   | 51 |
| Figura 5.4 Corrente de compensação .....  | 52 |
| Figura 5.5 Corrente de compensação na saída do inversor .....   | 53 |
| Figura 5.6 Corrente compensada .....  | 53 |
| Figura 5.7 Espectro de freqüências da corrente.....   | 54 |
| Figura 5.8 Corrente de compensação na saída do inversor, usando controle de corrente com comparador de três níveis..... | 55 |
| Figura 5.9 Corrente compensada .....  | 55 |
| Figura 5.10 Espectro de freqüências de corrente .....   | 56 |
| Figura 5.11 Degrau de corrente .....  | 57 |
| Figura 5.12 Resposta do filtro .....  | 57 |
| Figura 5.13 Corrente de compensação .....   | 58 |
| Figura 5.14 Corrente compensada .....   | 58 |
| Figura 5.15 Espectro de freqüências de corrente.....  | 59 |
| Figura 5.16 Corrente de compensação .....   | 60 |
| Figura 5.17 Corrente compensada .....   | 60 |
| Figura 5.18 Espectro de freqüências de corrente.....  | 61 |
| Figura 6.1 Diagrama em bloco do circuito de simulação da carga.....   | 62 |
| Figura 6.2 Tensões na carga - Fase A e C.....   | 63 |
| Figura 6.3 Correntes na carga - Fase A e C.....   | 63 |
| Figura 6.4 Arquitetura interna do DSP TMS320F240.....   | 65 |
| Figura 6.5 Filtro FIR.....  | 65 |
| Figura 6.6 Corrente de Compensação.....   | 66 |
| Figura 6.7 Corrente Compensada.....   | 66 |
| Figura 6.8 Corrente de Compensação.....   | 67 |
| Figura 6.9 Corrente Compensada.....   | 67 |

## Simbologia

|   |  |
|---|--|
| a, b, c                                 | Eixos coordenados do sistema trifásico                                       |
| $\alpha, \beta$                         | Eixos coordenados do sistema ortogonal                                       |
| ADC                                     | Conversor Analógico/Digital  |
| $c_1, c_2, \dots, c_n$                  | Coefficientes do filtro digital  |
| $\varepsilon_\alpha, \varepsilon_\beta$ | Erro de corrente no sistema ortogonal  |
| $d\varepsilon/dt$                       | Derivada do erro de corrente no sistema ortogonal                            |
| DAC                                     | Conversor Digital/Analógico  |
| DSP                                     | Processador de Sinais Digitais   |
| FIR                                     | "Finite Impulse Response"  |
| $i_a(t), i_b(t), i_c(t)$                | Vetores instantâneos de corrente no sistema trifásico                        |
| $i_\alpha, i_\beta$                     | Vetores instantâneos de corrente no sistema ortogonal                        |
| $i_{c\alpha}, i_{c\beta}, i_{cc}$       | Correntes de compensação no sistema trifásico                                |
| $i_{c\alpha}, i_{c\beta}$               | Correntes de compensação no sistema ortogonal                                |
| $i_{\alpha(ac)}^e, i_{\beta(ac)}^e$     | Componentes AC das correntes instantâneas no sistema de coordenadas síncrona |
| $HC_\alpha$                             | Comparador com Histerese para a corrente $i_{c\alpha}$                       |
| $HC_\beta$                              | Comparador com Histerese para a corrente $i_{c\beta}$                        |
| k                                       | Ganho do detector de fase do PLL   |
| L                                       | Indutância da carga  |
| p                                       | Potência real instantânea  |
| $\bar{p}$                               | Parcela DC de p  |
| $\tilde{p}$                             | Parcela AC de p  |
| $p_a(t)$                                | Potência instantânea real  |
| PLL                                     | "Phase Locked Loop"  |
| q                                       | Potência imaginária instantânea  |
| $\bar{q}$                               | Parcela DC de q  |
| $\tilde{q}$                             | Parcela AC de q  |
| R                                       | Resistência da carga   |
| $v_\alpha, v_\beta$                     | Vetores instantâneos de tensão no sistema ortogonal                          |
| $v_a(t), v_b(t), v_c(t)$                | Vetores instantâneos de tensão no sistema trifásico                          |
| $V_{dc}$                                | Tensão no link DC  |
| $u_1(t)$                                | Sinal de Referência para o PLL   |
| $u_2(t)$                                | Sinal de Saída do PLL  |
| $y_k$                                   | Saída do filtro Digital  |

## CAPÍTULO 1 - INTRODUÇÃO

Filtros Ativos de Potência têm tido muito destaque na campo de eletrônica de potência moderna. Este tipo de equipamento surge como uma solução eficiente para combater os harmônicos de corrente.

Apesar de não ser tão disseminado como os filtros passivos convencionais, com o avanço tanto dos semicondutores das chaves de potência quanto da tecnologia de processamento digital de sinais, seu uso passará a ser mais efetivo na indústria.

Atualmente o uso intensivo de cargas não-lineares, tais como conversores estáticos e equipamentos de velocidade ajustáveis, para se obter um melhor aproveitamento energético e aumento da produção, tem degradado a qualidade da energia distribuída. Estes tipos de cargas, normalmente cargas industriais de média e alta potência, constitui o maior foco de geração de harmônicos de corrente.

A circulação de correntes harmônicas além de produzir aumento das perdas nos condutores e equipamentos, pode afetar equipamentos de medidas elétricas, equipamentos de comunicação e sistemas de controle.

Filtros passivos paralelo têm sido tradicionalmente aplicados para absorver os harmônicos gerados por cargas industriais. Isto se deve às seguintes características[1]:

- Na frequência fundamental podem fornecer potência reativa para o sistema;
- São de baixo custo;
- Possuem bom desempenho tanto em baixa quanto em alta potência;
- Apresentam baixas perdas.

Porém, os filtros passivos possuem as seguintes desvantagens:

- A impedância da fonte influencia fortemente as características de compensação do filtro;
- São sensíveis à tolerância de seus componentes L-C;
- São susceptíveis à ressonância paralela com a carga, ocasionando sobretensões.

Os filtros ativos de potência têm a vantagem de se ajustarem as variações da carga ou mudanças na impedância do circuito de alimentação, além de evitar o problema da ressonância.

Um filtro ativo de potência para compensação de correntes harmônicas pode ser representado conforme a figura 1.1:

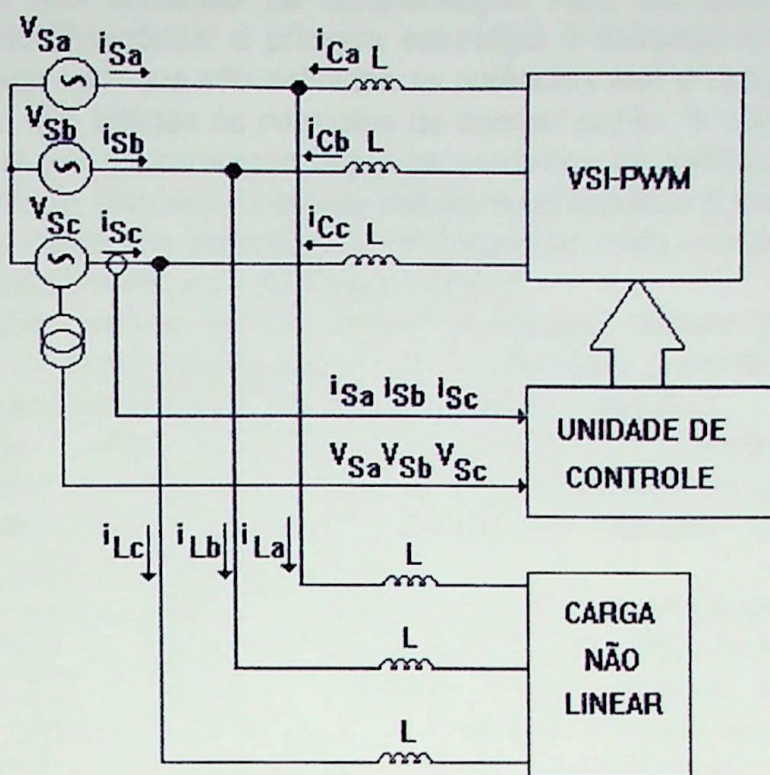


Figura 1.1 Filtro ativo de potência paralela

O filtro ativo, mostrado na figura 1.1, é representado pelo inversor VSI-PWM e sua unidade de controle. O filtro funciona como uma fonte de corrente gerando as correntes que irão compensar as correntes harmônicas da carga não linear, evitando que estas se propaguem para a fonte.

A qualidade e desempenho de um filtro ativo depende principalmente de três considerações:[ 4 ]

- Do método implementado para gerar as correntes de compensação. Existem inúmeras estratégias para o cálculo destas correntes sendo a mais clássica a **Teoria das Potências Real e Imaginária Instantâneas** proposta por Akagi et al [ 2 ] em meados da década de 80;
- Do projeto do inversor envolvendo os dispositivos de potência e o link dc. Um dos principais problemas que afeta os filtros ativos de potência é o desenvolvimento de dispositivos de chaveamento de potência que possuam baixas perdas e que possam operar em alta frequência com alta corrente circulando por elas.[ 3 ];
- Do controle de corrente para seguir as correntes de compensação.

Este trabalho se propõe ao estudo dos filtros ativos de potência paralelo utilizando controle de corrente por histerese. Este tipo de controle permite que a corrente gerada pelo inversor VSI-PWM ( Voltage Source Inverter - Pulse Width Modulation ) possa seguir, com grande exatidão e com alto desempenho dinâmico, a corrente de referência gerada pela malha de controle.

O cálculo das correntes de compensação será efetuado segundo duas estratégias muito divulgadas: a primeira estratégia é baseada na teoria clássica proposta por Akagi, em que são definidas as potências real e imaginária e a partir destes conceitos são obtidas as correntes de compensação. A outra, proposta por Battacharya et al [ 3 ], consegue obter as correntes de referência utilizando o sistema de referência síncrona. O estudo destas duas técnicas é feita no capítulo 2. Neste capítulo também são mostrados os modelos das duas estratégias simuladas através do Matlab-Simulink e os resultados obtidos.

A modulação vetorial tem se tornado a principal técnica para controlar o chaveamento do inversor, suplantando técnicas tais como a amostragem regular e eliminação de harmônicos. Esta técnica é estudada no capítulo 3.

O capítulo 4 trata do controle de corrente por histerese utilizando a modulação vetorial como meio para diminuir a frequência de chaveamento do inversor. Também neste capítulo são apresentados modelos e resultados de simulações realizadas no Matlab-Simulink.

Objetivando-se o estudo da qualidade da corrente compensada na saída do inversor VSI-PWM, no capítulo 5 são apresentados simulações utilizando os controle de corrente mostrados no capítulo 4 para sintetizar as correntes de compensação calculadas no capítulo 3. No capítulo 6 são apresentados resultados experimentais obtidos com o uso de DSP ( Digital Signal Processor ) para o cálculo das correntes de compensação.

Visto que este trabalho pretende analisar apenas algumas das técnicas existentes para o controle de filtro ativo de potência, abrindo contudo espaço para futuros trabalhos sobre este tema, o capítulo 7 apresenta as principais conclusões e sugestões para novos estudos nesta área.

$$v_s(t) = \sqrt{2} V_m \cos(\omega t) \quad (2.1)$$

$$i_s(t) = \sqrt{2} I_m \sin(\omega t - \phi) \quad (2.2)$$

A potência instantânea pode ser calculado por:

$$p_s(t) = v_s i_s = V_m I_m \cos\phi (1 - \cos 2\omega t) - V_m I_m \sin\phi \sin 2\omega t \quad (2.3)$$

A equação 2.3 mostra que a potência instantânea pode ser dividida em duas parcelas:

- \* A parcela  $V_m I_m \cos\phi (1 - \cos 2\omega t)$  nunca inverte de sentido e tem um valor médio igual a  $E I \cos\phi$ . A potência média é definida como potência ativa sendo a parcela  $\cos\phi$  denominada Fator de Potência e que deve ter um valor próximo a unidade.
- \* A parcela  $V_m I_m \sin\phi \sin 2\omega t$  é oscilante com frequência duas vezes a da rede com valor de pico de  $V_m I_m \sin\phi$  e tem valor médio igual a zero. A potência reativa  $Q$  é definida como  $Q = V_m I_m \sin\phi$ .

## CAPÍTULO 2 - FILTROS ATIVOS PARALELO

Um dos tipos de filtro ativo de potência mais popular é o “ Filtro Ativo de Potência Paralelo ” representado na figura 1.1. Este tipo de filtro é capaz de:

- Eliminar harmônicos indesejados;
- Compensar o fator de Potência e;
- Redistribuir a potência em sistemas desequilibrados.

Como discutido anteriormente, um dos fatores que influencia na qualidade e desempenho do filtro é a determinação instantânea da corrente de referência. Esta corrente pode ser determinada através de várias técnicas [4], [5], [6], sendo a teoria das potências real e imaginária instantâneas[2] é a mais aplicada. Uma alternativa interessante é o cálculo da corrente de compensação em coordenada síncrona.

Neste trabalho serão discutidas as duas técnicas acima mas não será tratada a situação em que o sistema está desequilibrado.

### 2.1 Conceitos Básicos

O conhecimento dos conceitos convencionais de potência ativa e reativa é fundamental para o bom entendimento da **teoria das potências real e imaginária** e do funcionamento do filtro de potência. Num sistema monofásico com fonte senoidal e cargas lineares tem-se [7] :

$$v_a(t) = \sqrt{2} \cdot V \cdot \text{sen } \omega t \quad (2.1)$$

$$i_a(t) = \sqrt{2} \cdot I \cdot \text{sen}(\omega t - \phi) \quad (2.2)$$

A potência instantânea pode ser calculado por:

$$p_a(t) = i_a \cdot v_a = V \cdot I \cdot \cos \phi (1 - \cos 2\omega t) - V \cdot I \cdot \text{sen } \phi \cdot \text{sen } 2\omega t \quad (2.3)$$

A equação 2.3 mostra que a potência instantânea pode ser dividida em duas parcelas:

- A parcela  $V \cdot I \cdot \cos \phi (1 - \cos 2\omega t)$  nunca inverte de sentido e tem um valor médio igual a  $E \cdot I \cdot \cos \phi$ . A potência média é definida como  $P = V \cdot I \cdot \cos \phi$  sendo a parcela  $\cos \phi$  denominada **Fator de Potência** e que deve ter um valor próximo a unidade.
- A parcela  $V \cdot I \cdot \text{sen } \phi \cdot \text{sen } 2\omega t$  é oscilante com frequência duas vezes a da rede com valor de pico de  $V \cdot I \cdot \text{sen } \phi$  e tem valor médio igual a zero. A potência reativa Q é definido como:  $Q = V \cdot I \cdot \text{sen } \phi$ .

Caso o sistema seja trifásico equilibrado e com cargas lineares temos:

$$p(t) = p_a(t) + p_b(t) + p_c(t) = 3P \quad (2.4)$$

Ou seja, a potência trifásica instantânea é constante e igual a seu valor médio.

Por definição  $Q_{3\phi} = 3Q$ . Deve-se ressaltar que a potência reativa trifásica só aparece por definição pois sua soma no tempo é igual a zero.

Caso a carga seja não linear, a corrente não será senoidal. Considerando a fonte senoidal temos:

$$e_a(t) = \sqrt{2} V \text{sen}(\omega t) \quad (2.5)$$

$$i_a(t) = \sqrt{2} I_1 \text{sen}(\omega t - \phi_1) + \sqrt{2} I_2 \text{sen}(2\omega t - \phi_2) + \dots + \sqrt{2} I_n \text{sen}(n\omega t - \phi_n) \quad (2.6)$$

O valor eficaz da corrente  $i_a(t)$  é:

$$I = \sqrt{I_1^2 + I_2^2 + \dots + I_n^2} = \sqrt{I_1^2 + I_h^2} \quad (2.7)$$

Sendo  $I_h$  o valor eficaz do conjunto de harmônicos definido por:

$$I_h = \sqrt{\sum_{n=2}^{\infty} I_n^2} \quad (2.8)$$

Calculando a potência instantânea, tem-se :

$$p_a(t) = VI_1 \cos \phi_1 (1 - \cos 2\omega t) - VI_1 \text{sen} \phi_1 \text{sen} 2\omega t + \sum_{n=2}^{\infty} 2VI_n \text{sen}(n\omega t - \phi_n) \quad (2.9)$$

Define-se **Potência Harmônica** como sendo:

$$H = V \sqrt{I_2^2 + I_3^2 + \dots + I_n^2} \quad (2.10)$$

Das definições acima tem-se as seguintes conclusões[7]:

- **P** e **Q** são dependentes apenas da componente fundamental da corrente;
- **H** depende das componentes harmônicas;
- A componente  $VI_1 \text{sen} \phi_1 \text{sen} 2\omega t$  tem valor médio igual a zero e pode ser eliminada por indutores ou capacitores calculados para fornecerem a energia reativa requerida pela carga.
- As componentes de 2.8, correspondentes a **H**, apesar de terem um valor médio igual a zero não podem ser eliminados por um simples capacitor ou indutor pois suas frequências diferem de  $\omega$ .

## 2.2 Teoria de Potência Real e Imaginária Instantânea

As definições acima são aplicadas para o sistema em regime permanente. Akagi et al. [2] propuseram novos conceitos que podem ser aplicados tanto em regime permanente como em transitórios. Estes novos conceitos inicialmente proposto para sistemas trifásicos a três fios e posteriormente estendidos para sistemas trifásicos a quatro fios [6] permitem, independente das variações da carga e do conteúdo harmônico, fazer a compensação da parcela **H** mencionada anteriormente.

### 2.2.1 Transformação de Coordenadas

Tensões e correntes trifásicas são representadas por vetores instantâneos nas coordenadas a-b-c onde os eixos a, b e c estão defasados entre si por  $120^\circ$ . Estes vetores podem ser transformados para outro sistema de referência estacionário com os eixos ortogonais entre si conforme a figura 2.1:

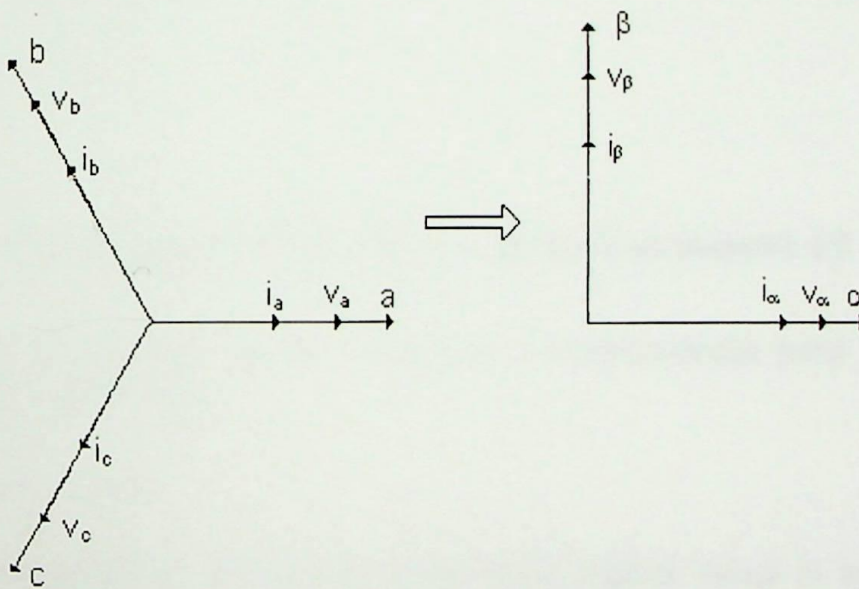


Figura 2.1 Conversão do sistema trifásico para o sistema  $\alpha\beta$

As transformações direta e inversa entre as tensões e correntes trifásicas para o sistema  $\alpha\beta$ , conhecida como transformação de Clark, podem ser feitas por:

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (2.11)$$

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (2.12)$$

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 \\ -1/2 & \sqrt{3}/2 \\ -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} \quad (2.13)$$

$$\begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 \\ -1/2 & \sqrt{3}/2 \\ -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (2.14)$$

## 2.2.2 Cálculo das potências real e imaginária no sistema $\alpha\beta$

Nas coordenadas  $\alpha\beta$  há a seguinte correspondência para o cálculo da potência real instantânea:

$$p = v_\alpha \cdot i_\alpha + v_\beta \cdot i_\beta \quad (2.15)$$

Já para o cálculo da potência instantânea reativa, Akagi et al. , introduz o seguinte conceito de **potência imaginária instantânea** :

$$q = v_\alpha \cdot x_{i_\beta} + v_\beta \cdot x_{i_\alpha} \quad (2.16)$$

Onde o vetor  $\mathbf{q}$  é perpendicular ao plano definido pelas coordenadas  $\alpha\beta$  conforme a figura 2.2 :

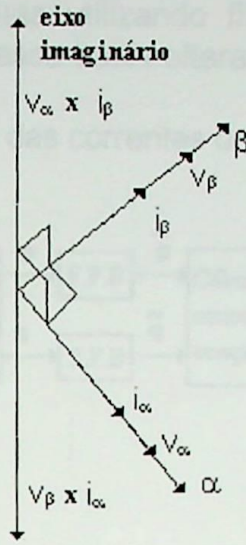


Figura 2.2 Vetores espaciais instantâneos

Resolvendo o produto vetorial vem:

$$q = v_{\alpha} \cdot i_{\beta} - v_{\beta} \cdot i_{\alpha} \quad (2.17)$$

Deste modo,  $q$  não corresponde à potência reativa instantânea pois o produto é feito com tensões e correntes em eixos diferentes.

Como as correntes  $i_{\alpha}$  e  $i_{\beta}$  podem conter harmônicas, as potências instantâneas real e imaginária serão compostas de valores médio e oscilante [2] :

$$p = \bar{p} + \tilde{p} \quad (2.18)$$

$$q = \bar{q} + \tilde{q} \quad (2.19)$$

onde  $\bar{p}$  e  $\bar{q}$  representam os valores médios de  $p$  e  $q$  e  $\tilde{p}$  e  $\tilde{q}$  representam as componentes harmônicas de  $p$  e  $q$ .

As correntes de compensação para o filtro são dadas por [2] :

$$\begin{bmatrix} i_{c\alpha} \\ i_{c\beta} \end{bmatrix} = \frac{1}{v_{\alpha}^2 + v_{\beta}^2} \begin{bmatrix} v_{\alpha} & -v_{\beta} \\ v_{\beta} & v_{\alpha} \end{bmatrix} \begin{bmatrix} p \\ q \end{bmatrix} \quad (2.20)$$

Da equação 2.20 pode-se compensar qualquer parcela de  $p$  e  $q$ . As parcelas que devem ser compensadas são  $\tilde{p}$  e  $\tilde{q}$  que correspondem as parcelas harmônicas indesejáveis. Deve-se então separar as partes oscilantes de  $p$  e  $q$

filtrando as componentes contínuas utilizando filtros passa-baixa. É importante lembrar que a resposta do filtro passa-baixa altera a dinâmica de resposta do filtro ativo.

A figura 2.3 ilustra o cálculo das correntes de compensação segundo Akagi:

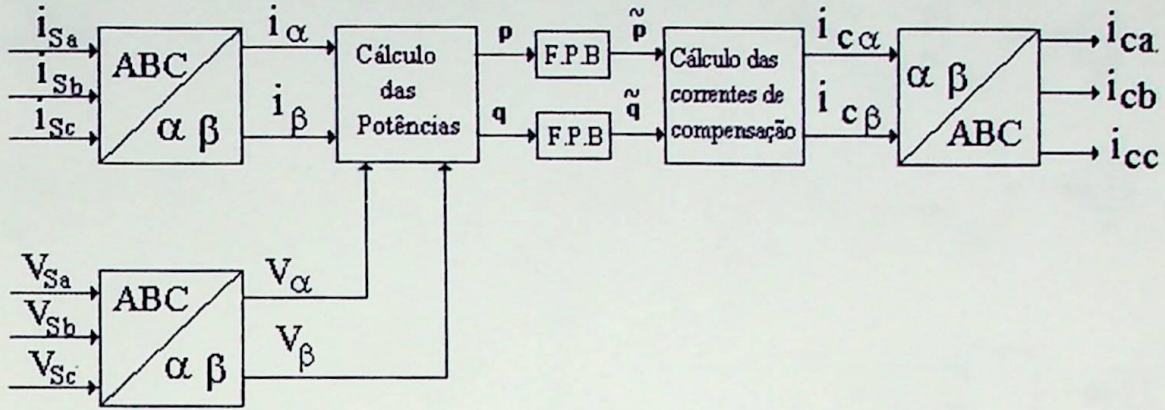


Figura 2.3 Malha de controle do filtro ativo

### 2.2.3 Simulações:

Para simulação foi utilizado o Matlab conforme o modelo na figura 2.4:

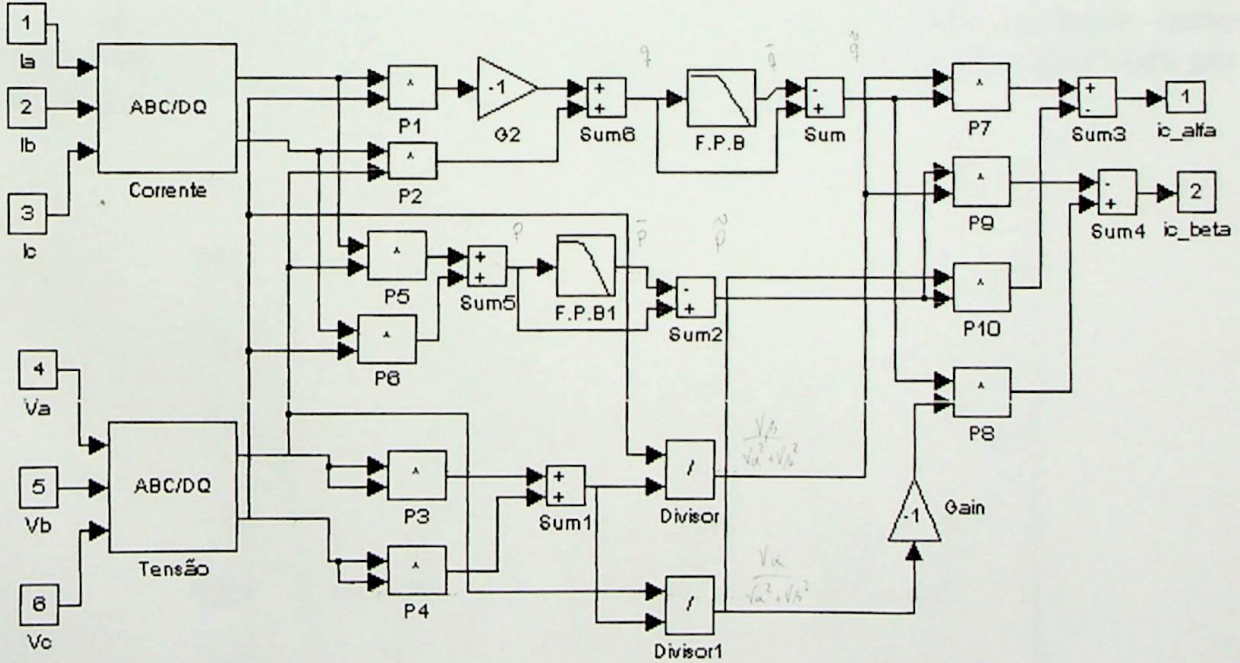


Figura 2.4 Cálculo das correntes de compensação no Simulink

Para simular as condições da rede elétrica, o modelo abaixo foi desenvolvido no Simulink :

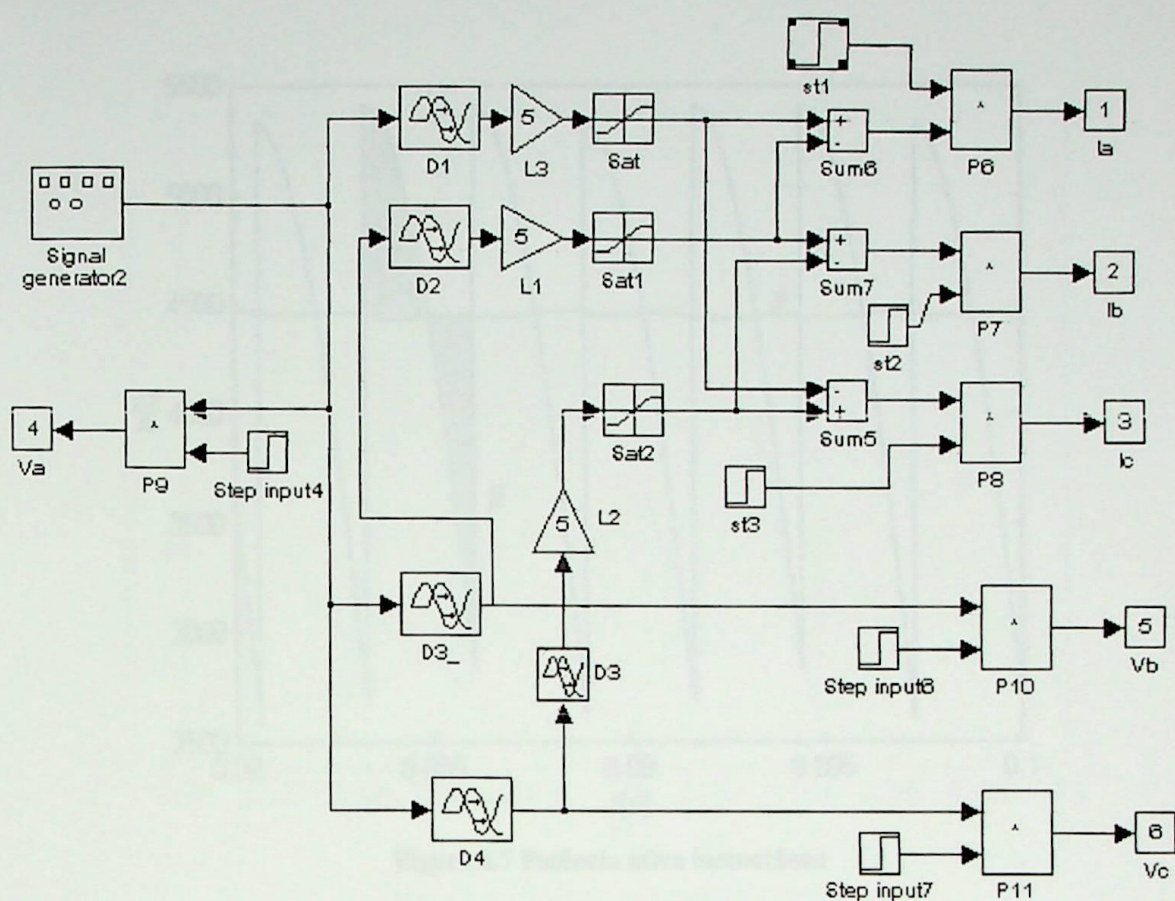


Figura 2.5 Modelo para simulação da rede elétrica

As curvas de tensão, corrente e potências geradas pela simulação estão mostradas nas figuras: 2.6, 2.7 e 2.8. Observe que a corrente foi multiplicada por 10 para se mostrar as duas curvas no mesmo gráfico:

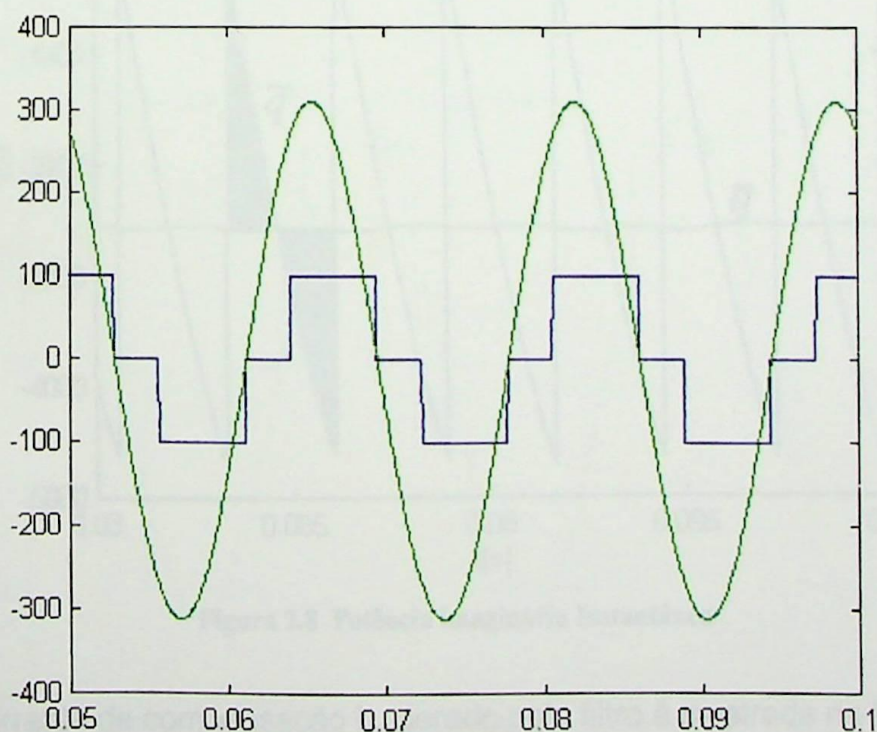


Figura 2.6 Tensão e corrente no sistema

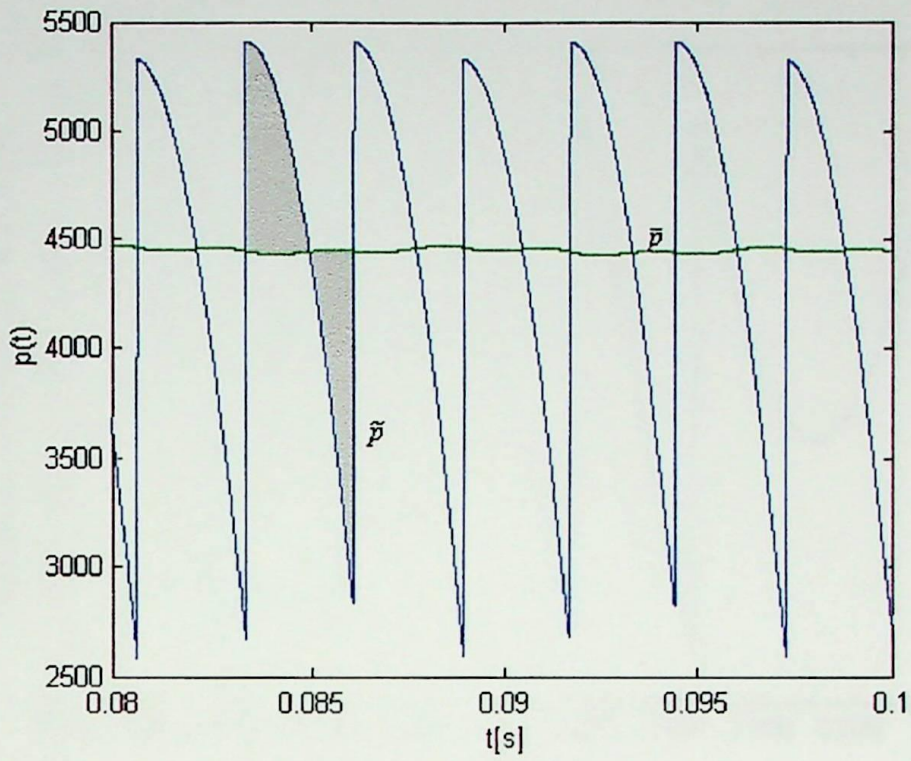


Figura 2.7 Potência ativa instantânea

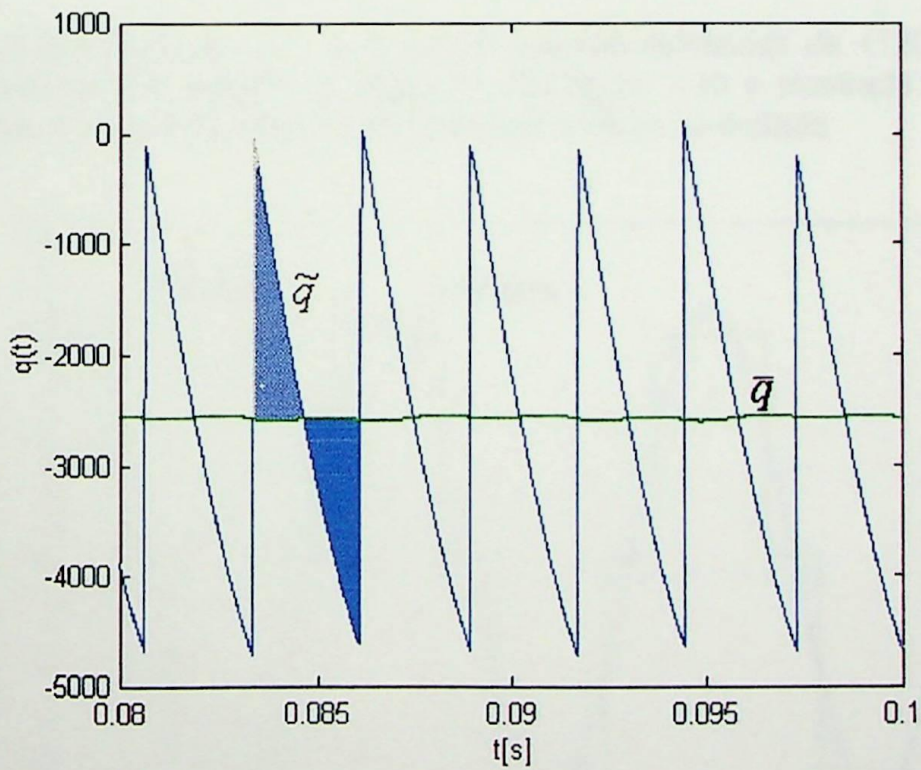


Figura 2.8 Potência imaginária Instantânea

A corrente de compensação  $i_{ca}$  gerado pelo filtro é mostrada na figura 2.9:

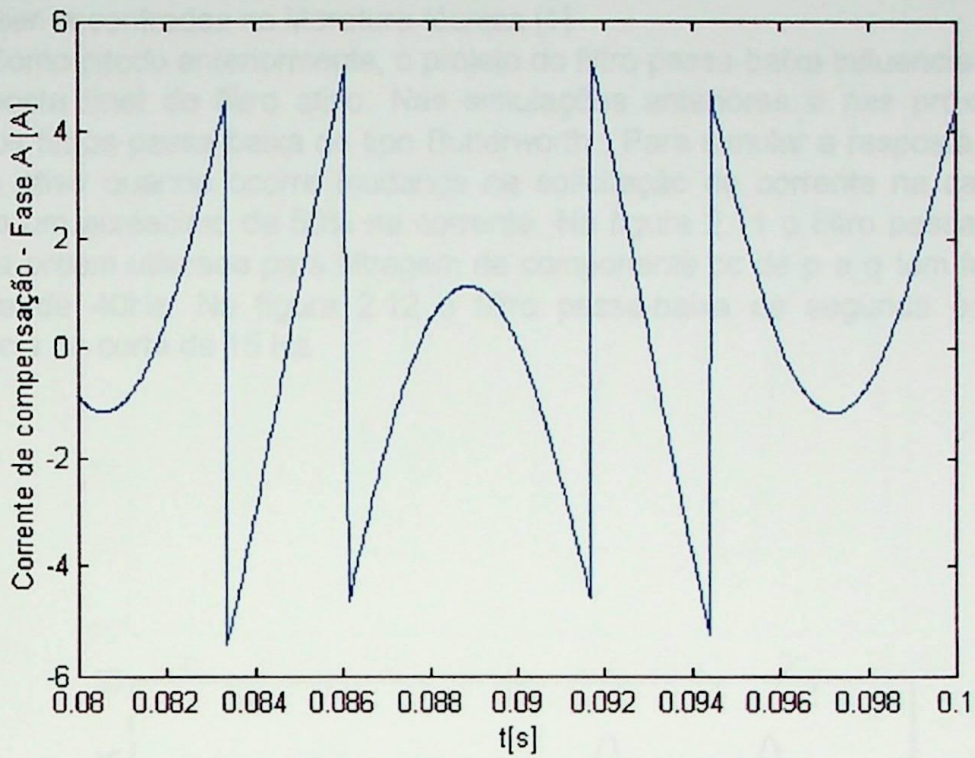


Figura 2.9 Corrente de compensação  $i_{cn}$

Para as fases B e C as correntes estarão defasadas de  $+120^\circ$  e  $-120^\circ$  respectivamente, em relação à figura 2.9. Na figura 2.10 é mostrada a corrente compensada e a corrente original do retificador trifásico controlado:

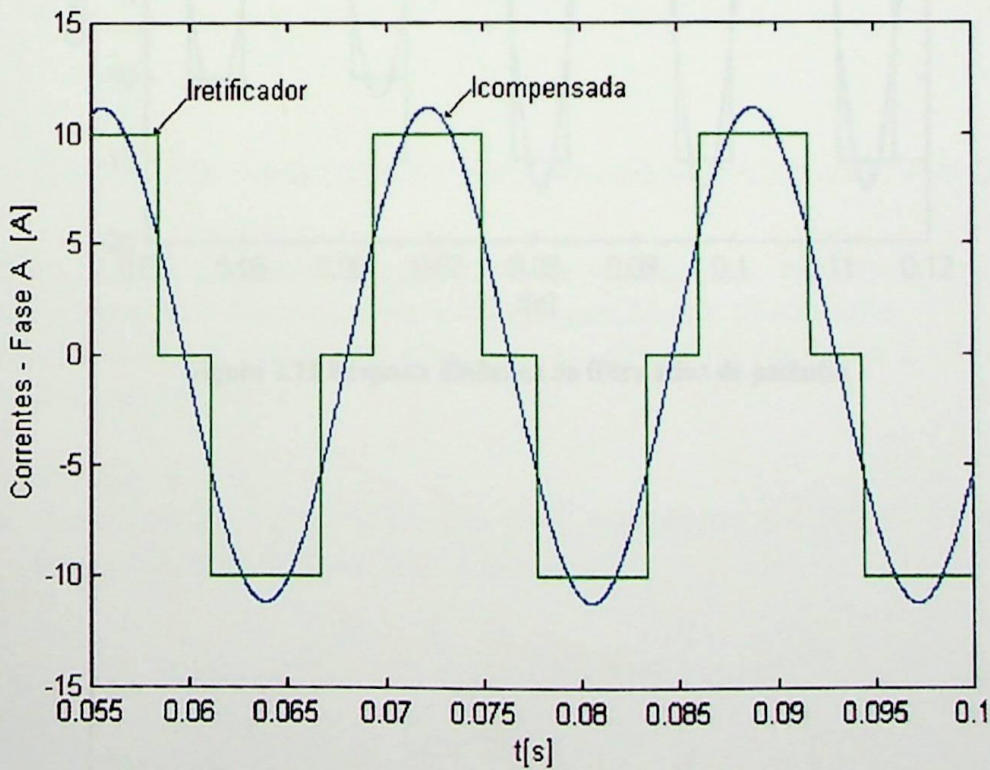


Figura 2.10 Corrente compensada - Fase A

A resposta do filtro em situações diversas como: desequilíbrio na corrente, compensação de reativo, presença de harmônicos no sistema supridor, etc..., podem ser encontradas na literatura técnica [1].

Como citado anteriormente, o projeto do filtro passa-baixa influencia em muito na resposta final do filtro ativo. Nas simulações anteriores e nas próximas são utilizados filtros passa-baixa do tipo Butterworth. Para simular a resposta dinâmica do filtro ativo quando ocorre mudança na solicitação de corrente na carga, será aplicado um acréscimo de 50% na corrente. Na figura 2.11 o filtro passa-baixa de segunda ordem utilizado para filtragem de componente cc de  $p$  e  $q$  tem frequência de corte de 40Hz. Na figura 2.12 o filtro passa-baixa de segunda ordem tem frequência de corte de 15 Hz.

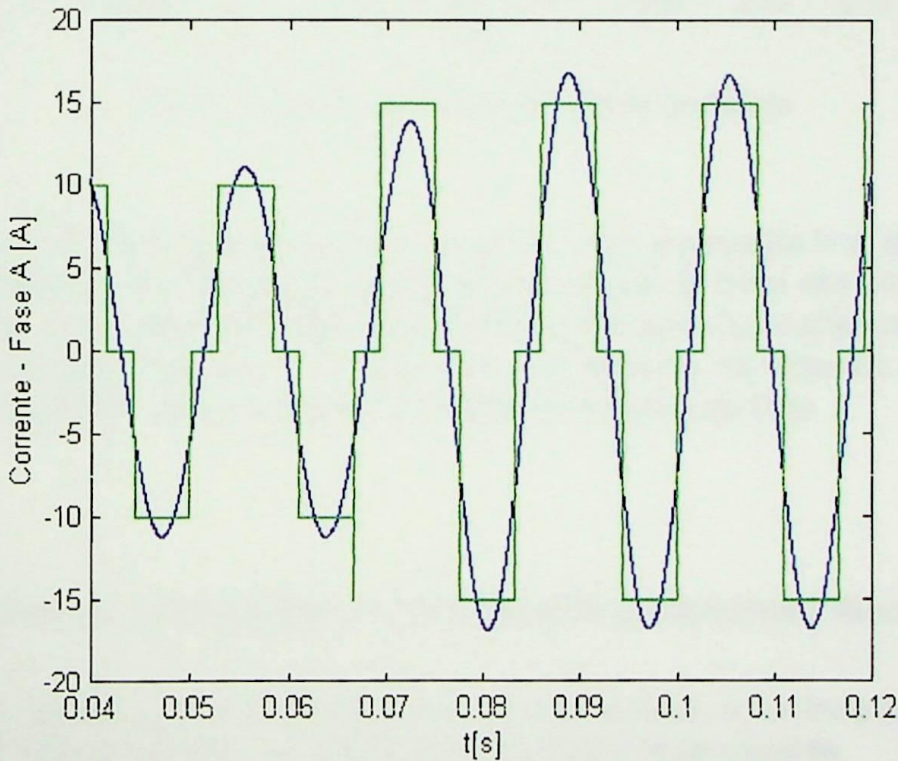
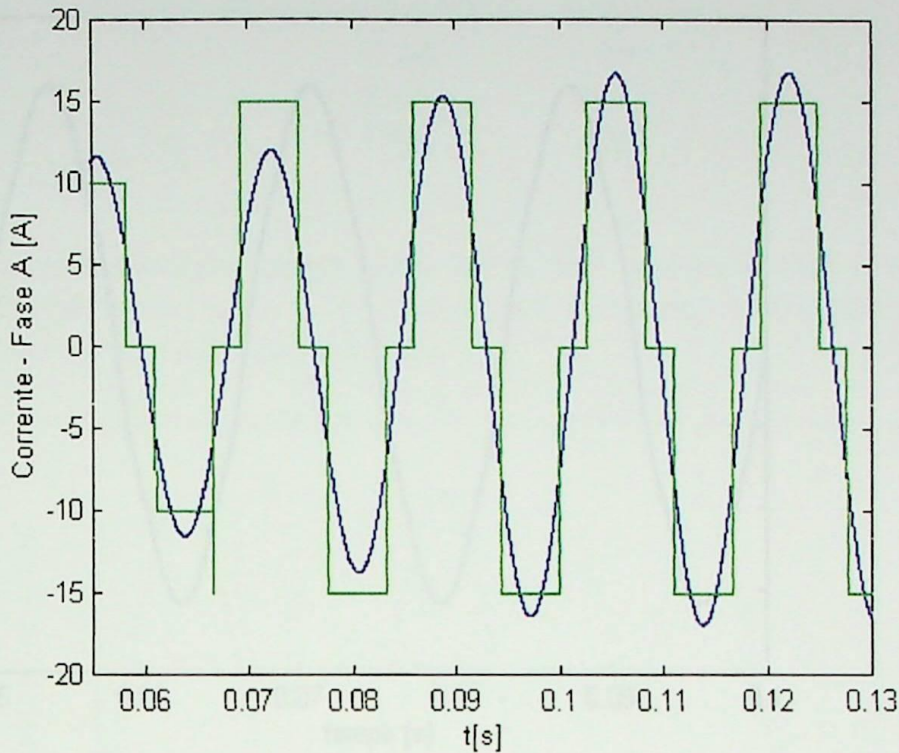


Figura 2.11 Resposta dinâmica do filtro ativo de potência



**Figura 2.12** Resposta dinâmica do filtro ativo de potência

Como se pode observar nas figuras 2.11 e 2.12, a resposta final do filtro ativo foi prejudicada em função da diminuição da frequência de corte dos filtros internos passa-baixa. Com uma frequência de corte menor, há uma separação mais eficiente das componentes cc de  $p$  e  $q$  e com isso uma melhoria na resposta do filtro em regime permanente, porém perde-se na resposta dinâmica do filtro.

### 2.3 Controle do Filtro Ativo Paralelo através da Referência Síncrona

Se a tensão presente na rede contiver harmônicos, o controle proposto por Akagi não conseguirá filtrar corretamente os harmônicos de corrente.

Suponha que a tensão sistema supridor, mostrada na figura 2.13, apresente as seguintes características:

- Tensão: 212 V,
- Componentes harmônicas: 3% de 5ª harmônica e 1.5% de 7ª harmônica, de acordo com a figura 2.14 e tabela 2.1:

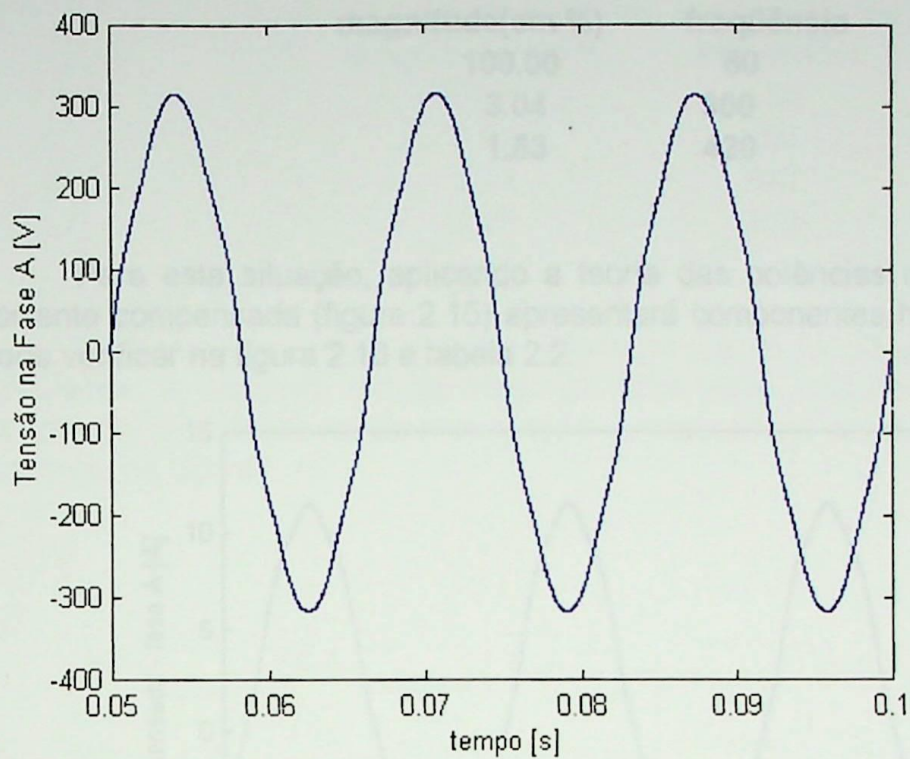


Figura 2.13 Tensão com harmônicos

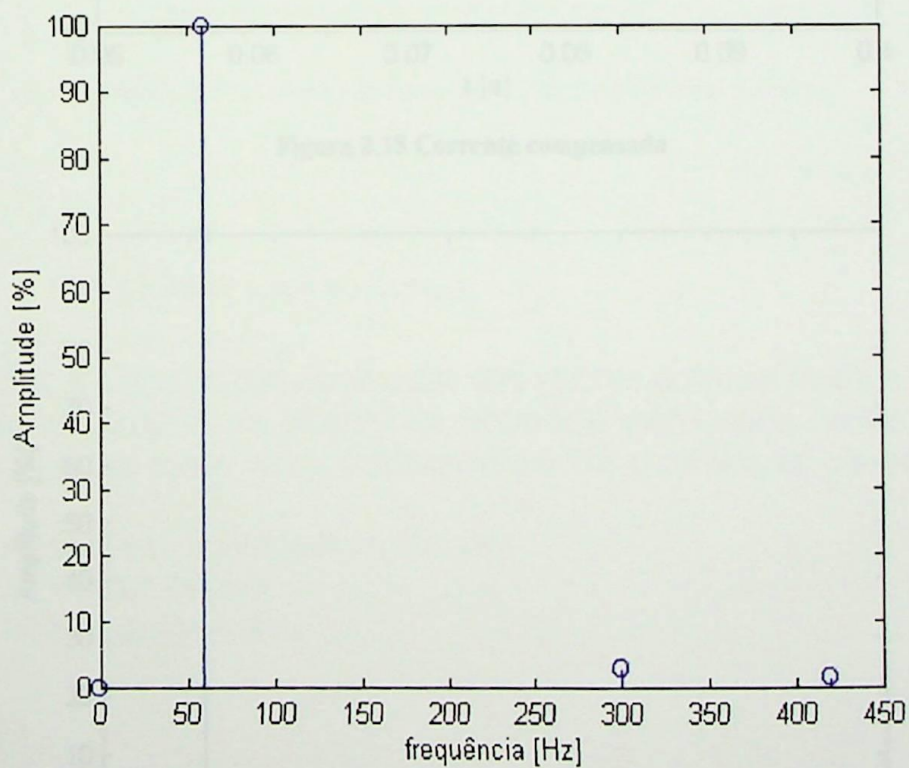


Figura 2.14 Espectro de frequências da tensão

Tabela 2.1 Conteúdo harmônica - Tensão Fase A

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 3.04            | 300        |
| 1.53            | 420        |

Para esta situação, aplicando a teoria das potências real e imaginária, a corrente compensada (figura 2.15) apresentará componentes harmônicas como se pode verificar na figura 2.16 e tabela 2.2:

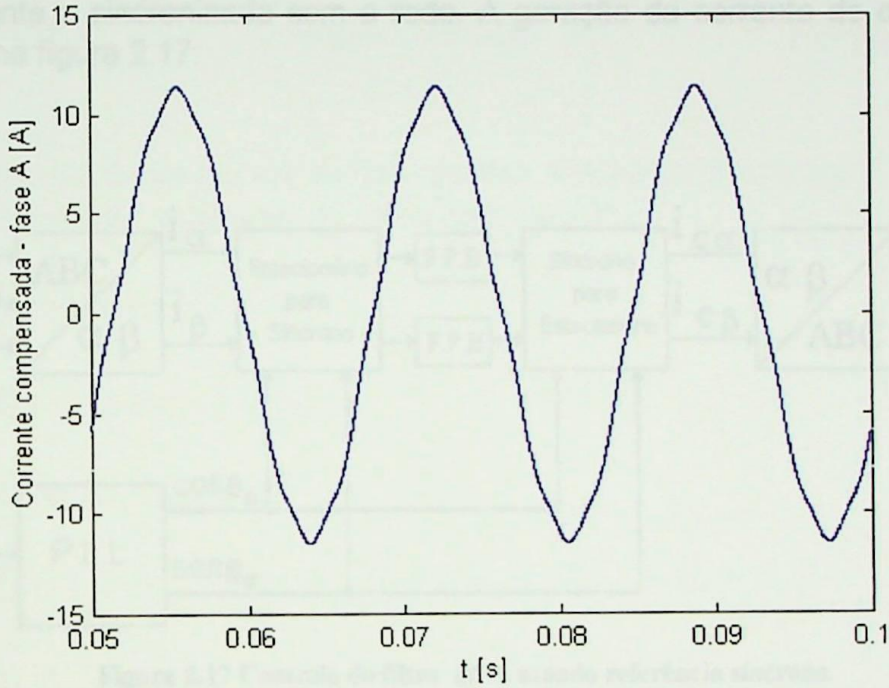


Figura 2.15 Corrente compensada

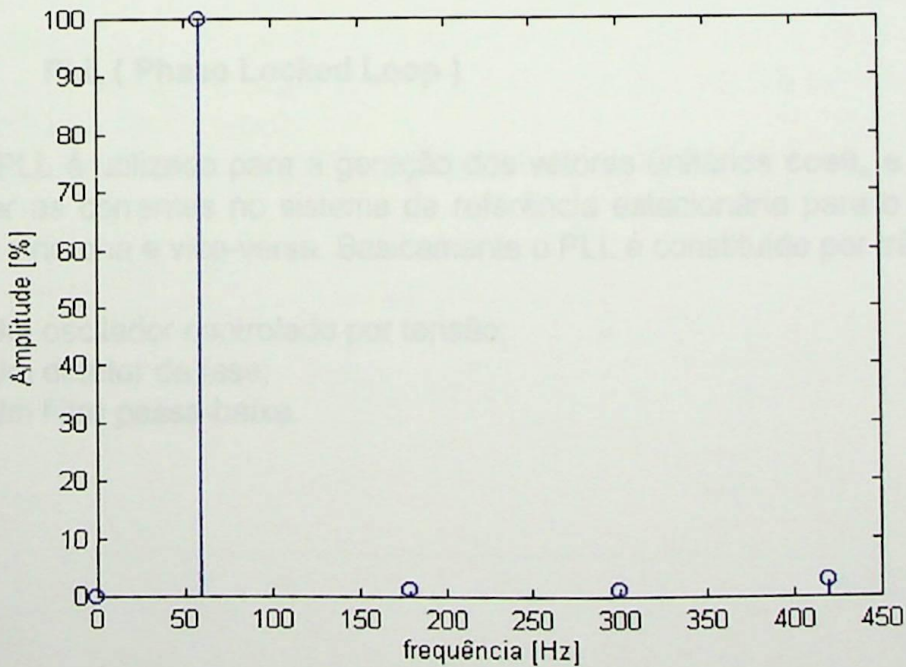


Figura 2.16 Espectro de frequências da corrente

Tabela 2.2 Conteúdo Harmônico na corrente - Fase A

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 1.20            | 180        |
| 1.31            | 300        |
| 2.88            | 420        |

Para resolver este problema, Bhattacharya et al [3] propuseram que se calculasse a corrente de controle do filtro ativo utilizando uma referência independente e sincronizada com a rede. A geração da corrente de controle está mostrada na figura 2.17:

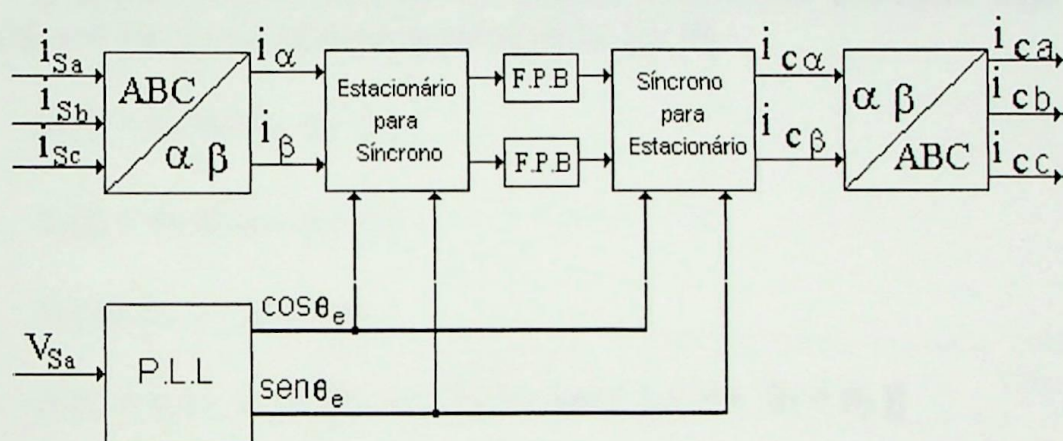


Figura 2.17 Controle do filtro ativo usando referência síncrona

### 2.3.1 PLL ( Phase Locked Loop )

O PLL é utilizado para a geração dos vetores unitários  $\cos\theta_e$  e  $\sin\theta_e$  para transformar as correntes no sistema de referência estacionária para o sistema de referência síncrona e vice-versa. Basicamente o PLL é constituído por três blocos:

1. Um oscilador controlado por tensão;
2. Um detetor de fase;
3. Um filtro passa-baixa.

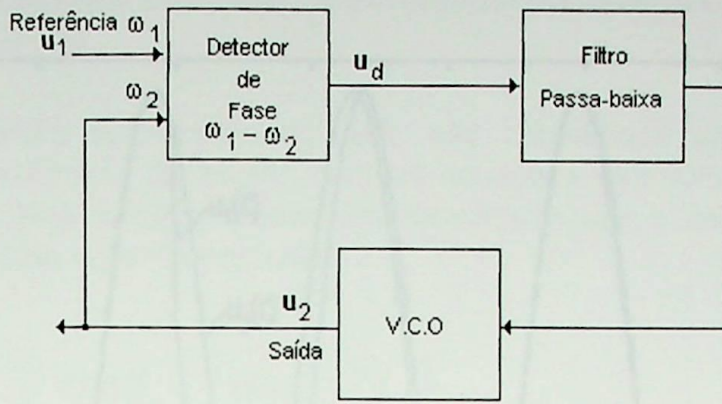


Figura 2.18 Circuito PLL

O detetor de fase pode ser um simples multiplicador analógico. Seja  $u_1(t)$  o sinal de referência e  $u_2(t)$  sinal de saída dados por [8] :

$$u_1(t) = U_1 \text{sen}(\omega_1 t + \theta_1) \quad (2.21)$$

$$u_2(t) = U_2 \text{sen}(\omega_1 t + \theta_2) \quad (2.22)$$

Tomando  $u_1 \cdot u_2$  temos:

$$u_d(t) = k \cdot U_1 \cdot U_2 \cdot [ \text{sen}(\theta_1 - \theta_2) + \text{sen}(2\omega_1 t + \theta_1 + \theta_2) ] \quad (2.23)$$

Onde  $k$  é uma constante que representa o ganho do detetor. Da equação 2.23 tem-se duas componentes: uma componente **cc** dada por:  $(\text{sen}(\theta_1 - \theta_2))$  que representa a diferença de fase no qual o PLL atuará de modo que tenhamos  $\theta_1 - \theta_2 = 0$  fazendo com que o sinal de saída esteja em fase com o sinal de entrada e uma componente **ca** dada por:  $(\text{sen}(2\omega_1 t + \theta_1 + \theta_2))$  e que deverá ser filtrada por um filtro passa-baixa de 1ª ordem.

A figura abaixo mostra o PLL implementado no Simulink:

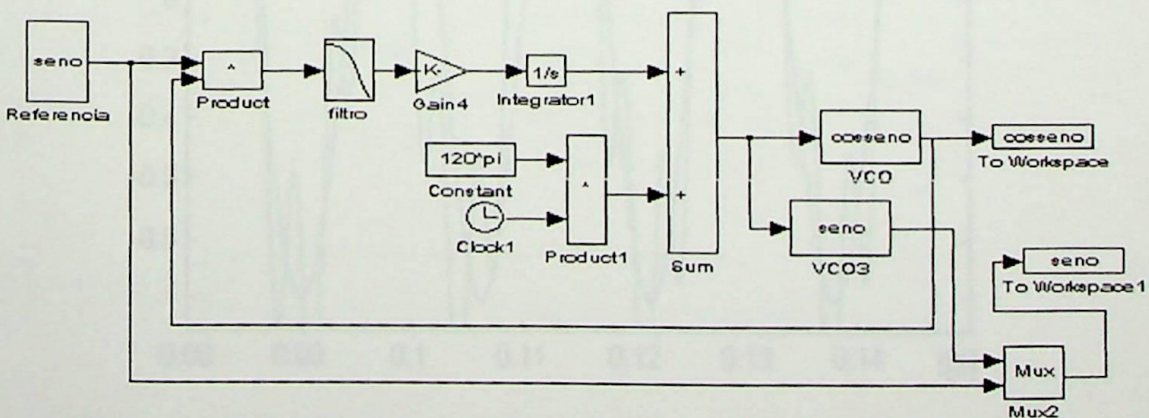


Figura 2.19 Modelo de simulação do PLL

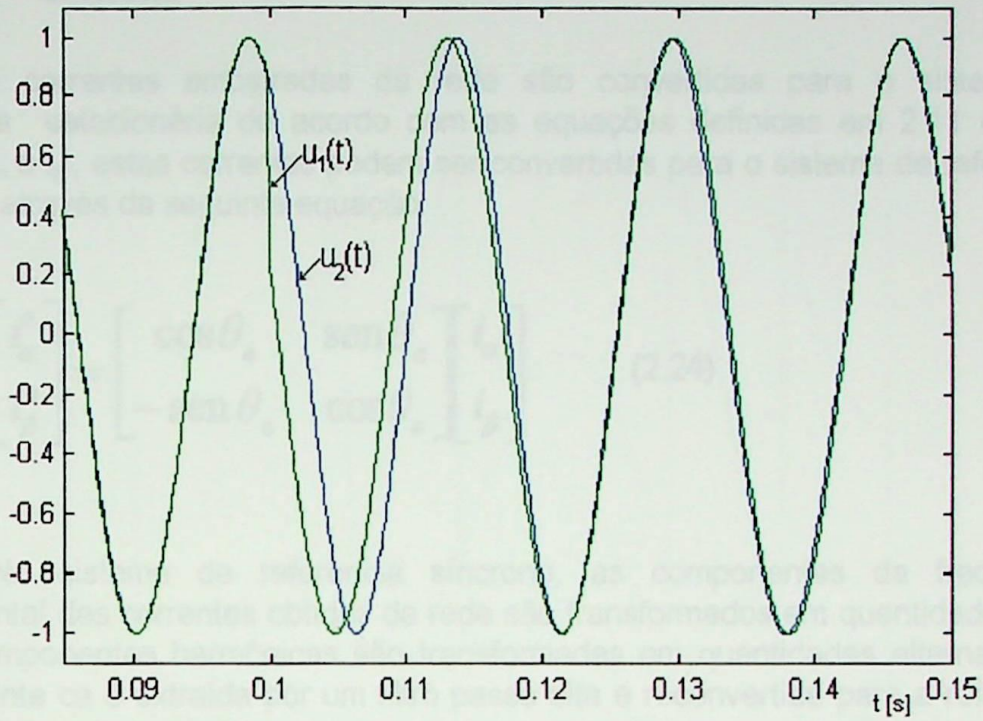


Figura 2.20 Resposta do PLL

O P.L.L tem a grande vantagem de ser relativamente imune a ruídos. Na simulação abaixo, o sinal de referência será uma senóide com 10% de 5ª harmônica. Note que a saída será senoidal e “amarrada” com a referência:

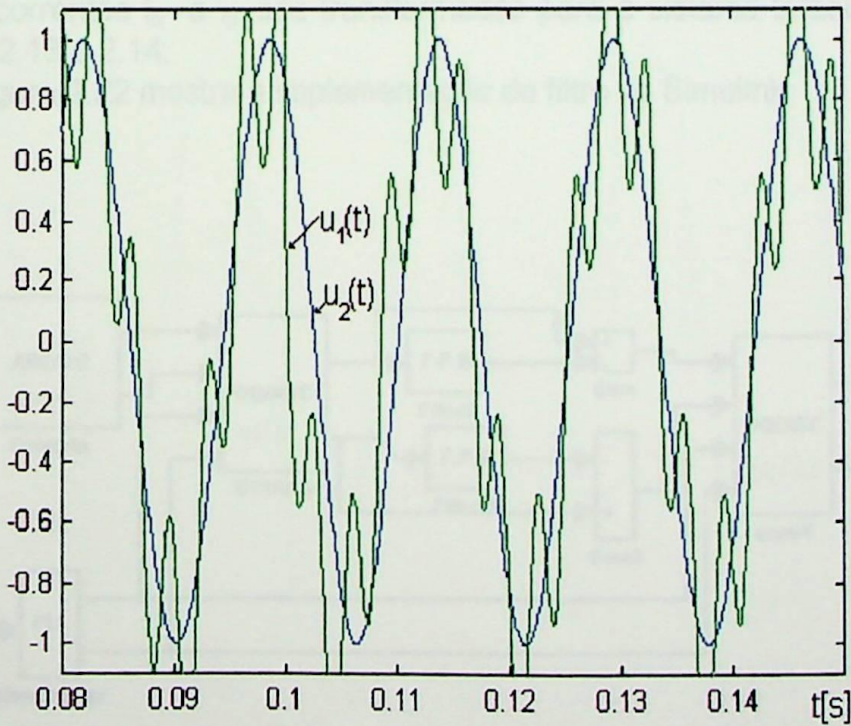


Figura 2.21 Resposta do PLL a um sinal de entrada distorcido

### 2.3.2 Cálculo das Correntes de Compensação usando Referência Síncrona

As correntes amostradas da rede são convertidas para o sistema de referência estacionária de acordo com as equações definidas em 2.11 e 2.12. Obtidas  $i_\alpha$  e  $i_\beta$ , estas correntes podem ser convertidas para o sistema de referência síncrono através da seguinte equação:

$$\begin{bmatrix} i_\alpha^e \\ i_\beta^e \end{bmatrix} = \begin{bmatrix} \cos\theta_e & \text{sen}\theta_e \\ -\text{sen}\theta_e & \cos\theta_e \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (2.24)$$

No sistema de referência síncrono, as componentes da frequência fundamental das correntes obtidas da rede são transformados em quantidades cc e todas componentes harmônicas são transformadas em quantidades alternadas. A componente ca é extraída por um filtro passa alta e reconvertida para a referência estacionária pela equação:

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} \cos\theta_e & -\text{sen}\theta_e \\ \text{sen}\theta_e & \cos\theta_e \end{bmatrix} \begin{bmatrix} i_{\alpha(ac)}^e \\ i_{\beta(ac)}^e \end{bmatrix} \quad (2.25)$$

As correntes  $i_\alpha$  e  $i_\beta$  são transformadas para o sistema trifásico através das equações 2.13 e 2.14.

A figura 2.22 mostra a implementação do filtro no Simulink:

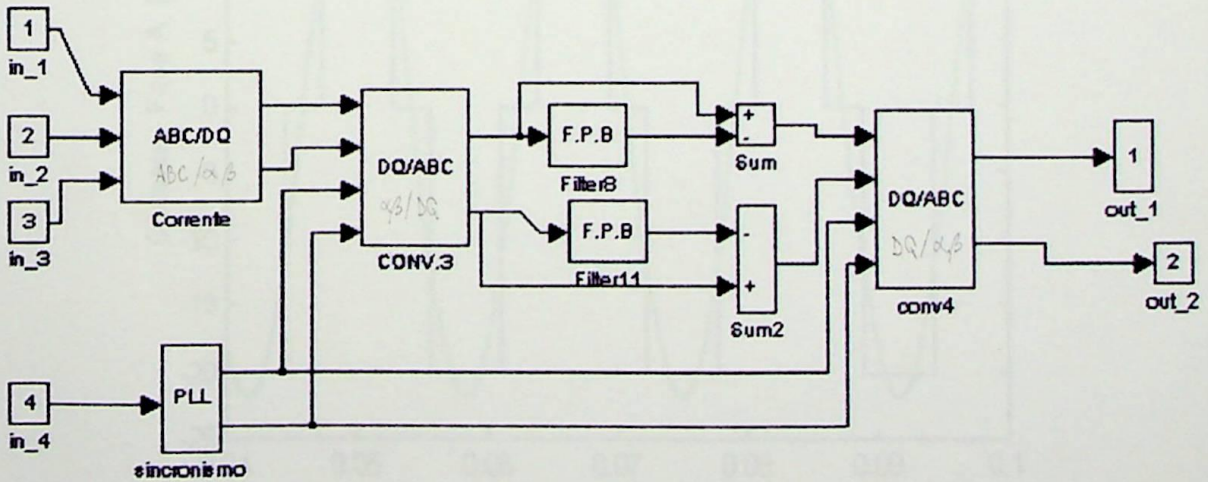


Figura 2.22 Modelo de simulação do filtro ativo de potência usando referência síncrona

Os resultados desta estratégia podem ser vistos nas figuras 2.23 e 2.24:

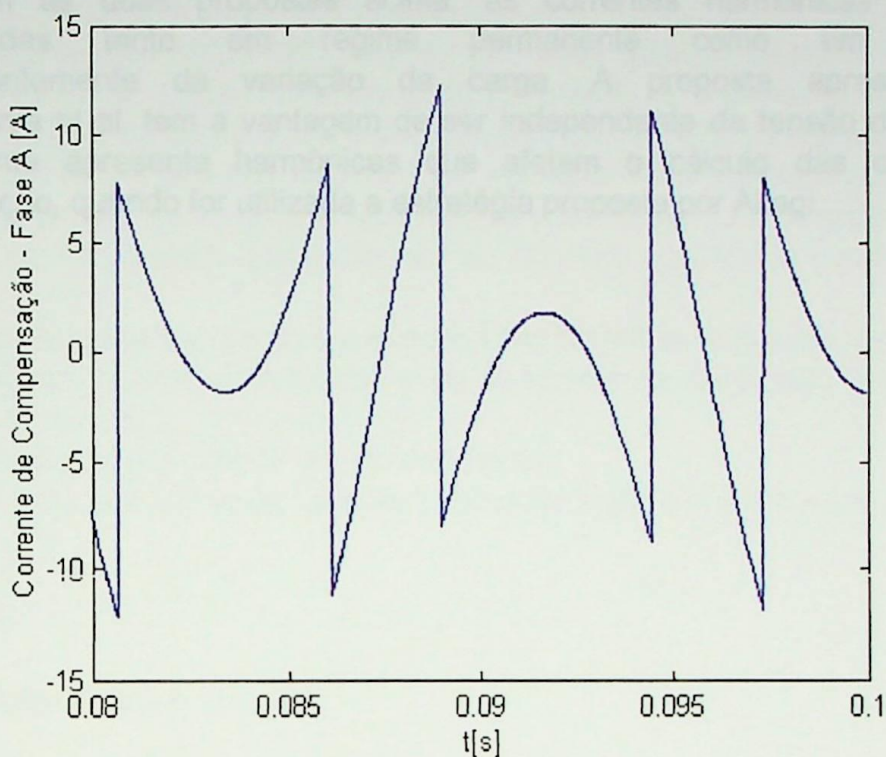


Figura 2.23 Corrente de compensação utilizando referência síncrona

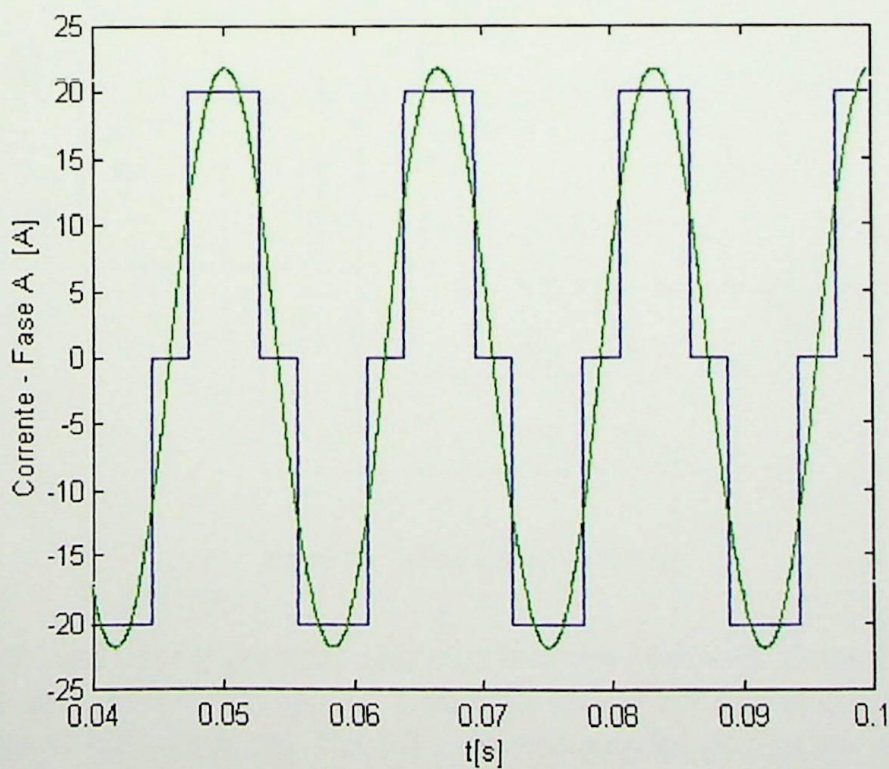


Figura 2.24 Resposta do filtro ativo

## 2.4 Conclusões

Com as duas propostas acima, as correntes harmônicas podem ser compensadas tanto em regime permanente como em transitório, independentemente da variação da carga. A proposta apresentada por Bhattacharya et al. tem a vantagem de ser independente da tensão da fonte, que normalmente apresenta harmônicas que afetam o cálculo das correntes de compensação, quando for utilizada a estratégia proposta por Akagi.

Estratégias utilizadas na modulação vetorial têm as seguintes vantagens:

- Maior percentual na fundamental de tensão de saída com baixa distorção harmônica.
- Redução das perdas por chaveamento.
- É uma técnica apropriada para implementação em microprocessadores.

### 3.1 A Modulação Vetorial

Um inversor fonte de tensão é constituído basicamente por seis chaves e indutores de filtro. O IGBT é utilizado em inversores de potência e média potência, duas em cada fase representadas pela figura 3.1.

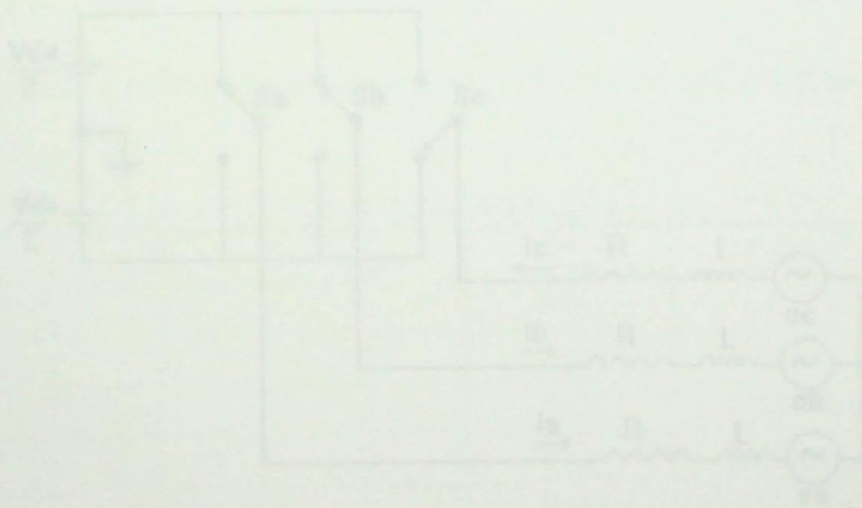


Figura 3.1 Inversor fonte de Tensão

As chaves podem produzir oito combinações possíveis. Considerando que o estado de uma chave será igual a 1 quando estiver conectada em  $+V_{dc} / 2$  e 0 quando estiver conectada em  $-V_{dc} / 2$ , as oito estados podem ser representados por meio de vetores complexos no plano  $\alpha - \beta$  conforme a expressão 3.1

## CAPÍTULO 3 - MODULAÇÃO VETORIAL PARA INVERSORES V.S.I

Qualquer estratégia PWM para um conversor estático de potência envolve o compromisso entre a qualidade da corrente gerada e a perda e desgaste das chaves resultante do alto chaveamento. Durante as três últimas décadas o assunto tem sido estudado e isto tem resultado em inúmeras estratégias para a geração do PWM. Uma destas estratégias, a **modulação vetorial** [9], [10] surgida em fins dos anos 80, tem tido grande aceitação não só no meio acadêmico como também na indústria.

Estratégias baseadas na modulação vetorial tem as seguintes vantagens[9]:

- Maior percentual na fundamental da tensão de saída com baixa distorção harmônica;
- Redução das perdas por chaveamento;
- É uma técnica apropriada para implementação em microprocessadores.

### 3.1 A Modulação Vetorial

Um inversor fonte de tensão trifásico é constituído basicamente por seis chaves ( atualmente os IGBT's tem se destacado em inversores de pequena e média potência ), duas em cada fase representadas pela figura 3.1:

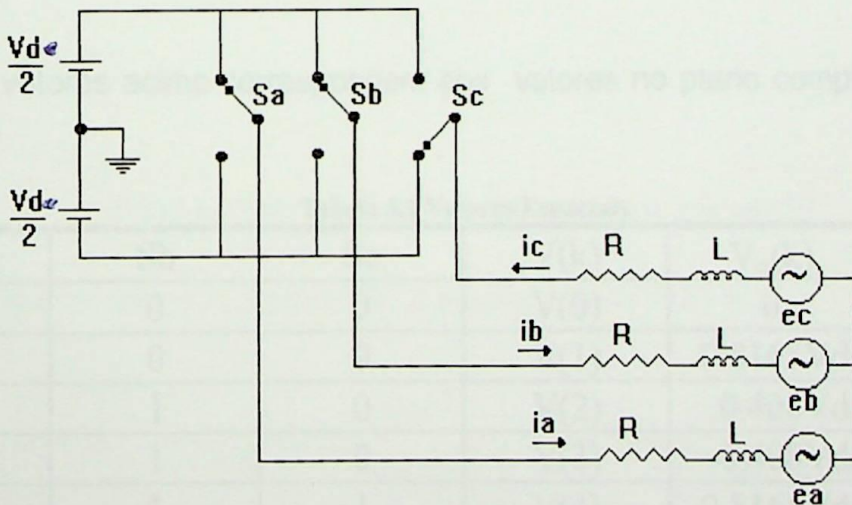


Figura 3.1 Inversor fonte de Tensão

As chaves podem produzir oito combinações possíveis. Considerando que o estado de uma chave será igual a **1** quando estiver conectada em  $+V_{dc} / 2$  e **0** quando estiver conectada em  $-V_{dc} / 2$ , os oito estados podem ser representados por meio de vetores complexos no plano  $\alpha \beta$  conforme a expressão 3.1:

$$\vec{V}(k) = V_{\alpha}(k) + jV_{\beta}(k) = \begin{cases} \sqrt{\frac{2}{3}} \cdot V_{dc} \cdot e^{j\frac{k\pi}{3}} \dots k = 1,2,\dots,6 \\ 0 \dots \dots \dots k = 0,7 \end{cases} \quad (3.1)$$

Estes vetores podem ser representados no plano complexo conforme a figura 3.2:

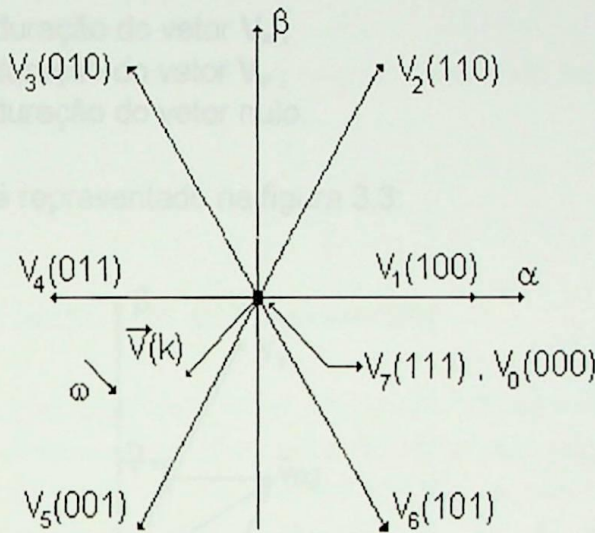


Figura 3.2 Vetores espaciais

Os vetores acima correspondem aos valores no plano complexo dado pela tabela 3.1:

Tabela 3.1 Vetores Espaciais

| Sa | Sb | Sc | V(k) | $V_{\alpha}(k)$ | $V_{\beta}(k)$ |
|----|----|----|------|-----------------|----------------|
| 0  | 0  | 0  | V(0) | 0               | 0              |
| 1  | 0  | 0  | V(1) | 0.8165Vdc       | 0              |
| 1  | 1  | 0  | V(2) | 0.408Vdc        | 0.707Vdc       |
| 0  | 1  | 0  | V(3) | -0.408Vdc       | 0.707Vdc       |
| 0  | 1  | 1  | V(4) | -0.8165Vdc      | 0              |
| 0  | 0  | 1  | V(5) | -0.408Vdc       | -0.707Vdc      |
| 1  | 0  | 1  | V(6) | 0.408Vdc        | -0.707Vdc      |
| 1  | 1  | 1  | V(7) | 0               | 0              |

O inversor não entrega uma tensão senoidal para a carga mas um vetor de tensão  $\vec{V}(k)$ , girando com velocidade angular  $\omega$  que pode ser decomposto numa

soma de vetores adjacentes. Na figura 3.2, os vetores adjacentes a  $\vec{V}(k)$  são os vetores  $V_4$  e  $V_5$ . Seja  $V_x$  o vetor que antecede o vetor  $\vec{V}(k)$ ,  $V_y$  o vetor que sucede o vetor  $\vec{V}(k)$  e  $V_0$  o vetor nulo que tanto pode ser  $V_0$  como  $V_7$ . Em qualquer instante tem-se:

$$\vec{V}(k) = \frac{1}{T}(V_x \cdot T_x + V_y T_y + V_0 T_0) \quad (3.2)$$

onde:  $T_x$  é o tempo de duração do vetor  $V_x$ ,  
 $T_y$  é o tempo de duração do vetor  $V_y$ ,  
 $T_0$  é o tempo de duração do vetor nulo.

O vetor  $\vec{V}(k)$  está representado na figura 3.3:

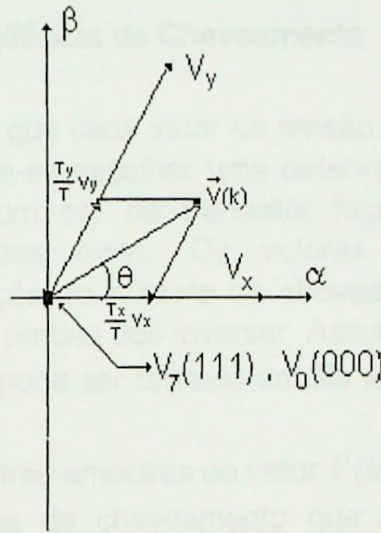


Figura 3.3 Vetor de tensão produzido pela modulação vetorial

Em coordenadas retangulares, a equação para  $\vec{V}(k)$  é:

$$T_x \sqrt{\frac{2}{3}} V_d \begin{bmatrix} 1 \\ 0 \end{bmatrix} + T_y \sqrt{\frac{2}{3}} V_d \begin{bmatrix} \cos 60^\circ \\ \sin 60^\circ \end{bmatrix} = T \cdot |\vec{V}(k)| \cdot \begin{bmatrix} \cos \theta \\ \sin \theta \end{bmatrix} \quad (3.3)$$

As durações  $T_x$ ,  $T_y$  e  $T_0$  podem ser calculadas por:

$$T_x = T \cdot a \cdot \frac{\sin(60^\circ - \theta)}{\sin 60^\circ} \quad (3.4)$$

$$T_y = T \cdot a \cdot \frac{\text{sen } \theta}{\text{sen } 60^\circ} \quad (3.5)$$

$$T_0 = T - T_x - T_y \quad (3.6)$$

$$a = \frac{|\vec{V}(k)|}{\sqrt{2/3} \cdot V_d} \quad (3.7)$$

onde  $V_d$  é a tensão no link dc e  $\theta$  é o ângulo central do segmento amostrado e  $0 \leq \theta \leq 60^\circ$ .

### 3.2 Otimização da Seqüência de Chaveamento

É importante observar que cada vetor de tensão fornece informação das três fases simultaneamente. Pode-se escolher uma determinada seqüência de vetores de tal modo que apenas um par de transistor faça a comutação, originando mudança apenas numa das fases. Os vetores  $V_0$  e  $V_7$  são aplicados sistematicamente para redução do número de chaveamento e conseqüentemente para obter uma redução nas perdas dos inversor. Assumindo a amostragem regular de  $\vec{V}(k)$ , cada setor de  $60^\circ$  pode ser dividido em  $N_s$  segmentos que constituirão o intervalo de chaveamento.

Por exemplo, fazendo três amostras do vetor  $\vec{V}(k)$  no 1º setor como mostrado na figura 3.4, a seqüência de chaveamento que reduz o chaveamento está mostrado na figura 3.5.

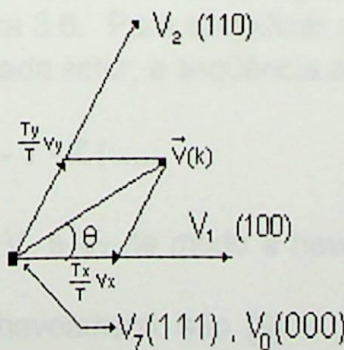


Figura 3.4 Cálculo da tensão vetorial

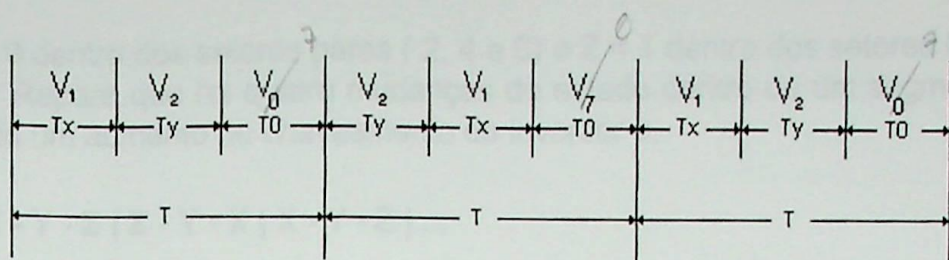


Figura 3.5 Seqüência de mostragem do vetor de tensão

No domínio do tempo, os valores de tensão nas fases A, B e C do inversor são mostrados na figura 3.6:

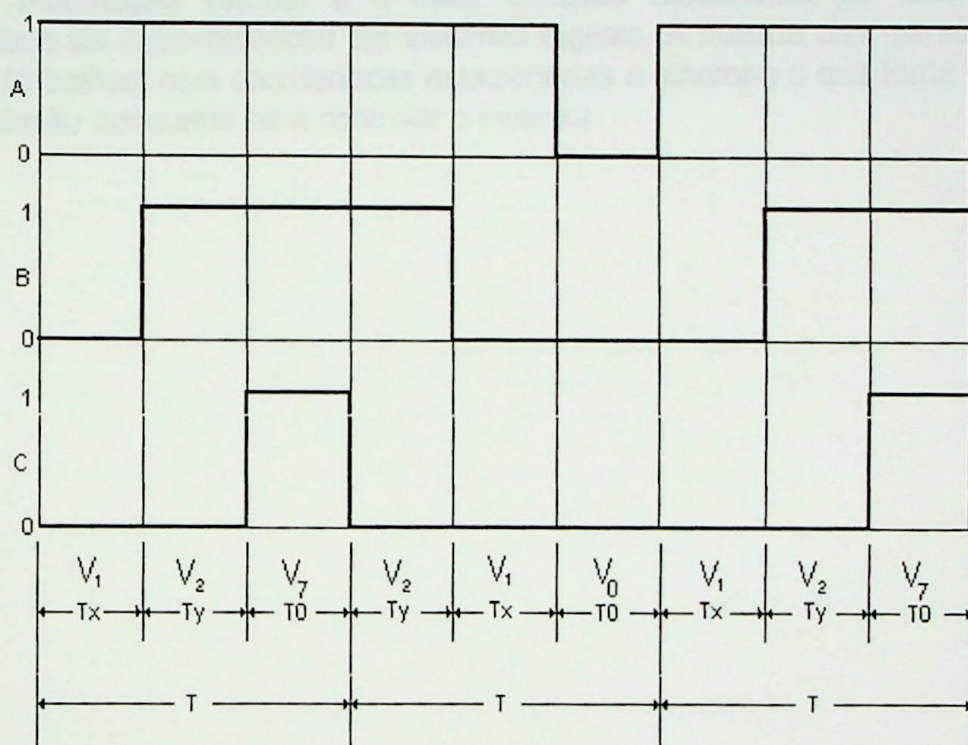


Figura 3.6 Sinais de comando para o inversor PWM

Pela seqüência de chaveamento dada na figura 3.5, apenas uma fase sofre mudança, como mostra a figura 3.6. Para simplificar a notação, sejam  $X = V_x$ ,  $Y = V_y$  e  $Z = V_0$  ou  $V_7$ . Dentro de cada setor, a seqüência acima pode ser descrita como:

$$| X - Y - Z | Y - X - Z | X - Y - Z | \dots \quad (I)$$

onde o vetor Z alterna entre  $V_0$  e  $V_7$  de modo a haver apenas uma mudança por fase.

Outras seqüências de chaveamento são [9]:

$$| Z - X - Y - Z | Z - Y - X - Z | \dots \quad (II)$$

onde  $Z = 0$  dentro dos setores pares ( 2, 4 e 6) e  $Z = 1$  dentro dos setores ímpares ( 1, 3 e 5). Repare que há quatro mudanças de estado dentro de um segmento. Isto representa um aumento no chaveamento do inversor e,

$$| X - Y - Z | Z - Y - X | X - Y - Z | \dots \quad (III)$$

onde  $Z = 0$  nos segmentos pares e  $Z = 1$  nos segmentos ímpares. A seqüência (III) produz a menor perda por chaveamento no inversor [9].

### 3.3 Conclusões

A modulação vetorial é a mais utilizada atualmente por sua relativa simplicidade de implementação em sistemas digitais. A maioria das estratégias de controle trabalham com coordenadas estacionárias e síncrona o que torna este tipo de modulação adequada para controlar o inversor.



Figura 4.3 Inversor PWM controlado por corrente

Existem muitas estratégias para se fazer o controle de corrente [14][16]. Uma muito utilizada é o Controle de Corrente por Histerese, por apresentar as seguintes vantagens:

- Fácil implementação;
- Resposta dinâmica rápida;
- Não é sensível a variações dos parâmetros da carga.

Porém, o controle de corrente apresenta as seguintes desvantagens [12]:

- A seqüência de chaveamento é fortemente influenciada pelos parâmetros da carga e pela largura de banda de resposta do compensador;
- Para não deixar o controle gerar um chaveamento aleatório, a freqüência de chaveamento não é uniforme durante todo o período, isto dificulta a proteção das chaves do inversor, além de alta freqüência de chaveamento.

## CAPÍTULO 4 - CONTROLE DE CORRENTE POR HISTERESE

Muitas das aplicações envolvendo conversores VSI-PWM, em que se exige alto desempenho como controle vetorial em motores AC, UPS e filtro ativo de potência, possuem alguma estrutura de controle com laço de corrente. Estes conversores são denominados de conversores PWM controlados por corrente (CC-PWM - Current Controlled PWM).

A principal tarefa de controle num sistema CC-PWM é forçar a corrente que alimenta a carga a seguir uma corrente de referência. Comparando-se a corrente de controle com a medida, o circuito de controle deverá gerar os estados que as chaves do conversor deverão assumir para que a corrente medida fique o mais próximo possível da corrente de referência. A diferença (erro) entre a corrente de referência e a corrente a ser controlada é definida como sendo  $\varepsilon$  como ilustra a figura 4.1:

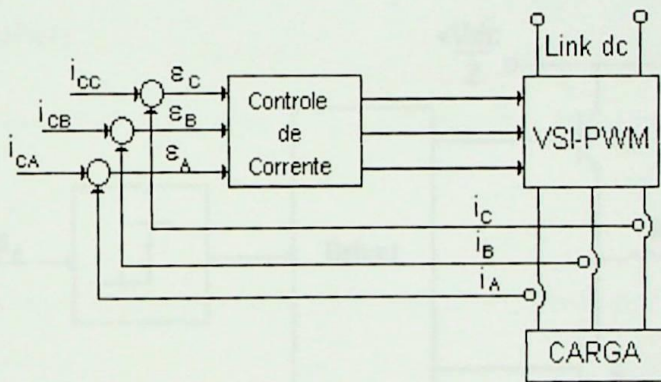


Figura 4.1 Inversor PWM controlado por corrente

Existem muitas estratégias para se fazer o controle de corrente [11]-[16]. Uma muito utilizada é o Controle de Corrente por Histerese, por apresentar as seguintes vantagens:

- Fácil implementação;
- Resposta dinâmica rápida;
- Não é sensível a variações dos parâmetros na carga.

Porém, o controle de corrente apresenta as seguintes desvantagens [12]:

- A frequência de chaveamento é fortemente influenciada pelos parâmetros da carga e pela largura da banda de histerese do comparador;
- Pelo fato do controle gerar um chaveamento aleatório, a frequência de chaveamento não é uniforme durante todo o período. Isto dificulta a proteção das chaves do inversor, além da alta frequência de chaveamento.

- O erro não é estritamente confinado dentro da banda podendo chegar a alcançar o dobro desta.

Para compensar estas desvantagens, várias técnicas surgiram, algumas serão estudadas neste capítulo.

Especificamente no caso do Filtro Ativo, é desejável que o controle de corrente tenha uma resposta dinâmica muito rápida para acompanhar as correntes de compensação geradas pelo filtro. Deste modo, o controle de corrente por Histerese será utilizado neste trabalho para controle do inversor PWM.

#### 4.1 O controle de Corrente por Histerese

O princípio de funcionamento de um controle de corrente por Histerese pode ser explicado com a utilização da figura abaixo 4.2 [ 14 ]:

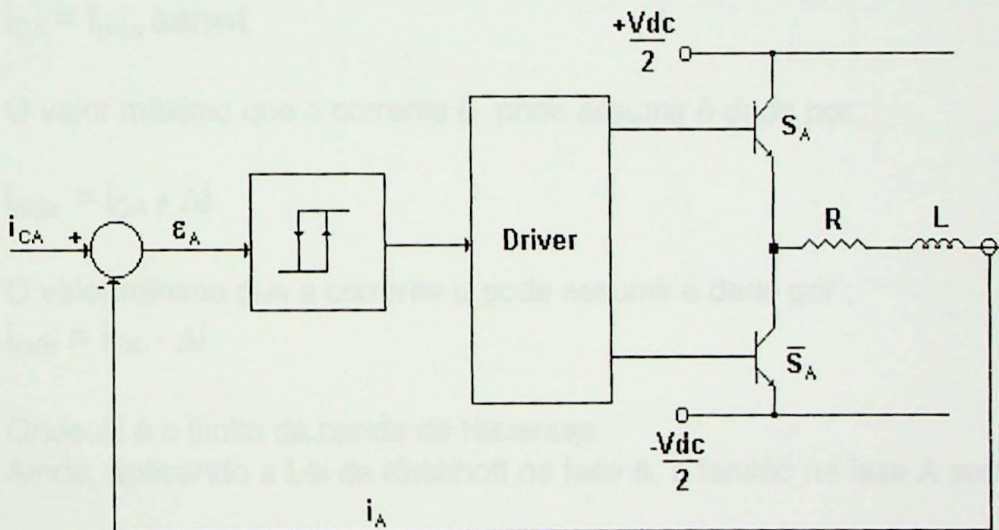


Figura 4.2 Controle de corrente por histerese

No controle de corrente por Histerese, a corrente atual  $i_A$  na carga é comparada com a corrente de referência  $i_{CA}$ . Se a corrente  $i_A$  exceder o limite superior da banda de Histerese, o transistor  $S_A$  é desligado e o transistor  $\bar{S}_A$  é ligado. Com isto, a corrente  $i_A$  tende a diminuir de valor e esta situação permanecerá até que a corrente  $i_A$  atinja o limite inferior da banda de Histerese, o que fará com o estado das chaves se inverta.

A figura 4.3 ilustra o processo descrito acima:

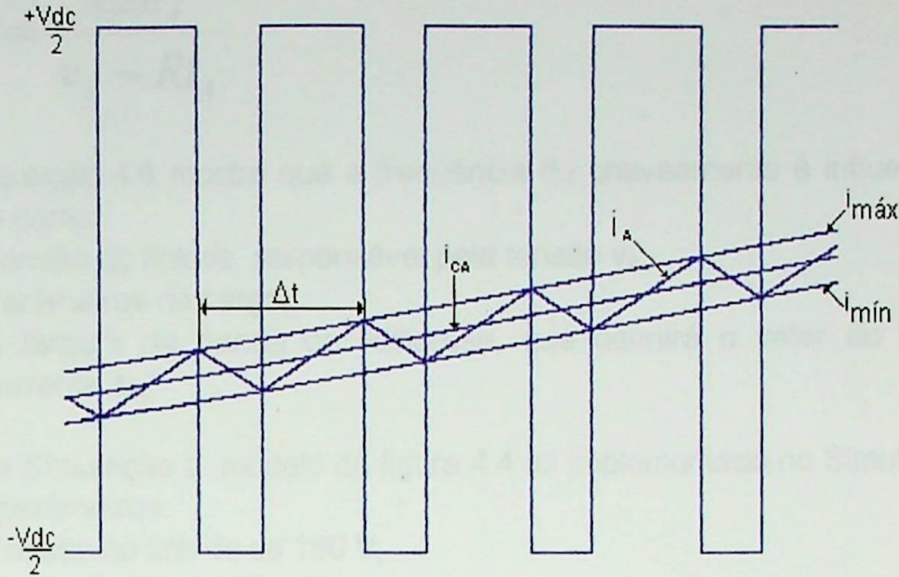


Figura 4-A, Princípio do controle de corrente por histerese

Se o comparador tem uma banda fixa, para uma referência senoidal tem-se:

$$i_{CA} = I_{máx} \text{sen} \omega t \quad (4.1)$$

O valor máximo que a corrente  $i_A$  pode assumir é dado por:

$$i_{máx} = i_{CA} + \Delta i \quad (4.2)$$

O valor mínimo que a corrente  $i_A$  pode assumir é dado por :

$$i_{mín} = i_{CA} - \Delta i \quad (4.3)$$

Onde  $\Delta i$  é o limite da banda de Histerese.

Ainda, aplicando a Lei de Kirchhoff na fase A, a tensão na fase A será:

$$v_A = R \cdot i_A + L \frac{di_A}{dt} \quad (4.4)$$

A equação acima pode ser aproximada por:

$$v_A = R \cdot i_A + L \frac{\Delta i_A}{\Delta t} \quad (4.5)$$

O tempo  $\Delta t$  no qual a corrente terá uma variação  $\Delta i_A = i_{máx} - i_{mín}$  é dado por:

$$\Delta t = \frac{L \Delta i_A}{v_A - R i_A} \quad (4.6)$$

A equação 4.6 mostra que a frequência de chaveamento é influenciada por fatores tais como:

- Tensão do link dc, responsável pela tensão  $v_A$ ;
- Parâmetros da carga;
- A largura da banda de Histerese, que definirá o valor do "ripple" de corrente  $\Delta i_A$ .

Para Simulação o modelo da figura 4.4 foi implementado no Simulink com os seguintes parâmetros:

- Tensão no link dc de 160 V;
- Carga:  $R=2\Omega$ ,  $L=20$  mH;
- Corrente de referência: 3 A, 60Hz;
- $\Delta i = \pm 0.4$  A.

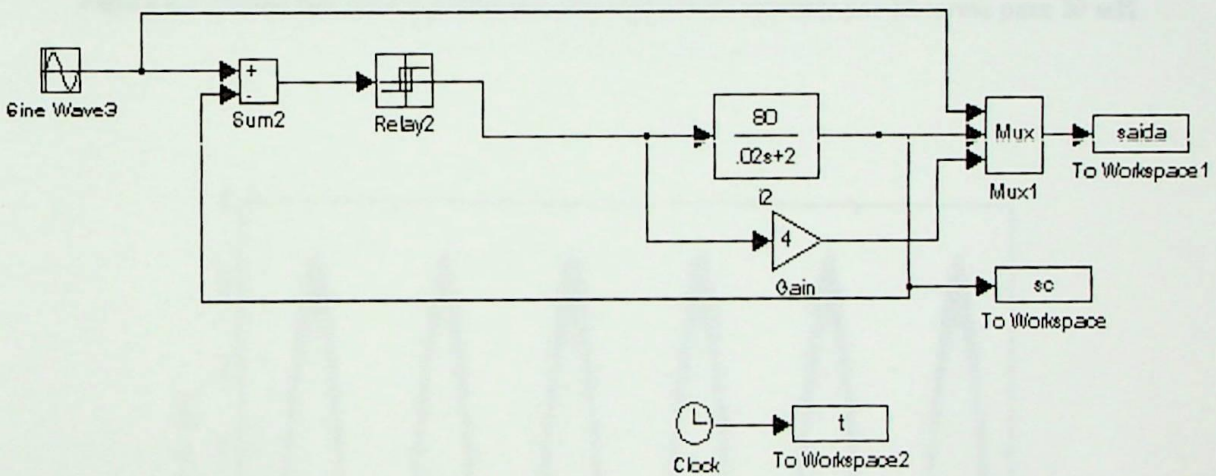


Figura 4.4 Modelo para simulação do controle de corrente por histerese

Os resultados obtidos são mostrados nas figuras: 4.5, 4.6, 4.7, 4.8 e tabela 4.1.

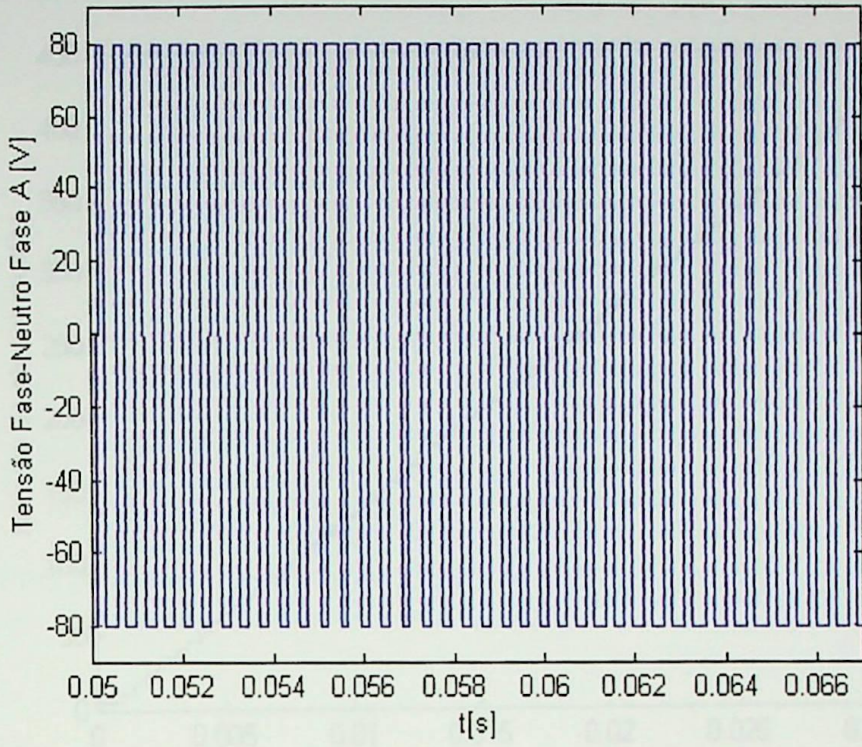


Figura 4.5 Tensão fase neutro produzido pelo controle de corrente por histerese para 20 mH

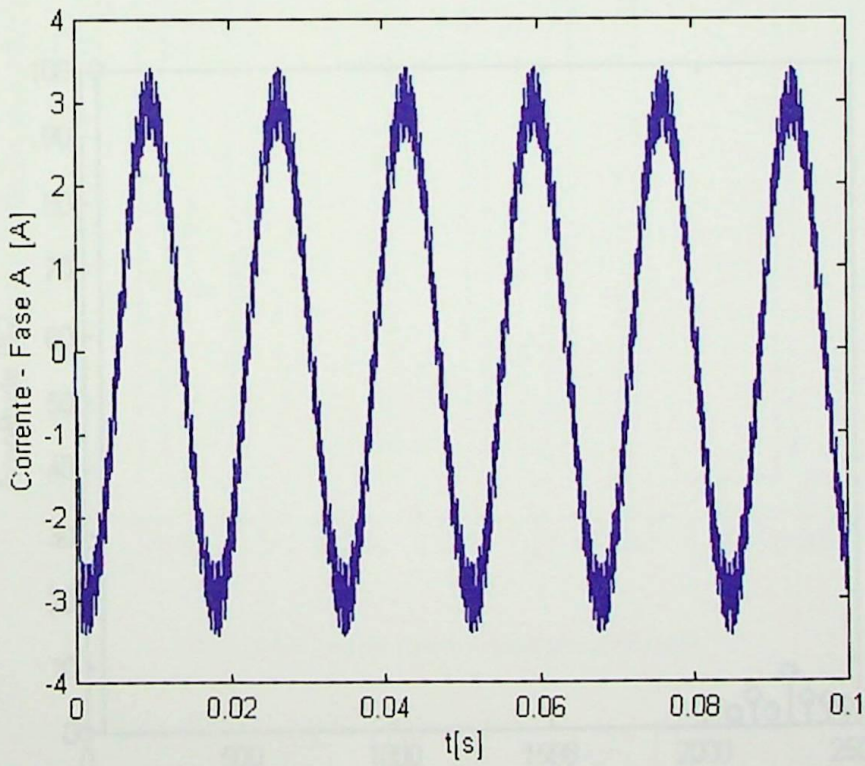


Figura 4.6 Corrente na carga para L=20 mH

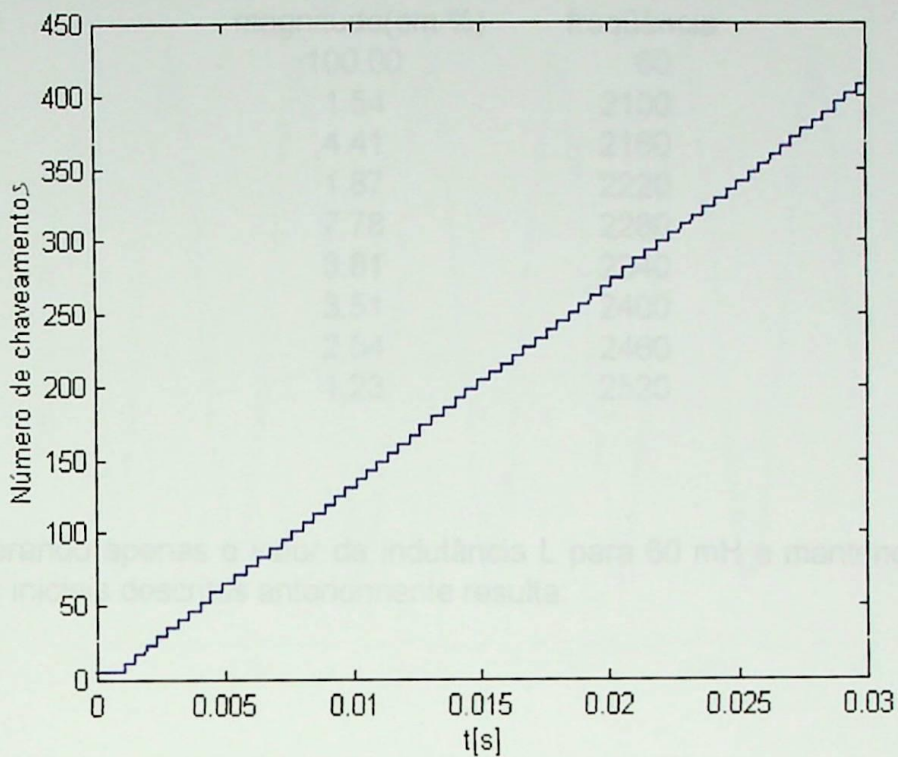


Figura 4.7 Número de chaveamentos

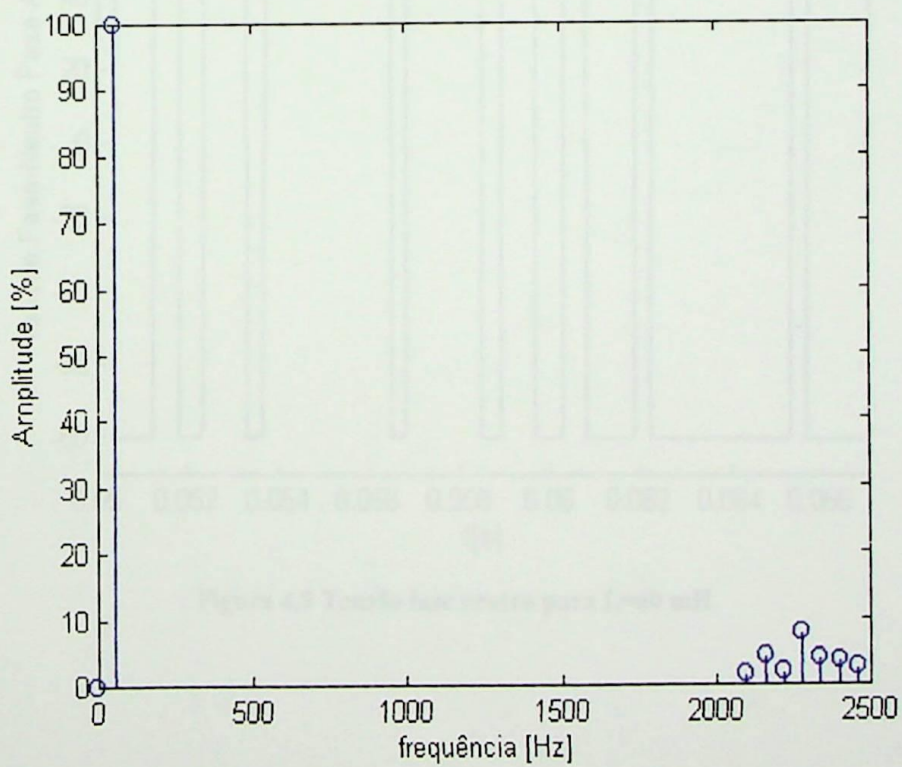
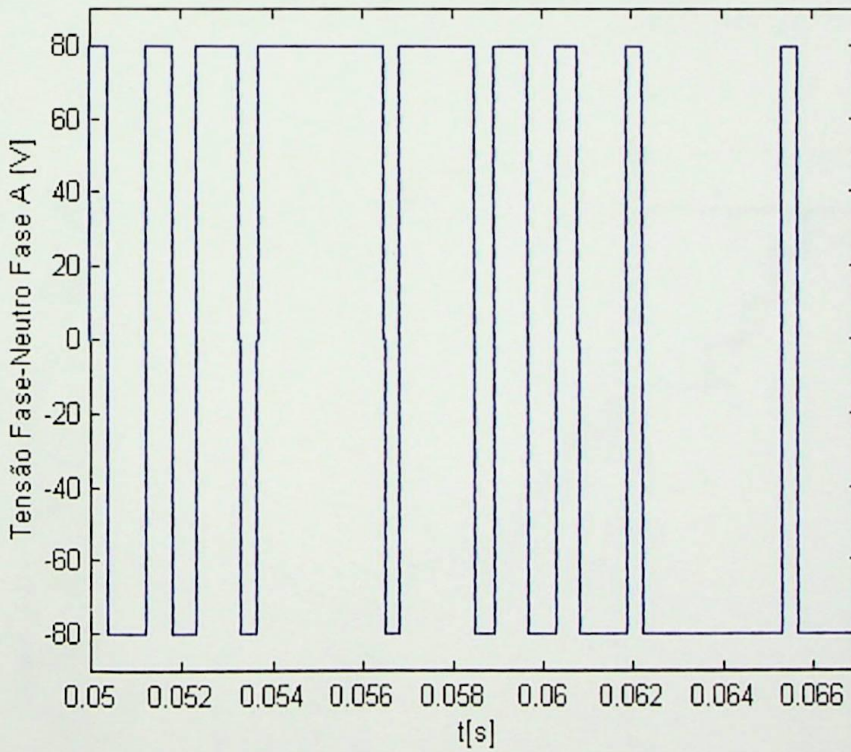


Figura 4.8 Espectro de frequência da corrente

**Tabela 4.1 Conteúdo Harmônico na Fase A para L=20 mH**

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 1.54            | 2100       |
| 4.41            | 2160       |
| 1.87            | 2220       |
| 7.78            | 2280       |
| 3.81            | 2340       |
| 3.51            | 2400       |
| 2.54            | 2460       |
| 1.23            | 2520       |

Alterando apenas o valor da indutância L para 60 mH e mantendo todas as condições iniciais descritas anteriormente resulta:



**Figura 4.9 Tensão fase neutro para L=60 mH**

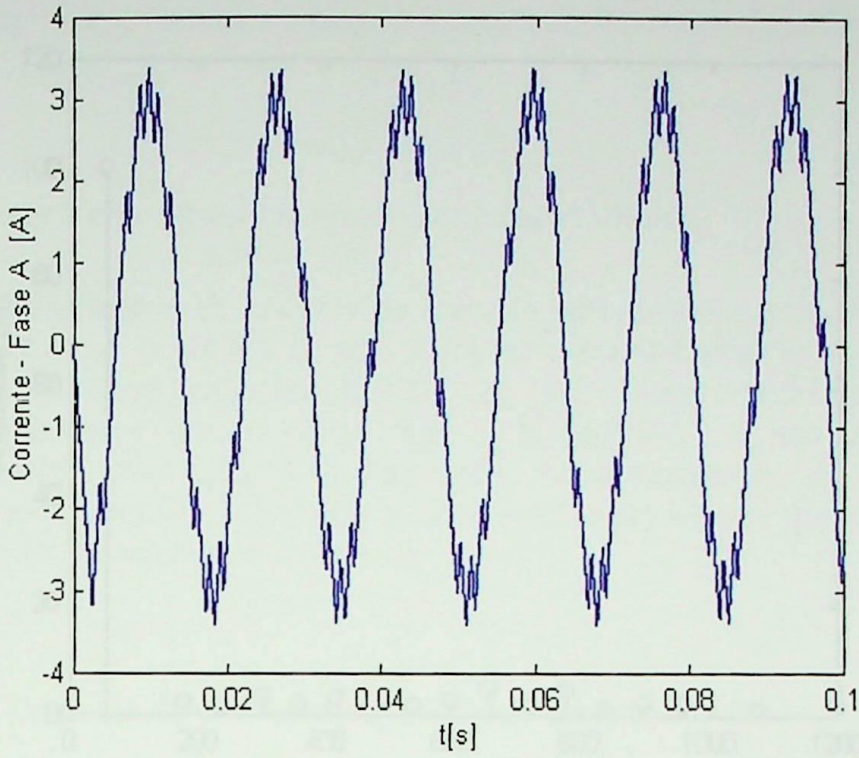


Figura 4.10 Corrente na carga para  $L=60$  mH

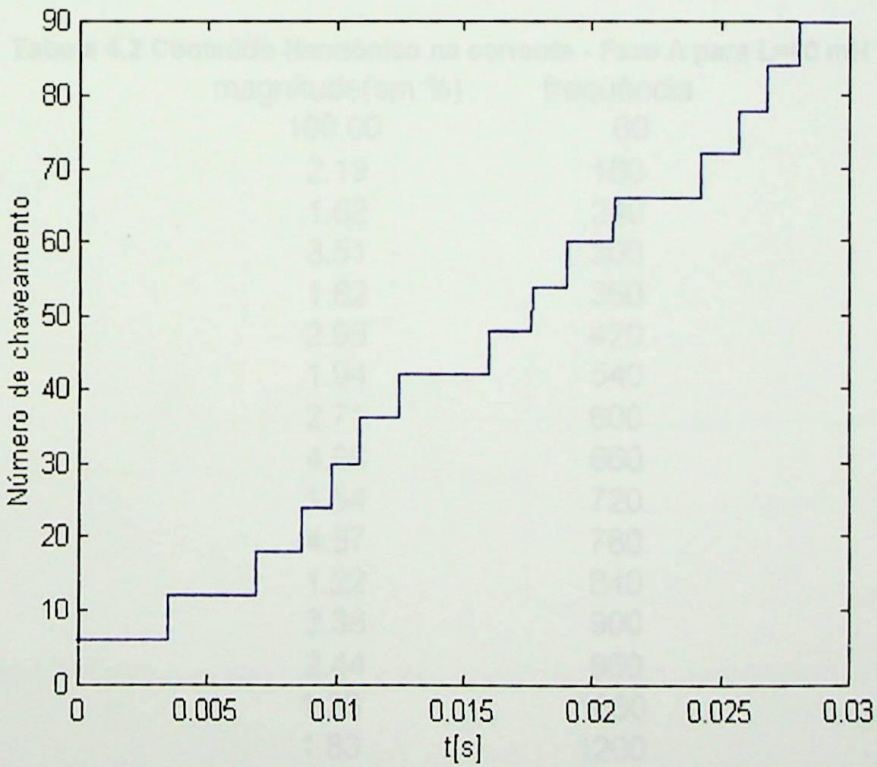


Figura 4.11 Frequência de chaveamento para  $L=60$  mH

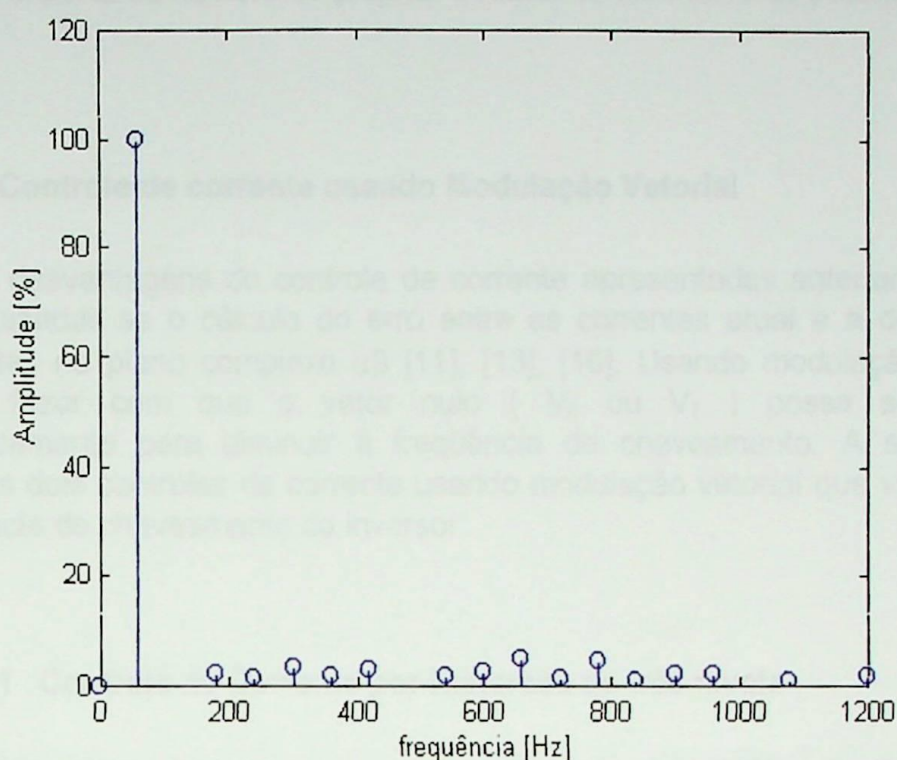


Figura 4.12 Espectro de frequências da corrente para L=60 mH

Tabela 4.2 Conteúdo Harmônico na corrente - Fase A para L=60 mH

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 2.19            | 180        |
| 1.62            | 240        |
| 3.51            | 300        |
| 1.82            | 360        |
| 2.99            | 420        |
| 1.94            | 540        |
| 2.71            | 600        |
| 4.98            | 660        |
| 1.54            | 720        |
| 4.57            | 780        |
| 1.22            | 840        |
| 2.38            | 900        |
| 2.44            | 960        |
| 1.23            | 1080       |
| 1.83            | 1200       |

Dos resultados acima, fica evidente que para se ter uma alta qualidade na corrente de saída do inversor, deve-se ter uma alta freqüência de chaveamento dos

semicondutores de potência, o que leva a um aumento das perdas no inversor. Este fator será importante na hora de projetar o reator do filtro ativo de potência.

## 4.2 Controle de corrente usando Modulação Vetorial

As desvantagens do controle de corrente apresentadas anteriormente podem ser minimizadas se o cálculo do erro entre as correntes atual e a de referência forem feitas no plano complexo  $\alpha\beta$  [11], [13], [16]. Usando modulação vetorial é possível fazer com que o vetor nulo ( $V_0$  ou  $V_7$ ) possa ser aplicado sistematicamente para diminuir a frequência de chaveamento. A seguir serão mostrados dois controles de corrente usando modulação vetorial que visam reduzir a frequência de chaveamento do inversor.

### 4.2.1 Controle de Corrente por Histerese de três níveis

Este controle foi proposto por Kazmierkowski et al. [16], cujo diagrama está mostrado na figura 4.13:

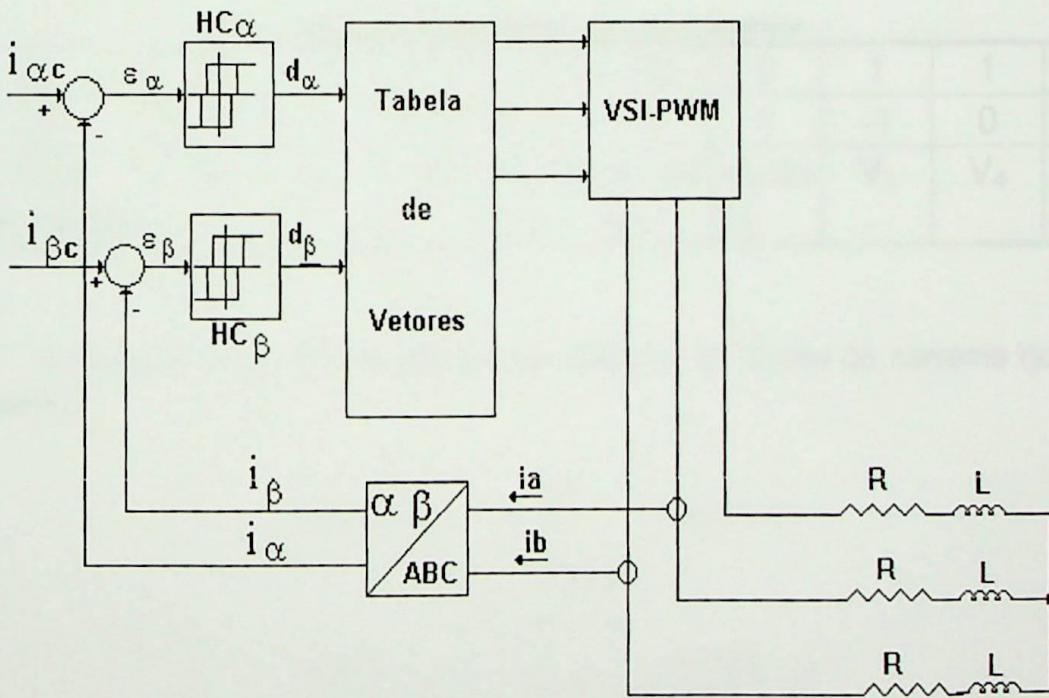


Figura 4.13 Controle de corrente utilizando comparadores com histerese de três níveis

Na figura 4.13,  $H_{c\alpha}$  e  $H_{c\beta}$  são comparadores com histerese de três níveis. Este comparador pode ser implementado pela soma de dois comparadores como mostrado na figura 4.14:

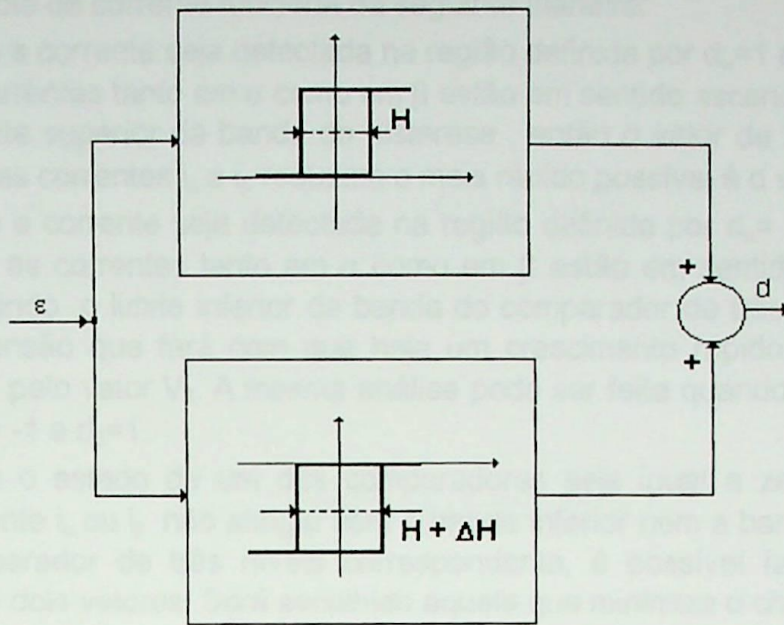


Figura 4.14 Comparador de três níveis

Para que o sistema funcione corretamente,  $\Delta H$  deve ser muito menor que  $H$ . Os vetores serão selecionados de acordo com a tabela 4.3:

Tabela 4.3 Seleção dos vetores espaciais

|                   |       |       |       |                |                |                |       |       |       |
|-------------------|-------|-------|-------|----------------|----------------|----------------|-------|-------|-------|
| $d_\alpha$        | -1    | -1    | -1    | 0              | 0              | 0              | 1     | 1     | 1     |
| $d_\beta$         | -1    | 0     | 1     | -1             | 0              | 1              | -1    | 0     | 1     |
| Vetor selecionado | $V_2$ | $V_1$ | $V_6$ | $V_3$ ou $V_2$ | $V_0$ ou $V_7$ | $V_6$ ou $V_5$ | $V_3$ | $V_4$ | $V_5$ |

A figura 4.15 mostra os vetores de tensão e os limites da corrente no plano complexo:

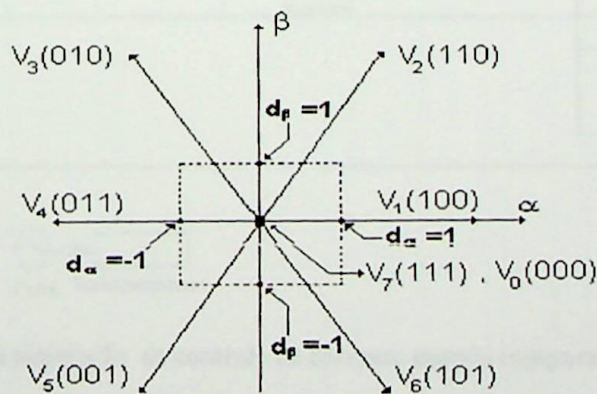


Figura 4.15 Vetor de tensão usando comparador de três níveis

O controle de corrente funciona da seguinte maneira:

- Caso a corrente seja detectada na região definida por  $d_\alpha=1$  e  $d_\beta=1$ , ou seja, as correntes tanto em  $\alpha$  como em  $\beta$  estão em sentido ascendente atingindo o limite superior da banda de histerese, então o vetor de tensão que faz com as correntes  $i_\alpha$  e  $i_\beta$  reduzam o mais rápido possível é o vetor  $V_5$ .
- Caso a corrente seja detectada na região definida por  $d_\alpha=-1$  e  $d_\beta=-1$ , ou seja, as correntes tanto em  $\alpha$  como em  $\beta$  estão em sentido descendente atingindo o limite inferior da banda do comparador de três níveis, o vetor de tensão que fará com que haja um crescimento rápido da corrente é dado pelo vetor  $V_2$ . A mesma análise pode ser feita quando  $d_\alpha=1$  e  $d_\beta=-1$ , e  $d_\alpha=-1$  e  $d_\beta=1$ .
- Caso o estado de um dos comparadores seja igual a zero, ou seja, a corrente  $i_\alpha$  ou  $i_\beta$  não atingiu nem a banda inferior nem a banda superior do comparador de três níveis correspondente, é possível fazer a seleção entre dois vetores. Será escolhido aquele que minimiza o chaveamento.
- Caso o estado de ambos comparadores de três níveis sejam nulos, o vetor nulo é aplicado.

Para simulação, foi implementado no Simulink o modelo mostrado na figura

4.16:

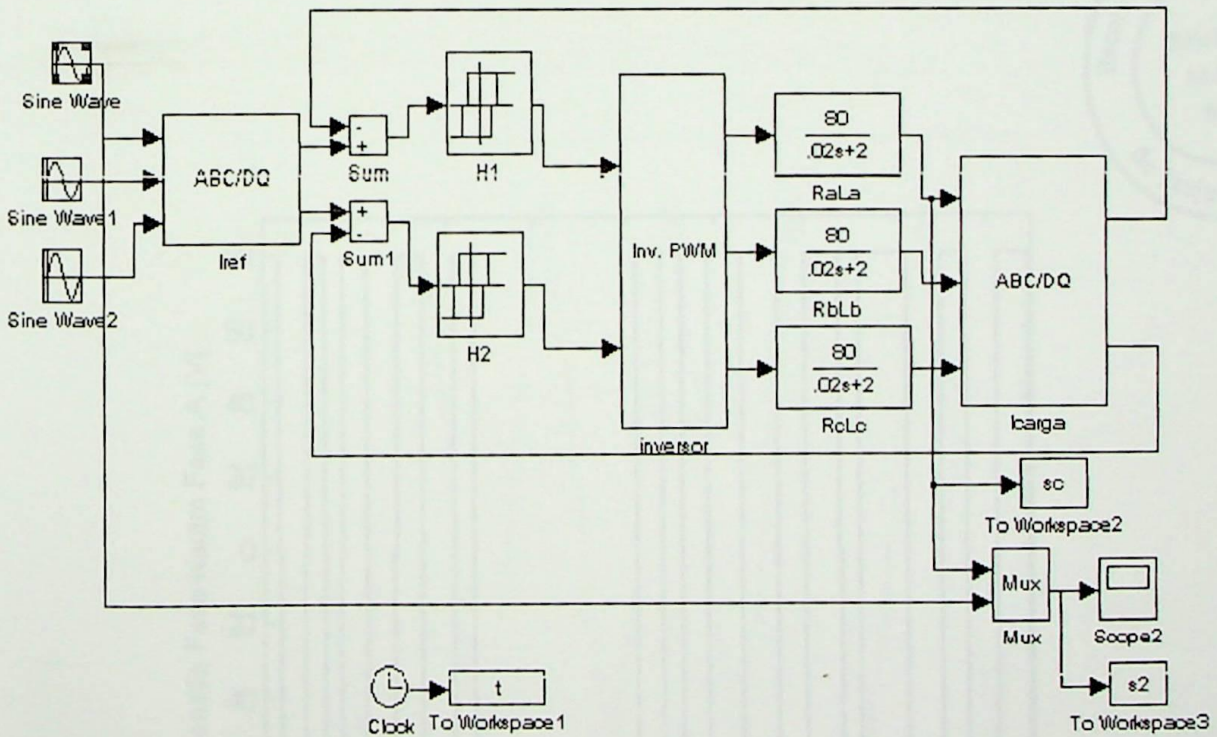


Figura 4.16 Modelo para simulação do controle de corrente usando comparador de três níveis

O modelo do inversor foi implementado conforme figura 4.17:

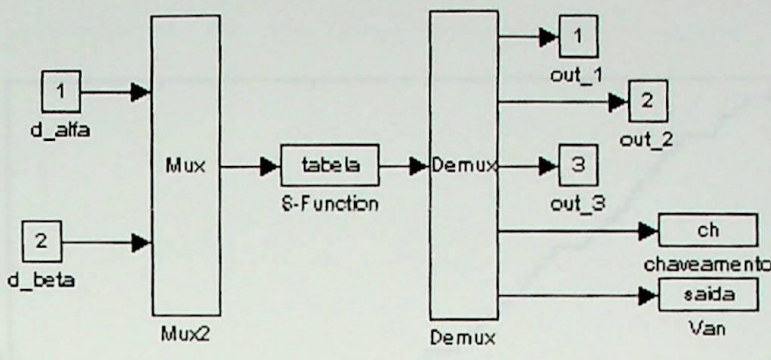


Figura 4.17 Modelo para inversor PWM

Na figura acima, a seleção da tabela e cálculo do número de chaveamento foi implementada em linguagem C e "linkado" com o Simulink através de uma **S-Function**.

Os resultados mostrados nas figuras 4.18, 4.19, 4.20, 4.21 e tabela 4.4 foram obtidos com os seguintes parâmetros:

- Tensão no link dc de 160[V];
- Carga:  $R=2\Omega$ ,  $L=20[mH]$ ;
- Corrente de referência: 3[A], 60[Hz];
- $\Delta i = \pm 0.4[A]$

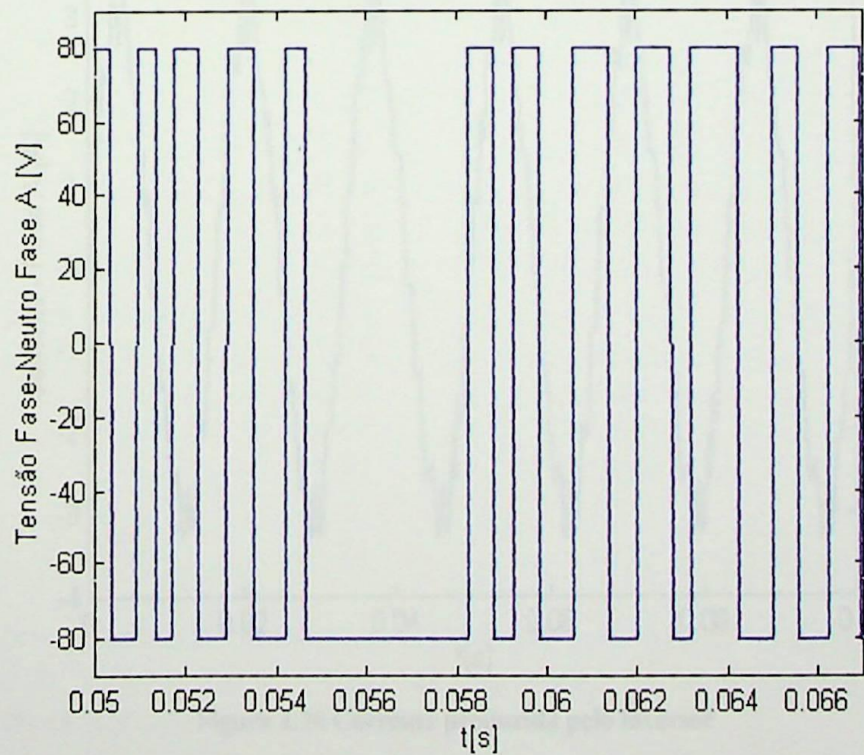
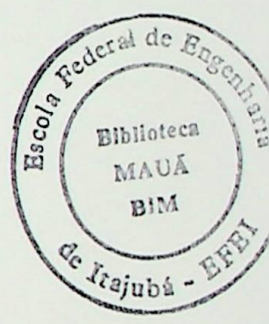


Figura 4.18 Tensão fase neutro usando o controle de corrente com comparador de três níveis

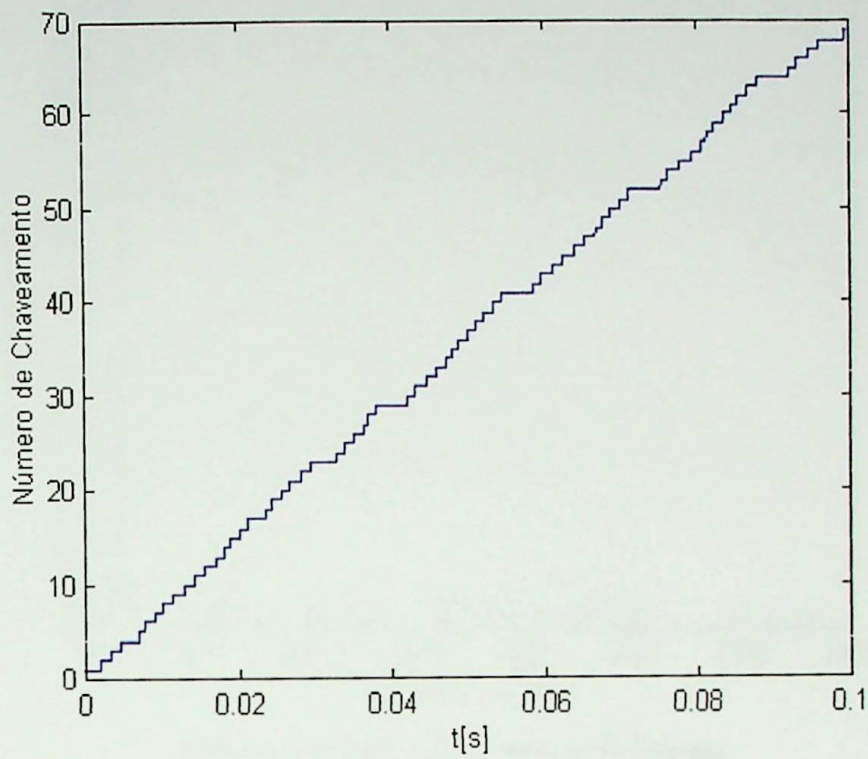


Figura 4.19 Frequência de chaveamento

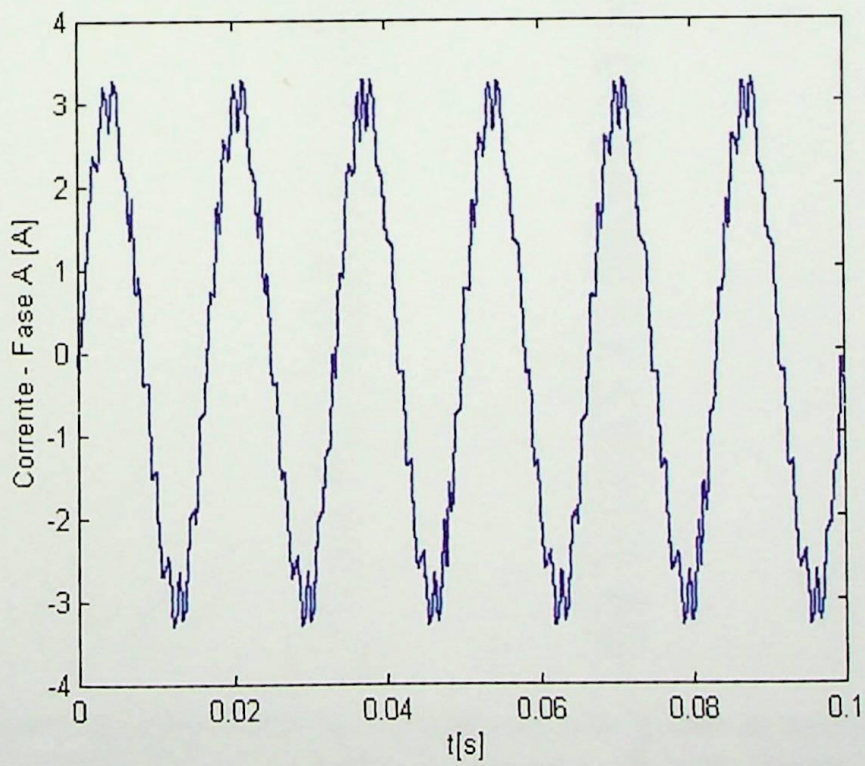


Figura 4.20 Corrente produzida pelo inversor

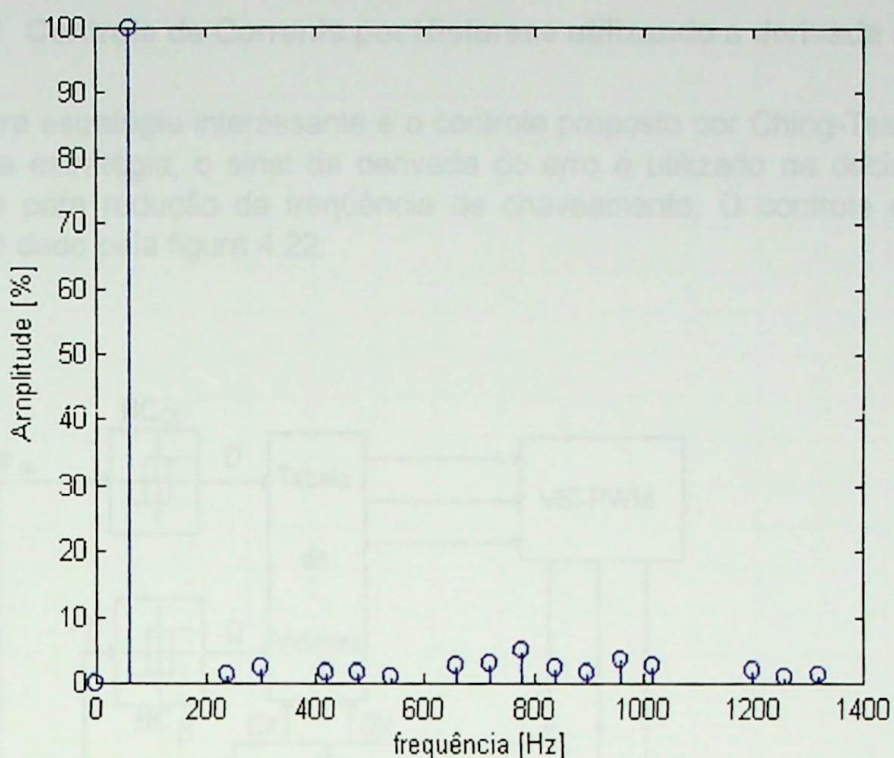


Figura 4.21 Espectro de frequências da corrente

Tabela 4.4 Conteúdo Harmônica na Corrente da Fase A

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 1.17            | 240        |
| 2.25            | 300        |
| 1.73            | 420        |
| 1.52            | 480        |
| 1.14            | 540        |
| 2.69            | 660        |
| 2.82            | 720        |
| 4.79            | 780        |
| 2.31            | 840        |
| 1.75            | 900        |
| 3.64            | 960        |
| 2.47            | 1020       |
| 1.99            | 1200       |
| 1.10            | 1260       |
| 1.24            | 1320       |

Embora o conteúdo harmônico não seja tão bom quanto ao da figura 4.6 onde foi utilizado o controle de corrente por histerese, há uma grande redução na frequência de chaveamento do inversor.

#### 4.2.2 Controle de Corrente por Histerese utilizando a derivada do erro

Outra estratégia interessante é o controle proposto por Ching-Tsai e Ting-Yu [13]. Nesta estratégia, o sinal da derivada do erro é utilizado na decisão do uso vetor zero para redução da frequência de chaveamento. O controle de corrente proposto é dado pela figura 4.22:

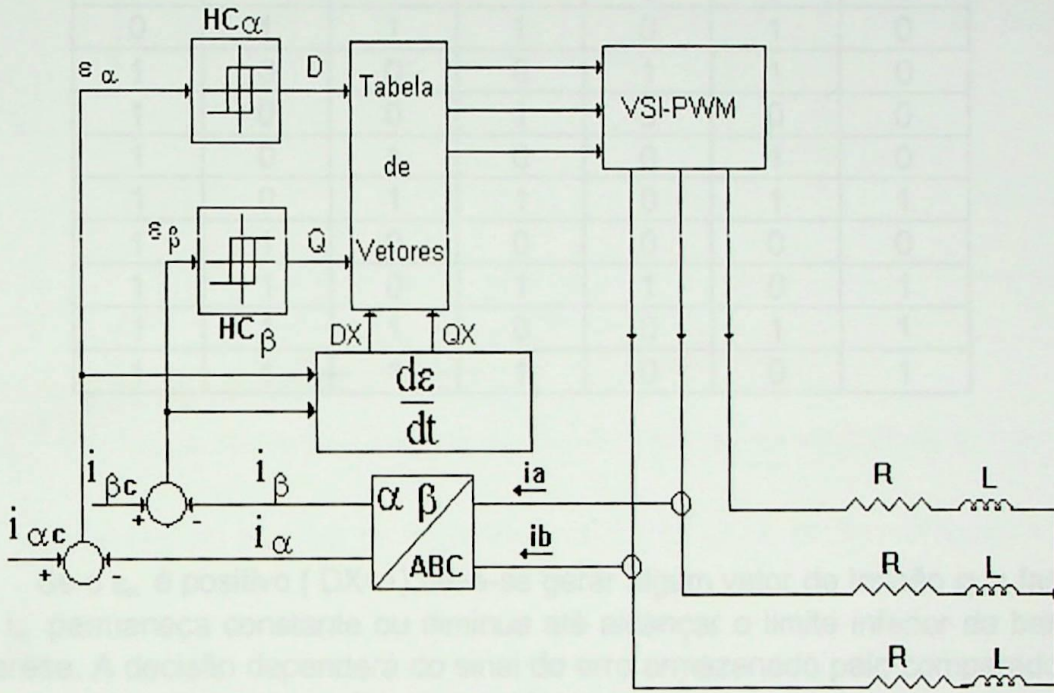


Figura 4.22 Controle de corrente usando derivada do erro

Dependendo do sinal da derivada do erro, pode-se determinar se o erro está crescendo ou diminuindo de valor. Como o cálculo desta derivada é difícil, os autores [13] propuseram o uso de dois novos comparadores com histerese com a banda um pouco maior que a de  $HC_{\alpha}$  e  $HC_{\beta}$  que neste texto serão denominados de  $HC'_{\alpha}$  e  $HC'_{\beta}$ . Na prática estes dois novos comparadores detectam e armazenam o sinal da derivada do erro e indicam se há ou não tendência de crescimento da corrente. Assumindo que quando o erro atinge a banda superior do comparador, a saída será igual a um, e que quando o erro atinge a banda inferior do comparador, a saída será igual a zero, de acordo com a tabela 4.5 [17], onde  $D$  e  $Q$  são as saídas dos comparadores  $HC_{\alpha}$  e  $HC_{\beta}$  respectivamente e  $DX$  e  $QX$  são as saídas dos comparadores  $HC'_{\alpha}$  e  $HC'_{\beta}$ .

Tabela 4.5 Seleção dos vetores espaciais

| DX | QX | D | Q | Sa | Sb | Sc |
|----|----|---|---|----|----|----|
| 0  | 0  | 0 | 0 | 1  | 1  | 0  |
| 0  | 0  | 0 | 1 | 1  | 0  | 0  |
| 0  | 0  | 1 | 0 | 1  | 0  | 0  |
| 0  | 0  | 1 | 1 | 0  | 0  | 0  |
| 0  | 1  | 0 | 0 | 1  | 0  | 0  |
| 0  | 1  | 0 | 1 | 1  | 0  | 1  |
| 0  | 1  | 1 | 0 | 0  | 0  | 0  |
| 0  | 1  | 1 | 1 | 0  | 1  | 0  |
| 1  | 0  | 0 | 0 | 1  | 1  | 0  |
| 1  | 0  | 0 | 1 | 0  | 0  | 0  |
| 1  | 0  | 1 | 0 | 0  | 1  | 0  |
| 1  | 0  | 1 | 1 | 0  | 1  | 1  |
| 1  | 1  | 0 | 0 | 0  | 0  | 0  |
| 1  | 1  | 0 | 1 | 1  | 0  | 1  |
| 1  | 1  | 1 | 0 | 0  | 1  | 1  |
| 1  | 1  | 1 | 1 | 0  | 0  | 1  |

Se o  $\varepsilon_\alpha$  é positivo (DX=1) deve-se gerar algum vetor de tensão que faça com que  $i_\alpha$  permaneça constante ou diminua até alcançar o limite inferior da banda de histerese. A decisão dependerá do sinal do erro armazenado pelo comparador  $HC'_\alpha$ . Alguns pontos da tabela estão esclarecidos a seguir:

1. Suponha que  $D=Q=DX=QX=1$  e as correntes  $i_\alpha$  e  $i_\beta$  venham diminuindo de valor e atinjam o limite inferior das respectivas bandas de histerese. Neste caso tem-se  $D=0$  e  $Q=0$ . Caso  $i_\alpha$  e  $i_\beta$  continuem a diminuir de valor atingindo a banda inferior de  $HC'_\alpha$  e  $HC'_\beta$  fazendo com que  $DX=0$  e  $Qx=0$ , isto quer dizer que tanto  $i_\alpha$  como  $i_\beta$  devem aumentar de valor para reverter esta situação. O vetor de tensão que fará esta correção é o vetor  $V_2$  (1 1 0). Mas, se por exemplo, apenas  $i_\alpha$  atingiu o limite inferior de  $HC'_\alpha$  fazendo com que DX seja zero, então o vetor de tensão que fará a correção será o vetor  $V_1$  (1 0 0) que levará  $i_\alpha$  a aumentar de valor.
2. Para redução da frequência de chaveamento, o vetor nulo  $V_0$  ( ou  $V_7$  ) deverá ser escolhido. Por exemplo, se  $D=1$  mas  $DX=0$  indicando que embora o erro seja positivo a corrente  $i_\alpha$  apresenta uma tendência de queda, o vetor zero somente será escolhido se a corrente apresentar tendência semelhante. Como se pode observar na tabela 4.5, somente em quatro condições de D, Q, DX e QX será escolhido o vetor nulo.

Para testar este controle de corrente, o modelo da figura 4.23 foi implementado no Simulink:

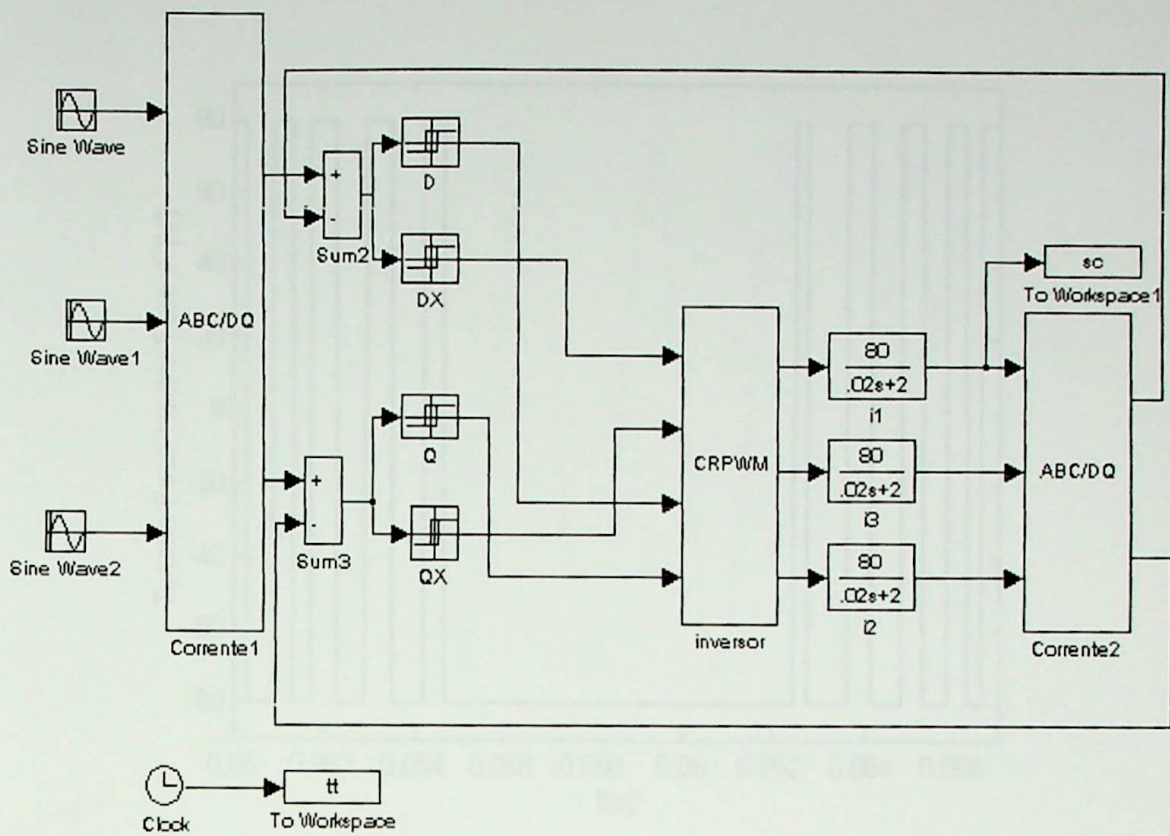


Figura 4.23 Modelo para simulação do controle de corrente usando derivada de erro

O modelo do inversor foi implementado no Simulink, conforme figura 4.24:

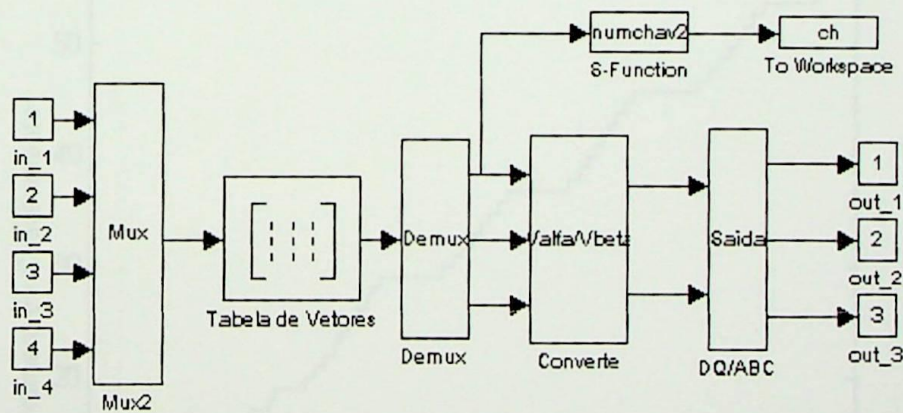


Figura 4.24 Modelo do inversor PWM

As condições de simulação são:

- Carga  $R = 2\Omega$  e  $L = 20 \text{ mH}$ ;
- Corrente de referência:  $I_{\text{máx}} = 3[\text{A}]$ ,  $60[\text{Hz}]$ ;
- Histerese:  $HC_{\alpha}$  e  $HC_{\beta} = \pm 0.4[\text{A}]$ ,  $HC'_{\alpha}$  e  $HC'_{\beta} = \pm 0.45[\text{A}]$ .

Os resultados estão mostrados nas figuras 4.25, 4.26, 4.27, 4.28 e tabela 4.6.

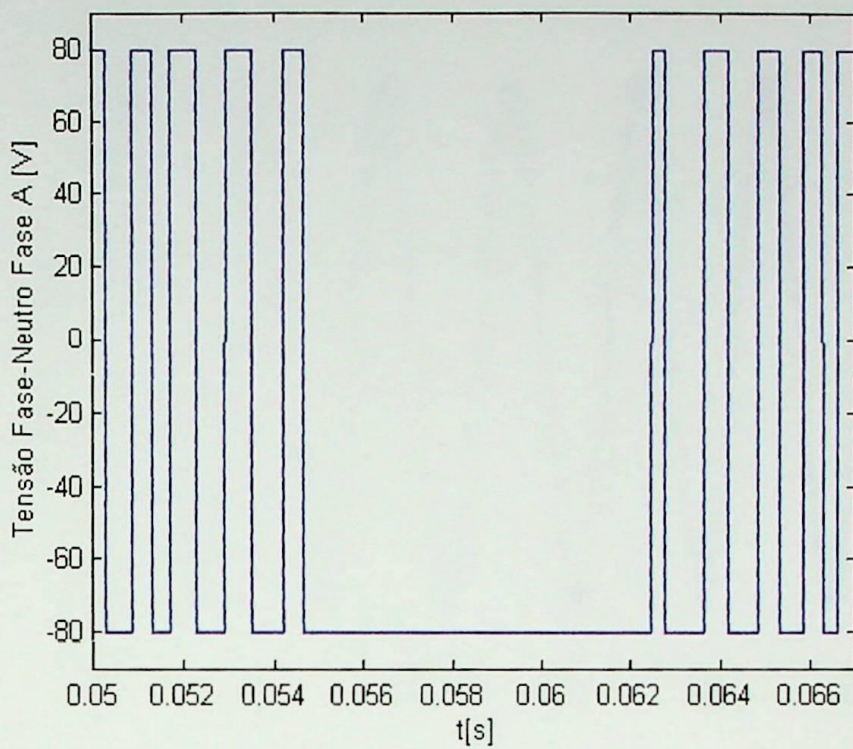


Figura 4.26 Tensão fase neutro

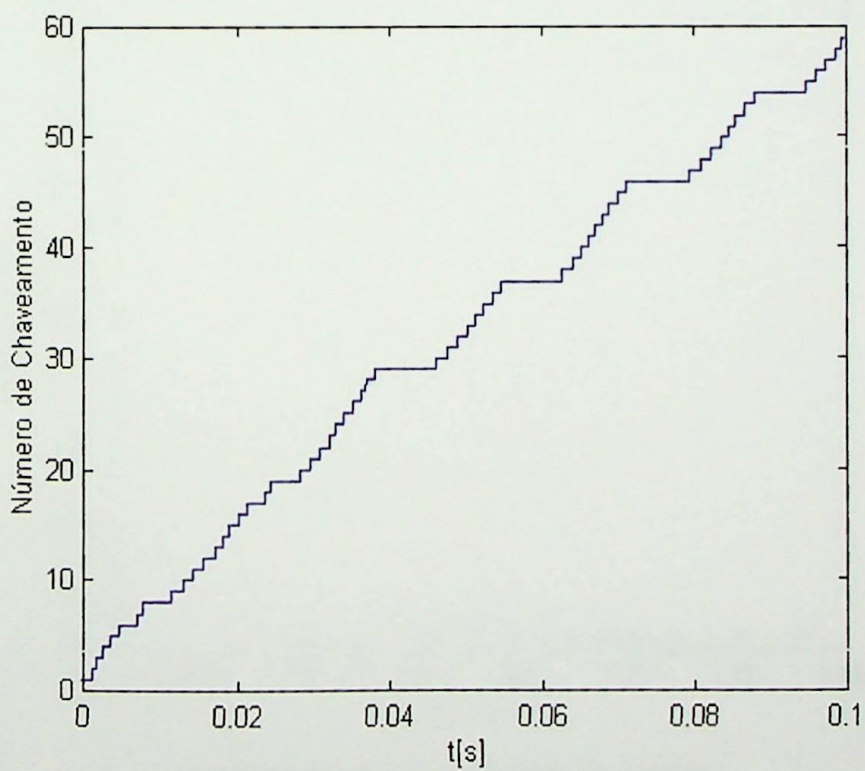


Figura 4.27 Frequência de chaveamento

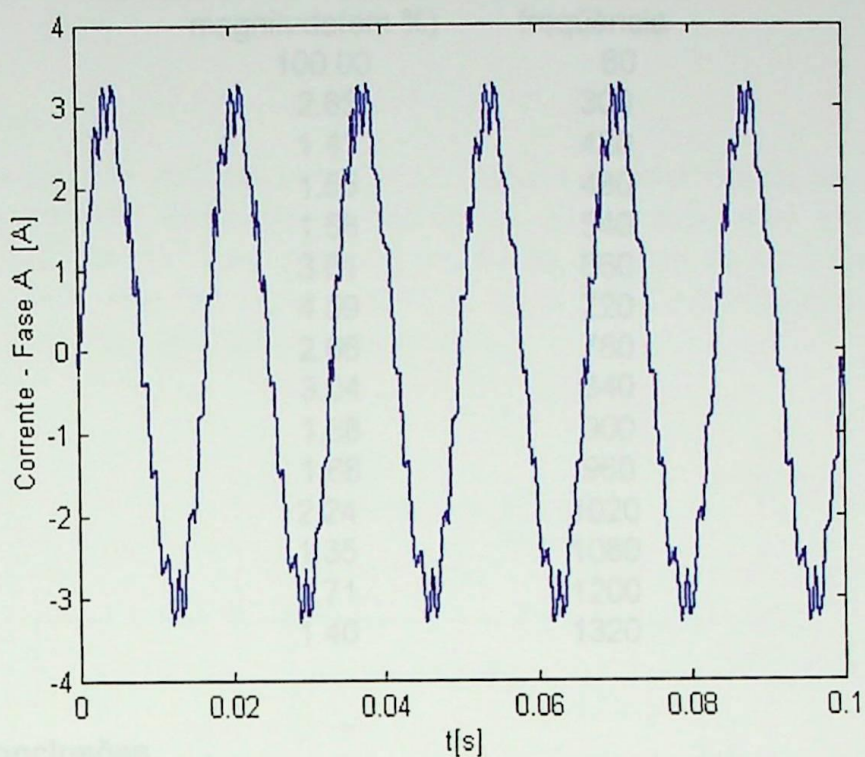


Figura 4.28 Corrente na carga

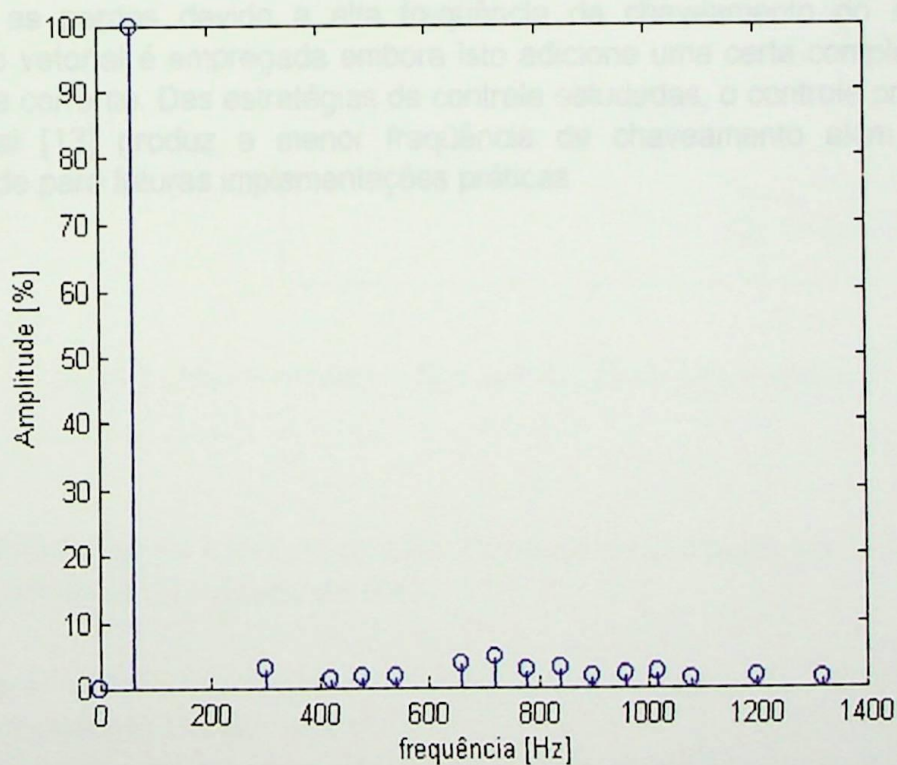


Figura 4.29 Espectro de freqüências da corrente

**Tabela 4.6 Conteúdo Harmônica na corrente - Fase A**

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 2.85            | 300        |
| 1.41            | 420        |
| 1.55            | 480        |
| 1.58            | 540        |
| 3.61            | 660        |
| 4.59            | 720        |
| 2.66            | 780        |
| 3.04            | 840        |
| 1.68            | 900        |
| 1.88            | 960        |
| 2.24            | 1020       |
| 1.35            | 1080       |
| 1.71            | 1200       |
| 1.40            | 1320       |

### 4.3 Conclusões

Controle de Corrente por Histerese tem a grande vantagem de possuir uma rápida resposta dinâmica, que é uma condição importante para se conseguir reproduzir as correntes de compensação no filtro ativo de potência paralelo. Para minimizar as perdas devido a alta freqüência de chaveamento do inversor, a modulação vetorial é empregada embora isto adicione uma certa complexidade ao controle de corrente. Das estratégias de controle estudadas, o controle proposto por Ching Tsai [13] produz a menor freqüência de chaveamento além de maior simplicidade para futuras implementações práticas.

## CAPÍTULO 5 SIMULAÇÃO DO FILTRO COM CONTROLE DE CORRENTE

Neste capítulo serão feitas várias simulações do filtro usando os dois tipos de controle de corrente descritos no capítulo 4. Em ambos, será considerada a estratégia proposta por Akagi para a geração da corrente de controle. O modelo completo do filtro para simulação é dado na figura 5.1. Os blocos que compõem o filtro foram mostradas em capítulos anteriores.

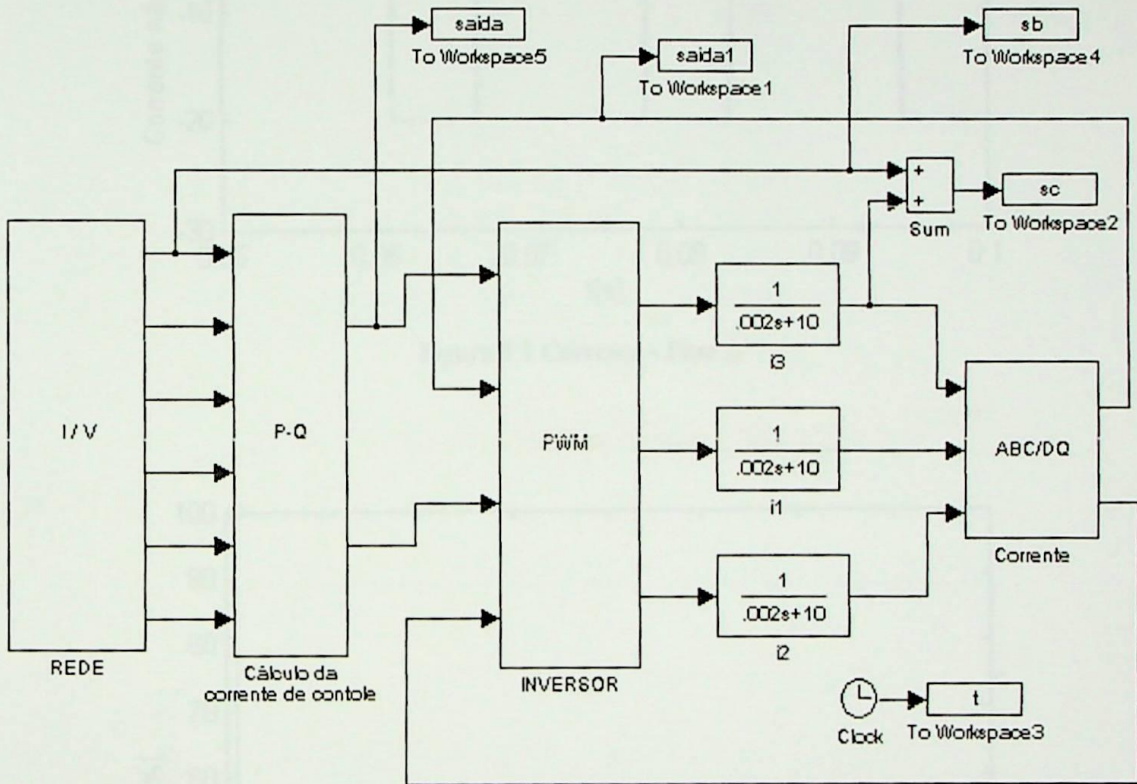


Figura 5.1 Modelo completo do filtro ativo de potência para simulação

### 5.1 Simulação do Filtro Ativo com Controle de Corrente por Histerese utilizando a Derivada do Erro

Para simulação as seguintes condições foram adotadas:

- A tensão no link dc : 450 V;
- Corrente a ser compensada: 16.3 A ; defasado de 30° da tensão;
- Tensão: 380 V;
- Histerese: 1 A para a banda superior e de 1.5 A para a banda inferior.

Para a corrente mostrada nas figuras 5.3, 5.4 e tabela 5.1, obteve-se os resultados mostrados nas figuras 5.5, 5.6, 5.7 e tabela 5.2.

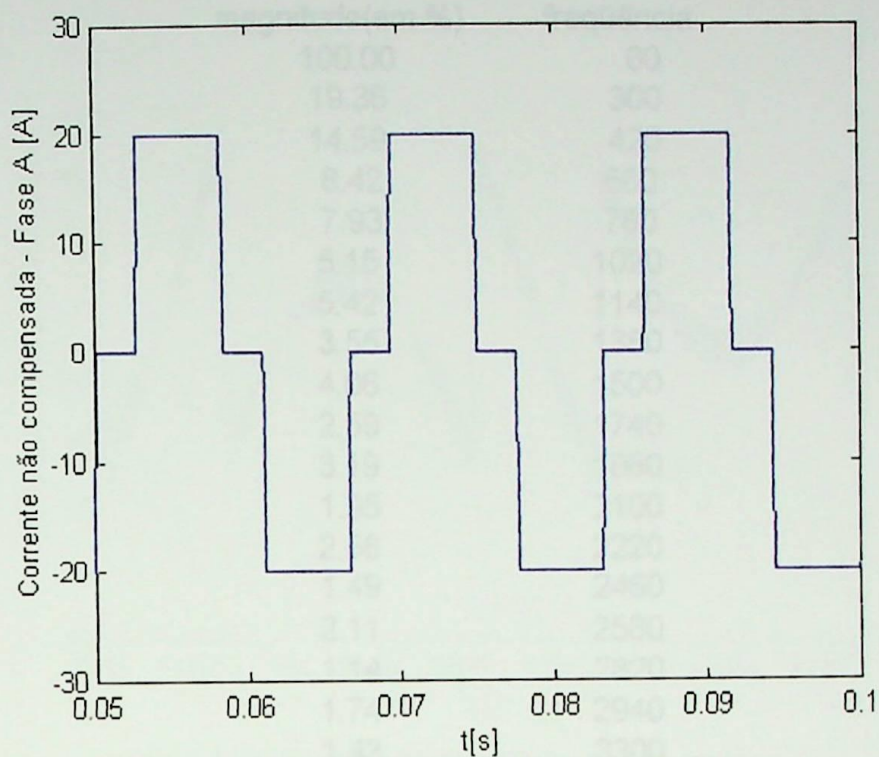


Figura 5.2 Corrente - Fase A

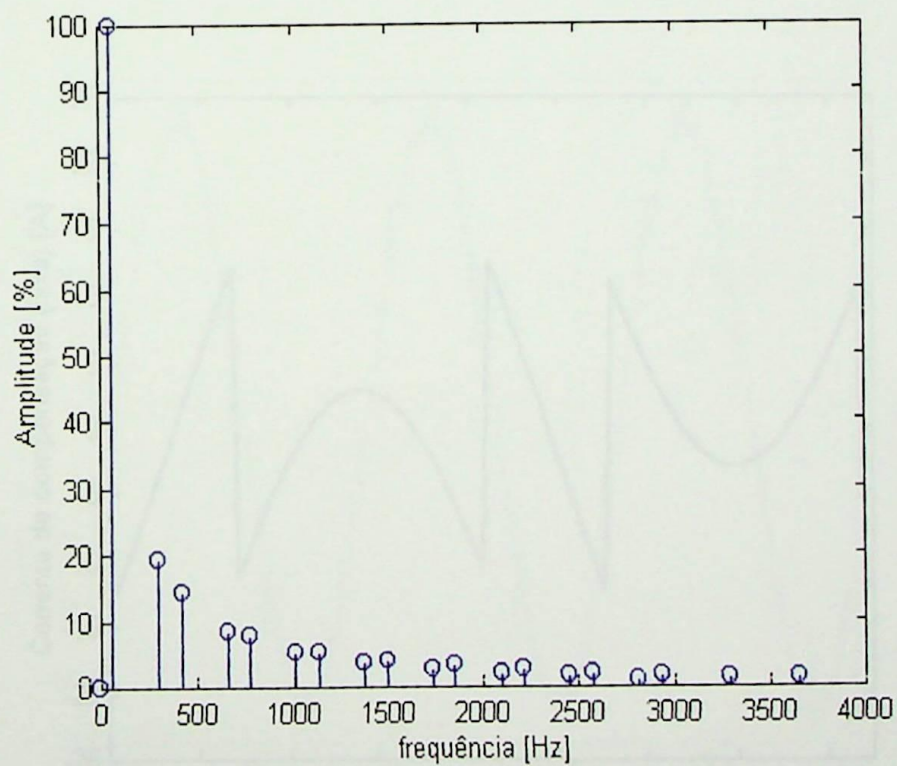
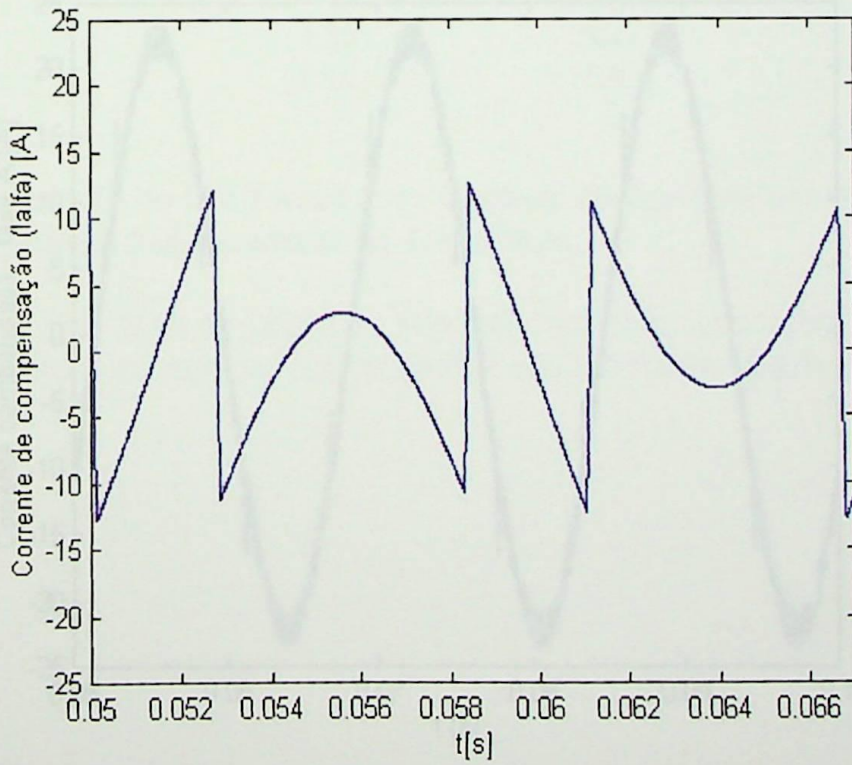


Figura 5.3 Espectro de frequência da corrente

**Tabela 5.1 Conteúdo Harmônico na Corrente - Fase A**

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 19.36           | 300        |
| 14.59           | 420        |
| 8.42            | 660        |
| 7.93            | 780        |
| 5.15            | 1020       |
| 5.42            | 1140       |
| 3.55            | 1380       |
| 4.06            | 1500       |
| 2.59            | 1740       |
| 3.19            | 1860       |
| 1.95            | 2100       |
| 2.58            | 2220       |
| 1.49            | 2460       |
| 2.11            | 2580       |
| 1.14            | 2820       |
| 1.74            | 2940       |
| 1.43            | 3300       |
| 1.18            | 3660       |



**Figura 5. 4 Corrente de compensação**

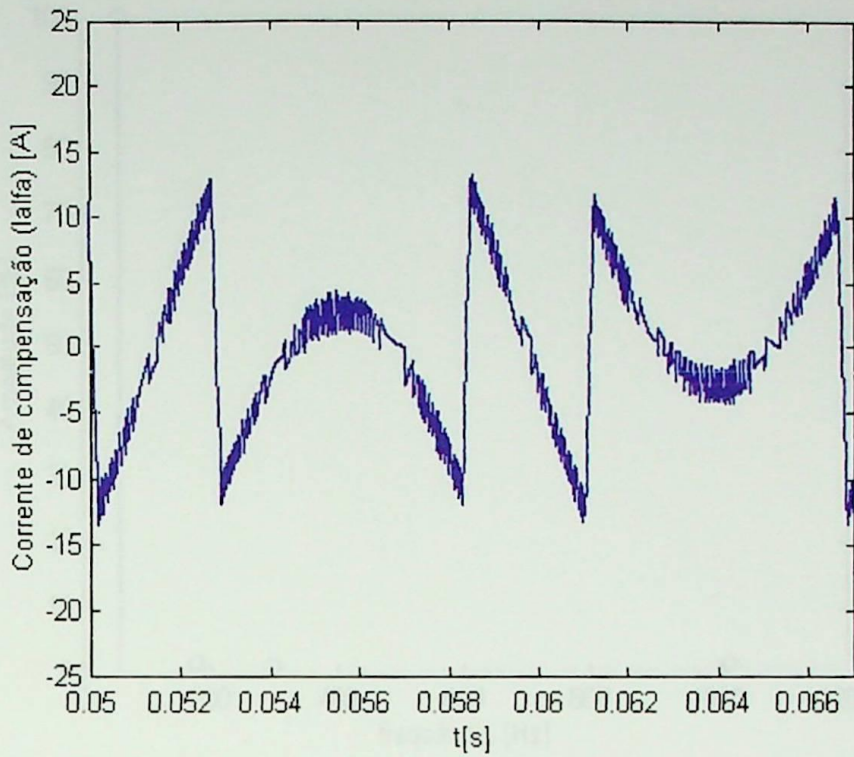


Figura 5.5 Corrente de compensação na saída do inversor

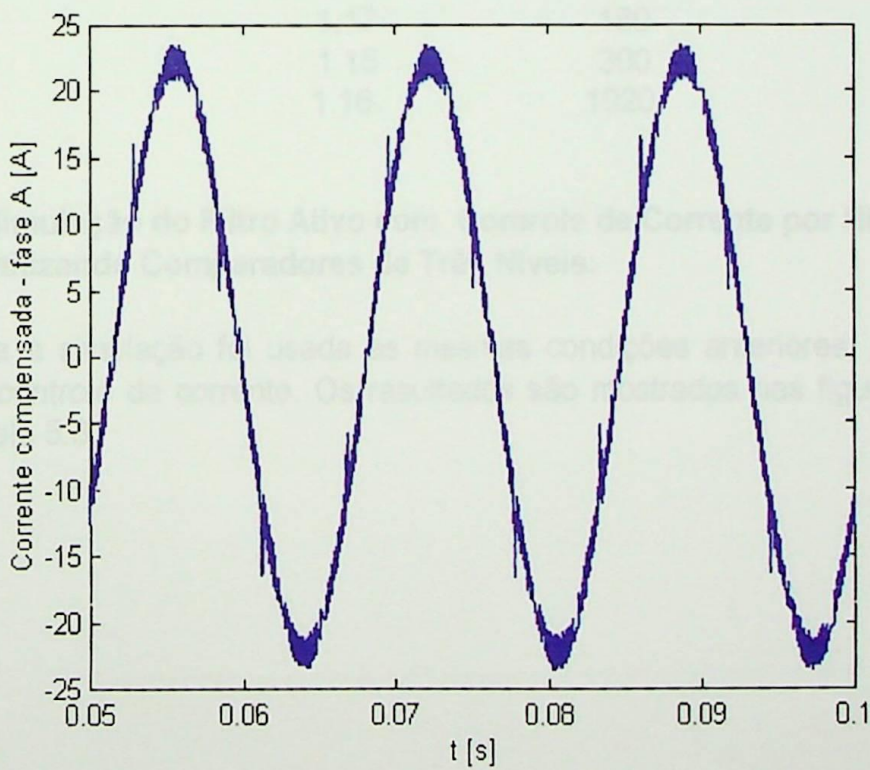


Figura 5.6 Corrente compensada

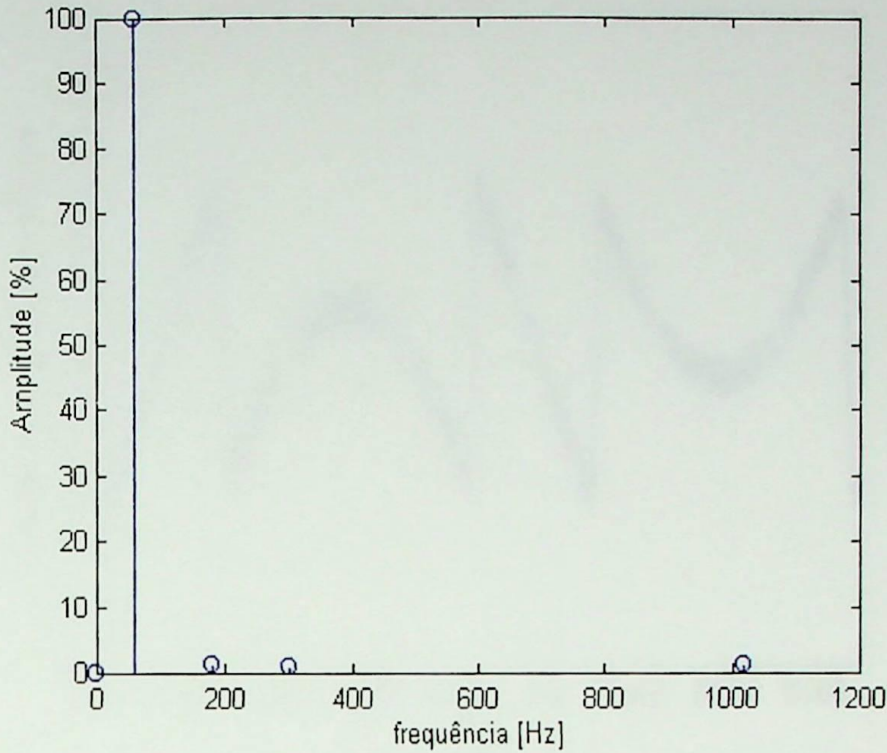


Figura 5.7 Espectro de frequências da corrente

Tabela 5.2 Conteúdo Harmônico na Corrente - Fase A

| magnitude(em %) | frequência |
|-----------------|------------|
| 100.00          | 60         |
| 1.17            | 180        |
| 1.15            | 300        |
| 1.16            | 1020       |

## 5.2 Simulação do Filtro Ativo com Controle de Corrente por Histerese utilizando Comparadores de Três Níveis:

Para a simulação foi usada as mesmas condições anteriores, mudando-se apenas o controle de corrente. Os resultados são mostrados nas figuras 5.8, 5.9, 5.10 e tabela 5.3.

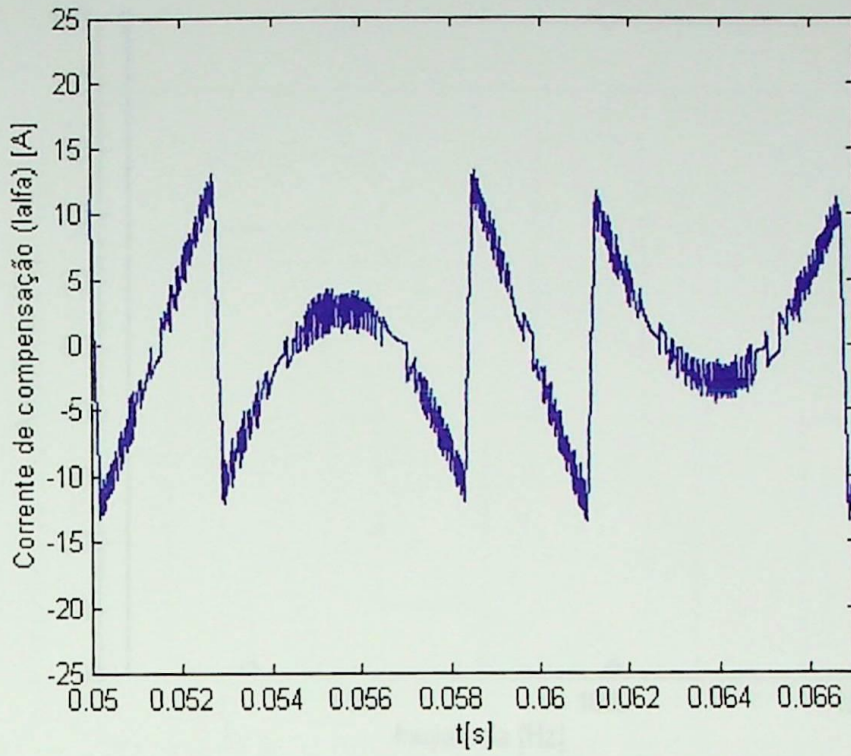


Figura 5.8 Corrente de compensação na saída do inversor, usando controle de corrente com comparador de três Níveis.

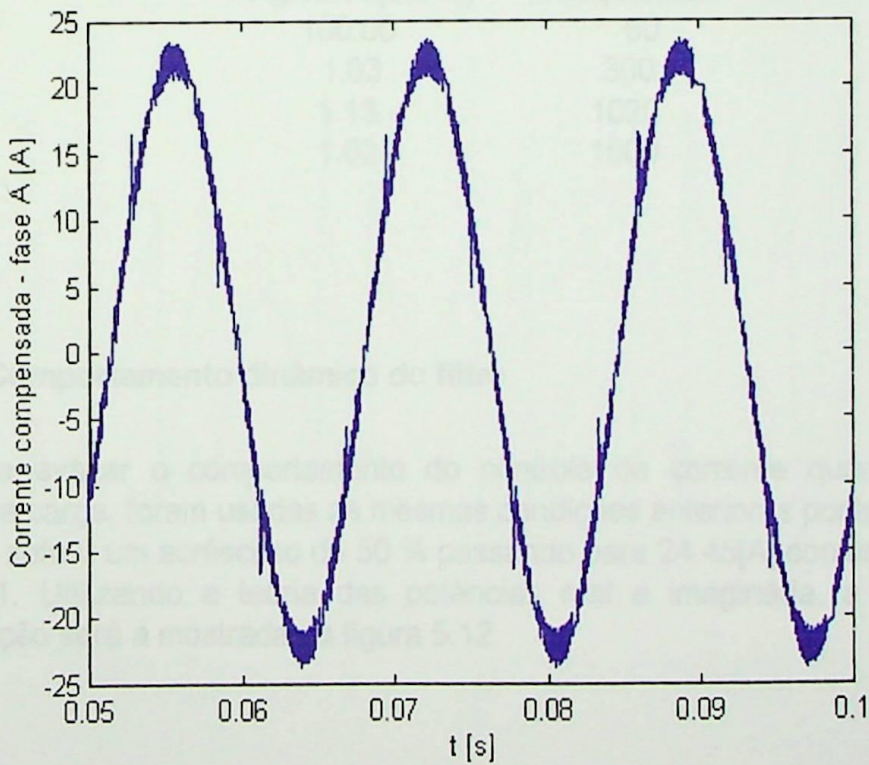


Figura 5.9 Corrente compensada

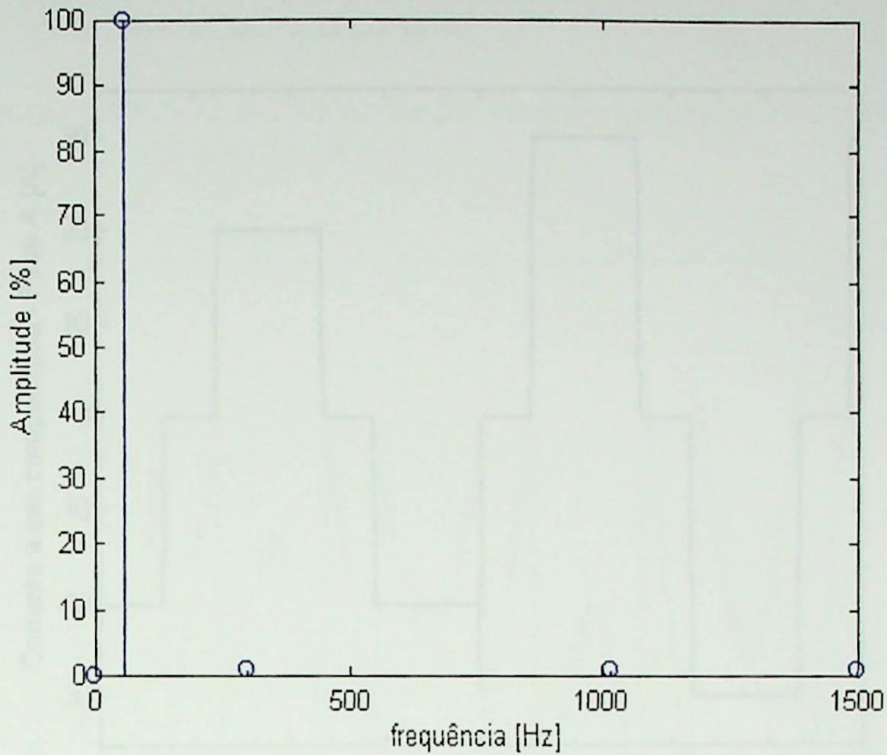


Figura 5.10 Espectro de frequências de corrente

Tabela 5.3 Conteúdo Harmônico na Corrente - Fase A

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 1.03            | 300        |
| 1.13            | 1020       |
| 1.02            | 1500       |

### 5.3 Comportamento dinâmico do filtro

Para avaliar o comportamento do controle de corrente quando há uma variação na carga, foram usadas as mesmas condições anteriores porém, em  $t=0.5s$  a corrente sofreu um acréscimo de 50 % passando para 24.45[A] conforme mostra a figura 5.11. Utilizando a teoria das potências real e imaginária, a corrente de compensação será a mostrada na figura 5.12.

5.1.1 Resposta do Filtro com Controle de corrente por histograma utilizando a Derivada de Erro.

As figuras 5.11 e 5.12 mostram a resposta do sistema quando a corrente de referência é dada pela figura 5.11.

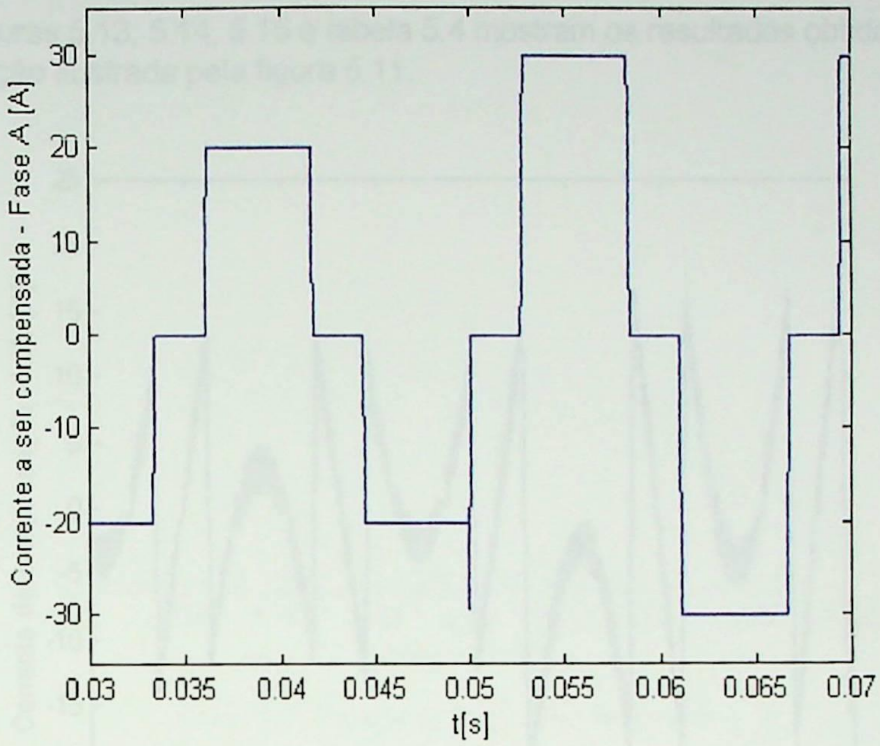


Figura 5.11 Degrau de corrente

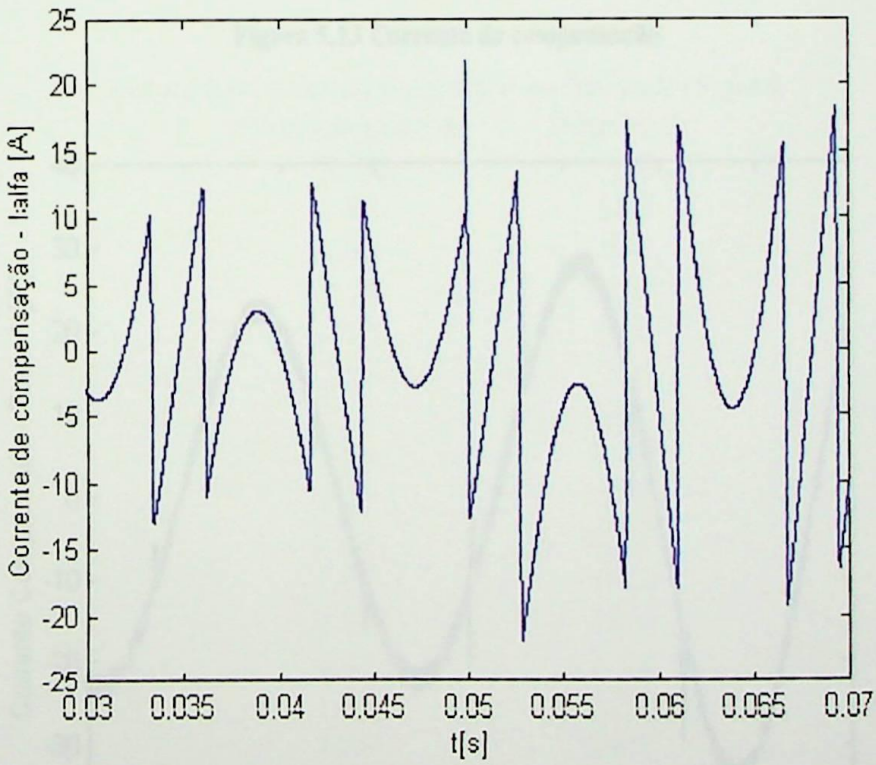


Figura 5.12 Resposta do filtro



### 5.3.1 Resposta do Filtro com Controle de corrente por Histerese utilizando a Derivada do Erro:

As figuras 5.13, 5.14, 5.15 e tabela 5.4 mostram os resultados obtidos na condição ilustrada pela figura 5.11.

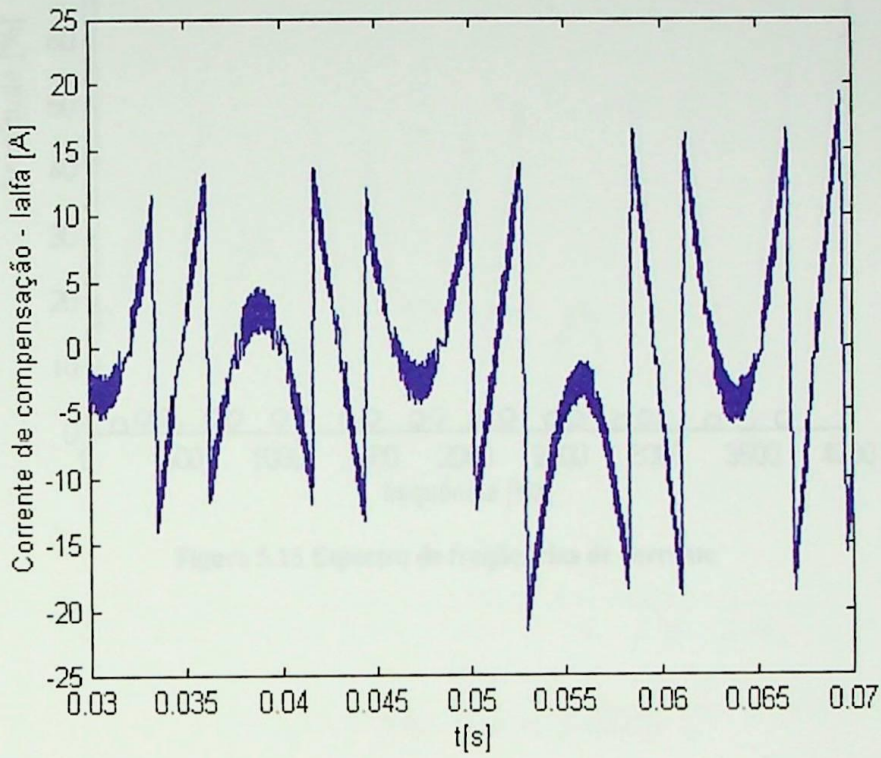


Figura 5.13 Corrente de compensação

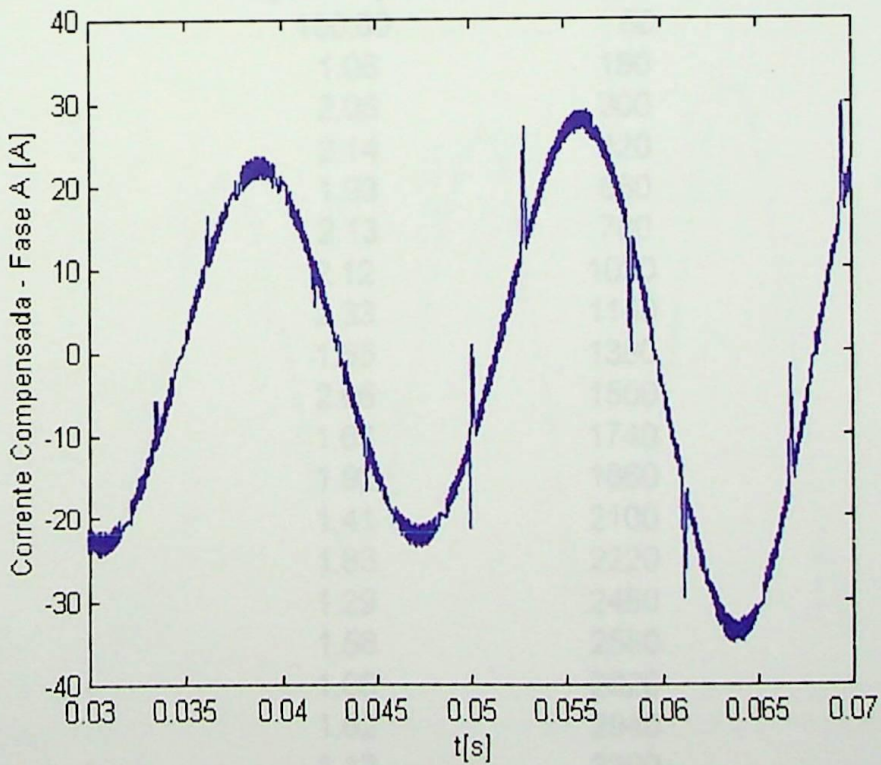


Figura 5.14 Corrente compensada

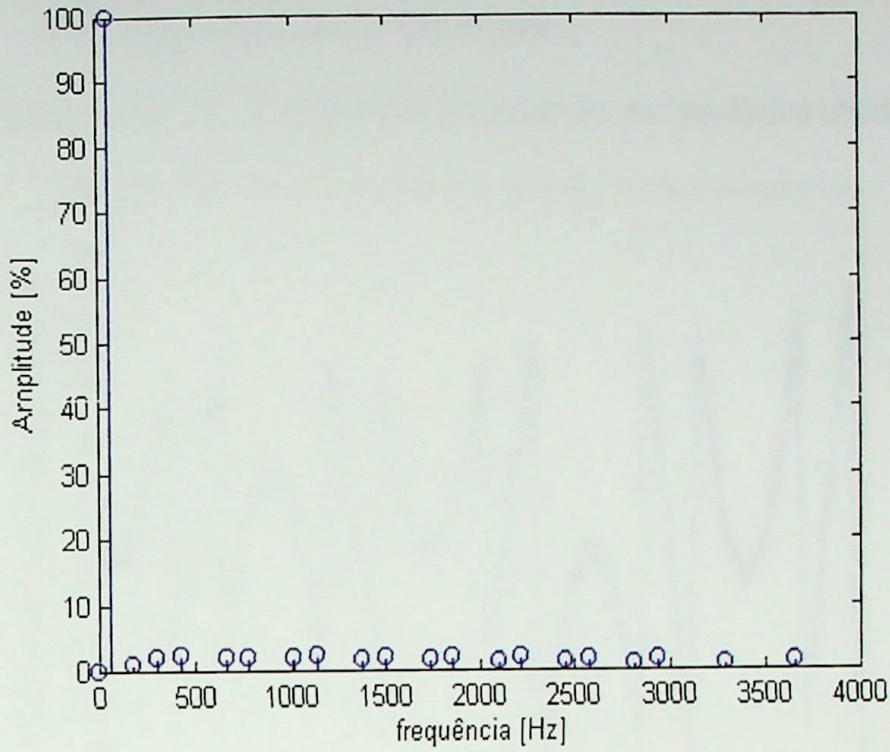


Figura 5.15 Espectro de frequências de corrente

Tabela 5.4 Conteúdo Harmônico na Corrente - Fase A

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 1.06            | 180        |
| 2.06            | 300        |
| 2.14            | 420        |
| 1.93            | 660        |
| 2.13            | 780        |
| 2.12            | 1020       |
| 2.33            | 1140       |
| 1.65            | 1380       |
| 2.06            | 1500       |
| 1.63            | 1740       |
| 1.92            | 1860       |
| 1.41            | 2100       |
| 1.83            | 2220       |
| 1.29            | 2460       |
| 1.58            | 2580       |
| 1.06            | 2820       |
| 1.62            | 2940       |
| 1.12            | 3300       |
| 1.24            | 3660       |

### 5.3.2 Resposta do Filtro Ativo com Controle de Corrente por Histerese com Comparadores de Três Níveis:

As figuras 5.16, 5.17, 5.18 e tabela 5.5 mostram os resultados obtidos:

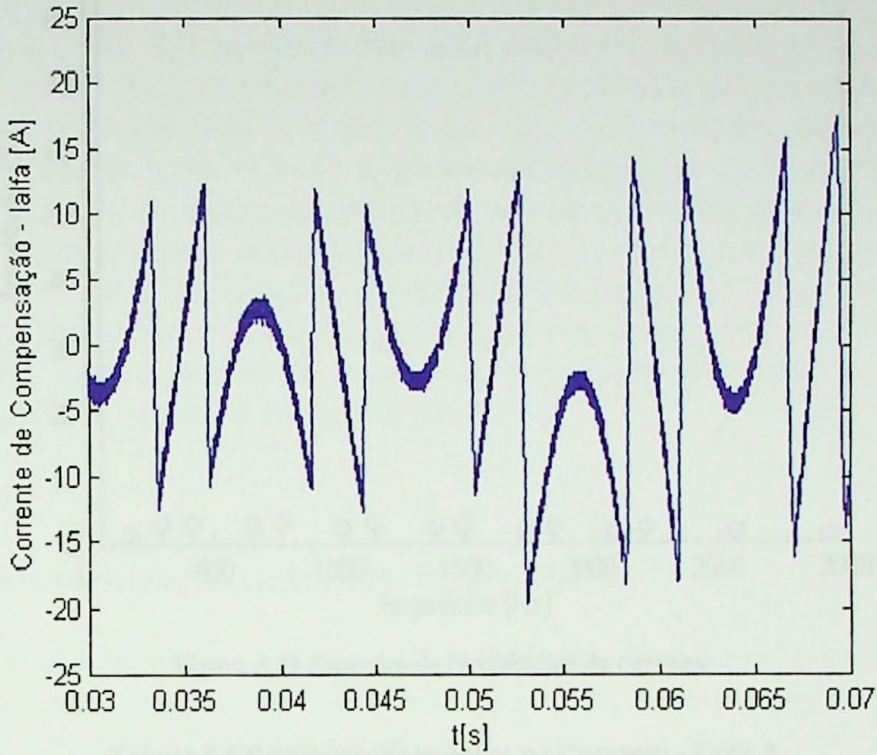


Figura 5.16 Corrente de compensação

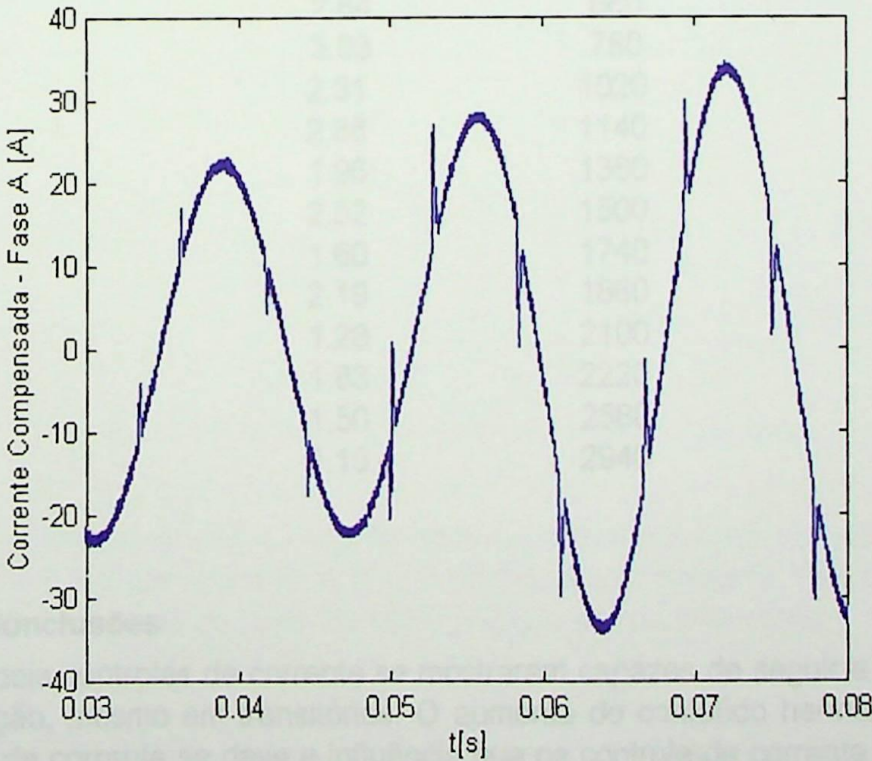


Figura 5.17 Corrente compensada

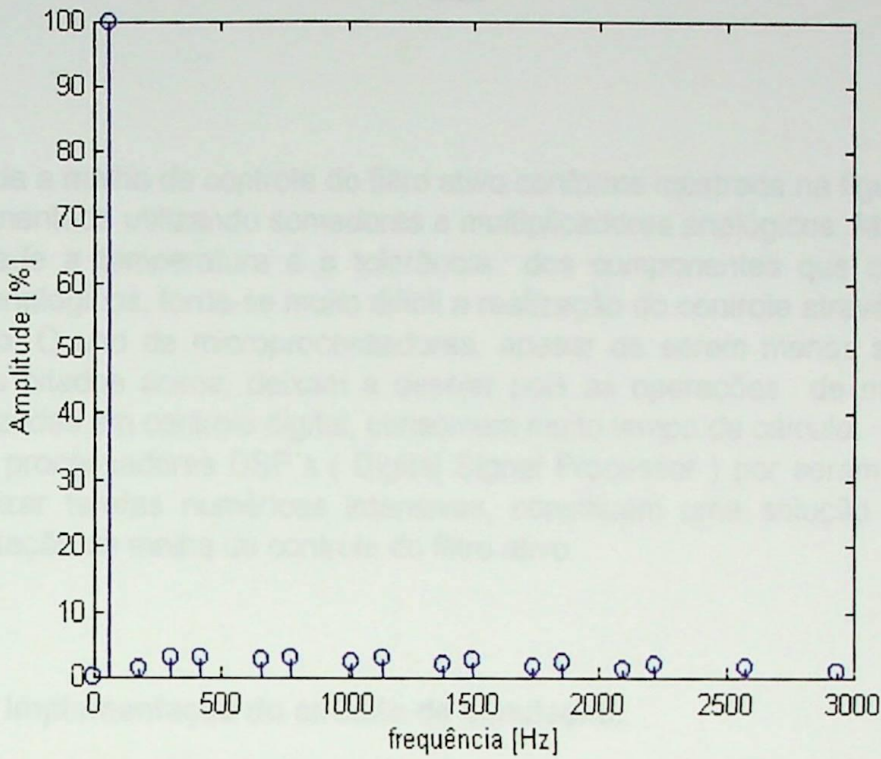


Figura 5.18 Espectro de frequências de corrente

Tabela 5.5 Conteúdo Harmônico na Corrente - Fase A

| magnitude(em %) | freqüência |
|-----------------|------------|
| 100.00          | 60         |
| 1.24            | 180        |
| 2.83            | 300        |
| 3.08            | 420        |
| 2.64            | 660        |
| 3.03            | 780        |
| 2.31            | 1020       |
| 2.88            | 1140       |
| 1.96            | 1380       |
| 2.52            | 1500       |
| 1.60            | 1740       |
| 2.19            | 1860       |
| 1.28            | 2100       |
| 1.83            | 2220       |
| 1.50            | 2580       |
| 1.15            | 2940       |

#### 5.4 Conclusões

Os dois controles de corrente se mostraram capazes de seguir a corrente de compensação, mesmo em transitórios. O aumento do conteúdo harmônico após o acréscimo de corrente se deve a influência que os controles de corrente sofrem com a variação dos parâmetros da carga, conforme foi mostrado no capítulo 3.

## CAPÍTULO 6 - CÁLCULO DAS CORRENTES DE COMPENSAÇÃO UTILIZANDO DSP

Toda a malha de controle do filtro ativo conforme mostrada na figura 2-4 pode ser implementada utilizando somadores e multiplicadores analógicos. Mas, devido a sensibilidade a temperatura e a tolerância dos componentes que compõem os circuitos analógicos, torna-se muito difícil a realização do controle através deste tipo de circuito. O uso de microprocessadores, apesar de serem menos sensíveis aos problemas citados acima, deixam a desejar pois as operações de multiplicação, muito utilizadas em controle digital, consomem muito tempo de cálculo.

Os processadores DSP's ( Digital Signal Processor ) por serem projetados para realizar tarefas numéricas intensivas, constituem uma solução viável para implementação da malha de controle do filtro ativo.

### 6.1 Implementação do circuito de simulação:

Um protótipo de baixa potência foi desenvolvido para simular as correntes que deverão ser compensadas. O diagrama em bloco do circuito é mostrado na figura 6.1 e o esquema completo é dado no Anexo III.

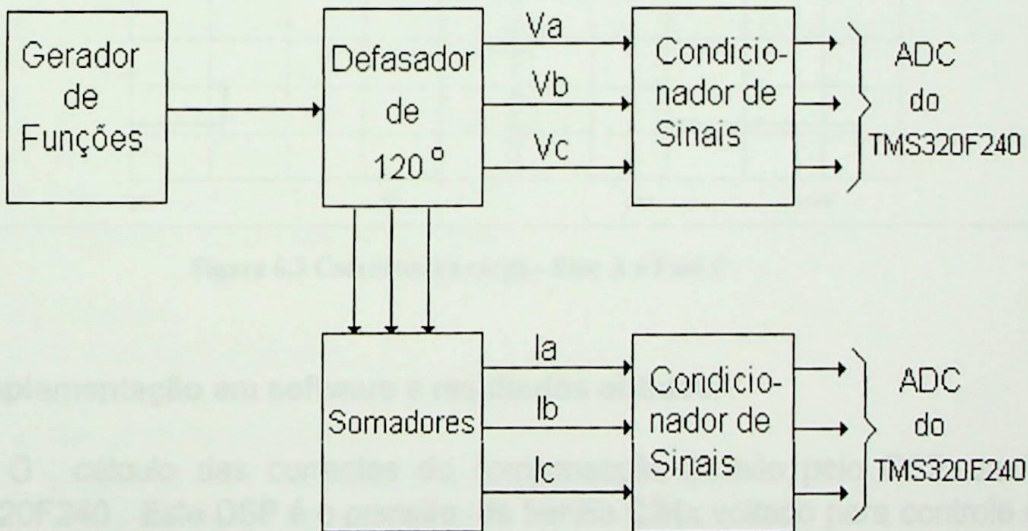


Figura 6.1 Diagrama em bloco do circuito de simulação da carga

Os sinais de tensão e corrente após o condicionamento são mostrados nas figuras 6.2 e 6.3 para as fases: A e C. A leitura destes sinais foi feita utilizando os conversores AD interno do DSP TMS320F240 que são multiplexados.

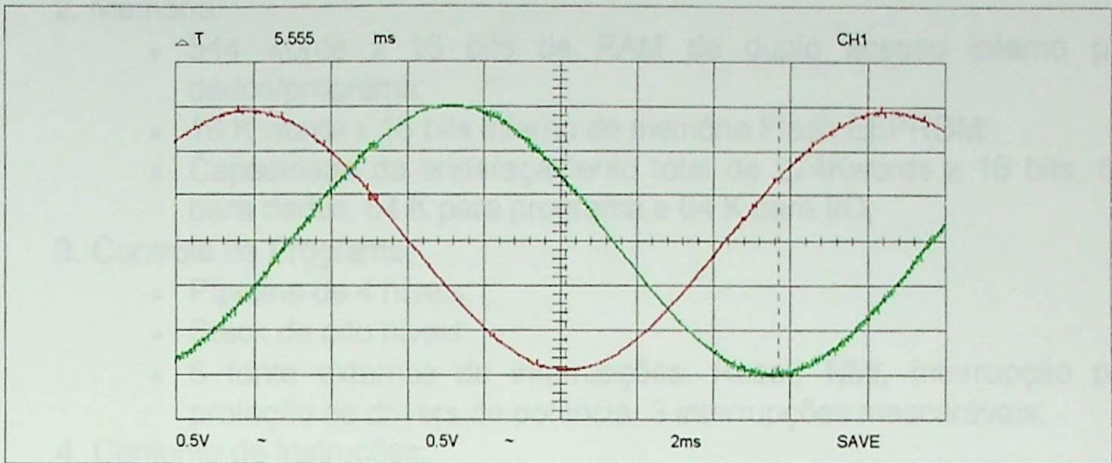


Figura 6.2 Tensões na carga - Fase A e Fase C

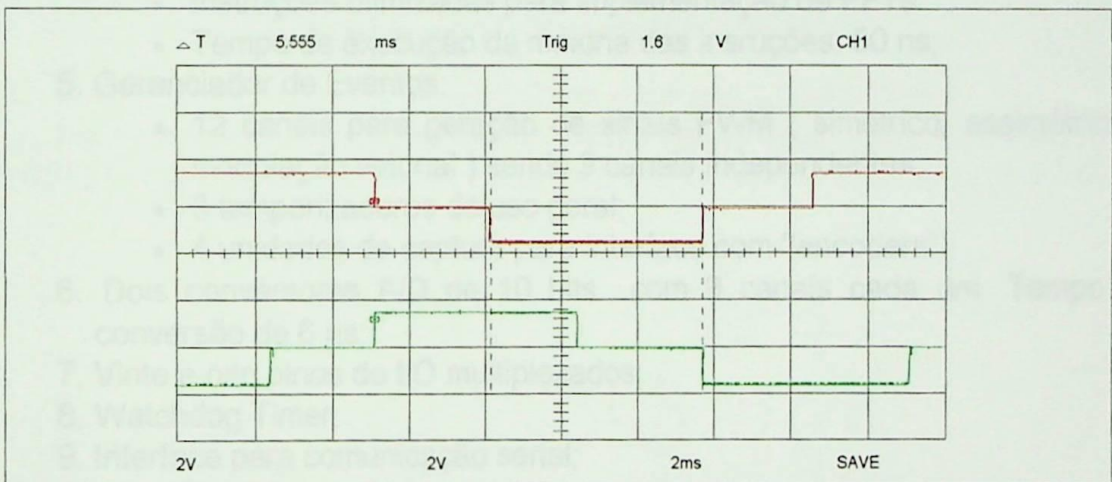


Figura 6.3 Correntes na carga - Fase A e Fase C

## 6.2 Implementação em software e resultados obtidos:

O cálculo das correntes de compensação é feito pelo DSP da Texas TMS320F240 . Este DSP é o primeiro da família **C24x** voltado para controle digital de motores. Com um clock de 20 Mhz , a maioria das instruções são executadas em apenas um ciclo de clock ou seja em 50 ns. Seu alto desempenho permite execução em tempo real de algoritmos complexos tais como filtro de Kalman e controle adaptativo.

O TMS320F240 possui as seguintes características [18]:

### 1. CPU:

- Unidade Central de Lógica e Aritmética ( CALU ) de 32 bits;
- Acumulador de 32 bits;
- multiplicação de 16 x 16 bits ;
- 3 deslocadores de escalonamento;

- 16 registros auxiliares com ALU dedicada para uso em endereçamento indireto de dados.
2. Memória:
    - 544 words x 16 bits de RAM de duplo acesso interno para dados/programa;
    - 16 K words x 16 bits interno de memória Flash EEPROM;
    - Capacidade de endereçamento total de 224Kwords x 16 bits: 64K para dados, 64 K para programa e 64 K para I/O;
  3. Controle de Programa:
    - Pipeline de 4 níveis;
    - Stack de oito níveis;
    - 6 fonte externas de interrupções: Reset, NMI, interrupção para proteção de drivers de potência, 3 interrupções mascaráveis;
  4. Conjunto de Instruções:
    - Código compatível com outras famílias de DSP's ponto fixo tais como C2x, C2xx e C5x;
    - Instrução de multiplicar e acumular em apenas um ciclo de clock;
    - Gerenciador de instruções para movimento de blocos de memória;
    - Capacidade para endereçamento indexado;
    - Instruções otimizadas para implementação de FFTs.
    - Tempo de execução da maioria das insruções: 50 ns;
  5. Gerenciador de Eventos:
    - 12 canais para geração de sinais PWM ( simétrico, assimétrico e modulação vetorial ) sendo 9 canais independentes;
    - 3 temporizadores de uso geral;
    - 4 unidades de captura para interface com "encoders".
  6. Dois conversores A/D de 10 bits com 8 canais cada um. Tempo de conversão de 6  $\mu$ s;
  7. Vinte e oito pinos de I/O multiplexados;
  8. Watchdog Timer;
  9. Interface para comunicação serial;
  10. Interface com periféricos seriais.

#### Aplicações:

- Drives para motores;
- Controladores e Inversores de Potência;
- Sistemas automotivos;
- Impressoras, copiadoras e outros produtos para escritórios;
- Dispositivos de armazenamento em massa de dados;
- Robótica e máquinas CNC.

A arquitetura interna do TMS320F240 é baseada na arquitetura Harvard modificada na qual temos um barramento direcionado para a área de dados separado do barramento destinado para a área de programa. A figura 6.4 mostra a arquitetura interna do F240:

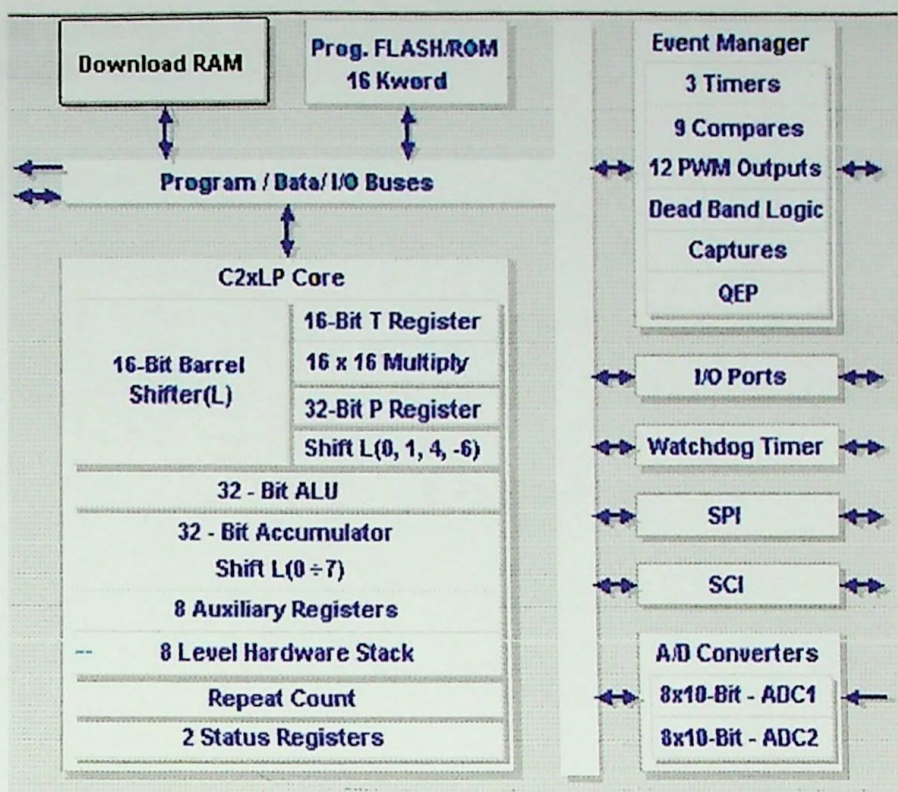


figura 6.4 Arquitetura interna do DSP TMS320F240

Para implementação digital do filtro passa-baixa, utilizou-se um filtro digital do tipo FIR ( Finite Impulse Response ) cuja estrutura está mostrado na figura 6.5 [19] :

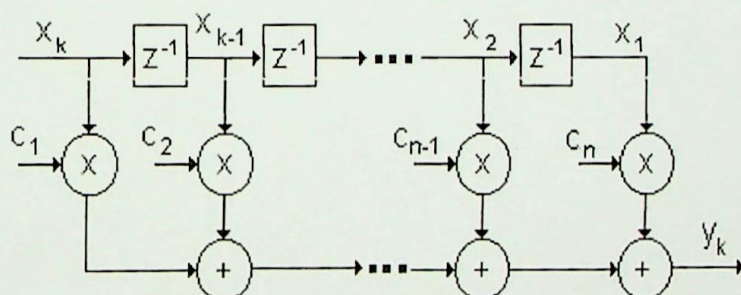


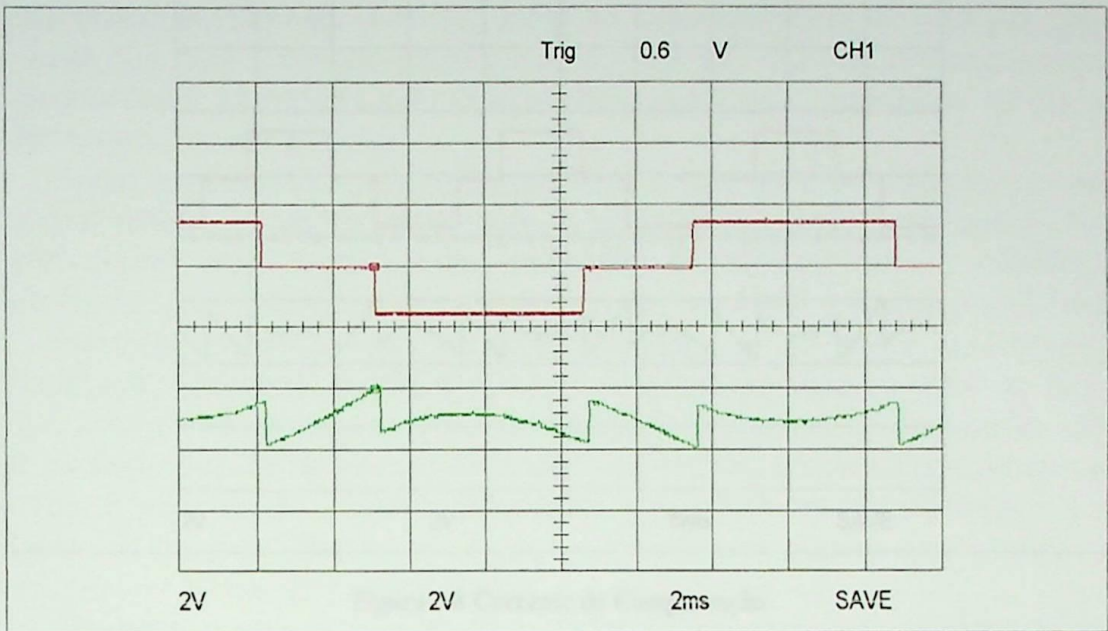
Figura 6.5 Filtro FIR

Este tipo de filtro foi escolhido devido as seguintes vantagens:

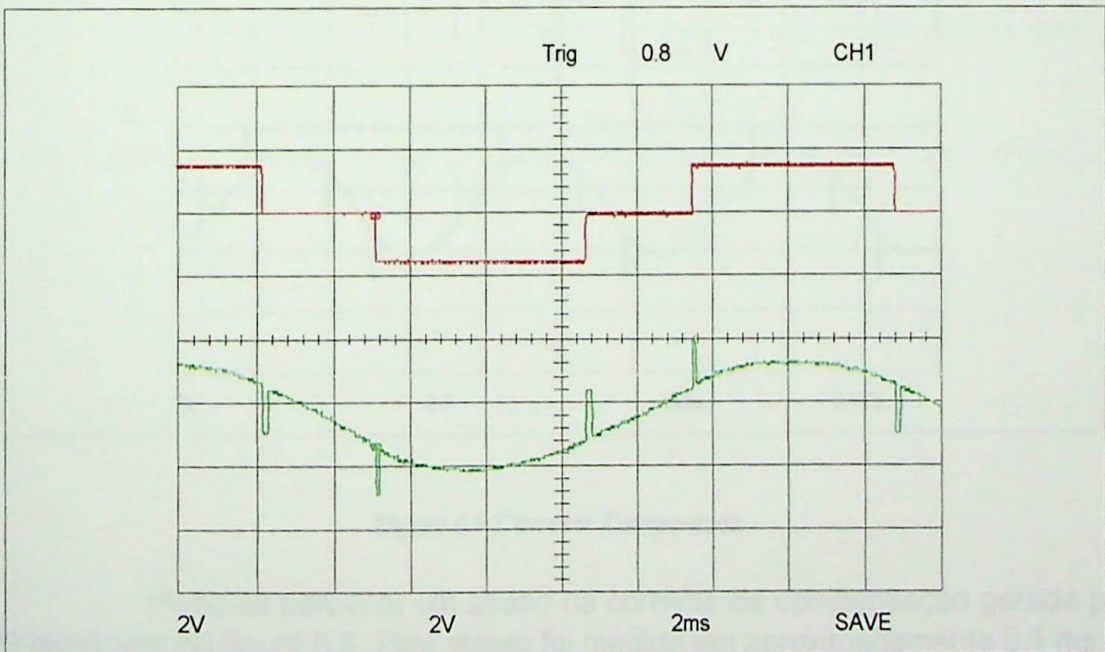
- Fácil implementação em DSP's.
- Devido a ausência de realimentação, há uma minimização dos erros gerados pela quantização, arredondamentos e imprecisão dos coeficientes do filtro.
- Também devido a ausência de realimentação, os filtros FIR são sempre estáveis pois todos os pólos estão na origem.

Como desvantagem pode-se citar a necessidade de um filtro de alta ordem para se obter uma resposta desejada. O cálculo dos coeficientes do filtro FIR de ordem 50 foi realizado no Matlab. O código completo do programa é dado no anexo II. Os resultados são mostrados nas figuras 6.6 e 6.7. As figuras 6.8 e 6.9 mostram um maior número de ciclos das correntes de compensação e compensada. Para

sintetizar as correntes de compensação utilizou-se o DAC0800 conectada a porta B do processador TMS320F240.



**Figura 6.6 Corrente de Compensação**



**Figura 6.7 Corrente Compensada**

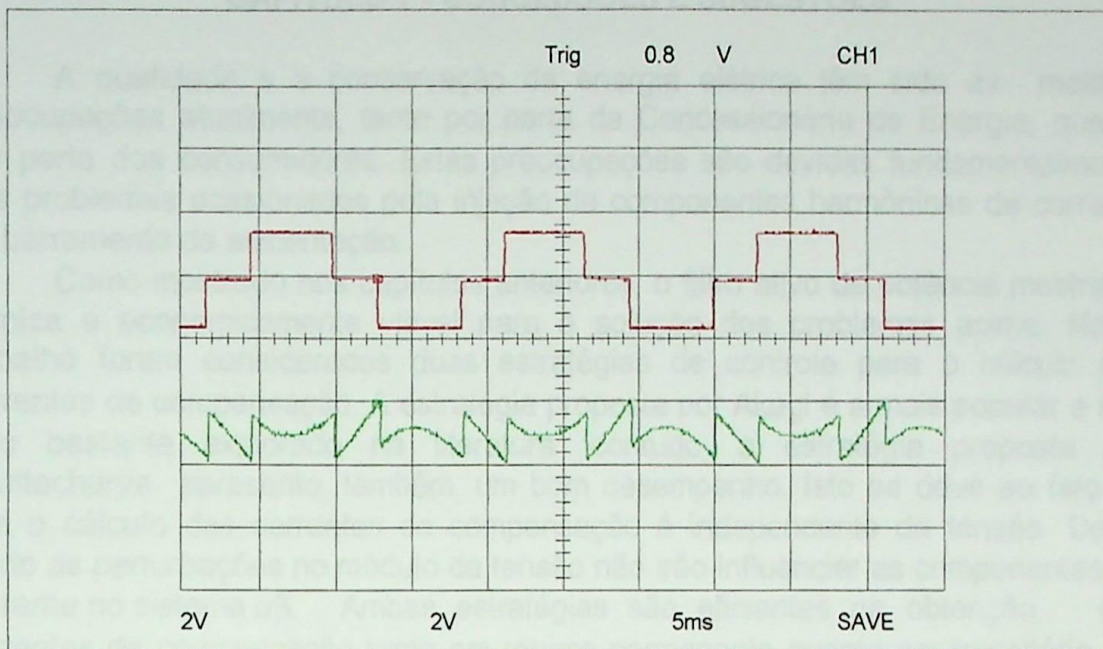


Figura 6.8 Corrente de Compensação

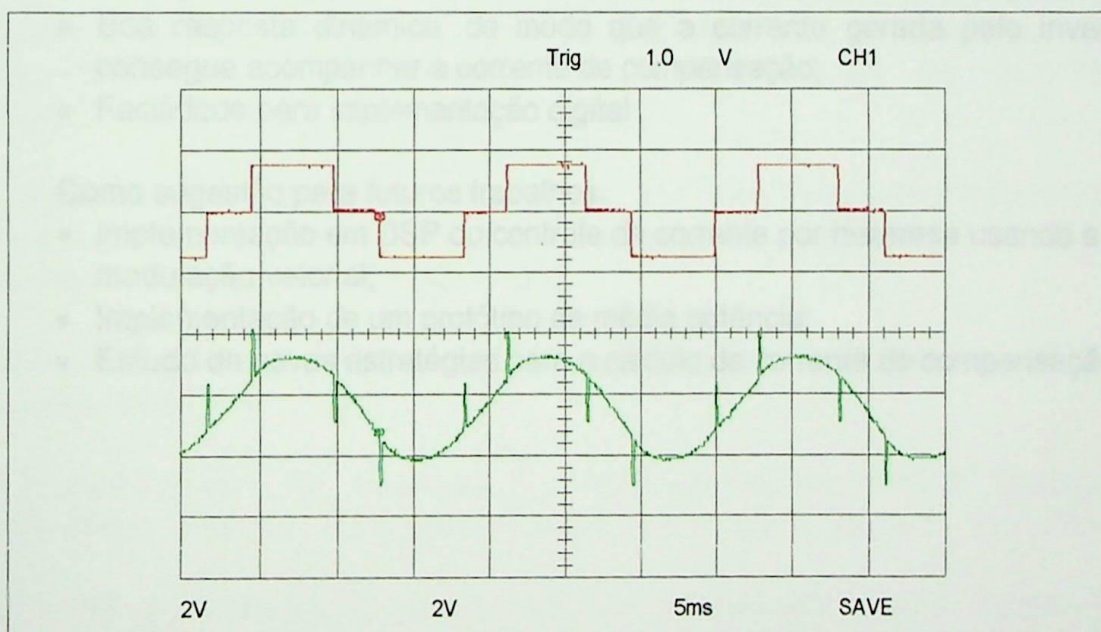


Figura 6.9 Corrente Compensada

Pode-se perceber um atraso na corrente de compensação gerada pelo DSP mostrado na figura 6.6. Este atraso foi medido em aproximadamente 0.1 ms e é responsável pelos picos na corrente compensada mostrada na figura 6.7. e 6.9.

## CAPÍTULO 7 - CONCLUSÕES E SUGESTÕES

A qualidade e a conservação da energia elétrica têm sido as maiores preocupações atualmente, tanto por parte da Concessionária de Energia, quanto por parte dos consumidores. Estas preocupações são devidas fundamentalmente aos problemas ocasionados pela injeção de componentes harmônicas de corrente no barramento de alimentação.

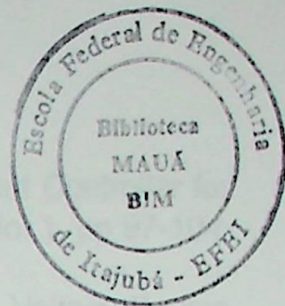
Como mostrado nos capítulos anteriores, o filtro ativo de potência mostra-se técnica e economicamente viável para a solução dos problemas acima. Neste trabalho foram considerados duas estratégias de controle para o cálculo das correntes de compensação. A estratégia proposta por Akagi é a mais popular e tem sido bastante explorada na literatura, contudo, a estratégia proposta por Bhattacharya apresenta, também, um bom desempenho. Isto se deve ao fato de que o cálculo das correntes de compensação é independente da tensão. Deste modo as perturbações no módulo da tensão não irão influenciar as componentes de corrente no sistema  $\alpha\beta$ . Ambas estratégias são eficientes na obtenção das correntes de compensação tanto em regime permanente quanto em transitório, de acordo com as simulações apresentadas.

Também, a técnica de modulação vetorial conjugada com as estratégias de controle de corrente por histerese, apresentou os seguintes resultados:

- Redução da frequência de chaveamento dos semicondutores de potência;
- Boa resposta dinâmica, de modo que a corrente gerada pelo inversor consegue acompanhar a corrente de compensação;
- Facilidade para implementação digital .

Como sugestão para futuros trabalhos,

- Implementação em DSP do controle de corrente por histerese usando a modulação vetorial;
- Implementação de um protótipo de média potência;
- Estudo de novas estratégias para o cálculo da corrente de compensação.



## BIBLIOGRAFIA

- [1] Di Lorenzo Corrêa, R., "Filtros Ativos de Potência - Estratégia da Compensação das Potências Real e Imaginária Instantâneas", Dissertação de Mestrado, EFEI, 1993;
- [2] Akagi, H., Kanazawa, Y., Nabae, A., "Instantaneous Reactive Power Compensation Comprising Switching Devices Without Energy Storage Components", IEEE Trans. Ind. Appl., vol. IA-20, pp 625-630, 1984;
- [3] Bhattacharya, S., Divan, D., "Synchronous Frame Based Controller Implementation for a Hybrid Series Active Filter System", IEEE / IAS Annual Meeting, pp 2531-2540, 1995;
- [4] Dixon, J. W., García, J. J., and Morán, L., "Control System for Three-Phase Active Power Filter Which Simultaneously Compensates Power Factor and Unbalanced Loads", IEEE Trans. Ind. Elect., vol. 42, pp 636-641, 1995;
- [5] Luo, S., Hou, Z., "An Adaptive Detecting Method for Harmonic and Reactive Currents", IEEE Trans. Ind. Elect., vol.42, n0. 1, pp 85-89, Feb., 1995;
- [6] Aredes, M., Watanabe, E. H., "New Control Algorithms for Series and Shunt Three-Phase Four-Wire Active Power Filters", IEEE Power Del., vol. 10, No 3, pp 1649-1656, July, 1995;
- [7] Watanabe, E. H., Stephan, R. M., Aredes, M., "New Concepts of Instantaneous Active and Reactive Powers in Electrical Systems with Generic Loads", IEEE Power Del., vol. 8, No. 2, pp 697-703, April, 1993;
- [8] Best, R. E., "Phase-Locked Loops - Theory, Design and Applications", McGraw-Hill Book, USA, 1984;
- [9] Trzynadlowski, A. M., Legowski, S., "Minimum-loss Vector PWM Strategy for Three-Phase Inverters", IEEE Trans. Power Electron., vol. 6, pp 26-34, Jan. 1994;
- [10] Holtz, J., Lammert, P., and Lotzkat, W., "High-speed Drive System With Ultrasonic MOSFET PWM Inverter and Single-Chip Microprocessor Control", IEEE Trans. Ind. Applicat., vol. IA 23, pp 1010-1015, Nov./Dec.1987;
- [11] Kazmierkowski, M. P., Malesani, L., "Current Control Techniques for Three-Phase Voltage-Source PWM Converters: A Survey", IEEE Trans. Ind. Elect., vol. 45, pp 691-703, october, 1998;
- [12] Brod, D. M., and Novotny, D. W., "Current Control of VSI-PWM Inverters", IEEE Trans. Ind. Applicat., vol. IA-21, pp. 562-570, July/Aug. 1985;

[13] Pan, C. T. , and Chang, T. Y. , “ An Improved Hysteresis Current Controller for Reducing Switching Frequency “, IEEE Trans. Power Elect. vol. 9, No. 1, pp 97-104, Jan. 1994

[14] Rahman, M. A., et alli, “ Analysis of Current Controllers for Voltage-Source Inverters”, IEEE Trans. Ind. Elect., vol. 44, No. 4, pp 477-485, Aug. 1997;

[15] Tripathi, A. and Sen, C. P., “ Comparative Analysis of Fixed and Sinusoidal Band Hyteresis Current Controllers for Voltage Source Inverters “,IEEE Trans. Ind. Elect. , vol. 39, No. 1, pp 63-73, February ,1992.

[16] Kazmierkowski, M. P., Dzieniakowski, M. A. , “ Novel Space Vector Based Current Controllers for PWM-Inverters “, IEEE Trans. Power Elect., vol. 6, No. 1, pp 158-165, Jan., 1991;

[17] Torrico, J. A., Bim, E., “ Modulador Vetorial PWM Controlado por Corrente para Inversor Trifásico usando o DSP56001”, XII CBA, vol. V, pp 1659-1664, Sept., 1998;

[18] TMS320C240x DSP Controllers Reference Set Volume 2: Peripheral Library and Specific Devices, Texas Instruments , 1997;

[19] Stanley, William D., " Digital Signal Processing " , Prentice-Hall Company, USA, 1975.

## ANEXO I : S-FUNCTION

Abaixo está o código que implementa o modelo do controle de corrente por Histerese de 3 níveis no Simulink através da S-Function Tabela.

```
#define NINPUTS 4
#define NOUTPUTS 3

void init_conditions(x0)
double *x0;
{ x0[0]=0;
  }

void outputs(t,x,u,y)
  double t, *x, *u, *y;
{
  double Ird, Ird; /* correntes de referência do filtro */
  double Ihd, Ihd; /* Correntes de referência para o comp. com Histerese*/
  double ia, ib, iac, ibc;
  double id, iq, icq, icd;
  double Vq, Vd;
  static unsigned int i, n=0,n1=0,n2=0,n3=0;
  double Sa, Sb, Sc;
  unsigned int vetor[16][3]={ {1,0,1}, {1,0,0}, {0,0,1}, {0,0,0},
                               {1,0,0}, {1,1,0}, {0,0,0}, {0,1,1},
                               {1,0,1}, {0,0,0}, {0,0,1}, {0,1,1},
                               {0,0,0}, {1,1,0}, {0,1,1}, {0,1,0} };

  ia= u[0];
  ib= u[1];

  iac= u[2];
  ibc= u[3];

  id= 1.224745*ia;
  iq= 0.707107*(ia+2*ib);
  icd= 1.224745*iac ;
  icq= 0.707107*(iac+2*ibc);

  Ihd= icq - iq; /* Erro no eixo Q */
  Ihd= id - icd; /* Erro no eixo D */

  if( Ihd > 0.2 ) /* Verifica qual vetor , mais adequado no */
    n = 0; /* no eixo Q */
  else if( Ihd < -0.2 )
    n = 1;
```

```

if( lhd > 0.2 )      /* Verifica qual vetor , mais adequado no */
    n1 = 0;         /* eixo D */
else if( lhd < -0.2 )
    n1 = 1;

if( lhq > 0.4 )      /* Verifica qual a tendência da corrente no */
    n2 = 0;         /* eixo Q */
else if( lhq < -0.4 )
    n2 = 1;

if( lhd > 0.4 )      /* Verifica qual a tendência da corrente no */
    n3 = 0;         /* eixo D */
else if( lhd < -0.4 )
    n3 = 1;

i = n+2*n1+4*n2+8*n3; /* Calcula qual vetor dever ser buscado */
Sa= vetor[i][0];
Sb= vetor[i][1];
Sc= vetor[i][2];

/* Cálculo das correntes de referencia no sistema trifásico. */
Vd= 0.816497*Sa-0.408248*(Sb+Sc);
Vq= 0.707107*(Sb-Sc);
y[0]= 0.816497*Vd;
y[1]= 0.707107*Vq - 0.408248*Vd;
y[2]= -0.707107*Vq - 0.408248*Vd;
}
#include "simulink.h"

```

## ANEXO II : CÓDIGO DO PROGRAMA PARA O TMS320F240

Objetivo: Este sistema se encarregará de compensar a fase do filtro ativo na potência reativa a teoria das potências instantâneas ativa e reativa.

### Inclusão de Arquivos:

```
.include "F240.asm"
.include "global.asm"
.include "vars.asm"
.include "filter.asm"
.include "logoff.asm"
```

```
start:
```

```
start:
```

```
Coeficientes do filtro FIR de ordem 17
```

```
WORD 01545
WORD 01774
WORD 01960
WORD 02100
WORD 02190
WORD 02226
WORD 02250
WORD 02260
WORD 02250
WORD 02226
WORD 02190
WORD 02100
WORD 02100
WORD 02050
WORD 01960
WORD 01820
WORD 01630
WORD 01400
WORD 01130
WORD 00820
WORD 00480
WORD 00150
```

```

;*****
; Arquivo:      filtrol.asm
; Projeto:      Dissertação de Mestrado
; Programador:  Milton E. de O. Filho
; Data:         30/12/98 Revisado em 30/03/99
; Objetivo:     Este programa as correntes de compensação de um
;               filtro ativo de potência segundo a teoria das potên-
;               cias instantâneas ativa e reativa.
;*****

```

```

;-----
; Inclusão de Arquivos:

```

```

        .include      F240_a.h
        .include      demos_a.h
        .include      vects_a.h
        .include      filtr01.h
        .include      logger_a.h

```

```

;=====

```

```

        .text

```

```

        B _start

```

```

;*****
;*      Coeficientes do filtro FIR de ordem 50
;*****

```

```

u_table:

```

```

        .WORD 0054h
        .WORD 0059h
        .WORD 0066h
        .WORD 007Bh
        .WORD 0097h
        .WORD 00BCh
        .WORD 00E7h
        .WORD 011Ah
        .WORD 0152h
        .WORD 0190h
        .WORD 01D2h
        .WORD 0218h
        .WORD 0260h
        .WORD 02A9h
        .WORD 02F2h
        .WORD 033Ah
        .WORD 037Fh
        .WORD 03C1h
        .WORD 03FEh
        .WORD 0435h
        .WORD 0466h
        .WORD 048Fh

```

```

.WORD 04AFh
.WORD 04C7h
.WORD 04D5h
.WORD 04DAh
.WORD 04D5h
.WORD 04C7h
.WORD 04AFh
.WORD 048Fh
.WORD 0466h
.WORD 0435h
.WORD 03FEh
.WORD 03C1h
.WORD 037Fh
.WORD 033Ah
.WORD 02F2h
.WORD 02A9h
.WORD 0260h
.WORD 0218h
.WORD 01D2h
.WORD 0190h
.WORD 0152h
.WORD 011Ah
.WORD 00E7h
.WORD 00BCh
.WORD 0097h
.WORD 007Bh
.WORD 0066h
.WORD 0059h
.WORD 0054h

```

```

;*****
;*                               Início do Programa Principal                               *
;*****

```

```

_start:

```

```

LDP      #_stop
SPLK     #0,_stop

CALL     _init_logger      ; inicialização do registrador
                               ; de dados

LDP      #DP_EV            ; Ponteiro para o Controlador
                               ; de Eventos

LACC     GPTCON
AND      #AND_T2TOADC_    ; Desabilitação do ADC
SACL     GPTCON

```

```

;-----
;--      Inicialização e controle do timer      -
;-----

```

```

LDP      #_f_amostragem
LACC     _f_amostragem    ; frequencia de amostragem: 4 KHz
LDP      #DP_EV

```

```

SACL    T2PER          ;
SPLK    #0h, T2CNT    ;
SPLK    #T2CNFREG, T2CON; configura timer em modo crescen
                                     ; te e contínuo com prescaler x1.
;
;-----
;-      Inicialização e controle do conversor AD      -
;-----

LDP     #DP_PF1        ; Ponteiro para os registros do AD
LACC    #ADC_CONF_2
SACL    ADCTRL2        ; Configuração do conv. AD

; Carrega vetor de interrupção
LACC    #_t2per_ISR
LDP     #0
SACL    tpint2vec

; Habilita Interrupções
LDP     #0
SETBIT  IMR,SETB2      ; habilita INT3
LDP     #DP_EV
SETBIT  IMR,SETB0      ; habilita T2PINT

; start timer
SETBIT  T2CON,SETB6    ;start GPT2

;-----
;-      Configuração da Porta B como saída      -
;-----

LDP    #0E1H
LACL   #0FFh
SACL   OPCRA

;-----
; Carrega valores iniciais para transformada de Clark -
; e compensação dos sinais lido dos ADCs e DACs      -
;-----

LDP    #SQRT2_2
SPLK   #4E62h, SQRT_2_3 ; 1.5*SQRT(2/3) EM Q14
SPLK   #5A82h, SQRT_2_2 ; SQRT(2)/2 EM Q15
SPLK   #6883h, SQRT_2_3 ; SQRT(2/3) EM Q15
SPLK   #3441h, SQRT_16  ; SQRT(1/6) EM Q15
SPLK   #0FFFFh, ZACH
SPLK   #3990h , Kv      ;de Q6 p/ Q15
SPLK   #2000H , Kc      ;fator para corrente

loop:
; call programa monitor do DSP
CALL   MON240

; testa se fim do programa pelo usuário(_stop =1)

```

```

LDP      #_stop
BIT      _stop,15
BCND     loop,NTC
END_DEMO

;
;
;*****
;*          Rotina de Interrupção timer 2          *
;*****
_t2per_ISR:
        SAVE_AR0_AR2

;new_aq1:
LDP      #DP_PF1
SPLK     #186Ch, ADCTRL1 ;canal 14
SETBIT   ADCTRL1,SETB0   ;inicia conversão

; Espera pelo fim da conversão
pool1:  LACL     ADCTRL1
        AND      #EOC_MSK
        BCND     pool1, NEQ

; leitura do valor amostrado
LDP      #DP_PF1
LACL     ADCFIFO2
RPT      #5
SFR
AND #3FFh
SUB #139h      ; subtrai offset ( 2.5 V)
LDP #_Ia
SACL _Ia
SPM 3
LT _Ia
MPY Kc
PAC
SFR
SFR          ; 9 DESL. NO TOTAL
SACL _Ia      ; Ia em formato Q15
LDP #DP_PF1
LACL     ADCFIFO1
RPT      #5
SFR
AND #3FFh
SUB #139h      ; subtrai offset ( 2.5 V)
LDP #_Ib
SACL _Ib
SPM 3
LT _Ib
MPY Kc
PAC
SFR
SFR          ; 9 DESL. NO TOTAL

```

```
SACL _Ib      ; Ib em formato Q15
```

```
;new_aq2:
```

```
LDP      #DP_PF1
SPLK     #185Ah, ADCTRL1 ;canal 10
SETBIT   ADCTRL1,SETB0   ;inicia conversão
```

```
; Espera pelo fim da conversão
```

```
pool:    LACL     ADCTRL1
          AND      #EOC_MSK
          BCND     pool, NEQ
```

```
; leitura do valor amostrado
```

```
LDP      #DP_PF1
LACL     ADCFIFO2
RPT      #5
SFR
AND      #3FFh
SUB      #1DCh      ; subtrai offset ( 2.5 V)
```

```
LDP      #_Va
SACL     _Va
SPM      3
LT       _Va
MPY      Kv
PAC
SFR
SFR      ; 9 DESL. NO TOTAL
SACL     _Va      ; Ia em formato Q15
```

```
SPM      0
LDP      #DP_PF1
LACL     ADCFIFO1
RPT      #5
SFR
AND      #3FFh
SUB      #1DCh      ; subtrai offset ( 2.5 V)
```

```
LDP      #_Vb
SACL     _Vb
SPM      3
LT       _Vb
```

```
MPY      Kv
PAC
SFR
SFR      ; 9 DESL. NO TOTAL
SACL     _Vb      ; Va em formato Q15
SPM      0
```

```
-----
;*      Conversão trifásico/Ortogonal      *
```

```

;-----
SPM 0
LACC  _Ib,1
ADD  _Ia
SACL  _Ibeta
LT  _Ibeta
MPY  _SQRT2_2
PAC
SACH  _Ibeta          ; Ibeta EM Q14
LT  _Ia
MPY  _SQRT_2_3
PAC
SACH  _Ialfa,1

LT  _Va
MPY  _SQRT_2_3
PAC
SACH  _Valfa,1
LACC  _Vb,1
ADD  _Va
SACL  _Vbeta
LT  _Vbeta
MPY  _SQRT2_2
PAC
SACH  _Vbeta          ; Ibeta EM Q14
SPM 0

```

```

;-----
;*  Cálculo das Potências Real e imaginária Instantânea *
;-----

```

```

LT  _Vbeta
MPY  _Ibeta
PAC
LT  _Valfa
MPY  _Ialfa
APAC
SACH  _P1,2
LDP  #_P
SACH  _P,2          ; P = Valfa.Ialfa + Vbeta.Ibeta em Q14
LDP  #_Ialfa
LT  _Ibeta
MPY  _Valfa
PAC
LT  _Ialfa
MPY  _Vbeta
SPAC
SACH  _Q1,2
LDP  #_Q
SACH  _Q,2          ; Q = Valfa.Ibeta - Vbeta.Ialfa em Q14

```

CALL \_logger ; Rotina para armazenar dados

-----  
 ;- FILTRAGEM DAS COMPONENTES DC DE P e Q -  
 -----

```

LDP #_Q
MAR *, AR0 ; Faz AR0 apontar para
LAR AR0, #_Q+50 ; x(n-50). Os valores iniciais do
MPY #0 ; acum. e PREG devem ser 0 p/ que
LACC #0 ; o processo soma/mult seja OK.
;
RPT #50 ;*****
MACD u_table, *- ; Qn=u(0)x(n)+u(1)x(n-1)+...+
APAC ; +u(50)x(n-50) com resultado em Q14.

LDP #_QN ;*****

SACH _QN,1

LDP #_P
MAR *, AR2 ; Faz AR0 apontar para
LAR AR2, #_P+50 ; x(n-50). Os valores iniciais do
MPY #0 ; acum. e PREG devem ser 0 p/ que
LACC #0 ; o processo soma/mult seja OK
;
RPT #50 ;*****
MACD u_table, *- ; Pn=u(0)x(n)+u(1)x(n-1)+...+
APAC ; +u(10)x(n-10) com resultado em Q14.
*
LDP #_PN ;*****

SACH _PN,1

```

-----  
 ; EXTRAÇÃO DAS COMPONENTE DC DE P E Q -  
 -----

```

LDP #_Q
LACL _Q
LDP #_QN
SUB _QN
SACL _QA
LDP #_P
LACL _P
LDP #_PN
SUB _PN
SACL _PA

```

```

;-      Cálculo de 1/(Valfa^2 + Vbeta^2):      -
;-----
LT      _Valfa
MPY     _Valfa
PAC
LT      _Vbeta
MPY     _Vbeta
APAC
SACH   _DIV,2      ; DIV em Q14
lacc   #7FFFh,13  ; 1 EM Q15 convertido para Q28
RPT   #14
      SUBC _DIV ; Faz a divisão. Resultado em Q14 em 32 bit
s
SACL   _FATOR      ; Fator = 1/(Valfa^2+Vbeta^2) em Q14

```

```

;-      Cálculo das Correntes de Compensação      -
;-----

```

```

LT      _Valfa
MPY     _PA
PAC
LT      _Vbeta
MPY     _QA
SPAC
SACH   _Icalfa,2  ; Q13
LT      _Icalfa
MPY     _FATOR
PAC
SACH   _Icalfa,2  ; Icalfa em Q14

```

```

LT      _Valfa
MPY     _QA
PAC
LT      _Vbeta
MPY     _PA
APAC
SACH   _Icbeta,2  ; Q13
LT      _Icbeta
MPY     _FATOR
PAC
SACH   _Icbeta,2  ; Icalfa em Q14

```

```

;-      CONVERSÃO PARA O SISTEMA TRIFÁSICO      -
;-----

```

```

LT      _Icalfa
MPY     SQRT_23
PAC
SACH   _Ica,3

```

```
LT _Icbeta
MPY SQRT2_2
PAC
LT _Icalfa
MPY SQRT_16
SPAC
SACH _Icb,3
LT _Icbeta
MPY SQRT2_2
PAC
NEG
LT _Icalfa
MPY SQRT_16
SPAC
SACH _Icc,1
```

```
;-----
;- Devolve a corrente de compensação pela porta B -
;-----
```

```
lacc _Ica
add #7fffh
rpt #7
sfr
or #0FF00h
LDP #0E1h
sacl PBDATDIR
```

```
;Fim da rotina de Interrupção
END_ISR_AR0_AR2
```

**ANEXO III : CIRCUITO DE GERAÇÃO DAS TENSÕES E CORRENTES TRIFÁSICAS**

