

UNIVERSIDADE FEDERAL DE ITAJUBÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

**PROPOSTA DE SOFTWARE-IN-THE-LOOP PARA TESTE
EM TEMPO REAL DE UM CONTROLE COORDENADO
DE VOLT/VAR**

Carlos Alberto Villegas Guerrero

Itajubá, novembro de 2017



UNIVERSIDADE FEDERAL DE ITAJUBÁ

PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Carlos Alberto Villegas Guerrero

**PROPOSTA DE SOFTWARE-IN-THE-LOOP PARA TESTE
EM TEMPO REAL DE UM CONTROLE COORDENADO
DE VOLT/VAR**

Tese submetida ao Programa de Pós-Graduação em Engenharia Elétrica como parte dos requisitos para obtenção do Título de Doutor em Ciências em Engenharia Elétrica.

Área de Concentração: Sistemas Elétricos de Potência

Orientador:

Prof. Dr. Paulo Márcio da Silveira

Co-Orientador:

Prof. Dr. José Maria de Carvalho Filho

Novembro de 2017

Itajubá



Ministério da Educação
UNIVERSIDADE FEDERAL DE ITAJUBÁ
Criada pela Lei nº 10.435, de 24 de abril de 2002

A N E X O I
FOLHA DE JULGAMENTO DA BANCA EXAMINADORA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Título da Tese: "PROPOSTA DE SOFTWARE-IN-THE-LOOP PARA TESTE EM TEMPO REAL DE UM CONTROLE COORDENADO DE VOLT/VAR"

Autor: Carlos Alberto Villegas Guerrero

JULGAMENTO

Examinadores	Conceito		Rubrica
	A = Aprovado	R = Reprovado	
1º	A		
2º	A		
3º	A		
4º	A		
5º	A		
6º	A		

Resultado Médio: **Conceito:** A, ou seja, APROVADO.

Observações: _____

Itajubá, 22 de novembro de 2017.

Prof. Dr. Nelson Kagan
1º Examinador - USP

Prof. Dr. Carlos Augusto Duque
2º Examinador - UFJF

Prof. Dr. Antonio Carlos Zambroni de Souza
3º Examinador - UNIFEI

Prof. Dr. Benedito Donizeti Bonatto
4º Examinador - UNIFEI

Prof. Dr. José Maria de Carvalho Filho
5º Examinador (Coorientador) - UNIFEI

Prof. Dr. Paulo Márcio da Silveira
6º Examinador (Orientador) - UNIFEI

Dedicatória

Dedico este trabalho com carinho a toda minha família, em especial aos meus amados pais, Alberto (in memoriam) e Esperanza, e meus irmãos, Viviana, Joseph e Anizia.

Com muito amor para minha esposa Laura e minha filha Mía Valentina.

Agradecimentos

A Deus, por ter abençoado em todo momento minhas decisões e permitir vivenciar mais uma conquista junto às pessoas que amo.

Aos meus pais, Alberto (*in memoriam*) e Esperanza, pelo amor, ensinamentos e apoio incondicional sempre na realização dos meus sonhos. Aos meus irmãos, Viviana, Joseph e Anizia, pelo carinho e incentivo sempre, apesar da distância.

A minha esposa Laura e minha filha Mía Valentina, pelo amor incondicional, a paciência e o apoio em todo momento. Obrigado por continuar acreditando em mim e seguir juntos nesta luta por conseguir um melhor futuro para nossas vidas.

A todos meus familiares, em especial a minha tia Martha, pelo incentivo e os conselhos ao longo desta caminhada.

À família Cabrera Cansión, pela confiança, preocupação e apoio mesmo com a distância.

Aos professores Paulo Márcio da Silveira e José Maria de Carvalho Filho, pelas orientações neste trabalho de doutorado. Obrigado pelos ensinamentos, a confiança, as oportunidades e, especialmente, pela nossa amizade sincera.

Aos colegas do Grupo de Engenharia de Sistemas – GESis pela parceria no Projeto de P&D 511, especialmente ao Denisson Oliveira pela disponibilização dos *scripts* de Fluxo de Carga e Otimização baseada em SIA, os quais tiveram uma grande contribuição no desenvolvimento deste trabalho.

À Universidade Federal de Itajubá – UNIFEI, pelo ensino de qualidade e pela acolhida como professor dentro do Instituto de Sistemas Elétricos de Energia – ISEE.

Aos professores e colegas do Grupo de Estudos da Qualidade da Energia Elétrica – GQEE, pelo companheirismo e torcida.

Ao Centro de Estudos em Qualidade da Energia e Proteção Elétrica – QMAP, pela estrutura laboratorial disponibilizada para a realização deste trabalho.

À Coordenação de Aperfeiçoamento de Pessoal de Nível Superior – CAPES, Fundação de Amparo à Pesquisa do Estado de Minas Gerais – FAPEMIG e a Companhia Energética de Minas Gerais – CEMIG, pelo apoio financeiro concedido nesta pesquisa.

Abstract

This Thesis work proposes the development of a Software-in-the-Loop (SIL) strategy for real-time testing of a Coordinated Volt/VAr Control (CVVC), through the use of the Real-Time Digital Simulator (RTDS) and Matlab® program. Such a strategy seeks to emulate the interoperability actions commonly established between the main functions of a DMS (Distribution Management System) and the SCADA (Supervisory Control and Data Acquisition) system during the operation of a CVVC. To do so, a control algorithm is developed on Matlab® and a TCP/IP (Transmission Control Protocol/Internet Protocol)-based communication between the simulation module of the RTDS (the RSCAD/Runtime) and Matlab® is established. In order to assess the efficiency of the SIL strategy, an optimization methodology for CVVC based on the metaheuristic technic “Artificial Immune System (AIS)” is tested in the IEEE 34-bus radial test feeder composed of multiple control equipment, such as on-load tap-changers, step-voltage regulators and switched capacitors banks. Important aspects associated with the implementation of the testbed are also discussed in this work. Simulation results demonstrated that the proposed SIL strategy is promissory for the analysis of time domain behaviour of CVVC algorithms designed for real-time operation in Distribution Networks.

Keywords: Coordinated Volt/VAr Control, Real-Time Digital Simulator, Software-in-the-Loop, Distribution Management System.

Resumo

Este trabalho de Tese propõe o desenvolvimento de uma estratégia de *Software-in-the-Loop* (SIL) para teste em tempo real de um Controle Coordenado de Volt/VAr (CCVV), através do uso do Simulador Digital em Tempo real (RTDS – *Real-Time Digital Simulator*) e o programa Matlab®. Esta estratégia visa emular as ações de interoperabilidade comumente estabelecidas entre as principais funções de um DMS (*Distribution Management System*) e o sistema de SCADA (*Supervisory Control and Data Acquisition*) durante a operação de um CCVV. Para tais fins, um algoritmo de controle é desenvolvido no Matlab® e uma interface de comunicação baseada em TCP/IP (*Transmission Control Protocol/Internet Protocol*) é estabelecida entre o módulo de simulação do RTDS (o RSCAD/*Runtime*) e o Matlab®. A fim de avaliar a eficiência da estratégia de SIL, uma metodologia de otimização do CCVV, baseada na técnica metaheurística “Sistema Imunológico Artificial (SIA)”, é testada no sistema de 34 barras do IEEE composto de vários equipamentos de controle, tais como comutador de tapas sob carga, reguladores de tensão e bancos de capacitores chaveáveis. Aspectos importantes associados com a implementação da bancada de teste são também discutidos neste trabalho. Os resultados das simulações demonstraram que a estratégia de SIL proposta é promissória para analisar o desempenho no domínio do tempo de algoritmos de CCVV projetados para operar em tempo real em Redes de Distribuição.

Palavras-chave: Controle Coordenado de Volt/VAr, Simulador Digital em Tempo Real, *Software-in-the-Loop*, *Distribution Management System*.

Lista de Figuras

Figura 1. Distribuição dos projetos de P&D ANEEL em REI por área de atuação. Fonte:(ABDI, 2014)	4
Figura 2. Esquema de HIL proposto em (Leite <i>et al.</i> , 2003).	14
Figura 3. Esquema de teste proposto em (Brenna <i>et al.</i> , 2013).	15
Figura 4. Esquema de SIL proposto em (Kulmala <i>et al.</i> , 2010).	16
Figura 5. Arquitetura proposta da bancada de teste.	21
Figura 6. Módulo RSCAD/ <i>Runtime</i> operado através da ferramenta ‘Script’	24
Figura 7. Metodologia proposta para interface RSCAD/ <i>Runtime</i> – Matlab®/ <i>Workspace</i> .	26
Figura 8. Modelos típicos do RTDS fabricados pela RTDS-Technologies. (Fonte: (RTDS_Technologies, 2013b))	29
Figura 9. Estrutura do <i>hardware</i> do RTDS (Aplicação em um esquema de teste de HIL)	30
Figura 10. Módulos do programa RSCAD. (Fonte: (Guerrero, 2011))	31
Figura 11. Disposição da capacidade máxima de processamento do RTDS da UNIFEI	33
Figura 12. Sistema “34-bus Feeder” (IEEE, 1992)	34
Figura 13. Sistema “34-bus Feeder modificado”	35
Figura 14. Banco de RT monofásicos modelado no RSCAD/ <i>Draft</i> .	38
Figura 15. Relé de controle automático da tensão (relé ANSI-90) da biblioteca do RSCAD/ <i>Draft</i> .	39
Figura 16. Modelo de carga dinâmica da biblioteca do RSCAD/ <i>Draft</i> .	42
Figura 17. Perfis de demanda em “p.u.” categorizados pela CEMIG	43
Figura 18. Conjunto de representação da carga no sistema modelado no RSCAD/ <i>Draft</i> .	44
Figura 19. Janela de parametrização do novo componente criado no RSCAD/ <i>CBuilder</i> .	45
Figura 20. Conjunto de representação do alimentador paralelo (carga “especial”) no sistema modelado no RSCAD/ <i>Draft</i> .	46
Figura 21. Sistema “34-bus Feeder modificado” distribuído em dois subsistemas.	47
Figura 22. Diagrama mímico da RD criado no módulo RSCAD/ <i>RunTime</i>	51
Figura 23. Quadros de operação e monitoração dos controladores do OLTC e RT.	52
Figura 24. Quadros de operação e monitoração dos bancos de capacitores	53
Figura 25. Quadros de medições nos pontos de instalação dos equipamentos de CVV	54
Figura 26. Quadros de medições nos pontos de conexão das cargas.	54
Figura 27. Fluxograma da metodologia implementada no Matlab® para determinação do estado do sistema.	57
Figura 28. Fluxograma do método de resolução de Fluxo de Carga implementado no Matlab®	59
Figura 29. (a) Molécula do anticorpo e seu genoma. (b) A concatenação de genes (processo de rearranjo) que leva à formação da região variável (V_H) da cadeia pesada do anticorpo. (Castro e Zuben, 1999)	66
Figura 30. O princípio da seleção clonal. (Castro e Zuben, 1999)	67
Figura 31. Operação dos estágios do algoritmo de CCVV baseado na técnica de SIA.	77
Figura 32. Fluxograma da estratégia de SIL implementada no Matlab®	79
Figura 33. Arquitetura operacional dos <i>scripts</i> que implementam a estratégia de SIL	80
Figura 34. Esquema de medição, monitoração e controle do Sistema Teste.	81
Figura 35. Lógica de controle para coleta automática das medições no RSCAD/ <i>RunTime</i> .	82
Figura 36. Resultados dos perfis de potência ativa (PA, PB e PC) e reativa (QA, QB e QC) obtidos após a compatibilização das modelagens.	87
Figura 37. Resultados dos perfis de tensão (VA, VB e VC) obtidos após a compatibilização das modelagens	88
Figura 38. Erros relativos da comparação dos perfis de potência ativa (PA, PB e PC) e reativa (QA, QB, QC)	88
Figura 39. Erros relativos da comparação dos perfis de tensão (VA, VB e VC).	89
Figura 40. Medições analisadas apresentadas no Apêndice E.	91
Figura 41. Desempenho da estratégia de SIL na requisição, verificação e armazenamento das medições – Teste dinâmico de compatibilização.	92

Figura 42. Desempenho da estratégia de SIL na execução da função de “Fluxo de Carga” – Teste dinâmico de compatibilização.	93
Figura 43. Nós analisados dentro do Sistema Teste “34-bus Feeder modificado”.....	94
Figura 44. Perfil de tensão do nó 840 obtido durante o teste dinâmico de compatibilização.	94
Figura 45. Perfis de potência ativa e reativa obtidos no primário do RT2 durante o teste dinâmico de compatibilização.	95
Figura 46. Variações de tapes registradas pelos equipamentos de regulação da tensão durante o teste dinâmico de compatibilização.	96
Figura 47. Gerações atingidas na convergência do algoritmo de CCVV baseado na estrutura proposta em 4.5.2.	98
Figura 48. Tempos de execução atingidos na convergência do algoritmo de CCVV baseado na estrutura proposta em 4.5.2.	98
Figura 49. Gerações atingidas na convergência do algoritmo de CCVV para as 8 sementes analisadas no teste <i>off-line</i>	100
Figura 50. Tempo de execução atingido na convergência do algoritmo de CCVV para as 8 sementes analisadas no teste <i>off-line</i>	101
Figura 51. Tempo de execução atingido na convergência do algoritmo de CCVV com a avaliação da “semente 7” no Matlab®.	102
Figura 52. Desempenho da estratégia de SIL na requisição, verificação e armazenamento das medições – Teste em tempo real do algoritmo de CCVV.	103
Figura 53. Desempenho da estratégia de SIL na execução da função de “Fluxo de Carga” – Teste em tempo real do algoritmo de CCVV.	104
Figura 54. Desempenho da estratégia de SIL na execução da função de CCVV – Tempo de convergência.	105
Figura 55. Perfil de tensão do nó 840 obtido durante o teste em tempo real do algoritmo de CCVV.	106
Figura 56. Desempenho da estratégia de SIL na execução da função de “CCVV” – Número de gerações de anticorpos processadas.	107
Figura 57. Desempenho da estratégia de SIL na execução das ações de controle durante o teste em tempo real do algoritmo de CCVV.	108
Figura 58. Variações dos tapes registradas pelos equipamentos de controle de Volt/VAr durante o teste em tempo real do algoritmo de CCVV.	108
Figura 59. Desempenho da estratégia de SIL como um todo na operação da função de CCVV.	109
Figura 60. Operações de tapes registradas pelos equipamentos de controle de Volt/VAr durante o teste de comparação das metodologias de controle convencional e coordenado.	112
Figura 61. Perfis de tensão do nó 840 para diferentes cenários de operação do sistema, (1) com controle convencional de Volt/VAr, (2) com controle coordenado de Volt/VAr, e (3) sem estratégia alguma de controle.	114
Figura 62. Medições de tensão realizadas no nó 840 através do medidor real, durante o teste do método de controle de Volt/VAr convencional.	116
Figura 63. Medições de tensão realizadas no nó 840 através do medidor real, durante o teste do método de controle coordenado Volt/VAr.	117
Figura C.1. “Subsistema 1” modelado no processador 1 do rack 1 do RTDS.	135
Figura C.2. “Subsistema 2” modelado no processador 1 do rack 2 do RTDS.	136
Figura D.1.1. Comparação dos perfis de potência ativa obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 03h30.	143
Figura D.1.2. Comparação dos perfis de potência reativa obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de de demanda da carga das 03h30.	143
Figura D.1.3. Comparação dos perfis de tensão obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 03h30.	144

Figura D.1.4. Erros relativos da comparação de resultados entre o RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 03h30.	144
Figura D.2.1. Comparação dos perfis de potência ativa obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 09h40.	145
Figura D.2.2. Comparação dos perfis de potência reativa obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 09h40.	145
Figura D.2.3. Comparação dos perfis de tensão obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 09h40.	146
Figura D.2.4. Erros relativos da comparação de resultados entre o RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 09h40.	146
Figura D.3.1. Comparação dos perfis de potência ativa obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 15h30.	147
Figura D.3.2. Comparação dos perfis de potência reativa obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 15h30.	147
Figura D.3.3. Comparação dos perfis de tensão obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 15h30.	148
Figura D.3.4. Erros relativos da comparação de resultados entre o RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 15h30.	148
Figura D.4.1. Comparação dos perfis de potência ativa obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 21h20.	149
Figura D.4.2. Comparação dos perfis de potência reativa obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 21h20.	149
Figura D.4.3. Comparação dos perfis de tensão obtidos do RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 21h20.	150
Figura D.4.4. Erros relativos da comparação de resultados entre o RSCAD/ <i>RunTime</i> e Matlab® para o patamar de demanda da carga das 21h20.	150
Figura E.1. Perfis de tensão obtidos nos nós “estratégicos” durante o teste dinâmico de compatibilização.	151
Figura F.1. Perfis de tensão obtidos nos nós “estratégicos” durante o teste em tempo real do algoritmo de CCVV.	152
Figura H.1. Perfis de tensão obtidos nos nós “estratégicos” com operação do CVV convencional. ...	155
Figura H.2. Perfis de tensão obtidos nos nós “estratégicos” com operação do CCVV.	156
Figura H.3. Perfis de tensão obtidos nos nós “estratégicos” sem estratégia alguma de controle da tensão.	157
Figura H.4. Desempenho da estratégia de SIL registrada durante a operação do CCVV – Teste de comparação das metodologias de CVV.	158

Lista de Tabelas

Tabela 1. Características do <i>hardware</i> do RTDS da UNIFEI.	32
Tabela 2. Número de clones definidos para cada anticorpo de <i>AbnjnxL</i>	74
Tabela 3. Taxa de mutação aplicada nos clones de <i>CjNcxL</i>	74
Tabela A.1. Impedâncias das LT do Sistema “34-bus Feeder modificado”.	130
Tabela A.2. Demanda das cargas do Sistema “34-bus Feeder modificado” no horário das 19h00. ...	130
Tabela A.3. Estratificação das cargas do Sistema “34-bus Feeder modificado”.	131
Tabela A.4. Dados do Transformador da SE.	132
Tabela A.5. Dados do OLTC do Transformador da SE.	132
Tabela A.6. Dados dos RT instalados no ramo “814 – 850” do alimentador.	133
Tabela A.7. Dados dos RT instalados no ramo “852 – 832” do alimentador.	133
Tabela A.8. Dados dos BCC do Sistema “34-bus Feeder” modificado.	133
Tabela B.1. Curvas de demanda diária em “p.u.” dos consumidores da CEMIG-Distribuição.	134
Tabela G.1. Dados do OLTC do Transformador da SE.	153
Tabela G.2. Dados dos RT instalados no ramo “814 – 850” do alimentador.	153
Tabela G.3. Dados dos RT instalados no ramo “852 – 832” do alimentador.	153

Lista de Abreviaturas, Siglas e Unidades

A	Ampère - Unidade de medida de corrente elétrica
AAD	Automação Avançada da Distribuição
ABDI	Agência Brasileira de Desenvolvimento Industrial
AD	Automação da Distribuição
AG	Algoritmos Genéticos
ANEEL	Agência Nacional de Energia Elétrica
ANSI	American National Standards Institute
AVC	<i>Automatic Voltage Control</i>
AVR	<i>Automatic Voltage Regulator</i>
BCC	Bancos de Capacitores Chaveáveis
BT	Baixa Tensão
CCVV	Controle Centralizado ou Coordenado de Volt/VAr
CEMIG	Companhia Energética de Minas Gerais
CRTM	<i>Cross Rack Transformer Model</i>
CVV	Controle de Volt/VAr
DMS	<i>Distribution Management Systems</i>
DSP	<i>Digital Signal Processors</i>
GD	Geração Distribuída
GDD	Gradiente Descendente Discreto
GPC	<i>Giga-Processor Card</i>
GTAI	<i>Analogue Input Card</i>
GTAO	<i>Analogue Output Card</i>
GTDI	<i>Digital Input Card</i>
GTDO	<i>Digital Output Card</i>
GTFPI	<i>Front Panel Input/Output Card</i>
GTNET	<i>Network Interface Card</i>
GTSYNC	<i>Synchronization Card</i>
GTWIF	<i>Workstation Interface Card</i>
HIL	<i>Hardware-in-the-Loop</i>
iAptel	Associação de Empresas Proprietárias de Infraestrutura e de Sistemas Privados de Telecomunicações
Icte	Corrente constante
IEC	<i>International Electrotechnical Commission</i>
IED	<i>Intelligent Electronic Devices</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
IP	Iluminação Pública
km	Quilômetro - Unidade de medida de comprimento
km/s	Quilômetro por segundo - Unidade de medida de velocidade
kV	Quilovolt - Unidade de medida de tensão elétrica
kVA	Kilovoltampère - Unidade de medida de potência aparente
kVAr	Kilovoltampère reativo - Unidade de medida de potência reativa

kW	Kilowatt - Unidade de medida de Potência Ativa
kWh	Kilowatt por hora - Unidade de medida de energia
LDC	<i>Line Drop Compensator</i>
LT	Linhas de Transmissão
MCTI	Ministério de Ciência, Tecnologia e Inovação
MT	Média Tensão
Ohms	Unidade de medida da resistência elétrica
Ohms/mile	Ohms por milha - Unidade de medida de impedância
OLTC	<i>On-Load Tap-Changer</i>
OPC	<i>Open Platform Communications</i>
P	Potência ativa
P&D	Pesquisa e Desenvolvimento
p.u.	Por unidade
PB5	<i>Processor Card</i>
PD	Programação Dinâmica
PHIL	<i>Power Hardware-in-the-Loop</i>
PI	Ponto Interior
PND	Programação Não-Linear Discreta
PQcte	Potência constante
PRODIST	Procedimentos de Distribuição da Energia Elétrica
Q	Potência reativa
QMAP	Centro de Estudos em Qualidade da Energia e Proteção Elétrica
RD	Rede de Distribuição
RDA	RD Ativas
RDP	RD Passivas
REI	Redes Elétricas Inteligentes
RISC	<i>Reduced Instruction Set Computer</i>
RSCAD	<i>Real-Time Simulation Computer Aided Design</i>
RT	Reguladores de Tensão
RTDS	<i>Real-Time Digital Simulator</i>
RTU	<i>Remote Terminal Units</i>
SCADA	<i>Supervisory Control and Data Acquisition</i>
SE	Subestação
SIA	Sistema Imunológico Artificial
SIL	<i>Software-in-the-Loop</i>
TCP/IP	<i>Transmission Control Protocol/Internet Protocol</i>
TTCC	Transformadores com Tapes Comutáveis sob Carga
UNIFEI	Universidade Federal de Itajubá
μs	Microsegundos - Unidade de medida de tempo
V	Volt - Unidade de medida de tensão elétrica
WLS	<i>Weighted Least Square</i>
Zcte	Impedância constante
Δt	Passo de Integração

Sumário

Dedicatória.....	iii
Agradecimentos.....	iv
Abstract.....	v
Resumo.....	vi
Lista de Figuras.....	vii
Lista de Tabelas.....	x
Lista de Abreviaturas, Siglas e Unidades.....	xi
1. INTRODUÇÃO.....	1
1.1 Síntese.....	1
1.2 Motivação.....	3
1.3 Objetivos.....	5
1.4 Estrutura da Tese de Doutorado.....	6
2. CONTROLE COORDENADO DE VOLT/VAR.....	8
2.1 O Controle Coordenado de Volt/Var em Redes de Distribuição.....	8
2.2 Considerações Finais.....	18
3. PROPOSTA DA ESTRATÉGIA DE SOFTWARE-IN-THE-LOOP.....	20
3.1 Estrutura da Bancada de Teste.....	21
3.2 A Interface entre o RSCAD e o Matlab®.....	22
3.3 Proposta de Estratégia de <i>Software-in-the-Loop</i>	25
3.4 Considerações Finais.....	27
4. IMPLEMENTAÇÃO DA BANCADA DE TESTE.....	28
4.1 O Simulador Digital em Tempo Real (RTDS).....	28
4.1.1 Características do RTDS da UNIFEI.....	32
4.2 Modelagem do Sistema Teste “34-bus <i>Feeder</i> ” no RTDS.....	33
4.2.1 Representação dos Reguladores de Tensão (RT).....	37
4.2.2 Representação das Linhas de Transmissão.....	40
4.2.3 Representação das Cargas.....	41
4.2.4 Interface <i>multirack</i>	46
4.3 Representação do SCADA através do RSCAD/ <i>RunTime</i>	50
4.4 Integração da Metodologia de Fluxo de Carga para Determinação de Estado.....	55
4.4.1 Estrutura do Algoritmo de Resolução de Fluxo de Carga Implementado no Matlab®.....	57
4.5 Integração da Metodologia de CCVV.....	64
4.5.1 A Teoria de SIA Aplicada na Otimização do CCVV.....	64
4.5.2 Estrutura do Algoritmo CLONALG Implementado no Matlab®.....	68
4.6 Implementação da Estratégia de <i>Software-in-the-Loop</i> (SIL).....	78
4.7 Considerações Finais.....	83

5.	RESULTADOS EXPERIMENTAIS	85
5.1	Resultados Preliminares da Bancada de Teste	85
5.1.1	Resultados do Teste de Compatibilização RSCAD – Matlab®	85
5.2	Resultados do Teste em Tempo Real do Algoritmo de CCVV	96
5.2.1	Análise Prévia <i>Off-line</i>	97
5.2.2	Análise em Tempo Real	102
5.3	Comparação de Metodologias de Controle	110
5.4	Considerações Finais.....	118
6.	CONCLUSÕES E RECOMENDAÇÕES.....	120
6.1	Recomendações de Trabalhos Futuros	125
	REFERÊNCIAS BIBLIOGRÁFICAS	126
	Apêndice A – Dados técnicos do sistema “34-bus Feeder modificado”.....	130
	Apêndice B – Curvas de demanda diária em “p.u.” dos consumidores da CEMIG-Distribuição.....	134
	Apêndice C – Topologia do Sistema “34-bus Feeder modificado” modelado no RSCAD/ <i>Draft</i>	135
	Apêndice D – Comparação de resultados obtidos do RSCAD/ <i>RunTime</i> e Matlab®	143
	Apêndice E – Perfis de tensão obtidos durante o teste dinâmico de compatibilização RSCAD–Matlab®	151
	Apêndice F – Perfis de tensão obtidos durante o teste em tempo real do algoritmo de CCVV.....	152
	Apêndice G – Novos ajustes dos controladores do OLTC e RT.....	153
	Apêndice H – Resultados obtidos dos testes de comparação das metodologias de CVV.....	155

CAPÍTULO 1

1. INTRODUÇÃO

1.1 Síntese

Um dos principais benefícios obtidos com a inserção das redes inteligentes nos sistemas de distribuição de energia elétrica é a possibilidade de implementação de uma arquitetura interoperável global que integra três tipos de tecnologias: da informação, dos meios de comunicações e dos sistemas elétricos. Uma arquitetura interoperável permite que duas ou mais redes, sistemas, dispositivos, aplicações ou componentes possam trocar e usar facilmente as informações de forma segura e eficaz (IEEE, 2011).

Diante das novas aplicações das tecnologias no contexto das redes elétricas inteligentes (REI), tais como a monitoração e controle em tempo real, avançados sistemas de controle por computador e a comunicação bidirecional, abre-se lugar para uma nova concepção de Sistemas de Gerenciamento da Distribuição (DMS – *Distribution Management Systems*) cujas funções de controle podem operar de forma integrada, coordenada e em tempo real.

O Controle de Volt/VAr (CVV) é considerado uma das principais funções de controle associada com o nível de “Automação do Alimentador” dentro de um DMS (Cassel, 1993). Modernos DMS permitem que esta função seja operada de forma ativa e centralizada através do processamento de um algoritmo que se baseia em informações globais da rede, isto é, da topologia e parâmetros dos componentes do sistema e de dados coletados em tempo real dos dispositivos de monitoração e controle instalados.

O principal objetivo de um Controle Centralizado ou Coordenado de Volt/VAr (CCVV) é operar de forma ótima e coordenada os equipamentos de controle de tensão e potência reativa instalados na rede de distribuição (RD), tendo como finalidade principal manter a tensão em regime permanente do sistema dentro dos padrões adequados de operação.

Em decorrência das limitações existentes nas tecnologias aplicadas em décadas passadas, a função de CCVV tem-se limitado à operação *off-line*, sendo esta empregada de forma específica em estudos de planejamento operacional dos sistemas de distribuição. Neste contexto, várias técnicas de otimização foram propostas, destacando-se entre elas os algoritmos matemáticos diretos (Ruey-Hsun e Chen-Kuo, 2001), os métodos iterativos (Liu *et al.*, 2009),

os métodos inteligentes (Hu *et al.*, 2003) e os métodos híbridos (Liu *et al.*, 2002), (Mohapatra *et al.*, 2014). Tipicamente, estes métodos tem buscado determinar, no menor tempo possível e com um dia de antecedência, o despacho (ajuste) ótimo dos controladores locais dos equipamentos de controle de tensão e potência reativa da RD para as próximas 24 horas, baseando-se em dados de previsão de carga do sistema.

Um CCVV operado em tempo real nos modernos DMS proporciona benefícios significativos frente aos típicos esquemas de operação *off-line*, como por exemplo, a otimização mais precisa dos níveis de tensão baseada numa aprimorada monitoração e controle do sistema, adaptação do despacho ótimo dos equipamentos de controle às condições operativas atuais do sistema (mudanças no comportamento da carga, reconfiguração da rede, etc.), maior flexibilidade para reagir diante de condições operativas inesperadas, dentre outros.

Nesse sentido, há necessidade de se possuir uma estrutura de simulação que permita avaliar em tempo real a operação dos diferentes algoritmos de controle desenvolvidos, previamente à sua implementação nos níveis de automação dos modernos DMS. O elemento chave dessa estrutura de simulação é o Simulador Digital em Tempo Real (RTDS – *Real-Time Digital Simulator*), pois é através dele que a operação real da rede elétrica sob estudo pode ser emulada, permitindo-se testar em um ambiente laboratorial tanto os componentes de *hardware* como de *software* projetados para sua instalação no sistema real.

Para testar em tempo real um novo algoritmo de controle desenvolvido dentro de qualquer plataforma computacional de processamento é necessário estabelecer um esquema de teste de laço fechado, ou *Software-in-the-Loop* (SIL), entre o RTDS e o *software* de processamento do algoritmo proposto. Este esquema de teste precisa do desenvolvimento de uma estratégia de controle que gerencie as ações de interoperabilidade associadas com a função de controle do algoritmo sob teste, tal como é o caso da função de CCVV. Entende-se como “ações de interoperabilidade” as interações existentes entre domínios, “entidades”, interfaces e fluxo de dados de um modelo de referência de interoperabilidade de uma REI, conforme definido em (IEEE, 2011).

A importância da simulação em tempo real reside no fato de se poder avaliar a operação da função de controle proposta frente a todos os possíveis cenários de operação do sistema elétrico, inclusive aqueles que são difíceis de analisar no período de comissionamento de um projeto. Assim, possíveis erros ou defeitos de concepção do algoritmo desenvolvido poderão ser corrigidos previamente a sua operação real no DMS da concessionária de energia.

1.2 Motivação

Com o advento de RD mais ativas compostas de fontes de geração distribuída, veículos elétricos, sistemas de armazenamento de energia, e demais aspectos decorrentes das REI, que requerem esquemas de automação e controle mais sofisticados, tem-se dado origem ao novo conceito de “Automação Avançada da Distribuição (AAD)”.

Um sistema de AAD se caracteriza pela composição básica de uma arquitetura elétrica flexível e uma arquitetura de comunicação aberta padronizada, sendo que ambas devem operar de forma sinérgica e inter-relacionada. Desta forma, tem-se uma estrutura totalmente interoperável que através da implantação de várias funções de automação determina a operação estratégica de todos os equipamentos e dispositivos controláveis que constituem a RD.

A AAD através da aplicação de funções de automação, tais como a localização de faltas, isolamento e restabelecimento (*self-healing*) do trecho em falta, reconfiguração automática de alimentadores e CVV, traz importantes benefícios às concessionárias de distribuição de energia elétrica. Destacam-se, entre os mais importantes: a melhoria no desempenho e confiabilidade do sistema, redução de custos operacionais, melhoria na resposta a contingências, melhoria da qualidade da energia, otimização da gestão de ativos, prevenção e mitigação das interrupções, auxílio nas operações de recuperação das interrupções, entre outros.

Tais benefícios têm motivado substancialmente as concessionárias brasileiras a investir em projetos de pesquisa e desenvolvimento (P&D) e projetos piloto de implantação na área de automação da distribuição (AD) no âmbito das REI.

Segundo o levantamento (ABDI, 2014) feito em 2014 pela Agência Brasileira de Desenvolvimento Industrial (ABDI), em parceria com o Instituto da Associação de Empresas Proprietárias de Infraestrutura e de Sistemas Privados de Telecomunicações (iAptel), a AD com um percentual de 20,51% destaca-se como a segunda área (depois da área de geração distribuída) que concentra a maior quantidade de projetos em REI dentro do escopo do Programa de P&D do Setor Elétrico impulsionado pela Agência Nacional de Energia Elétrica (ANEEL). A Figura 1 mostra o resultado da classificação desses projetos feita pela ABDI-iAptel em função das dez temáticas ou áreas de atuação de REI definidas estrategicamente pela ANEEL.

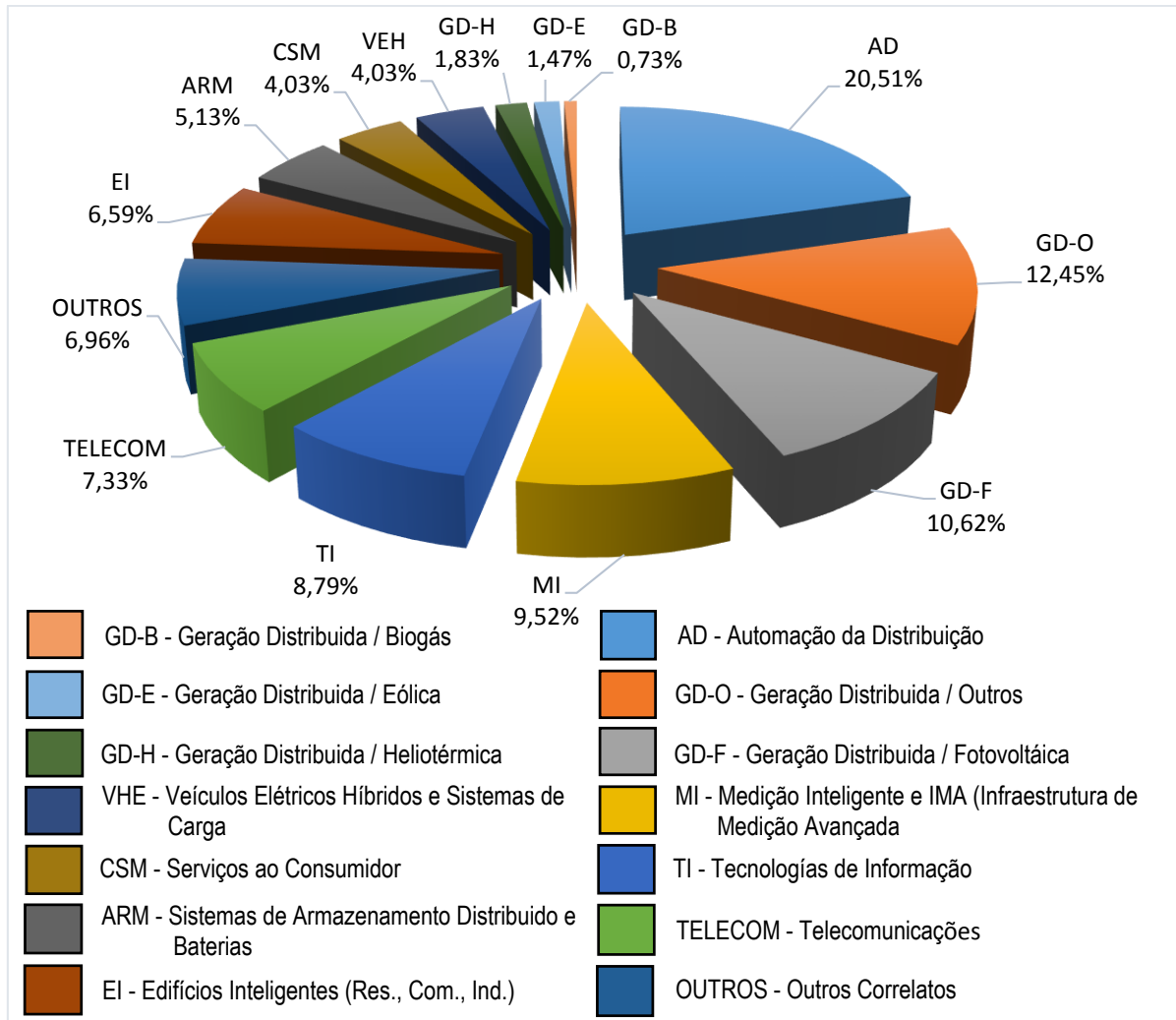


Figura 1. Distribuição dos projetos de P&D ANEEL em REI por área de atuação. Fonte:(ABDI, 2014)

Conforme dados divulgados pelo Ministério de Ciência, Tecnologia e Inovação (MCTI) em (MCTI, 2014), a implantação de funções de automação tem sido o principal foco dos investimentos realizados pelas concessionárias na área de AD dentro das principais iniciativas de REI no Brasil. Dentre as funções com maior aplicação se destacam: a localização de faltas, isolamento e restabelecimento automático do serviço, CVV e reconfiguração automática da rede.

Para analisar o impacto que a implantação destas funções de automação acarretaria na operação da RD, precisam-se de estudos preliminares de simulação em tempo real onde o desempenho da automação implementada pode ser avaliado em um ambiente laboratorial que considere todos os cenários possíveis de operação do sistema real.

Nesse sentido, o uso de ferramentas avançadas de simulação em tempo real, como é o caso do RTDS, tem-se tornado indispensável na avaliação das funções de automação, muito mais ainda quando existe a necessidade de se avaliar o desempenho de tais funções em sistemas interoperáveis onde há uma interação ativa e em tempo real entre os componentes controláveis da rede e os algoritmos de controle implementados.

Assim, a avaliação em tempo real em nível laboratorial de uma função de AAD tem despertado o interesse das concessionárias pelo desenvolvimento de novas pesquisas nessa área. Tal é o caso da Companhia Energética de Minas Gerais (CEMIG) que, através do projeto de P&D 511, em parceria com a Universidade Federal de Itajubá (UNIFEI), buscou investigar com o uso do RTDS um novo esquema de automação inteligente para o CCVV das suas RD.

Neste contexto, surgiu a motivação principal da presente proposta de Tese de Doutorado, a qual visa o desenvolvimento de uma estratégia inédita de SIL para avaliação em tempo real de um CCVV que deverá ser testado através de um projeto piloto, numa rede de distribuição primária da CEMIG. O desenvolvimento desta estratégia de teste faz parte do escopo do projeto de P&D 511 já citado.

1.3 Objetivos

O objetivo principal deste trabalho de pesquisa é desenvolver uma estratégia de SIL entre o RTDS e o programa Matlab®, para teste em tempo real de funções de CCVV aplicadas em RD radiais. Esta estratégia visa emular a interação comumente estabelecida entre as principais funções de um DMS e o sistema de SCADA, durante a operação em tempo real do algoritmo de controle na RD.

Têm-se como objetivos específicos da pesquisa os tópicos indicados a seguir:

- Implementar uma bancada de teste que permita operar a estratégia de SIL desenvolvida. Como subitens deste objetivo destacam-se:
 - ❖ Modelar e operar no RTDS uma RD radial composta de diversos equipamentos de controle de tensão e potência reativa, tais como: reguladores de tensão, bancos de capacitores chaveáveis e transformadores com tapes comutáveis sob carga;

- ❖ Implementar no RTDS um método de variação automática das cargas da RD, considerando padrões de curva de demanda diária definidos para cada tipo de consumidor (industrial, comercial, residencial, iluminação pública e outros);
- ❖ Integrar à bancada uma metodologia de resolução de fluxo de carga para determinação do estado do sistema, baseada em medições periódicas coletadas da RD simulada no RTDS, já proposta e desenvolvida no âmbito do projeto de P&D 511;
- ❖ Integrar à bancada uma metodologia de CCVV, baseada na técnica de otimização meta-heurística “Sistema Imunológico Artificial (SIA)”, já proposta e desenvolvida no âmbito do projeto de P&D 511;
- Compatibilizar os resultados da metodologia de resolução de fluxo de carga, implementada no Matlab®, com as medições obtidas do sistema simulado em tempo real no RTDS.
- Analisar o desempenho da estratégia de SIL com a avaliação da resposta em tempo real do algoritmo de CCVV, frente aos diferentes cenários de variação das tensões na RD produto da dinâmica da carga do sistema simulado no RTDS.

1.4 Estrutura da Tese de Doutorado

Esta tese de doutorado está organizada em 7 capítulos, conforme descritos a seguir:

No presente Capítulo, **Introdução**, apresentou-se uma síntese sobre o contexto que engloba o enfoque deste trabalho de pesquisa e a principal motivação para seu desenvolvimento. Os objetivos da pesquisa e a estrutura do texto também são descritos neste capítulo.

O Capítulo 2, **Controle Coordenado de Volt/VAr – CCVV**, faz uma revisão bibliográfica sobre as metodologias que têm sido propostas na literatura técnica para o CVV em RD. Nesta revisão se destacam, especificamente, as metodologias propostas para o CCVV em tempo real e a importância no uso do RTDS para sua avaliação. Com base no levantamento bibliográfico realizado, apresenta-se finalmente a justificativa para o desenvolvimento do presente trabalho de pesquisa.

O Capítulo 3, **Proposta da Estratégia de *Software-in-the-Loop* (SIL)**, apresenta a arquitetura da bancada de teste projetada para operar o esquema de SIL, bem como os detalhes

da interface “RSCAD (*Real-Time Simulation Computer Aided Design*) – Matlab®” e a estratégia de SIL proposta neste trabalho.

O Capítulo 4, **Implementação da Bancada de Teste**, trata inicialmente sobre as características básicas do RTDS, necessárias para o entendimento da sua aplicação no desenvolvimento da pesquisa. Posteriormente, detalham-se neste capítulo as principais implementações feitas na bancada de teste, tais como: a modelagem do Sistema Teste no RSCAD/*Draft*, representação do sistema de SCADA (*Supervisory Control and Data Acquisition*) no módulo RSCAD/*RunTime*, a integração das metodologias de fluxo de carga e CCVV na bancada de teste, e o desenvolvimento da estratégia de SIL no Matlab®.

No Capítulo 5, **Resultados Experimentais**, são apresentados os resultados da compatibilização inicial das modelagens feitas do Sistema Teste, entre o RSCAD e o Matlab®, e da avaliação do desempenho da estratégia SIL com a operação em tempo real do algoritmo de CCVV.

No Capítulo 6, **Conclusões e Recomendações**, apresentam-se as principais conclusões sobre o desenvolvimento da tese de doutorado, a proposta de realização de trabalhos futuros e uma síntese dos artigos publicados como resultado desta pesquisa.

Por fim, são listadas as **Referências Bibliográficas** utilizadas na elaboração deste texto e oito **Apêndices** detalhando informações técnicas do sistema sob estudo, dados de referência da concessionária utilizados na modelagem, topologia do sistema modelado no RTDS e os resultados das simulações.

CAPÍTULO 2

2. CONTROLE COORDENADO DE VOLT/VAR

2.1 O Controle Coordenado de Volt/Var em Redes de Distribuição

O principal objetivo de um CCVV é operar de forma ótima e coordenada os equipamentos de controle de tensão e potência reativa instalados na RD, com o propósito precípuo de manter a tensão em regime permanente do sistema dentro dos padrões adequados de operação.

Nas típicas RD Passivas (RDP) e radiais os equipamentos controláveis comumente utilizados no CVV são: os transformadores com tapes comutáveis sob carga (TTCC) da subestação (SE), os reguladores de tensão (RT) instalados ao longo dos alimentadores e os bancos de capacitores chaveáveis (BCC) instalados tanto na SE quanto nos alimentadores. Já no caso das RD Ativas (RDA), caracterizadas pela integração de fontes de geração distribuída (GD), o controle de injeção (ou absorção) da potência reativa das fontes de geração soma-se também ao esquema de CVV da rede.

Para operar ou “despachar” de forma ótima e coordenada tais equipamentos controláveis da RD, alguma técnica de otimização deve ser aplicada. Desta maneira, a natureza discreta da operação dos equipamentos de controle (operação em *steps*), juntamente com a não linearidade das equações de fluxo de carga que caracterizam o sistema, dão origem a um problema de otimização categorizado como “problema de Programação Não-Linear Discreta (PND)”.

Do ponto de vista matemático, o problema da otimização do CVV é um problema de minimização (ou maximização) com restrições. Portanto, define-se uma função objetivo cujo valor, obtido a partir da solução do fluxo de carga do sistema, determina os ajustes das variáveis de controle. O alvo é encontrar o mínimo (ou máximo) valor da função objetivo na medida em que as restrições e limitações estabelecidas são satisfeitas (Roytelman *et al.*, 1995).

Diferentes técnicas de otimização, tais como algoritmos matemáticos diretos (Ruey-Hsun e Chen-Kuo, 2001), métodos iterativos (Liu *et al.*, 2009), métodos inteligentes (Hu *et al.*, 2003) e métodos híbridos (Liu *et al.*, 2002), (Mohapatra *et al.*, 2014), têm sido propostos na literatura técnica para resolver o problema de otimização mencionado. Tipicamente, estes

métodos buscam resolver o problema de PND no menor tempo possível. Entretanto, na obtenção de um CCVV ótimo apresentam-se as seguintes complexidades que comprometem a solução exata do problema no tempo desejado:

- A. Manipulação das variáveis discretas;
- B. Tratamento de um grande número de combinações de ações de controle em um espaço de busca;
- C. Satisfação de todas as possíveis restrições de desigualdade.

A Programação Dinâmica (PD) é uma técnica de matemática direta que tem sido extensamente aplicada na manipulação de variáveis discretas dentro do problema de CVV. Todavia, quando da aplicação em RD com grande número de equipamentos controláveis, esta técnica apresenta um elevado esforço computacional devido à excessiva quantidade de estados e caminhos de busca que devem ser processados em função de todas as possíveis combinações dos tapes dos equipamentos de controle.

Em (Ruey-Hsun e Chen-Kuo, 2001), a técnica de PD foi proposta na determinação do despacho ótimo do TTCC da SE e dos bancos de capacitores instalados tanto nos alimentadores quanto na SE de uma RD. Aqui, os objetivos definidos na otimização correspondem à minimização do desvio de tensão na barra da SE, do fluxo de potência reativa passante pelo transformador da SE e das perdas no alimentador. Restrições como o máximo número de operações diárias dos equipamentos de controle e limites de operação da tensão no alimentador, foram aplicadas na resolução da função objetivo.

Metodologias convencionais aplicadas na solução de fluxo de potência ótimo em sistemas de transmissão também têm sido alvo de pesquisa na solução do problema de otimização do CVV em RD. Tais metodologias são tipicamente baseadas em técnicas de solução iterativas. Por exemplo, Liu *et al.* (2009) propõem o uso da técnica do ponto interior (PI) na otimização do CVV em RD com restrições de máximo número de operações diárias dos dispositivos de controle.

Esta técnica objetiva o uso de funções de penalidade tanto na manipulação das variáveis discretas (tornando-as variáveis contínuas) quanto no tratamento das respectivas restrições de desigualdade que caracterizam o problema de otimização. Segundo Mohapatra *et al.* (2014), o uso de termos de penalidade geralmente leva a soluções degradadas. Contudo, vale ressaltar que várias das restrições definidas na formulação do problema de CVV podem ser “relaxadas”,

ou seja, categorizadas com uma baixa prioridade. Este fato possibilita aos métodos baseados em termos de penalidades obter pelo menos uma solução sub-ótima.

De forma similar que (Ruey-Hsun e Chen-Kuo, 2001), a técnica iterativa proposta por Liu *et al.* (2009) busca também despachar de forma ótima e coordenada o TTCC da SE e os bancos de capacitores da RD. No entanto, esta última propõe como único objetivo na otimização a minimização das perdas no alimentador. Além disso, as restrições impostas na solução da otimização correspondem à limitação da tensão no alimentador, da potência reativa no transformador da SE e do número de operações diárias dos equipamentos controláveis da rede.

Uma outra alternativa na manipulação de variáveis discretas, dentro da solução do problema de CVV, é o uso de técnicas de inteligência artificial baseadas em meta-heurística, como por exemplo os Algoritmos Genéticos (AG) e SIA. Tais técnicas apresentam algumas vantagens sobre os métodos analíticos tradicionais, quais sejam: apropriadas para resolver problemas de otimização “multi-objetivos”, capazes de lidar com qualquer tipo de função objetivo (linear ou não linear) e adequadas para encontrar uma solução global ótima.

Em contraste, a grande desvantagem destas técnicas é o tratamento de uma quantidade significativa de combinações de ações de controle dentro do espaço de busca. Este problema está especificamente associado com a necessidade de se processar a resolução de fluxo de carga do sistema para cada combinação em análise, o qual produz o maior esforço computacional dentro do processo de otimização. No entanto, a fim de solucionar este inconveniente, estratégias baseadas em regras heurísticas podem ser aplicadas na redução do espaço de busca (Liu *et al.*, 2002), (Mohapatra *et al.*, 2014). Tais estratégias buscam limitar o número de combinações para aquelas que levam a tensão atual do sistema próxima do valor desejado.

Em (Hu *et al.*, 2003) uma estratégia baseada no uso de AG é proposta para resolver o problema da otimização do CVV em uma RD. O objetivo principal desta estratégia é a minimização das perdas de energia, tomando em conta as restrições impostas no máximo número de operações diárias dos equipamentos e os limites de conformidade da tensão nos nós do sistema. Hu *et al.* (2003) propõem adicionalmente o uso de AG na implementação de uma nova metodologia de controle baseada em intervalos de tempo. Tal metodologia busca reduzir significativamente o número de comutações do TTCC da SE através da restrição de sua operação em intervalos definidos pela segmentação das curvas de previsão de carga diária. De forma semelhante aos casos citados anteriormente aqui também propõe-se o CVV através da operação coordenada do TTCC da SE e dos bancos de capacitores instalados na rede.

Um enfoque diferente baseado na aplicação de SIA é abordado em (Oliveira *et al.*, 2014), onde o CVV da RD é feito através da operação coordenada de vários equipamentos de controle de tensão e potência reativa, tais como TTCC, RT e BCC. Esta estratégia de controle propõe uma solução ao conflito da operação simultânea e descoordenada dos equipamentos da rede, quando da sensibilização simultânea dos seus dispositivos de controle local.

Oliveira *et al.* (2014) propõem uma metodologia de otimização que determina o despacho coordenado dos equipamentos em função da minimização de seus custos operacionais, ou seja, custos por manutenção e perda de vida útil. As restrições na tensão de operação do sistema são estabelecidas em função das faixas de tensão precária e crítica, conforme referenciadas pela ANEEL nos Procedimentos de Distribuição de Energia Elétrica (PRODIST) (ANEEL, 2017).

Todas as metodologias mencionadas anteriormente têm provado resolver de diferentes maneiras as principais complexidades que caracterizam os problemas de PND na otimização do CVV em RD. No entanto, uma característica em comum da maior parte destas metodologias é que todas elas propõem determinar o despacho ótimo dos equipamentos de controle da rede com um dia de antecedência, utilizando como base os dados de previsão de carga do sistema para as próximas 24 horas. Destarte, a aplicação destas metodologias no sistema real é apenas garantida para um funcionamento em modo *off-line*, sendo portanto destinadas a sua utilização nas áreas de planejamento.

Com o advento das tecnologias de REI surgiram modernas estruturas de telecomunicações e DMS que permitem a operação em tempo real do CVV em RD. Um CVV operado em tempo real se caracteriza pelo despacho ótimo dos equipamentos controláveis da rede a partir do processamento de informações obtidas de forma *online* do sistema, tais como medições e sinais de monitoração.

Em (Roytelman *et al.*, 1995), mostra-se que a operação da técnica iterativa de Gradiente Descendente Discreto (GDD), em combinação com um método eficiente de resolução de fluxo de carga, torna o CVV apropriado para operar em tempo real. A principal vantagem desta proposta é a manipulação direta das variáveis discretas e a determinação da melhor solução local com um mínimo número de operações (*steps*) dos equipamentos de controle.

Por outro lado, Das e Verma (2001) afirmam que o desempenho em tempo real da metodologia proposta por Roytelman *et al.* (1995) torna-se inviável quando da aplicação no controle coordenado de capacitores em RD com maior quantidade de alimentadores. Neste caso,

os autores propõem uma nova abordagem baseada em redes neurais artificiais, a qual oferece um menor tempo de resposta na determinação das ações de controle.

Embora Roytelman *et al.* (1995) e Das e Verma (2001) afirmem ter obtido uma metodologia de CVV adequada para operar em tempo real, ambos trabalhos mostram ter avaliado o desempenho das suas estratégias de controle apenas considerando um cenário estático e ideal de simulação. Portanto, fatores importantes na avaliação de um CVV operado em tempo real, tais como a dinâmica da carga ao longo do tempo, o desempenho *online* da técnica de estimação de estado e o tempo de resposta dos equipamentos de controle, não foram considerados nas análises.

Um novo tratamento ao problema de CVV em tempo real tem sido proposto por Elkhatib *et al.* (2011) e Homae *et al.* (2014), onde estratégias baseadas em regras de controle são utilizadas para despachar de forma coordenada e em tempo real os BCC e RT da rede, visando acomodar a presença de GD através da regulação do perfil de tensão. Em ambos trabalhos os autores assumem a existência de uma infraestrutura de AAD, onde Unidades Terminais Remotas (RTU – *Remote Terminal Units*), instaladas em pontos estratégicos dos alimentadores da RD, trocam informações em tempo real entre si e com o sistema de SCADA da SE.

Elkhatib *et al.* (2011) propõem um esquema que considera a existência de uma RTU em cada ponto de conexão dos geradores. A função de cada RTU é de coletar medições locais de tensão, corrente e potência; executar lógicas de controle e transmitir informações às RTU vizinhas e ao controlador do RT a montante. O objetivo principal desta estratégia é determinar através da operação integrada das RTU, o mínimo e o máximo valor de tensão de cada alimentador por separado. Estes valores são transmitidos imediatamente ao controlador do RT a montante, que por sua vez efetuará a respectiva regulação de tensão do trecho sob controle.

Diferentemente da estratégia apresentada por Elkhatib *et al.* (2011), Homae *et al.* (2014) propõem a instalação de RTU no local de conexão dos BCC projetados para o controle de tensão no alimentador. Os valores de mínima e máxima tensão calculados por cada RTU são enviados ao DMS da RD, onde uma estratégia de controle centralizado é processada, determinando-se as ações de controle a serem comandadas para cada BCC, através das próprias RTU.

Uma característica em comum das estratégias propostas por Elkhatib *et al.* (2011) e Homae *et al.* (2014) é que a operação dos equipamentos de controle (RT e BCC) é baseada na determinação *online* do mínimo e máximo valor de tensão no alimentador e não de dados de

previsão de carga ou despacho das unidades de GD. Vale destacar também, que apesar destas estratégias terem sido propostas para operar em tempo real, em ambos os casos sua validação tem sido limitada apenas à utilização de uma estrutura de simulação *off-line*.

Embora vários métodos de CVV projetados para operar em tempo real têm sido propostos em publicações técnicas, apenas poucas implementações reais de tais métodos foram encontradas. Por exemplo, Svenda *et al.* (2009) propuseram a implementação de um controle de tensão em um DMS real. Esta estratégia de controle é baseada unicamente no despacho do TTCC da SE.

Diferentemente do clássico controle aplicado pelo dispositivo de Controle Automático de Tensão (AVC – *Automatic Voltage Control*), que realiza o controle local *online* do TTCC da SE a partir de medições de tensão feitas no seu secundário, o controle proposto por Svenda *et al.* (2009) determina as operações dos tapes do transformador a partir da otimização do perfil de tensão total da RD. Tal otimização é possível ao integrar o algoritmo de controle proposto com três das principais funções existentes no DMS, quais são: de “Análise da Topologia da Rede”, de “Análise de Fluxo de Carga” e de “Estimação de Estado da Distribuição”. A operação integrada e em tempo real destas funções provê um controle global da tensão na RD cuja exatidão dependerá da quantidade de informações (medições) obtidas do sistema.

Outro exemplo de aplicação real é apresentado em (Kulmala *et al.*, 2012). Neste artigo os autores propõem um controle de tensão coordenado e em tempo real baseado em regras de controle. Tal metodologia visa determinar os ajustes (*set points*) do AVC que controla o TTCC da SE e do Regulador Automático de Tensão (AVR – *Automatic Voltage Regulator*) que controla o fornecimento de potência reativa da GD instalada. O objetivo principal desta estratégia é aumentar a capacidade de hospedagem da GD em uma RD de média tensão (MT).

De maneira similar à metodologia proposta por Svenda *et al.* (2009), a mencionada estratégia também propõe a integração do controle de tensão com um estimador de estado do sistema. Através das informações fornecidas pela função de estimação de estado identificam-se os valores de máxima e mínima tensão da RD que são necessários no processamento da estratégia de controle. Neste ponto vale ressaltar que, independentemente da metodologia aplicada, a exatidão da resposta do algoritmo de controle de tensão sempre dependerá das informações fornecidas pela função de estimação de estado, e esta última por sua vez dependerá das informações obtidas do sistema.

Além de verificar a operação em tempo real da estratégia de controle proposta, o principal objetivo do estudo feito por Kulmala *et al.* (2012) é identificar os problemas associados com a implementação da estratégia de controle na RD real. Apenas dois problemas foram encontrados na implementação: a influência da imprecisão das medições na exatidão do estimador de estado e, a falta de sincronismo entre a operação do algoritmo de controle e o tempo de resposta real da GD após a mudança do ajuste no seu AVR.

Apesar dos inconvenientes acima mencionados, Kulmala *et al.* (2012) destacam a importância de ter submetido previamente a validação da estratégia de controle a uma etapa de pré-comissionamento baseada em simulações em tempo real.

A maior parte das publicações associadas com simulação em tempo real tem concentrado suas análises na avaliação de estratégias de controle de tensão em RDA e propõe diferentes maneiras de aplicação do RTDS.

Uma forma de aplicar o RTDS é como se apresenta em (Leite *et al.*, 2003), onde este equipamento é apenas utilizado para emular a operação em tempo real da RD e a metodologia de controle de tensão é implementada externamente em um dispositivo protótipo. Conforme ilustra-se na Figura 2, um esquema de teste de “laço fechado” ou *Hardware-in-the-Loop* (HIL) é aplicado neste caso para estabelecer a interação entre o sistema simulado e o dispositivo real de controle.

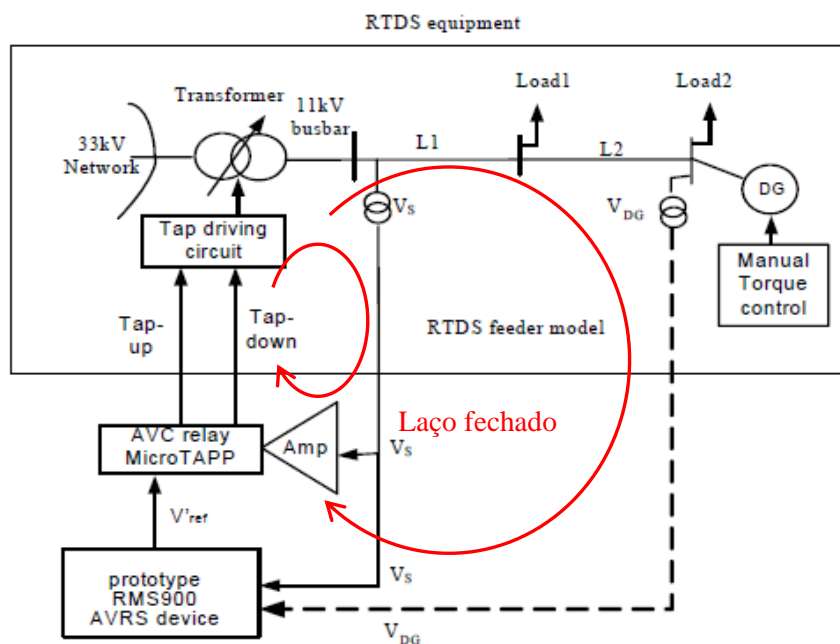


Figura 2. Esquema de HIL proposto em (Leite *et al.*, 2003).

Aqui, as medições da tensão nas barras de conexão da GD (V_{DG}) e do secundário do transformador da SE (V_S) são primeiro processadas pelo dispositivo protótipo (RMS900) e este como resultado determina o ajuste da tensão de referência (V'_{ref}) do AVC do transformador (MicroTAPP AVC Relay). Este esquema de teste permite avaliar em tempo real o desempenho da metodologia de controle de tensão proposta, sendo esta baseada na determinação de regras de controle específicas.

Outro exemplo de aplicação do RTDS dentro do contexto de controle de tensão é conforme se apresenta em (Brenna *et al.*, 2013). Neste, uma técnica baseada na teoria de sensibilidade é proposta no controle da tensão de uma RD através da regulação da potência reativa injetada pela GD. Para a operação desta técnica é necessário o uso de uma RTU (UPG) para o controle e monitoração de cada GD e um controle central (GSS) para determinar e comandar as ações de controle de cada RTU, como ilustrado na Figura 3. Neste caso, a estratégia de controle é implementada e operada dentro do próprio ambiente de simulação do RTDS.

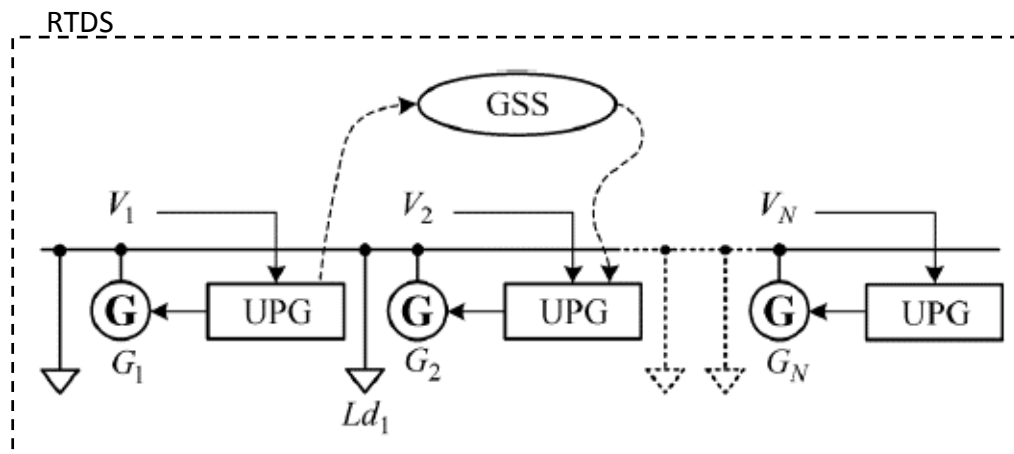


Figura 3. Esquema de teste proposto em (Brenna *et al.*, 2013).

Um enfoque diferente é proposto por Kulmala *et al.* (2010) onde o RTDS é aplicado apenas para emular a operação da RD e o controle coordenado de tensão baseado em regras de controle é implementado externamente no programa Matlab®. Neste caso, um esquema de SIL é proposto para permitir a interação entre ambas as plataformas de simulação.

Conforme ilustra-se na Figura 4, o esquema de SIL proposto por Kulmala *et al.* (2010) estabelece o uso de um sistema de SCADA para a aquisição de dados de medições oriundas do sistema simulado e para a execução de comandos de controle determinados pela estratégia de controle. A transferência de dados do RTDS ao sistema de SCADA (e vice-versa) é feita através

de arquivos compartilhados e lidos continuamente pelo *software* de simulação do RTDS (o RSCAD). Estes arquivos contêm informações associadas com as medições coletadas do sistema e ações de controle comandadas pelo SCADA. O programa Matlab®, instalado em outro computador, cumpre o papel de interface entre o RSCAD e o SCADA na leitura e escrita de informações compartilhadas em ambos os sentidos da comunicação.

Observa-se também na Figura 4, que o Matlab® cumpre uma segunda função dentro do esquema de SIL que é a execução do algoritmo de controle de tensão junto com o algoritmo de estimação de estado do sistema. A comunicação entre o programa Matlab® e o SCADA é feita através de uma plataforma aberta de comunicações OPC (*Open Platform Communications*).

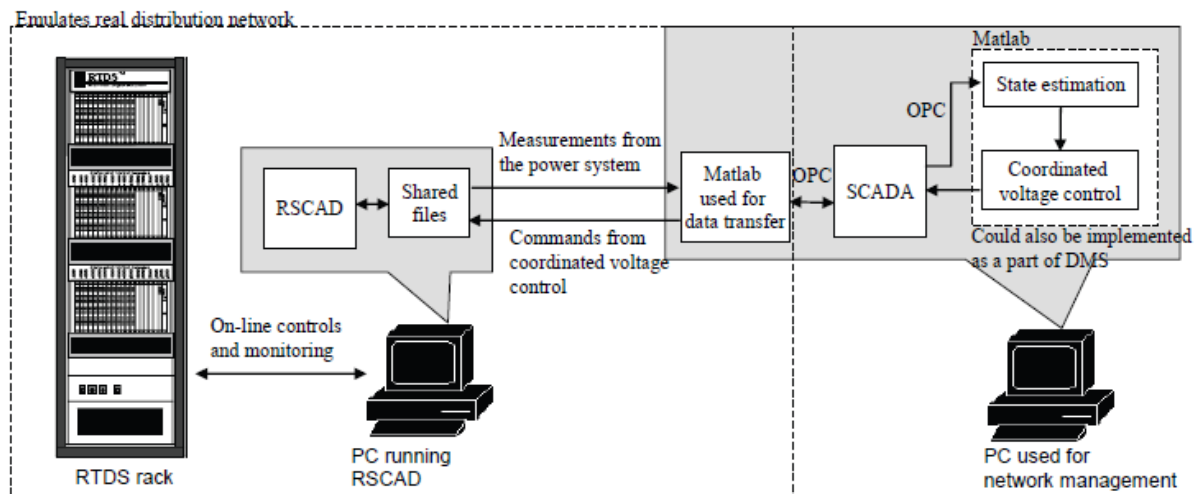


Figura 4. Esquema de SIL proposto em (Kulmala *et al.*, 2010).

Uma extensão desta pesquisa é também apresentada em (Tuominen *et al.*, 2014) onde os resultados da técnica baseada em regras de controle são comparados com os obtidos de uma metodologia de otimização.

Dentre os três esquemas citados sobre a aplicação do RTDS na avaliação de estratégias de controle de tensão, o esquema de SIL proposto por Kulmala *et al.* (2010) destaca-se pela flexibilidade oferecida na integração com outras plataformas computacionais externas de simulação que auxiliam no processamento dos algoritmos de controle.

No entanto, é importante ressaltar que o esquema de SIL, de forma semelhante ao esquema de HIL, deve estar caracterizado pelo uso de uma interface que viabilize a integração em tempo real entre o simulador e o dispositivo sob teste. Por conseguinte, a estratégia proposta

por Kulmala *et al.* (2010) apresenta limitações ao estabelecer a referida interface a partir da publicação e subscrição concomitante de arquivos externos entre as plataformas computacionais utilizadas no esquema de SIL.

Nesse contexto, esta tese de doutorado contribui com o desenvolvimento de uma nova estratégia de SIL entre o RTDS e o programa Matlab®, para teste em tempo real de uma função de CCVV aplicada em RD. O esquema de SIL a ser implementado propõe uma interface direta entre ambas plataformas baseada em uma comunicação no nível TCP/IP (*Transmission Control Protocol/Internet Protocol*) ao invés do uso de compartilhamento de arquivos (*shared files*) como proposto em (Kulmala *et al.*, 2010).

A aplicação da interface de comunicação baseada em TCP/IP torna o esquema de SIL mais eficiente (em termos de velocidade na transferência de dados), sincronizado, dinâmico e com possibilidades de segregar informações na transmissão. Destarte, a estrutura da estratégia de SIL proposta é capaz de emular, durante a operação em tempo real do algoritmo de controle, a interação comumente estabelecida entre as principais funções de um DMS e o sistema de SCADA.

Diferentemente da abordagem feita em (Kulmala *et al.*, 2010), o presente trabalho visa dar uma maior ênfase na estratégia de SIL e a respectiva bancada de teste implementada. Portanto, sua contribuição está focada principalmente na identificação dos aspectos relevantes associados com a implementação da bancada de teste, e a estratégia de SIL aplicada no gerenciamento das ações de interoperabilidade ou interfaces em tempo real do esquema de controle.

Por outro lado, com intuito de validar a proposta de SIL deste trabalho objetiva-se avaliar em tempo real a metodologia apresentada em (Oliveira *et al.*, 2014), a qual propõe um controle ótimo e coordenado da tensão e potência reativa em uma RDP radial, através da técnica de otimização de SIA. Assim, ao contrário das metodologias propostas em (Leite *et al.*, 2003), (Brenna *et al.*, 2013) e (Kulmala *et al.*, 2010), a presente pesquisa de doutorado contribui também analisando a operação em tempo real de uma metodologia de CCVV que visa despachar de forma ótima e coordenada vários equipamentos controláveis de uma RDP, tais como TTCC, RT e BCC.

2.2 Considerações Finais

Este capítulo apresentou uma revisão bibliográfica sobre as técnicas propostas para o controle coordenado de tensão e/ou potência reativa em RD. Várias técnicas de otimização têm sido propostas na solução do problema de PND que caracteriza o CCVV em RD.

Das pesquisas realizadas identificou-se que a maior parte das técnicas propostas sugerem sua operação em tempo real, porém a demonstração desta operação não é comumente abordada nas publicações.

Das poucas e recentes publicações encontradas na literatura técnica, que tratam sobre a avaliação em tempo real das estratégias de controle de tensão propostas, constataram-se que todas elas estão focadas no controle de tensão em RDA e que tipicamente optam por uma estratégia de controle baseada em regras de controle.

A simulação em tempo real através do uso do RTDS tem-se apresentado como uma importante ferramenta na análise no domínio do tempo das estratégias de controle de tensão. Dos trabalhos publicados nesta área verificaram-se três tipos de aplicações do RTDS: 1) baseada na implementação externa do algoritmo de controle através de um esquema de HIL; 2) baseada na implementação externa do algoritmo de controle através de um esquema de SIL; e 3) baseada na implementação direta do algoritmo de controle dentro do RTDS.

Quaisquer que sejam os métodos de simulação em tempo real aplicados, todos eles propiciam um cenário de pré-comissionamento à estratégia de controle de tensão proposta, previamente à sua operação no sistema real.

Dentre as aplicações do RTDS em testes de estratégias de controle, o esquema de SIL destaca-se pela flexibilidade oferecida na interação com outras plataformas computacionais de simulação, onde a operação do código fonte do algoritmo de controle pode ser executada sem comprometer a capacidade de processamento do RTDS.

Apenas o trabalho proposto por (Kulmala *et al.*, 2010) tem abordado a aplicação deste esquema no âmbito de teste de funções de automação, porém com limitações que afetam a interação em tempo real entre o simulador e o dispositivo sob teste.

Neste contexto, a presente Tese de Doutorado propõe o desenvolvimento de um novo esquema de SIL que estabelece uma interação mais eficiente entre o RTDS e o programa Matlab®, para teste em tempo real de uma estratégia de CCVV aplicada em RD radiais, tendo como possibilidade sua extensão para teste de outras funções de automação.

No capítulo a seguir são apresentados os detalhes da proposta de estratégia de SIL feita neste trabalho.

CAPÍTULO 3

3. PROPOSTA DA ESTRATÉGIA DE SOFTWARE-IN-THE-LOOP

Conforme mencionado nos capítulos anteriores, uma estrutura de simulação em tempo real permite avaliar em um ambiente laboratorial o desempenho de qualquer função de automação, considerando todos os possíveis cenários de operação do sistema real. Nesse contexto, três esquemas de teste podem ser implementados.

O primeiro, baseado em uma estrutura de HIL, onde a implementação do algoritmo de controle é realizada em dispositivos físicos externos, tais como RTU ou Dispositivos Eletrônicos Inteligentes (IED – *Intelligent Electronic Devices*), os quais executam funções de medição, monitoração e controle local do sistema. Neste caso, o RTDS é apenas utilizado para emular o sistema de potência, e várias interfaces, entre o *hardware* do simulador e os dispositivos externos, são implantadas para a transmissão bidirecional de sinais analógicos e digitais.

O algoritmo de controle pode ser executado de forma distribuída, alocando várias parcelas da sua estrutura em cada um dos dispositivos utilizados, ou de forma concentrada ou centralizada, alocando a estrutura completa do algoritmo dentro de um dispositivo supervisor ou mestre do sistema de automação (tipicamente o DMS).

O segundo esquema de teste é baseado na implementação direta do algoritmo de controle dentro do próprio RTDS. A principal vantagem deste esquema é que não precisa de interfaces de comunicação com qualquer dispositivo externo. No entanto, existem limitações na implementação de algoritmos que demandam um elevado esforço computacional que pode comprometer a característica de resolução em tempo real do simulador. Um exemplo são os algoritmos de otimização, os quais precisam executar processos iterativos para obter a solução ótima do problema de controle.

Finalmente, o terceiro esquema de teste é baseado na implementação externa do algoritmo de controle através de uma estrutura de SIL. Neste caso, cria-se apenas uma interface de comunicação de dados entre o *software* do RTDS (o RSCAD) e um *software* (programa)

externo onde o algoritmo de controle está sendo executado. A principal vantagem deste esquema é que o algoritmo de controle desenvolvido não compromete o uso do processamento do RTDS e não precisa de interfaces físicas com dispositivos externos (RTU ou IED).

Assim, pela vantagem mencionada, o terceiro esquema de teste foi aplicado como base no desenvolvimento desta pesquisa e os detalhes são expostos nos itens a seguir.

3.1 Estrutura da Bancada de Teste

Em função das características da pesquisa, que tem como objetivo específico avaliar a resposta em tempo real de um algoritmo de CCVV, pensou-se em implementar uma estrutura de teste que permita emular, da maneira mais próxima, a operação da referida função de controle no sistema real. Portanto, neste trabalho propõe-se a implementação de uma bancada de teste cuja arquitetura baseada em um esquema de SIL utiliza o RSCAD e o Matlab® para representar o sistema SCADA e as principais funções do DMS (Automação do Alimentador e Análise do Sistema de Distribuição) na operação do esquema de CCVV, tal como está sendo ilustrado na Figura 5.

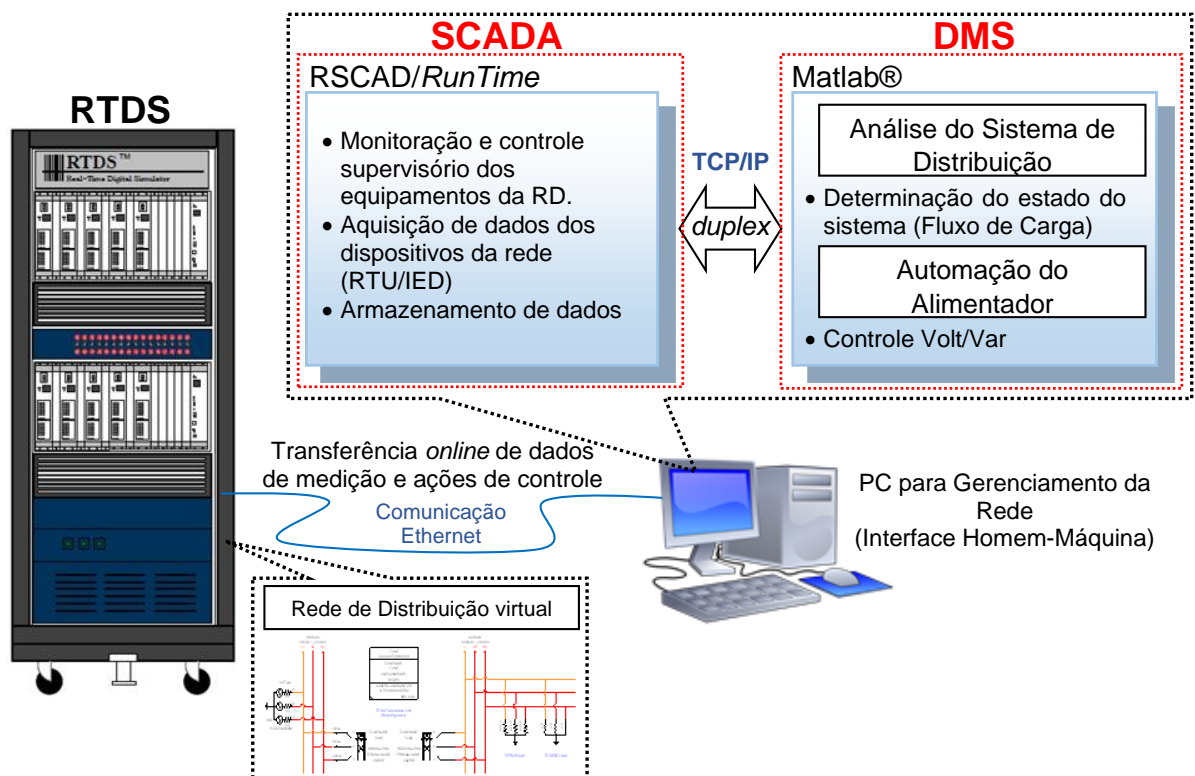


Figura 5. Arquitetura proposta da bancada de teste.

A Figura 5 mostra que o *hardware* do RTDS é utilizado exclusivamente na emulação da RD real e, por outro lado, o computador de interface com o usuário (Interface Homem-Máquina) é utilizado no gerenciamento da rede. Neste computador, os programas RSCAD e Matlab® são utilizados para emular o sistema de SCADA e o DMS da concessionária, respectivamente. Ambos os programas operam paralelamente e interagem em tempo real trocando informações.

Destacam-se a seguir os aspectos relevantes da arquitetura ora proposta:

- A. O RTDS cumpre especificamente a função de emular a dinâmica da RD em tempo real;
- B. O módulo *RunTime* do programa RSCAD emula as funções da estação mestre SCADA. Portanto, a conexão via protocolo TCP/IP, entre o RTDS e o PC para Gerenciamento da Rede, representa a infraestrutura de comunicação real entre o sistema supervisorio e as RTU espalhadas ao longo da rede. Este canal de comunicação cumpre duas funções principais: a aquisição e envio de dados do sistema para o supervisorio e a execução de comandos no sistema oriundos do supervisorio;
- C. A interface de comunicação (*duplex*) definida entre o RSCAD/*RunTime* e o Matlab®, via protocolo TCP/IP, permite representar as ações de interoperabilidade comumente estabelecidas entre o sistema de SCADA e as diferentes funções do DMS. Esta interface cumpre especificamente duas funcionalidades:
 - 1) Permitir que a função de “Fluxo de Carga” faça a requisição de dados de medição e monitoração da função SCADA e;
 - 2) Permitir que a função de “Controle de Volt/Var” comande as ações de controle ao sistema através da função SCADA.

3.2 A Interface entre o RSCAD e o Matlab®

Conforme apresentou-se no item anterior, dentro da arquitetura da bancada de teste proposta existe a necessidade de implementar uma interface de comunicação bidirecional entre o RSCAD e o Matlab® que permita representar a interação comumente existente entre o sistema de SCADA e as funções de um DMS. O canal de comunicação estabelecido nesta interface utiliza o protocolo TCP/IP na transmissão de dados.

Através deste canal o usuário pode enviar comandos ou requisitar resultados das simulações, da aplicação externa (Matlab®/Workspace) ao módulo de simulação do RTDS (o RSCAD/*Runtime*), com uma taxa de transmissão da ordem de centésimos de milissegundos. Outras aplicações externas, tais como o Matlab®/Simulink e Microsoft Visual Studio, também podem ser utilizadas (RTDS_Technologies, 2013a).

A interface de comunicação do módulo RSCAD/*Runtime* é estabelecida por intermédio da aplicação ‘Script’, que permite a automação da simulação através da execução de um *script file* com instruções lógicas e vários comandos ou funções definidas pelo fabricante. Dentre os comandos disponíveis, o ‘ListenOnPort()’ é o comando que permite estabelecer a comunicação, via protocolo TCP/IP, entre o módulo RSCAD/*Runtime* e quaisquer das aplicações externas já mencionadas.

Assim, no instante que este comando é executado pelo *script file*, o módulo RSCAD/*Runtime* se torna um servidor TCP (*socket server*) através de uma porta de comunicação cujo número é definido como parâmetro dentro da função (p.e.: ListenOnPort(4575, true)). Em contrapartida, a aplicação externa utilizada (p.e.: Matlab®/Workspace) deve ser programada para cumprir a função de cliente TCP (*socket client*) e estabelecer a conexão com o servidor (RSCAD/*Runtime*).

Uma vez que a conexão entre o servidor e o cliente TCP é estabelecida, inicia-se o processo de transmissão de dados. Esta conexão cria um túnel bidirecional que permite ao cliente TCP executar todos os comandos que são utilizados no *script file* do módulo RSCAD/*Runtime*. Cabe ressaltar ainda que, só apenas um cliente pode estabelecer a comunicação TCP/IP com o RSCAD/*Runtime*.

Por outro lado, para permitir o envio de dados do RSCAD/*Runtime* ao cliente (p.e.: Matlab®/Workspace), é necessário que este último execute o comando ‘ListenOnPortHandshake()’. Toda a informação encapsulada neste comando, na forma de uma cadeia de caracteres (*token string*), poderá ser lida pela aplicação externa (p.e.: Matlab®/Workspace). Assim, o comando ‘ListenOnPortHandshake()’ cumpre a função de verificar o sincronismo entre o RSCAD/*Runtime* e qualquer aplicação externa.

A título de exemplo, a Figura 6 apresenta a tela de simulação operada automaticamente através da aplicação ‘Script’.

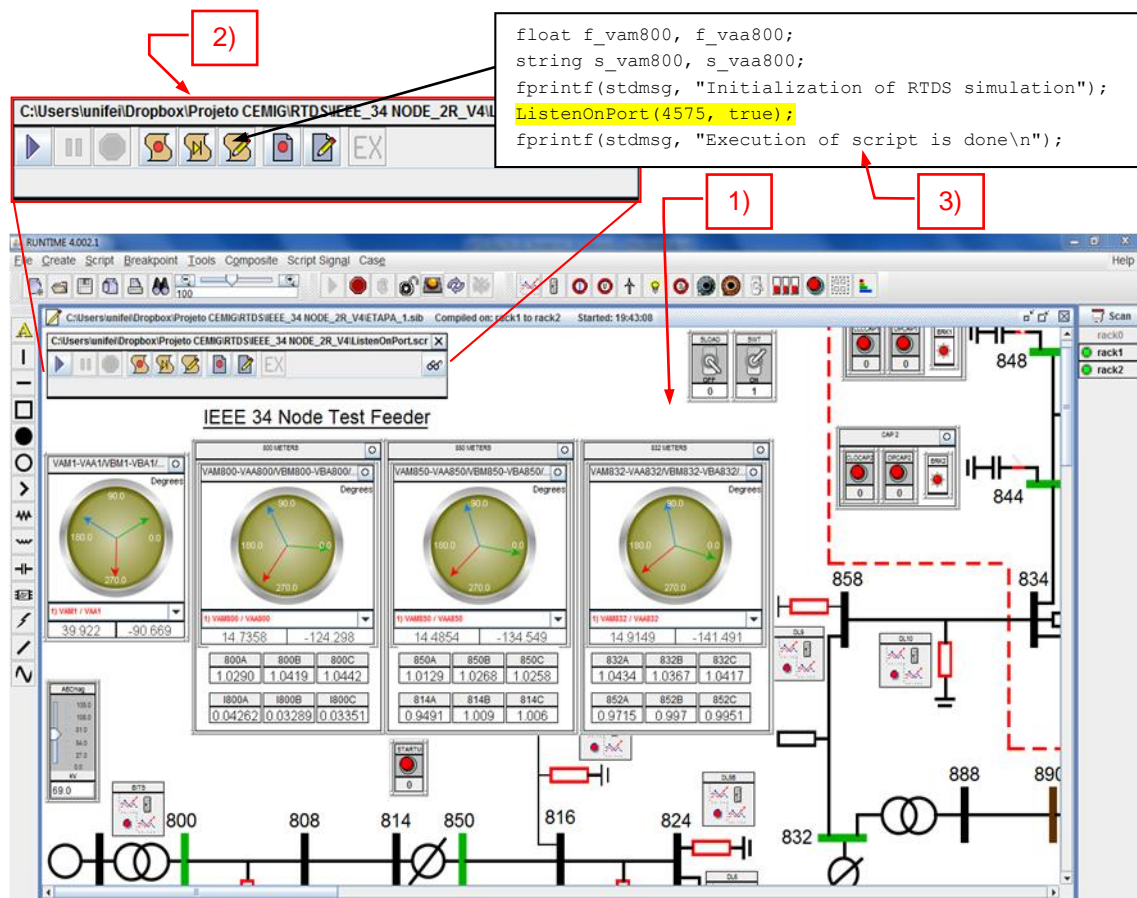


Figura 6. Módulo RSCAD/RunTime operado através da ferramenta ‘Script’.

Desta figura destacam-se as principais funcionalidades empregadas para o gerenciamento da simulação através da aplicação ‘Script’:

- 1) Tela de simulação modelada no módulo RSCAD/RunTime para gerenciamento da operação em tempo real do sistema. Neste ambiente é possível habilitar componentes de supervisão, comando e monitoração da RD, tais como: medidores de grandezas elétricas, indicadores, botões, variadores de parâmetros, etc. Além disso, um sistema mímico pode ser criado para representar o sistema elétrico operado em tempo real dentro do *hardware* do RTDS.
- 2) Comandos da barra de ferramentas da aplicação ‘Script’. Através destes comandos é possível gerar, salvar, modificar e reproduzir um *script file* contendo uma série de instruções (dentre elas o ListenOnPort()) que são executadas de forma sequencial e automática. Isto, com intuito de permitir ao usuário operar a simulação em tempo real de maneira “não assistida”.
- 3) *Script file* criado para ser executado pela aplicação ‘Script’.

3.3 Proposta de Estratégia de *Software-in-the-Loop*

Dentro do escopo geral da proposta de interface RSCAD-Matlab® na bancada de teste, propõe-se neste trabalho o desenvolvimento de uma metodologia ou estratégia de SIL para uso da referida interface no controle ótimo e coordenado de Volt/VAr de uma RD operando no RTDS. Tal metodologia deverá ser implementada através de um *script* no Matlab® e, em termos gerais, deverá cumprir as seguintes tarefas representadas por etapas no esquema da Figura 7:

- A. Estabelecer uma comunicação *online* bidirecional com o módulo RSCAD/*RunTime* (algarismo 1 – Fig. 7);
- B. Comandar de forma remota o início da simulação no RTDS (algarismo 2 – Fig. 7); (Uma temporização de 60 s. é estabelecida posteriormente para garantir a estabilização da simulação).
- C. Ativar de forma remota o automatismo da dinâmica das cargas do sistema no RTDS, permitindo-se durante a simulação o escaneamento automático dos perfis de carga diária que representam cada tipo de consumidor (algarismo 3 – Fig. 7);
- D. Ativar de forma remota a lógica de controle para captura automática e sincronizada, e armazenamento das medições feitas pelos medidores virtuais no RTDS (algarismo 4 – Fig. 7);
- E. Requisitar de forma remota o envio das informações coletadas pelos medidores virtuais do RTDS (medições de potência ativa e reativa e estado dos equipamentos de CVV monitorados) (algarismo 5 – Fig. 7);
- F. Verificar o recebimento das informações requisitadas;
- G. Executar a função de “Fluxo de Carga” para determinação do estado atual da RD simulada no RTDS;
- H. Executar a função de “Controle de Volt/Var” para determinação das ações de controle que permitam restabelecer o perfil de tensão da RD a valores adequados de operação;
- I. Enviar ao RTDS as ações de controle determinadas pela função de “Controle de Volt/VAr” (algarismo 6 – Fig. 7);
- J. Repetir as tarefas E-I segundo o número de ciclos de medição requeridos;
- K. Comandar de forma remota a finalização da simulação (algarismo 7 – Fig. 7);
- L. Finalizar a comunicação *online* com o RSCAD (algarismo 8 – Fig. 7).

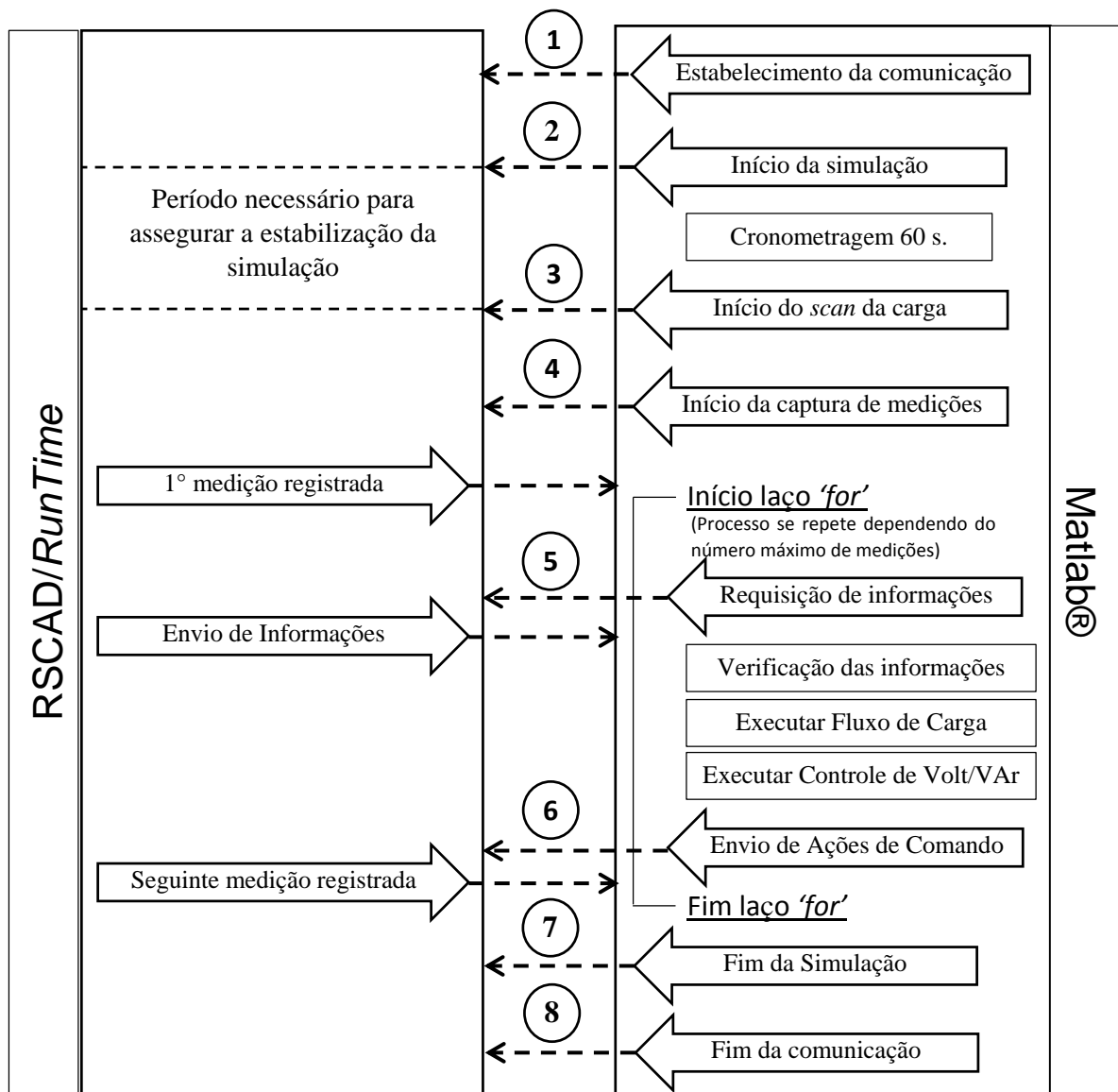


Figura 7. Metodologia proposta para interface RSCAD/Runtime – Matlab®/Workspace.

As tarefas supracitadas podem ser classificadas em dois grupos. O primeiro grupo, associado com as tarefas A, B, C, D, K e L, corresponde às funcionalidades inerentes à operação da bancada de teste. Ou seja, às funcionalidades que permitem o estabelecimento do cenário de operação da RD de modo virtual. Por outro lado, o segundo grupo, associado com as tarefas E, F, G, H, I e J, tem a ver exclusivamente com as funções aplicadas na operação de um sistema de automação real da RD.

3.4 Considerações Finais

Este capítulo teve como objetivo apresentar a proposta de uma estratégia de SIL baseada no uso do RTDS e no programa Matlab® para avaliar a operação em tempo real de um algoritmo de CCVV.

Como base desta estratégia apresentaram-se primeiro os detalhes sobre a arquitetura da bancada de teste proposta e o princípio de funcionamento da interface de comunicação bidirecional entre o RSCAD e o Matlab®. Finalmente, apresentou-se a estrutura da metodologia (estratégia) de SIL proposta para implementação no Matlab®.

No próximo capítulo serão expostos os pormenores da etapa de implementação da bancada de teste ora proposta e, conseqüentemente, da estratégia de SIL.

CAPÍTULO 4

4. IMPLEMENTAÇÃO DA BANCADA DE TESTE

Neste capítulo é apresentada a implementação da arquitetura da bancada de teste que permite avaliar a resposta em tempo real de um algoritmo de CCVV, através da operação da estratégia de SIL proposta.

A implementação desta estrutura de simulação propõe o uso do *hardware* do RTDS como elemento chave da estratégia de SIL ao permitir emular a operação real da RD. Portanto, possibilita-se a obtenção de informações em tempo real do sistema e a operação dos respectivos equipamentos de controle.

Dentro da arquitetura da bancada de teste propõe-se também o uso do *software* do RTDS (o RSCAD) para representar a função SCADA (vide Figura 5). O estabelecimento de um canal de comunicação entre o RSCAD e o programa Matlab® permite emular a interação real existente entre a função SCADA e as funções do DMS necessárias na operação em tempo real de um CVV.

4.1 O Simulador Digital em Tempo Real (RTDS)

O Simulador Digital em Tempo Real (RTDS – *Real-Time Digital Simulator*) é um equipamento especialmente desenvolvido para estudos em tempo real de fenômenos transitórios eletromagnéticos pertinentes aos sistemas elétricos de potência (Guerrero, 2011).

Além de ser utilizado como plataforma computacional de simulação, este equipamento disponibiliza respostas em tempo real para aplicações de testes de malha fechada, tais como HIL, SIL e *Power Hardware-in-the-Loop* (PHIL). Desta forma, dispositivos de controle e proteção, *softwares* externos e microredes de potência, são conectados ao RTDS para interagir com simulações em sistemas elétricos, considerando-se esta sua principal característica.

A estrutura computacional do RTDS se dá por processamento distribuído entre placas ou cartões, que podem ser comparados a computadores. Deste modo, constitui-se de *hardware* e *software* (Guerrero, 2011).

O *hardware* do RTDS está composto de vários microprocessadores especializados em processamento digital de sinais (DSP – *Digital Signal Processors*) os quais possuem uma arquitetura baseada em um conjunto reduzido de instruções (RISC – *Reduced Instruction Set Computer*). Esta estrutura utiliza uma técnica avançada de processamento em paralelo que possibilita atingir a velocidade computacional requerida para manter sua operação contínua em tempo real (Guerrero *et al.*, 2013).

Os cartões que compõe o *hardware* do RTDS estão montados em unidades chamadas *racks*, que são abrigadas em armários de diferentes dimensões. Existem quatro modelos típicos de RTDS fabricados pela RTDS-Technologies, como ilustrado na Figura 8.



Figura 8. Modelos típicos do RTDS fabricados pela RTDS-Technologies. (Fonte: (RTDS_Technologies, 2013b))

Conforme observa-se na Figura 9, a estrutura do *hardware* do RTDS está composta pela interação de vários cartões: os cartões de processamento (GPC e PB5) responsáveis pela solução das equações matemáticas que representam os componentes do sistema de controle e potência modelados no RTDS, os cartões de interface com o usuário (GTWIF) que permitem a interação com o *software* RSCAD, os cartões de interface de comunicação (GTNET) que permitem a interoperabilidade com dispositivos externos através de protocolos de comunicação abertos (IEC 61850 – GOOSE, IEC 61850 – *Sampled Values*, DNP 3.0, IEC 60870 e IEEE C37.118), e os cartões de interface I/O de sinais analógicos (GTAI, GTAO) e digitais (GTDI,

GTDO e GTFPI) que permitem a interação com dispositivos externos de proteção, monitoração e controle através de esquemas de HIL.

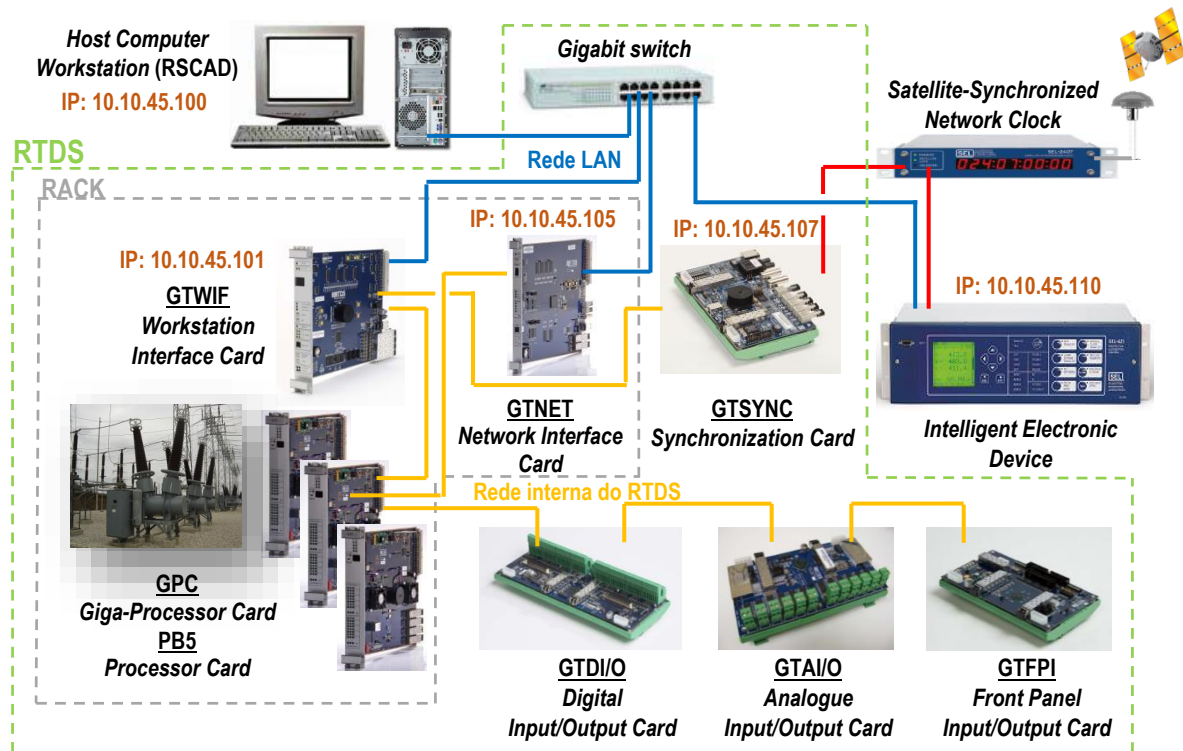


Figura 9. Estrutura do *hardware* do RTDS (Aplicação em um esquema de teste de HIL)

Por outro lado, a estrutura do *software* do RTDS está organizada em três níveis hierárquicos, quais sejam: de interface gráfica com o usuário (alto nível), de sistema operacional e compilação (nível médio), e de biblioteca dos componentes (baixo nível). O usuário tem acesso unicamente ao alto nível do *software* através do programa RSCAD e por meio das aplicações deste nível são acessados automaticamente os níveis inferiores (Guerrero *et al.*, 2013).

O RSCAD é um programa especialmente desenvolvido para prover uma interface gráfica ao usuário na modelagem e simulação de casos dentro do RTDS. Os principais módulos que conformam a estrutura operacional deste programa são ilustrados na Figura 10.

O desenvolvimento de um caso teste no RTDS requer o uso básico dos módulos RSCAD/*Draft* e RSCAD/*RunTime*. O primeiro é utilizado na modelagem dos circuitos de potência e controle e na parametrização dos componentes associados a eles. Já o segundo módulo é usado para controlar e monitorar a simulação sendo executada em tempo real no *hardware* do RTDS.

Todas as variáveis de monitoração definidas no RSCAD/*Draft* podem ser associadas, no módulo RSCAD/*RunTime*, a gráficos, medidores, indicadores de luz, etc. Da mesma forma, os *switches*, seletores, botoeiras e variadores modelados no RSCAD/*Draft*, podem ser implementados e operados em tempo real na tela do RSCAD/*RunTime*.

O módulo RSCAD/*MultiPlot* é usado apenas no pós-processamento e análise de resultados capturados nos gráficos do RSCAD/*RunTime* durante as simulações.

Por outro lado, destaca-se o uso dos módulos RSCAD/*T-Line* e RSCAD/*Cable* quando existe a necessidade de implementar linhas de transmissão dentro do sistema modelado. Assim, neste módulo é possível definir a respectiva geometria e parâmetros dos condutores que compõem as linhas modeladas.

Finalmente, o módulo RSCAD/*CBuilder* permite ao usuário criar seu próprio modelo de componente de potência ou controle, através do desenvolvimento de um *script* programado em linguagem “C”. Deste modo, o novo componente criado será incluído na biblioteca do RSCAD/*Draft*, possibilitando-se posteriormente seu uso na modelagem de qualquer sistema.

Como todo componente já existente na biblioteca do RSCAD/*Draft*, o funcionamento de um novo componente é também baseado na execução contínua de um *script* a cada passo de integração (Δt), feito pelos processadores dos cartões GPC ou PB5 durante a resolução do sistema.

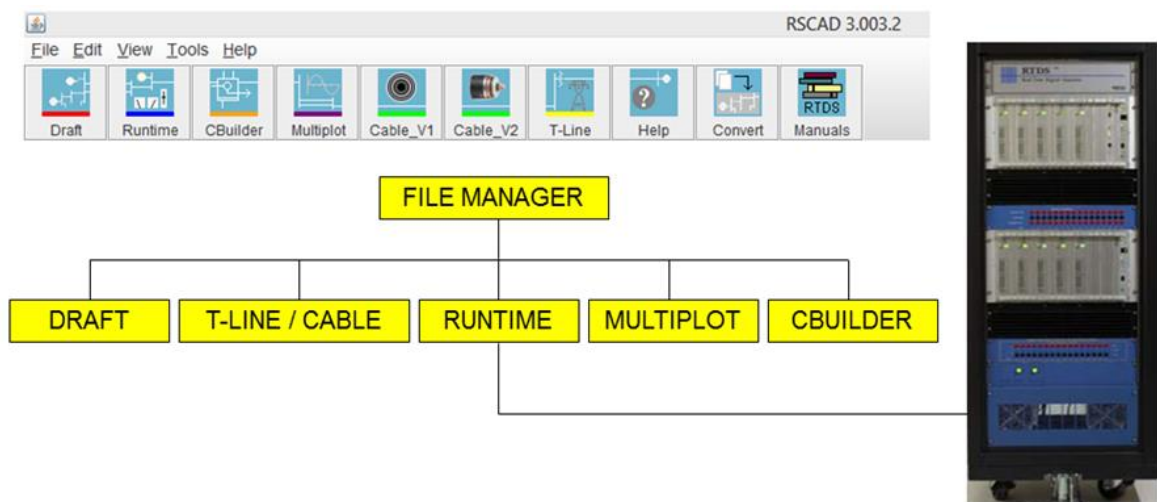


Figura 10. Módulos do programa RSCAD. (Fonte: (Guerrero, 2011))

4.1.1 Características do RTDS da UNIFEI

O Centro de Estudos em Qualidade da Energia e Proteção Elétrica (QMAP) da UNIFEI possui atualmente um RTDS composto por dois armários de dois *racks* cada, cujas principais características são detalhadas na Tabela 1.

Tabela 1. Características do *hardware* do RTDS da UNIFEI.

Armário No.	Rack No.	Capacidade de Processamento	Cartões de Interface Externa	Observações
1	1	3 cartões GPC 1 cartão PB5	GTWIF (1) GTNET (1) GTAI (1) GTAO (1) GTDI (1) GTDO (1) GTFPI (1)	A capacidade de processamento deste <i>rack</i> permite a modelagem de um sistema elétrico composto por dois subsistemas de 72 nós monofásicos cada.
	2	2 cartões GPC 2 cartões PB5	---	A capacidade de processamento deste <i>rack</i> permite a modelagem de um sistema elétrico composto por dois subsistemas de 72 nós monofásicos cada.
2	3	4 cartões PB5	GTWIF (1) GTNET (1) GTAI (1) GTAO (1) GTDI (1) GTDO (1) GTFPI (1) GTSYNC (2)	A capacidade de processamento deste <i>rack</i> permite a modelagem de um sistema elétrico composto por dois subsistemas de 72 nós monofásicos cada.
	4	3 cartões PB5	---	A capacidade de processamento deste <i>rack</i> permite a modelagem de um sistema elétrico composto por dois subsistemas de 72 nós monofásicos cada.

Uma das principais vantagens do *hardware* do RTDS é a possibilidade de estabelecer uma simulação *multirack* onde a capacidade total de processamento de todos os *racks* disponíveis pode ser utilizada de uma só vez. No caso do *hardware* do RTDS da UNIFEI esta característica possibilita a resolução de um sistema de potência composto de no máximo 576 (72x2x4) nós monofásicos.

Conforme ilustrado na Figura 11, os 576 nós disponíveis no RTDS da UNIFEI são distribuídos em 8 subsistemas (SS) de 72 nós cada (capacidade máxima do processador PB5), sendo que estes subsistemas devem ser interligados de forma sequencial e arranjados em pares dentro dos 4 *racks* existentes.

Cada subsistema (SS) indicado na Figura 11 representa um processador da estrutura do *hardware* do RTDS. Portanto, para fazer uso da capacidade máxima de processamento (uso dos 576 nós), 8 processadores deverão ser utilizados exclusivamente na resolução do sistema modelado. Uma vez que a estrutura atual do *hardware* do RTDS da UNIFEI possui um total 30 processadores, os 22 restantes deverão ser utilizados para resolver os modelos matemáticos que representam cada um dos componentes de potência e controle do sistema modelado.

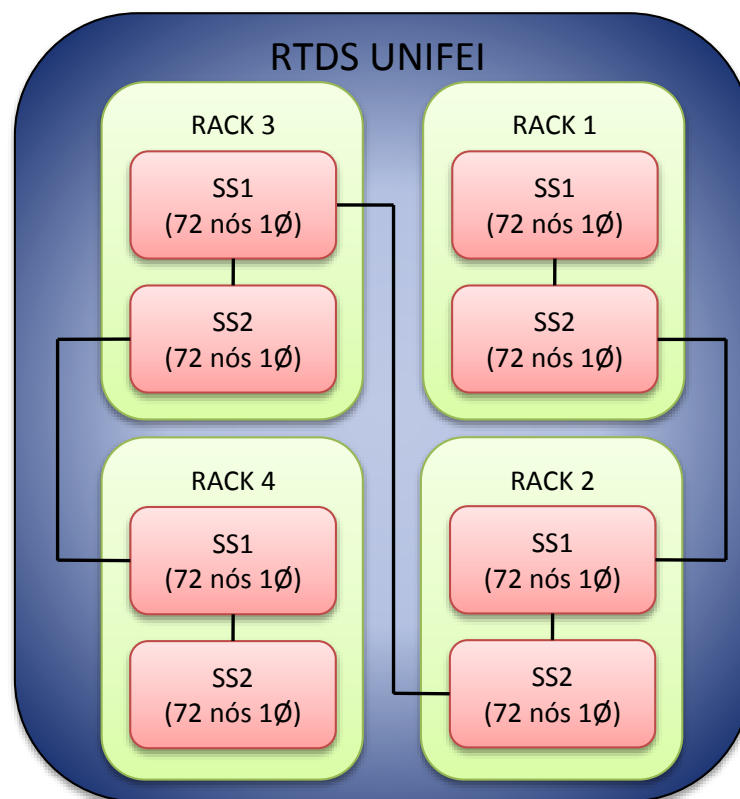


Figura 11. Disposição da capacidade máxima de processamento do RTDS da UNIFEI.

4.2 Modelagem do Sistema Teste “34-bus Feeder” no RTDS

Conforme mencionado anteriormente, o uso do *hardware* do RTDS é proposto dentro da arquitetura da bancada de teste para emular a operação real da RD. Portanto, pensou-se em escolher um sistema para modelagem e simulação dentro do RTDS que possua as características necessárias para viabilizar a operação do esquema de CCVV, que são:

- Alimentador de MT com topologia de operação radial; e
- Alimentador de MT composto de vários equipamentos de controle de tensão e potência reativa, tais como: TTCC, RT e BCC.

Nesse sentido, optou-se por modelar o sistema “34-bus Feeder” (IEEE, 1992). Este sistema, conforme apresentado na Figura 12, representa um alimentador de distribuição localizado no Estado de Arizona nos Estados Unidos, cuja tensão nominal é de 24,9 kV e está caracterizado por possuir ramos trifásicos e monofásicos, cargas balanceadas e desbalanceadas de carregamento leve e pesado e com diferentes conexões (delta e estrela) e tipos (Potência Constante – PQcte, Corrente Constante – Icte e Impedância Constante – Zcte), bancos de reguladores de tensão (RT) monofásicos *in-line*, transformador trifásico de 24,9/4,16 kV *in-line* e bancos de capacitores (BC) *shunt*.

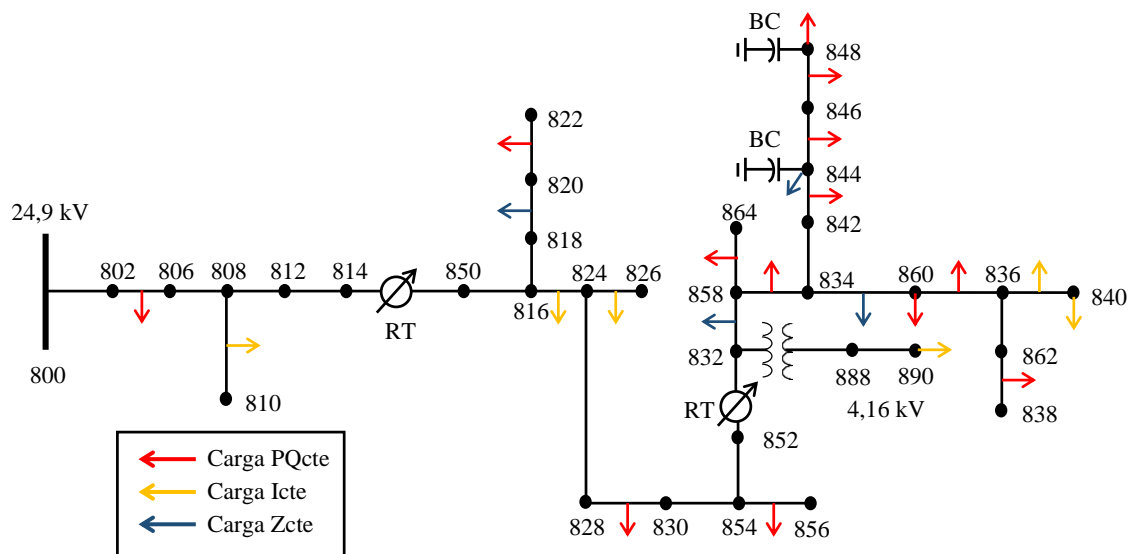


Figura 12. Sistema “34-bus Feeder” (IEEE, 1992).

Na modelagem foram feitas algumas modificações na topologia deste sistema, que são detalhadas a seguir:

- 1) Eliminação de ramais monofásicos 808 – 810, 816 – 822, 824 – 826, 854 – 856, 858 – 864 e 862 – 838, com consequente realocação das cargas;
- 2) Reconfiguração de todas as cargas (balanceadas e desbalanceadas) com conexão em estrela e do tipo “PQcte”;

- 3) Eliminação do transformador de distribuição 24,9/4,16 kV entre os nós 832 – 888;
- 4) Inclusão de um transformador de potência 69/24,9 kV, com tapes comutáveis sob carga no seu secundário, na saída do alimentador (nó 800);
- 5) Reconfiguração dos bancos de capacitores fixos em bancos de capacitores chaveáveis, sendo que o banco do nó 844 foi configurado para operar em um único estágio de 100 kVAr, e o banco do nó 848 em três estágios, de 50, 100 ou 150 kVAr;
- 6) Unificação de trechos com condutores de igual bitola com conseqüente realocação, das cargas;
- 7) Inserção de uma carga trifásica no nó 800 para emular o perfil de carga de um ou vários alimentadores em paralelo.

As modificações dos itens 1) e 2) foram realizadas com intuito de facilitar a compatibilização entre as modelagens do Sistema Teste no RTDS e Matlab®. Da mesma forma, o item 3) foi adotado apenas para tornar a topologia do sistema mais simples. Por outro lado, as modificações dos itens 4) e 5) eram necessárias para viabilizar a implementação da função de CCVV. Finalmente, o item 6) permitiu poupar o uso da capacidade de processamento do RTDS, e o item 7) inseriu um cenário mais crítico de variação da tensão no alimentador principal.

Assim, a nova topologia do sistema considerado para modelagem e simulação no RTDS é ilustrada na Figura 13.

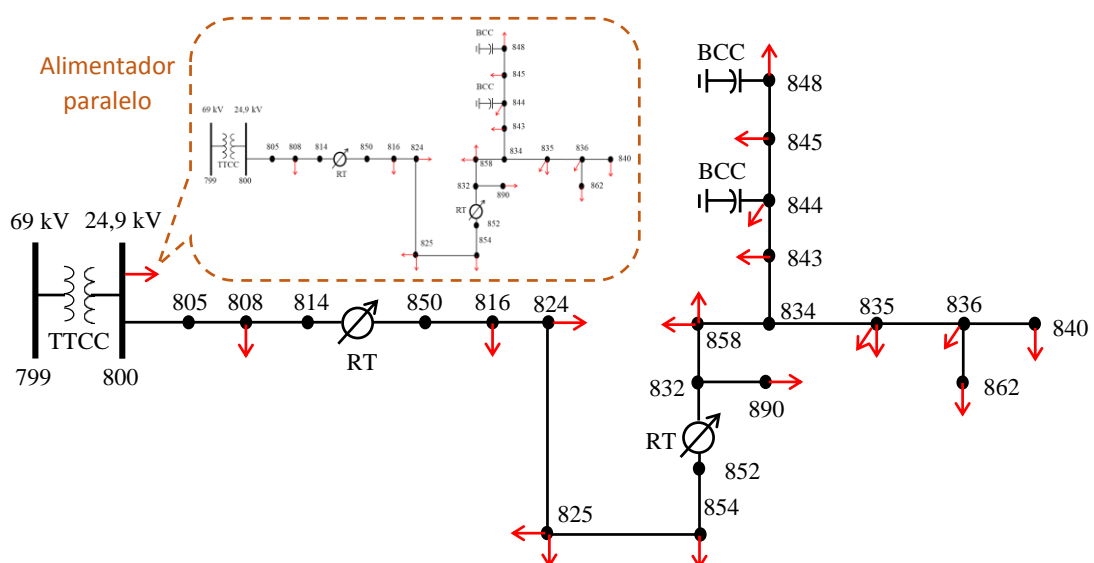


Figura 13. Sistema “34-bus Feeder modificado”.

Sintetizando, o sistema “34-*bus Feeder* modificado” está composto por 23 nós trifásicos (ou 69 nós monofásicos), 19 ramais trifásicos, 1 carga “especial” representando o alimentador paralelo e 19 cargas do tipo “PQcte”, sendo 5 balanceadas e 15 desbalanceadas. As informações técnicas do referido sistema são apresentadas no Apêndice A deste documento.

Para modelagem e simulação do Sistema Teste (sistema “34-*bus Feeder* modificado”) no RTDS, utilizaram-se os módulos “Draft” e “RunTime” do *software* RSCAD, respectivamente.

Na modelagem do Sistema Teste no módulo RSCAD/*Draft* foi necessário adaptar a representação de cada componente do sistema com os modelos disponíveis na biblioteca de componentes do próprio RSCAD/*Draft*. Portanto, destacam-se os principais componentes de potência e controle utilizados:

- Fonte com impedância equivalente em série, para representação de um grande sistema de potência (fonte infinita – barramento *slack* do sistema);
- Transformador de potência trifásico de dois enrolamentos com comutador de tapes sob carga (OLTC – *On-Load Tap-Changer*) no lado secundário, para representação do transformador da SE;
- Transformador de potência monofásico de dois enrolamentos com OLTC no lado secundário, para representação dos RT da RD;
- Controlador manual/automático do OLTC (relé ANSI-90) dos transformadores de potência trifásico (da SE) e monofásicos (dos RT do alimentador);
- Modelo de Linha de Transmissão (LT) com parâmetros concentrados (modelo PI), para representação dos ramos da RD;
- Componente de carga dinâmica acoplado ao modelo ZIP (*Zcte/Icte/PQcte*), para representação das cargas da RD;
- Transformador de potência trifásico de dois enrolamentos para interconexão de subsistemas (acoplamento entre processadores na simulação *multirack*).

Sabe-se que o RTDS é um equipamento especialmente desenvolvido para análise de transitórios eletromagnéticos em sistemas elétricos de potência, com aplicação simultânea de esquemas de teste de HIL em dispositivos externos de proteção e controle. No entanto, sua principal característica de emular a operação em tempo real de um sistema elétrico, o torna

atrativo para aplicações em outras áreas de pesquisa, tais como, a análise da operação de esquemas de proteção e controle em sistemas elétricos de distribuição.

A aplicação do RTDS na modelagem e simulação de sistemas de distribuição tem representado um desafio para os engenheiros especialistas em estudos de sistemas elétricos, pois o referido equipamento apresenta limitações na representação de tais sistemas. Neste sentido, o grau de expertise do especialista no uso do RTDS é considerado um fator importante no desenvolvimento deste tipo de pesquisas.

Vários aspectos de interesse associados com a modelagem do Sistema Teste no RTDS foram identificados durante o desenvolvimento da pesquisa, cuja divulgação, através do presente documento de Tese de Doutorado, pretende tornar-se em uma importante contribuição para os especialistas nesta área de estudos. Tais aspectos de interesse são abordados nos itens subsequentes.

4.2.1 Representação dos Reguladores de Tensão (RT)

Os RT do Sistema Teste são constituídos de unidades monofásicas que operam formando bancos trifásicos. Portanto, a regulação da tensão ao longo do alimentador da RD é realizada por fase e de maneira independente.

Devido à ausência de um componente da biblioteca do RSCAD/*Draft*, que represente adequadamente tais RT, propõe-se neste trabalho adaptar vários dos recursos disponíveis na biblioteca do RSCAD/*Draft* na implementação de um banco de RT monofásicos. Assim, optou-se por utilizar o modelo de transformador monofásico de dois enrolamentos, cujo enrolamento secundário dispõe de vários tapes ou derivações para operação através de um mecanismo de OLTC.

A operação manual ou automática do OLTC é feita através de um segundo componente da biblioteca do RSCAD/*Draft* que representa os circuitos de controle do típico relé de controle automático da tensão (relé ANSI-90). Este componente pode ser acoplado diretamente ao transformador, através do uso de variáveis de controle.

Nas Figuras 14 e 15 ilustra-se a implementação dos RT monofásicos e seu respectivo controle, dentro do sistema modelado no RSCAD/*Draft*.

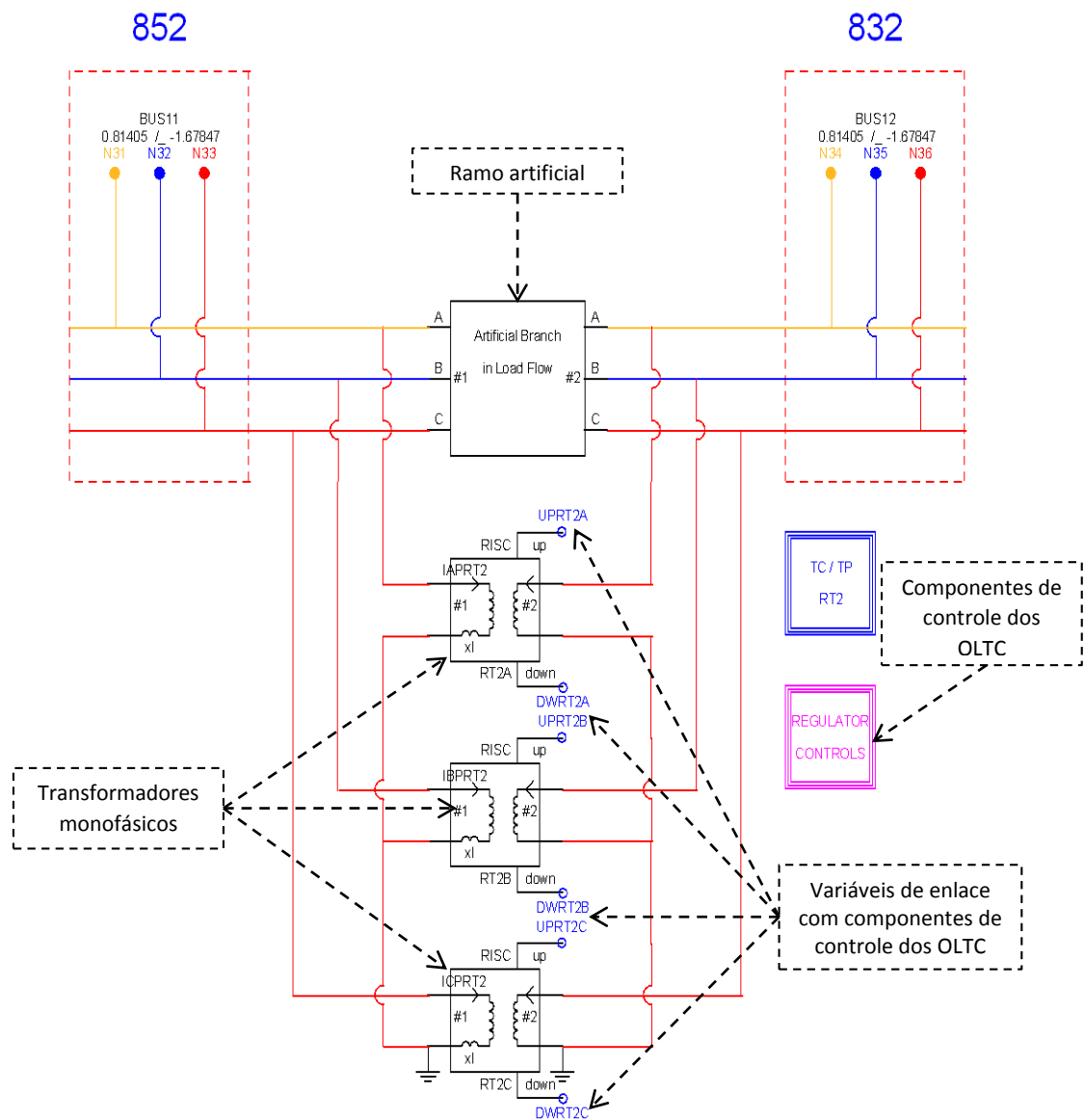


Figura 14. Banco de RT monofásicos modelado no RSCAD/Draft.

Do circuito mostrado na Figura 14 cabe destacar o uso do componente “Artificial Branch in Load Flow”, que representa um “ramo artificial” utilizado apenas para atingir a convergência inicial do sistema, dado que os componentes monofásicos modelados no RSCAD/Draft são desconsiderados dentro da metodologia de resolução *off-line* do fluxo de carga aplicada por este módulo. Contudo, vale ressaltar que na resolução do mesmo sistema em tempo real (modo *online*), todos os componentes, tanto os “trifásicos” quanto os “não trifásicos”, são considerados.

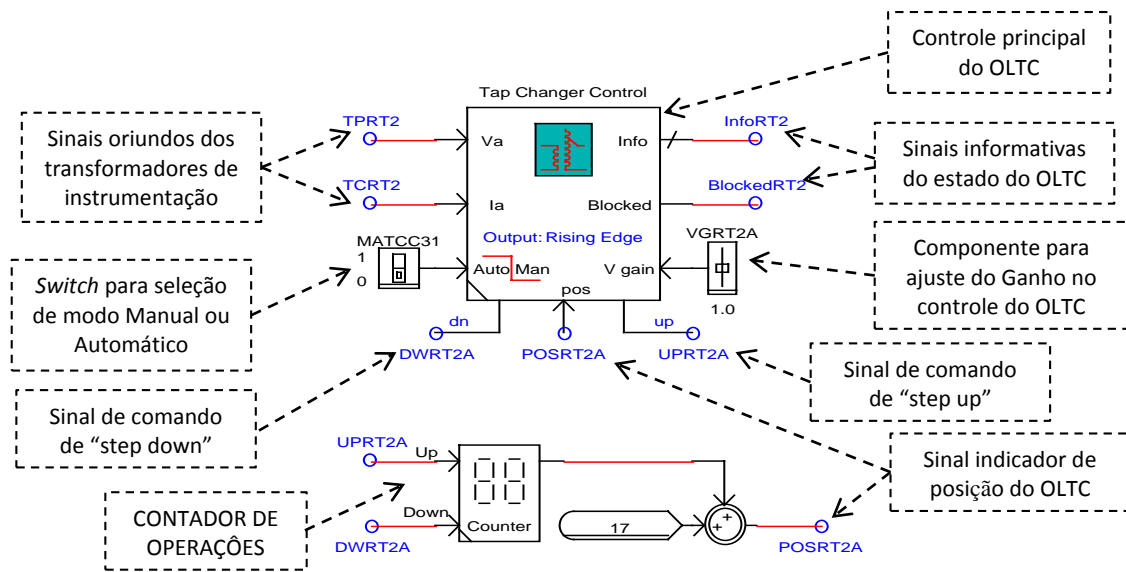


Figura 15. Relé de controle automático da tensão (relé ANSI-90) da biblioteca do RSCAD/Draft.

Já na Figura 15 observa-se a representação no RSCAD/Draft do controlador automático de tensão, correspondente a um dos RT do Sistema Teste modelado. A funcionalidade de cada variável ou componente vinculado como sinal de entrada ou saída do controlador é detalhada a seguir:

- As variáveis TPRT2 e TCRT2 representam os valores instantâneos de tensão e corrente, respectivamente, oriundos dos transformadores de instrumentação conectados no lado secundário do RT. Estes sinais são utilizados pelo controlador para determinar a existência de violação dos limites de regulação ajustados.
- O *switch* MATCC31 permite definir, através do ambiente de simulação do RSCAD/RunTime, se o controlador deverá operar de forma “manual” ou “automática”. No caso da operação do CCVV o referido *switch* será configurado automaticamente em posição “manual” pela estratégia de SIL. Assim, o controlador operará somente por comandos oriundos da função de CCVV no Matlab®.
- As variáveis DWRT2A e UPRT2A enviam os comandos de “abaixar” ou “subir” tapes ao RT, respectivamente, conforme se ilustra na Figura 14. Tais variáveis também são utilizadas pelo circuito CONTADOR DE OPERAÇÕES (Vide Figura 15), o qual contabiliza as operações realizadas pelo controlador.

- O *switch* VGRT2A permite ajustar um ganho que será aplicado na entrada dos sinais de medição da tensão (TPRT2). Isto, com intuito de refinar os ajustes do controlador.
- As variáveis “InfoRT2” e “BlockedRT2” fornecem informações do estado do controlador durante sua operação em tempo real, as quais podem ser visíveis no ambiente de simulação do RSCAD/*RunTime*. Dentre as principais informações se destacam: Operação Manual ou Automática do RT, Posição Máxima de Tapes Atingida, Posição Mínima de Tapes Atingida, Bloqueio do Controlador por Sobretensão ou Subtensão, etc.

Um total de 7 componentes de controle de tensão ou relés ANSI-90 foram habilitados para o Sistema Teste, 6 deles correspondentes aos 6 RT monofásicos implementados e 1 associado com o OLTC do transformador trifásico da SE.

Os parâmetros iniciais de configuração desses componentes de controle foram adotados com base no exposto em (IEEE, 1992) e apresentado também no Apêndice A (Tabelas A.5, A.6 e A.7) deste texto. Não obstante, cabe-se destacar que o ponto de referência de regulação estabelecido no circuito compensador de queda na linha (LDC – *Line Drop Compensator*) do controlador foi limitado apenas ao ponto de conexão do secundário de cada RT.

4.2.2 Representação das Linhas de Transmissão

A modelagem das linhas de transmissão (LT) no RSCAD/*Draft* pode ser feita através de dois componentes disponíveis na biblioteca, um deles permite a representação das LT através de parâmetros distribuídos e, o outro, através de parâmetros concentrados.

O modelo de representação por parâmetros distribuídos, nomeado de “Modelo de LT por Ondas Viajantes (*Travelling Wave TL Model*)” dentro da biblioteca do RSCAD/*Draft*, é adequado para representar LT de comprimento longo e precisa de informações mais detalhadas, tais como: dados de projeto e disposição geométrica real dos condutores. Na aplicação deste modelo é imprescindível o uso do módulo “*T-Line/Cable*” do *software* RSCAD para realização das configurações de cada LT.

Por outro lado, o modelo de representação por parâmetros concentrados, nomeado de “Modelo de Secção PI (PI *Section Model*)” dentro da biblioteca do RSCAD/*Draft*, é um modelo mais adequado para representação de LT de comprimento curto (geralmente <80km). Sua configuração é baseada diretamente nas impedâncias sequenciais série ou próprias (Z_{00} , Z_{11} e Z_{22}) da LT e suas respectivas admitâncias *shunt* (Y_{C0}).

Dado que as informações comumente fornecidas pelas concessionárias de distribuição de energia elétrica correspondem apenas às impedâncias sequenciais série dos segmentos de linha, optou-se neste trabalho pelo uso do modelo de representação por parâmetros concentrados (Modelo de Secção PI), porém configurando o valor das admitâncias *shunt* igual a “zero”.

Como todos os ramos correspondentes ao Sistema Teste são categorizados como LT curtas (cenário típico de um sistema de distribuição), o uso apenas de um componente de Secção PI, com as modificações acima mencionadas, foi aplicado na representação de cada LT.

Todos os dados das impedâncias utilizados na configuração de cada um dos ramos do Sistema Teste modelado no RSCAD/*Draft* são apresentados na Tabela A.1 do Apêndice A.

4.2.3 Representação das Cargas

Em função da necessidade de avaliar a operação do algoritmo de CCVV em um cenário próximo do real, torna-se necessário analisar o comportamento do referido algoritmo nos diferentes patamares de carga do sistema ao longo de um dia típico de operação. Com este objetivo, pensou-se em emular dentro do sistema sob teste os perfis de demanda diária da carga que caracterizam os diferentes tipos de consumidores.

A emulação dos perfis de carga no sistema do RTDS deve ser feita de forma automática, sem a necessidade da intervenção do usuário. Para atingir este propósito, a modelagem das cargas deve ser implementada através do modelo de carga dinâmica disponível na biblioteca do RSCAD/*Draft*. Este modelo permite ajustar de forma dinâmica os valores de demanda de potência ativa (P) e reativa (Q) de cada carga através de variáveis de controle, conforme se ilustra na Figura 16.

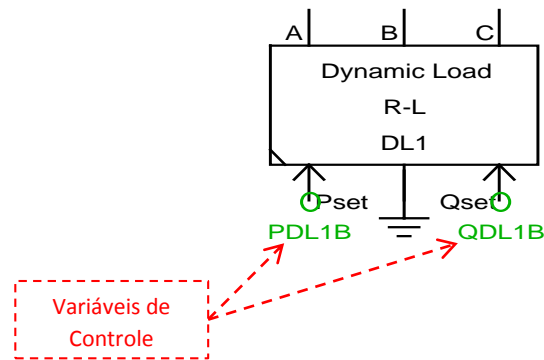


Figura 16. Modelo de carga dinâmica da biblioteca do RSCAD/Draft.

As variáveis de controle do modelo de carga dinâmica podem ser operadas através dos seguintes métodos:

- a) Automaticamente, por meio de um circuito de controle desenvolvido no próprio módulo do RSCAD/Draft;
- b) Automaticamente, por meio de um novo componente de controle cujo algoritmo é desenvolvido no módulo RSCAD/CBuilder;
- c) Manualmente, por meio de um variador operado diretamente pelo usuário na tela de simulação (módulo RSCAD/Runtime);
- d) Automaticamente, por meio de instruções em um *script file* desenvolvido no próprio módulo de simulação RSCAD/Runtime (aplicação ‘Script’).

Dentre as opções citadas, considerou-se o método “b)” como sendo o mais tecnicamente adequado para os objetivos deste trabalho de pesquisa. Com este método, busca-se implementar a operação dinâmica das cargas no próprio RSCAD/Draft, sem necessidade da intervenção do usuário durante a simulação. Neste caso, requer-se a criação de um novo componente de controle no RSCAD/CBuilder, através do desenvolvimento de um algoritmo baseado em linguagem de programação “C”.

O *script* do algoritmo desenvolvido objetiva fazer a varredura automática dos perfis ou curvas da carga, para que estas sejam aplicadas sequencialmente nos modelos de carga do sistema modelado. Neste *script* foram considerados seis tipos de perfis de carga que representam às seis classes de consumidores, Residencial, Industrial, Comercial, Rural, Outros e Iluminação Pública (IP), conforme a caracterização da carga estabelecida pela CEMIG em (CEMIG, 2008).

Na modelagem dos perfis de carga foram considerados padrões de demanda diária em “p.u.” definidos pela CEMIG, conforme apresentados no Apêndice B. Tais perfis de carga estão definidos a partir de valores horários, ou seja, com base em 24 valores que representam as medições horárias de demanda durante um dia típico. Além da demanda em “p.u.”, são especificados também os respectivos fatores de potência associados para cada hora do dia.

Vale ressaltar que apenas dois valores de fator de potência são definidos pela CEMIG para um período de demanda da carga de 24 horas, independente da classe de consumidor. O primeiro valor de 0,80 que corresponde à categoria de “horário fora de ponta”, cujo período de aplicação é das 00h00 às 17h00 e das 22h00 às 23h00. O segundo valor de 0,92 corresponde à categoria de “horário de ponta”, cujo único período de aplicação é das 18h00 às 21h00.

Com intuito de implementar uma metodologia de varredura dos perfis de carga em períodos de 10 em 10 minutos durante um dia, definiram-se padrões de curvas de carga compostos de 144 pontos determinados a partir dos 24 valores referenciados pela CEMIG. Como resultado, obteve-se os perfis de carga diária ilustrados na Figura 17.

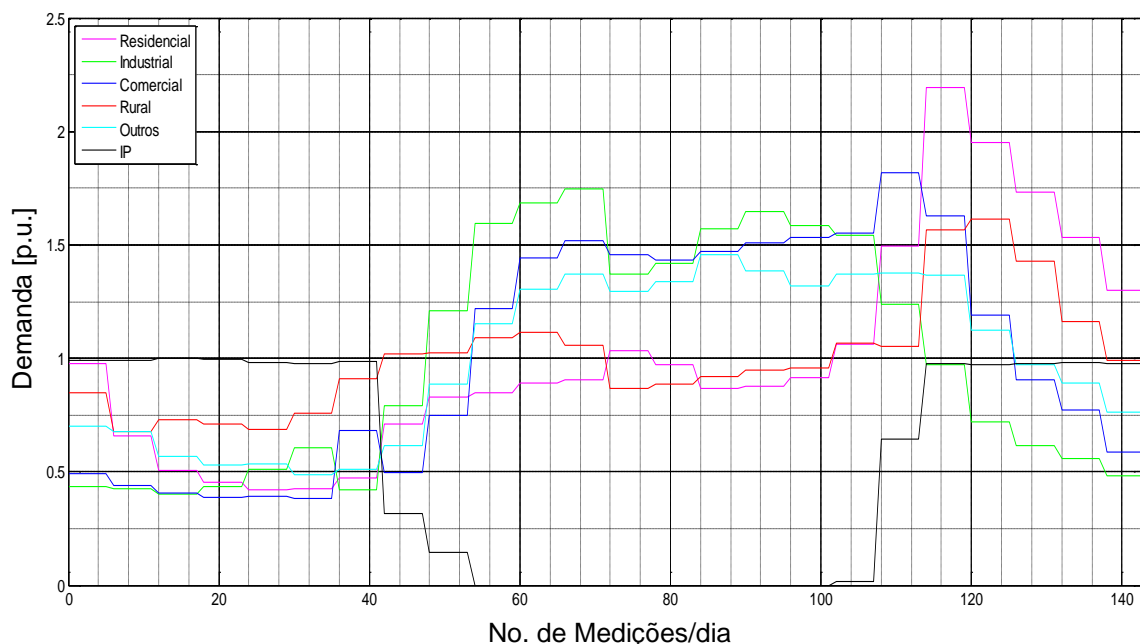


Figura 17. Perfis de demanda em “p.u.” categorizados pela CEMIG.

Depois de criado e validado o novo componente no RSCAD/Cbuilder, que permite automatizar a dinâmica das cargas do Sistema Teste, este fica disponível na biblioteca do RSCAD/Draft para uso posterior na modelagem de qualquer sistema. A visualização deste

componente (DemandCurve) dentro do RSCAD/Draft, já acoplado aos componentes de carga dinâmica e modelo de carga polinomial, é conforme se ilustra na Figura 18.

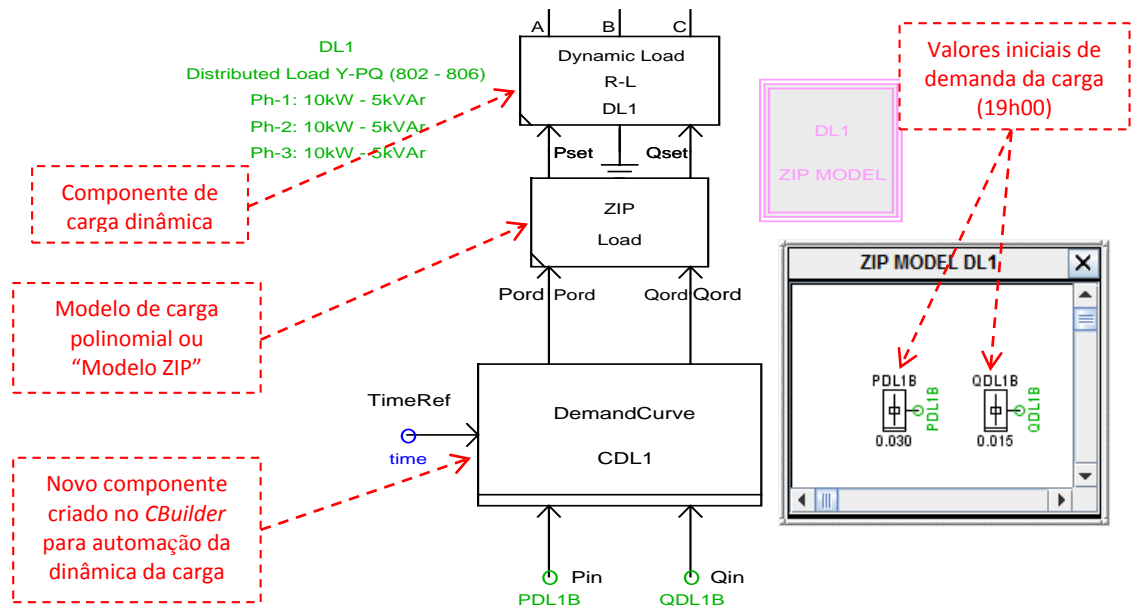


Figura 18. Conjunto de representação da carga no sistema modelado no RSCAD/Draft.

Para representar cada uma das 19 cargas definidas no Sistema Teste (“34-bus Feeder modificado”), aplicou-se os 19 “conjuntos de representação da carga” idênticos ao modelo apresentado na Figura 18, porém com configurações diferentes de demanda conforme os dados expostos na Tabela A.2 do Apêndice A. Cada um destes conjuntos representa a demanda dos transformadores de distribuição de MT/BT do sistema, cujos secundários alimentam diferentes classes de consumidores. Desta maneira, cada conjunto de representação da carga apresenta características diferentes em função da preponderância de cada classe de consumidor.

Assim, com intuito de estratificar a demanda em função de cada classe de consumidor, definiu-se diferentes porcentagens ou pesos para cada classe de consumidor nos 19 conjuntos de carga implementados (vide Tabela A.3 do Apêndice A). Tal estratificação é mantida fixa durante a varredura dos perfis de carga e sua configuração é feita dentro da janela de parametrização do novo componente criado no RSCAD/Cbuilder, como pode ser observado na Figura 19.

DEMANDcurves.def					
PARAMETERS		PROCESSOR ASSIGNMENT			
Name	Description	Value	Unit	Min	Max
Name	Load Identification	CDL3			
shcolor	Shape's color	BLACK			
PFpd	Power Factor - Peak Demand	0.8944	p.u.		
PFnpd	Power Factor - Non Peak Demand	0.80	p.u.		
Ppin	Active Power - Peak Demand (19h00)	0.180	MW		
Qpin	Reactive Power - Peak Demand (19h00)	0.090	MVAR	-500000	500000
pRes	Residential load fraction	65.00	%	0.00	100.00
pInd	Industrial load fraction	25.00	%	0.00	100.00
pCom	Commercial load fraction	5.00	%	0.00	100.00
pRur	Rural load fraction	0.00	%	0.00	100.00
pOut	'Others' load fraction	0.00	%	0.00	100.00
pIPu	Public lighting fraction	5.00	%	0.00	100.00

Figura 19. Janela de parametrização do novo componente criado no RSCAD/CBuilder.

Por outro lado, o modelo de carga polinomial (ZIP Load) que aparece na Figura 18 é um modelo de carga estática que representa a relação entre a tensão e a potência através de uma equação polinomial, conforme representado pelas expressões (1) e (2) (IEEE, 1993). Este modelo é usualmente referido como ‘modelo ZIP’, dado que consiste no somatório dos termos de “Zcte” ($a_1 (V/V_0)^2$, $a_4 (V/V_0)^2$), “Icte” ($a_2 (V/V_0)$, $a_5 (V/V_0)$) e “PQcte” (a_3 , a_6).

$$P = P_0 \left[a_1 \left(\frac{V}{V_0} \right)^2 + a_2 \left(\frac{V}{V_0} \right) + a_3 \right] \quad (1)$$

$$Q = Q_0 \left[a_4 \left(\frac{V}{V_0} \right)^2 + a_5 \left(\frac{V}{V_0} \right) + a_6 \right] \quad (2)$$

Onde,

- a_1, a_4 : Coeficientes que representam a parcela de impedância constante das componentes ativa e reativa da carga, respectivamente;
- a_2, a_5 : Coeficientes que representam a parcela de corrente constante das componentes ativa e reativa da carga, respectivamente;
- a_3, a_6 : Coeficientes que representam a parcela de potência constante das componentes ativa e reativa da carga, respectivamente;
- P_0, Q_0 : Potências ativa e reativa nas condições iniciais de operação do sistema;

V_0 : Tensão na carga nas condições iniciais de operação do sistema;
 P, Q : Potências ativa e reativa atuais da carga;
 V : Tensão atual da carga.

Pelo fato do Sistema Teste estar composto apenas de cargas do tipo “PQcte”, o componente “ZIP Load”, utilizado em todas as cargas do sistema modelado, foi configurado considerando “ $a_1 = a_4 = a_2 = a_5 = 0$ ” e “ $a_3 = a_6 = 1$ ”.

Na modelagem da carga “especial”, que representa o perfil de carga do alimentador paralelo, desenvolveu-se também um novo componente de controle no RSCAD/CBuilder. Neste caso, o *script* do algoritmo desenvolvido considera o mesmo perfil de demanda total da carga do alimentador principal (visto da saída da SE) e faz sua varredura de forma automática durante a simulação. A visualização deste componente (FeederDemand) dentro do RSCAD/Draft, já acoplado aos componentes de carga dinâmica, é conforme se ilustra na Figura 20.

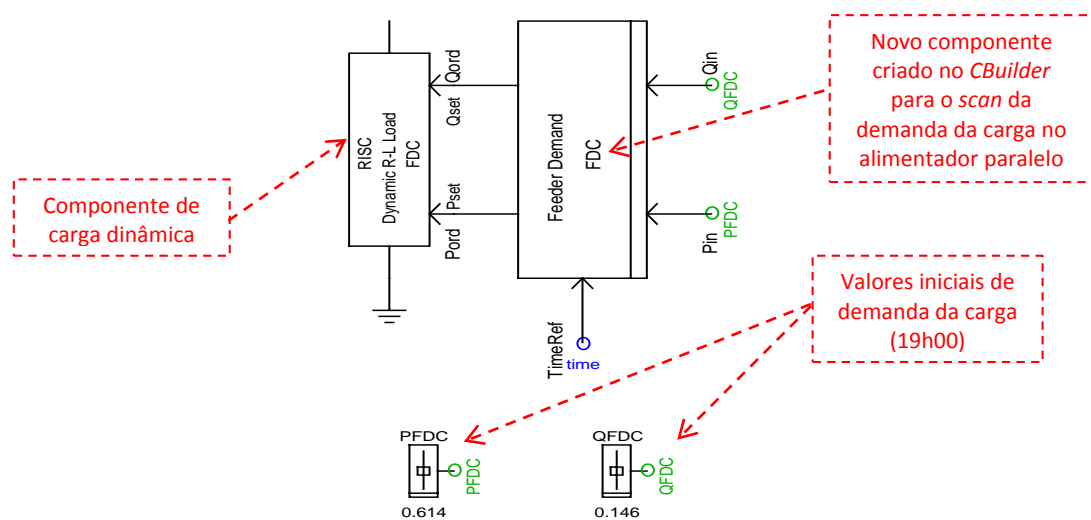


Figura 20. Conjunto de representação do alimentador paralelo (carga “especial”) no sistema modelado no RSCAD/Draft.

4.2.4 Interface *multirack*

Um dos principais problemas na modelagem e simulação de grandes sistemas no RTDS é a limitação do *hardware* (capacidade de processamento) existente em um *rack*. A solução que tem sido proposta pelo fabricante deste equipamento é o aproveitamento simultâneo da capacidade de *hardware* de dois ou mais *racks*, através do estabelecimento de um esquema de simulação *multirack* (acoplamento de vários processadores).

Dessa maneira, o sistema em estudo deve ser dividido em vários subsistemas, cuja quantidade depende do número de *racks* a serem utilizados simultaneamente na simulação e do modelo de cartão de processamento utilizado. Conforme foi apresentado na Figura 11, o atual RTDS da UNIFEI, com cartões de processamento de última geração (PB5) em seus quatro *racks*, possui a capacidade de resolver dois subsistemas de 72 nós monofásicos por *rack*.

Assim, uma simulação *multirack* envolvendo dois *racks* permitiria a resolução máxima de um sistema composto por quatro subsistemas de 72 nós cada. Consequentemente, aumentando o uso de mais um *rack* nesta simulação permitirá o aproveitamento de mais dois subsistemas de 72 nós cada, e assim por diante.

Com o intuito de validar a metodologia de SIL proposta neste trabalho em sistemas de distribuição de grande porte, pensou-se em adotar o esquema de simulação *multirack* através do uso simultâneo de dois *racks* na simulação do Sistema Teste no RTDS. Para tais fins, distribuiu-se o referido sistema em dois subsistemas conforme a disposição indicada na Figura 21.

Na modelagem deste sistema utilizou-se apenas um processador de cada *rack*, para representar cada subsistema. Como indicado na Figura 21, o ponto de interface entre subsistemas foi definido no segmento de LT 858-834.

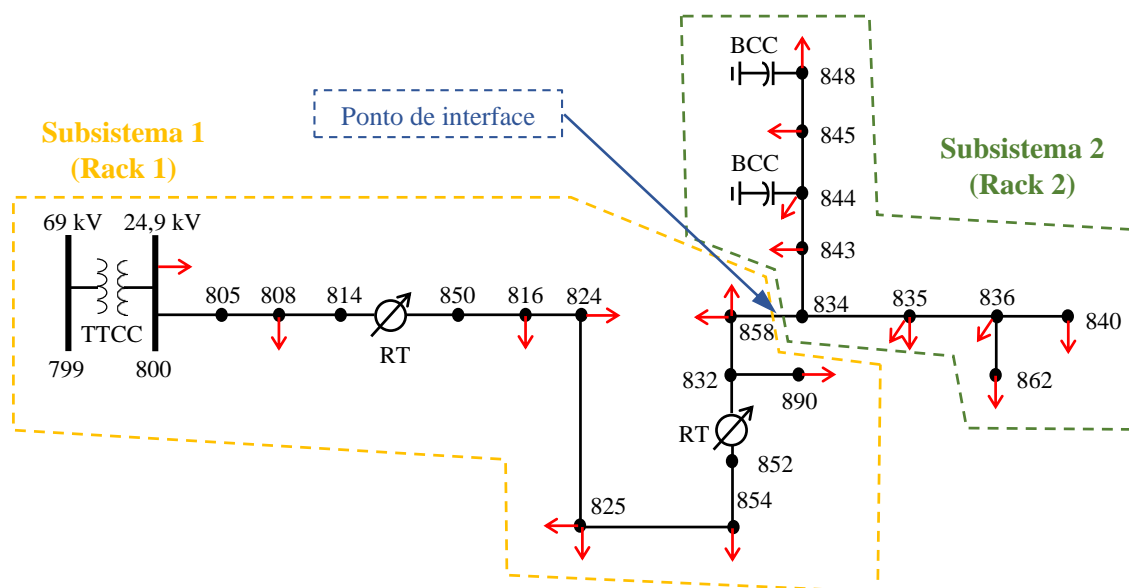


Figura 21. Sistema “34-bus Feeder modificado” distribuído em dois subsistemas.

O problema que se apresenta ao operar simultaneamente dois subsistemas em processadores diferentes é que o intercâmbio de informações entre eles, durante a simulação, só acontece depois de um passo de integração “ Δ_t ”. Como resultado, isto introduz um atraso entre subsistemas (Teninge *et al.*, 2012).

Comumente na modelagem de sistemas de potência utiliza-se o componente que representa a LT através do modelo de parâmetros distribuídos para realizar tal interface entre subsistemas (ou processadores), pois neste caso o comprimento “longo” da LT traz como consequência um tempo de propagação das ondas de tensão que compensa o tempo de atraso (de Δ_t) presente entre subsistemas. Portanto, o uso deste componente é limitado a uma LT cujo comprimento mínimo depende do passo de integração aplicado na resolução do sistema.

Por exemplo, ao se ter um passo de integração “ Δ_t ” de 101 μ s na modelagem do Sistema Teste, e considerando a velocidade de propagação da onda de tensão nas LT igual à velocidade de propagação da luz (299.792,458 km/s), deve-se fazer o cálculo da equação (3) para saber o comprimento mínimo a considerar na modelagem das LT, para representação através do modelo de parâmetros distribuídos.

$$l = v * \Delta_t = \left(299.792,458 \left[\frac{km}{s} \right] \right) * (101[\mu s]) = 30,28 [km] \quad (3)$$

Onde:

- l : Comprimento mínimo da LT;
- v : Velocidade de propagação da luz;
- Δ_t : Passo de integração aplicado no RTDS.

Dado que o valor calculado (30,28 km) é maior que o comprimento do ramo de interface 858-834 (1,7770 km), não foi possível aplicar esta estratégia no estabelecimento da interface entre *racks*. Vale ressaltar que este problema é comum na modelagem de sistemas de distribuição, pois tipicamente estes sistemas são caracterizados por segmentos de LT muito inferiores a 30,28 km.

Uma segunda alternativa é o uso do componente “Cross Rack Transformer Model (CRTM)” da biblioteca do RSCAD/*Draft*, disponibilizado especificamente para estabelecer a interface entre subsistemas. Este componente representa um transformador trifásico de dois enrolamentos e é composto de dois segmentos que permitem isolar matematicamente os subsistemas (similar ao modelo de LT de parâmetros distribuídos). Neste caso, precisa-se que

o ponto de interface escolhido dentro do sistema coincida com a existência de um transformador.

Assim, como uma alternativa para aplicar esta estratégia no Sistema Teste, pensou-se em inserir o componente CRTM no meio do segmento de LT escolhido na interface, porém com valores baixos de reatância de dispersão (X_L) para evitar que a impedância série do circuito equivalente do transformador afete de maneira significativa a queda de tensão esperada no ramo de interface.

Contudo, verificou-se posteriormente que valores baixos de “ X_L ” resultam em capacitâncias elevadas em seus terminais, as quais afetam o fluxo de potência reativa entre subsistemas. Este fenômeno fica claro ao observar a equação (4) que representa o tempo de propagação “ T ” de uma onda eletromagnética. O componente CRTM ao tentar manter o tempo de atraso “ $T = \Delta_t$ ” entre subsistemas, se existe uma diminuição da indutância “ L ” deverá aumentar em contrapartida o valor de capacitância “ C ”.

$$T = \sqrt{L \cdot C} \text{ [s]} \quad (4)$$

Onde:

- T : *Tempo de propagação de uma onda eletromagnética;*
 L : *Indutância do meio;*
 C : *Capacitância do meio.*

Como proposta para contornar este problema, pensou-se em alocar reatores *shunt* nos terminais do CRMT cuja absorção de potência reativa permita anular a potência “injetada” pela capacitância do componente. Neste caso, o valor da indutância do reator *shunt* é calculado a partir do valor da capacitância do CMRT, registrado no arquivo “.map” que é gerado após a compilação do sistema no RSCAD.

É importante salientar que a estratégia adotada não compensa o atraso de tempo (Δ_t) presente entre processadores, mas viabiliza a operação simultânea dos subsistemas sem inserir uma queda de tensão significativa entre os terminais do componente de interface. Adicionalmente, cabe destacar que esta estratégia foi adotada considerando que o Sistema Teste estará sujeito apenas a uma análise em regime permanente. Portanto, qualquer ressonância no sistema devido ao componente de interface, durante algum evento transitório, como é o caso do

chaveamento dos equipamentos de controle, não afetará a interpretação dos resultados nas simulações.

A topologia do Sistema Teste finalmente modelado no RSCAD/*Draft* é conforme se apresenta no Apêndice C.

4.3 Representação do SCADA através do RSCAD/*RunTime*

O módulo “RunTime” do *software* RSCAD é a plataforma de interface com o usuário que permite o gerenciamento da simulação em tempo real do sistema já modelado e validado no RSCAD/*Draft*. Esta plataforma executa várias funções que a assemelham a uma estação mestre SCADA. Tais funções são:

- Aquisição de dados *online* de medição e monitoração do sistema;
- Armazenamento e compartilhamento (quando requerido por outras funções) de dados;
- Visualização dos dados de medição e monitoração *online*;
- Visualização e registro de eventos;
- Interação com o usuário (interface homem-máquina);
- Controle supervisorio de equipamentos da rede;
- Comunicação com outros *softwares*.

Com a facilidade de implementação destas funções através da própria estrutura do *software* do RTDS, optou-se por adotar o RSCAD/*RunTime* na representação da estação mestre SCADA dentro da arquitetura da bancada de teste proposta. Várias implementações foram realizadas no RSCAD/*RunTime* com intuito de emular as principais funções do SCADA requeridas na operação da bancada de teste:

- a) Criação de uma tela de interface com o usuário que permite:
 - Visualização online das medições de tensão (módulo e ângulo) e potência (ativa e reativa) nos nós de medição;
 - Visualização online do estado dos equipamentos de CVV da rede, ou seja, a posição dos disjuntores que controlam os BCC e dos tapes dos RT e TTCC da RD;

- Comandos de controle dos equipamentos de CVV da rede, tais como abertura e fechamento dos disjuntores que controlam a conexão dos BCC e mudança dos tapes dos RT e TTCC.
- b) Armazenamento dos dados de medição e monitoração coletados em intervalos de tempo de 10 em 10 minutos;
 - c) Compartilhamento dos dados de medição (armazenados) com a função de “Fluxo de Carga” (uso da interface RSCAD/RunTime – Matlab®), para determinação do estado do sistema;
 - d) Recebimento das ações de controle da função de “Controle de Volt/Var” (uso da interface RSCAD/RunTime – Matlab®), para posterior envio dos comandos de controle aos equipamentos da rede (uso da interface com o cartão GTWIF).

As Figuras 22 – 27 ilustram algumas das implementações realizadas no ambiente do RSCAD/RunTime com intuito de emular as funcionalidades de uma interface homem-máquina dentro da estratégia de SIL.

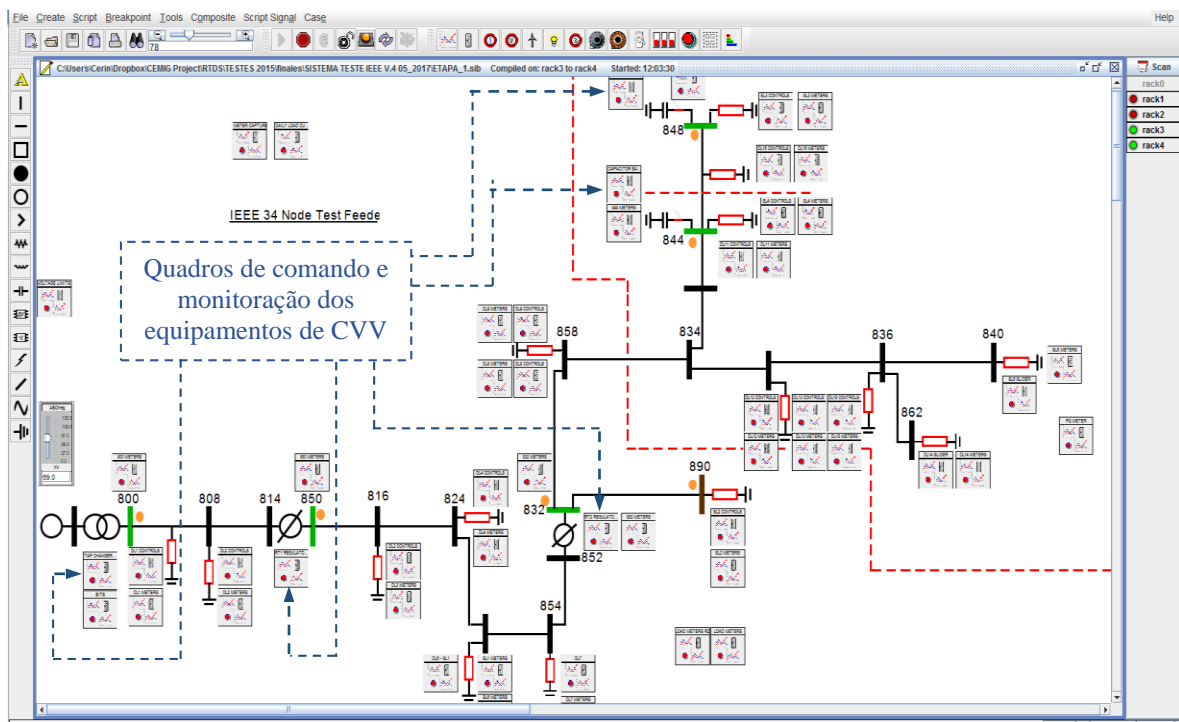


Figura 22. Diagrama mímico da RD criado no módulo RSCAD/RunTime

A Figura 22 ilustra o diagrama mímico criado no ambiente do RSCAD/RunTime para representação da RD sendo operada em tempo real no *hardware* do RTDS. Observa-se neste

Capítulo 4 – Implementação da Bancada de Teste

diagrama a existência de vários quadros através dos quais é possível realizar a monitoração e operação das cargas e equipamentos de CVV da rede. Nesta figura destaca-se apenas a alocação dos quadros que contém os componentes de monitoração e controle dos equipamentos de CVV. A estrutura destes quadros é apresentada com maior detalhe nas Figuras 23 e 24.

Na Figura 23 ilustra-se a implementação dos quadros de operação e monitoração correspondentes aos controladores dos comutadores de tapes sob carga do transformador da SE e RT do alimentador. Através dos algarismos indicados nesta figura destacam-se a seguir as principais funcionalidades implementadas: 1) botoeiras para comando “manual” de “subir (UP)” ou “baixar (DOWN)” posições nos comutadores, 2) *switch* para estabelecer controle “manual” ou “automático” nos controladores, e 3) indicadores de posição dos comutadores.

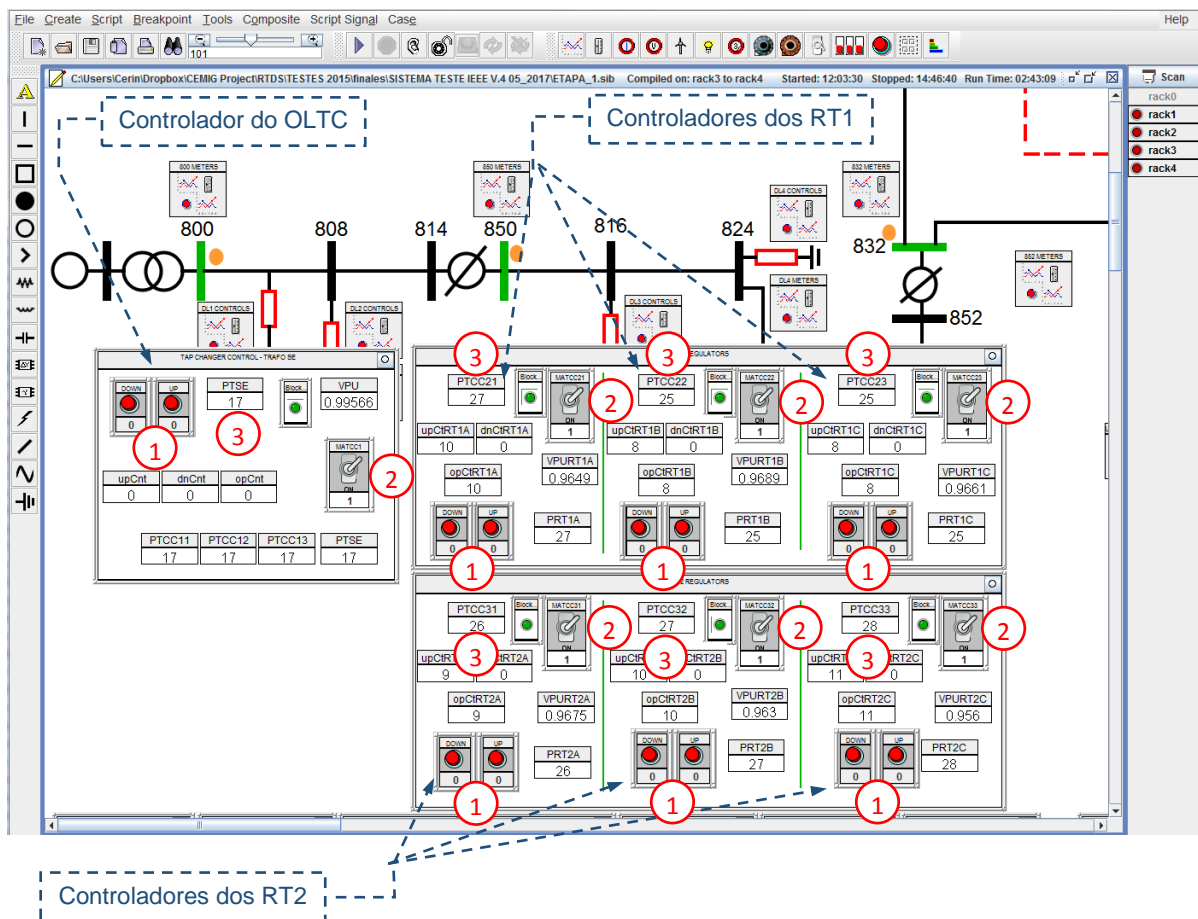


Figura 23. Quadros de operação e monitoração dos controladores do OLTC e RT.

Vale ressaltar que no OLTC do transformador da SE a regulação de tensão é feita de forma trifásica através de um único controlador. Já no caso dos RT do alimentador, cuja operação é monofásica, tem-se um controlador associado com cada fase na regulação.

De forma semelhante, a Figura 24 ilustra os quadros de operação e monitoração dos bancos de capacitores (BCC1 e BCC2) associados aos nós 844 e 848. Os algoritmos indicados nesta figura ressaltam três funcionalidades importantes implementadas: 1) botoeiras para retirada é inserção de grupos de capacitores, 2) indicadores de rack de grupos de capacitores inseridos, e 3) medidores de potência ativa e reativa consumida pelos capacitores. Neste caso, tem-se um controlador associado com a operação de cada banco de capacitores.

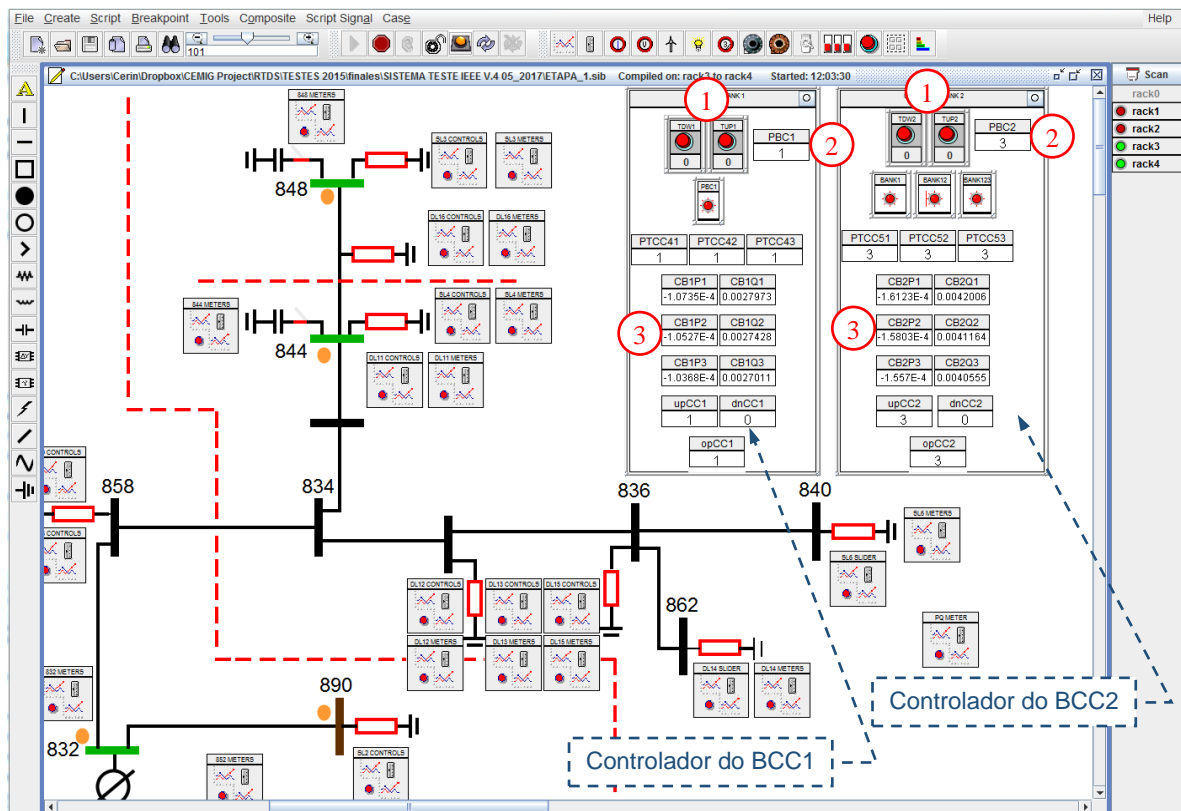


Figura 24. Quadros de operação e monitoração dos bancos de capacitores.

Por outro lado, as Figuras 25 e 26 ilustram todos os quadros de medição implementados no RSCAD/RunTime para apresentação dos dados de medição (em “p.u.”) coletados nos pontos de conexão dos equipamentos de CVV e cargas do sistema.

No caso das cargas (Figura 26), as medições de potência apresentadas nos quadros são armazenadas a cada 10 minutos para posteriormente serem requisitadas e processadas pela função de Fluxo de Carga do Matlab®.

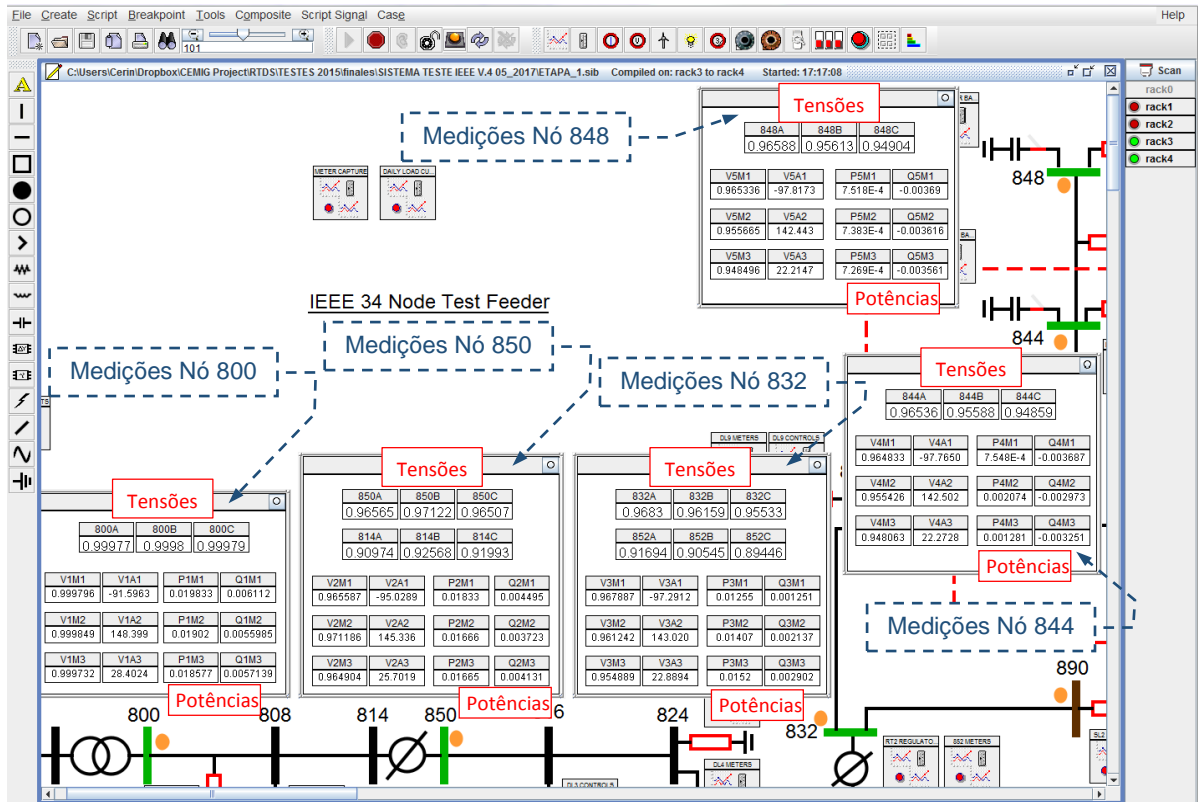


Figura 25. Quadros de medições nos pontos de instalação dos equipamentos de CVV

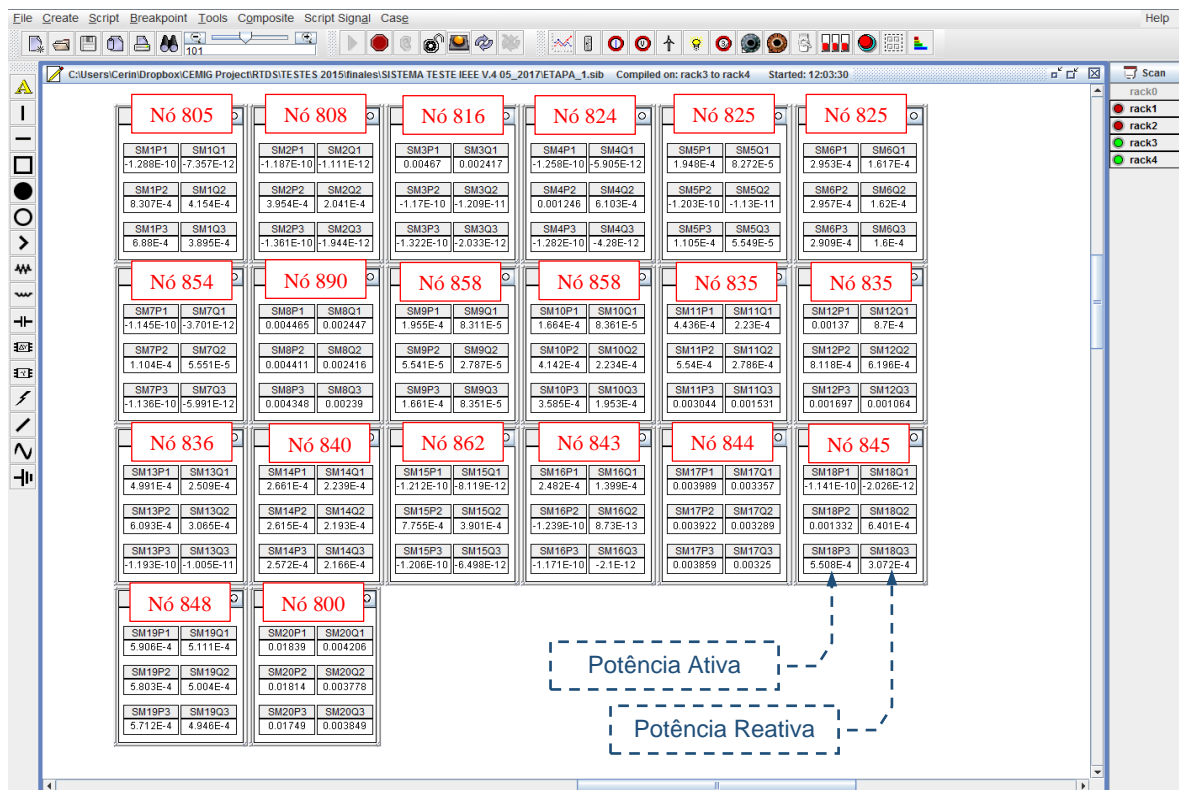


Figura 26. Quadros de medições nos pontos de conexão das cargas.

4.4 Integração da Metodologia de Fluxo de Carga para Determinação de Estado

Para que as funções de automação possam determinar corretamente as ações de controle da RD é necessário ter um conhecimento prévio e confiável do estado atual do sistema. Nesse contexto, a aplicação de uma metodologia de estimação de estado, previamente à execução de qualquer algoritmo de controle, torna-se imprescindível dentro da estrutura de um DMS.

No caso da função de CVV, a informação obtida da estimação de estado é utilizada, principalmente, para determinar se existem violações dos limites adequados de operação da tensão na RD e onde estas ocorreram. Assim, a partir desta análise são definidas as respectivas ações de controle.

Uma metodologia de estimação de estado deve ser capaz de obter a melhor estimativa possível da RD a partir de um limitado número de informações disponíveis, tais como as medições em tempo real (tensão, corrente ou potência) em pontos estratégicos da rede, dados históricos da rede (topologia e características dos seus componentes), monitoração em tempo real do estado dos equipamentos (posições dos tapes em transformadores e contatos nos equipamentos de manobra) e comportamento das cargas.

Nos últimos 30 anos, várias metodologias de estimação de estado para aplicação em RD têm sido propostas na literatura técnica. Têm-se como exemplo os trabalhos apresentados por: Baran e Kelley (1994), Lu *et al.* (1995), Baran e Kelley (1995) e Youman *et al.* (2002). Comumente estas metodologias são baseadas no mesmo modelo matemático aplicado na estimação de estado dos sistemas de potência (Wu, 1990), o modelo de Mínimos Quadrados Ponderados (WLS – *Weighted Least Square*). Não obstante, metodologias mais simples baseadas em técnicas convencionais de resolução de fluxo de carga têm sido propostas (Jerome, 2001).

Basicamente, a necessidade da aplicação de uma metodologia de estimação de estado surgiu pela incapacidade de empregar os cálculos convencionais de fluxo de carga na obtenção de uma estimativa confiável do estado existente do sistema. Tal incapacidade deve-se, principalmente, à falta de medições físicas em todos os nós ou barras de carga da RD, sendo estas informações fundamentais na execução de um programa de fluxo de carga.

Com o advento das REI surgiu a instauração de infraestruturas de medição avançada (AMI – *Advanced Metering Infrastructures*) nos sistemas de distribuição de energia elétrica.

Tais infraestruturas possibilitam a implantação de uma arquitetura completa de medição e coleta de dados, composta por: dispositivos inteligentes (*smart meters*) instalados nos pontos de consumo da energia elétrica (clientes), redes de comunicação que interconectam os clientes com o provedor de serviços, e sistemas gerenciamento das informações coletadas na concessionária de energia elétrica.

Um dos objetivos principais de uma AMI é prover às concessionárias da RD dados em tempo real sobre o consumo de energia elétrica dos seus clientes ou consumidores. Estas informações são, portanto, aproveitadas pelo DMS para o melhoramento das funções de análise do sistema, sendo o programa de cálculo de fluxo de carga o de maior importância.

Com as informações em tempo real da geração de energia e consumo da carga do sistema é possível preencher as entradas requeridas pelo programa de fluxo de carga para sua resolução, dispensando, por consequência, as complicações apresentadas pelos complexos programas de estimação de estado (não observabilidade, não convergência e/ou dificuldades numéricas). Todavia, a aplicação de métodos complementares que detectem e identifiquem erros nas medições continua sendo de grande importância na determinação confiável do estado do sistema.

Dessa maneira, a determinação do estado do sistema neste trabalho se baseia na execução direta da metodologia de fluxo de carga “*backward-forward sweep*”, a partir do processamento de medições de potência (ativa/reactiva) coletadas nos pontos de conexão dos transformadores de distribuição, e do monitoramento remoto do estado (posições dos tapes) dos equipamentos de controle de Volt/VAr. Neste caso, as medições de potência nos transformadores representam uma agregação das medições coletadas nos clientes através de uma AMI.

Tais informações de medição e monitoramento são coletadas simultaneamente durante a operação em tempo real do sistema no RTDS, e transmitidas ao programa de fluxo de carga através da estratégia de SIL proposta. O fluxograma da Figura 27 ilustra o algoritmo implementado no Matlab® para determinação do estado do sistema.

A implementação desta metodologia é feita através de vários *scripts* desenvolvidos no programa Matlab®, e sua modelagem é classificada em quatro grupos ou sub-rotinas, que são: 1) Carregamento do cartão de entrada do programa com as informações coletadas do sistema virtual no RTDS, 2) resolução do fluxo de carga (técnica “*backward-forward sweep*”), 3) determinação do perfil de tensão, e 4) entrega das informações ao algoritmo de CCVV ótimo.

No item a seguir descreve-se a estrutura do algoritmo de resolução de fluxo de carga integrado à bancada de teste.

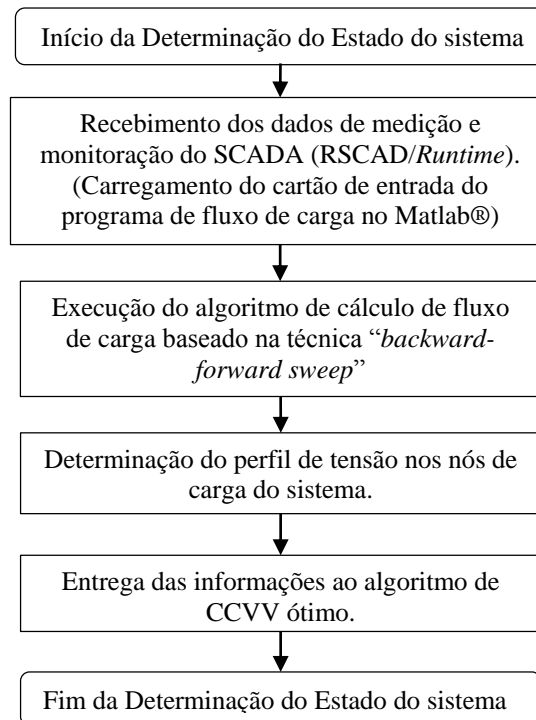


Figura 27. Fluxograma da metodologia implementada no Matlab® para determinação do estado do sistema.

4.4.1 Estrutura do Algoritmo de Resolução de Fluxo de Carga Implementado no Matlab®

De modo geral, a estrutura do algoritmo que trata a técnica de resolução de fluxo de carga “*backward-forward sweep*” está baseada em duas etapas, quais sejam: de varredura ou propagação regressiva (*backward sweep*) e varredura ou propagação progressiva (*forward sweep*). Estas etapas são executadas de maneira sequencial tantas vezes quantas forem necessárias, até que a convergência das variáveis de estado atinja certa precisão desejada (1×10^{-6} neste trabalho).

O processo de resolução inicia com a execução da etapa de varredura regressiva. Nesta etapa, calculam-se as correntes de cada um dos segmentos de LT da rede aplicando a “lei de Kirchhoff” das correntes, partindo das barras terminais até atingir o barramento da SE. Após concluído este processo, executa-se a etapa de varredura progressiva.

O propósito desta segunda etapa é utilizar as correntes obtidas na etapa anterior para calcular as respectivas quedas de tensão nos ramais da rede. Desta vez, a propagação é realizada

do barramento da SE até as barras terminais. Com estes valores obtidos são calculadas as respectivas tensões nodais da rede.

A técnica de resolução de fluxo de carga *backward-forward sweep* foi inicialmente proposta por Berg *et al.* (1967). Posteriormente, surgiram outros trabalhos propondo variações desta técnica, porém mantendo sempre a filosofia da proposta original de aplicar as etapas de propagação regressiva e progressiva na resolução. Cita-se, a título de exemplo: (Baran e Wu, 1989), (Cheng e Shirmohammadi, 1995) e (Thukaram *et al.*, 1999).

No caso do presente trabalho de pesquisa, implementou-se uma metodologia de resolução de fluxo de carga “*backward-forward sweep*” cuja formulação está baseada na mescla de características das técnicas propostas por Thukaram *et al.* (1999) e Farag *et al.* (2011).

De forma geral, a estrutura do algoritmo aplicado neste trabalho encontra-se no fluxograma da Figura 28.

Na implantação desta estrutura foram aproveitados os *scripts* em Matlab® desenvolvidos em (Oliveira, 2012), que correspondem à implementação da metodologia de propagação regressiva-progressiva conforme à proposta original feita em (Farag *et al.*, 2011). No entanto, vale ressaltar que várias modificações foram feitas em tais *scripts* com intuito de adaptá-los à metodologia de determinação do estado do sistema proposta neste trabalho (vide Figura 27).

A principal modificação feita nos *scripts* propostos por Oliveira (2012) está relacionada com a compatibilização da modelagem dos componentes da RD entre o Matlab® e o RTDS. Esta compatibilização foi necessária tendo como finalidade garantir uma correta resposta da função de “Fluxo de Carga” e, conseqüentemente, do algoritmo de CCVV sob teste.

Para atingir a correspondência desejada entre as modelagens feitas no Matlab® e no RTDS foram realizadas uma seqüência de testes onde os resultados de fluxo de carga de ambas as plataformas computacionais eram confrontados e analisados (vide item 5.1). Só depois de uma análise exaustiva destes resultados junto com o estudo da modelagem matemática aplicada nos componentes da RD modelada no RTDS, foi determinada a melhor representação dos componentes da RD no Matlab®.

Portanto, nos itens subsequentes detalham-se os modelos dos componentes da RD finalmente adotados nos *scripts* do Matlab® e que são totalmente compatíveis com os modelos aplicados pelos respectivos componentes do RTDS.

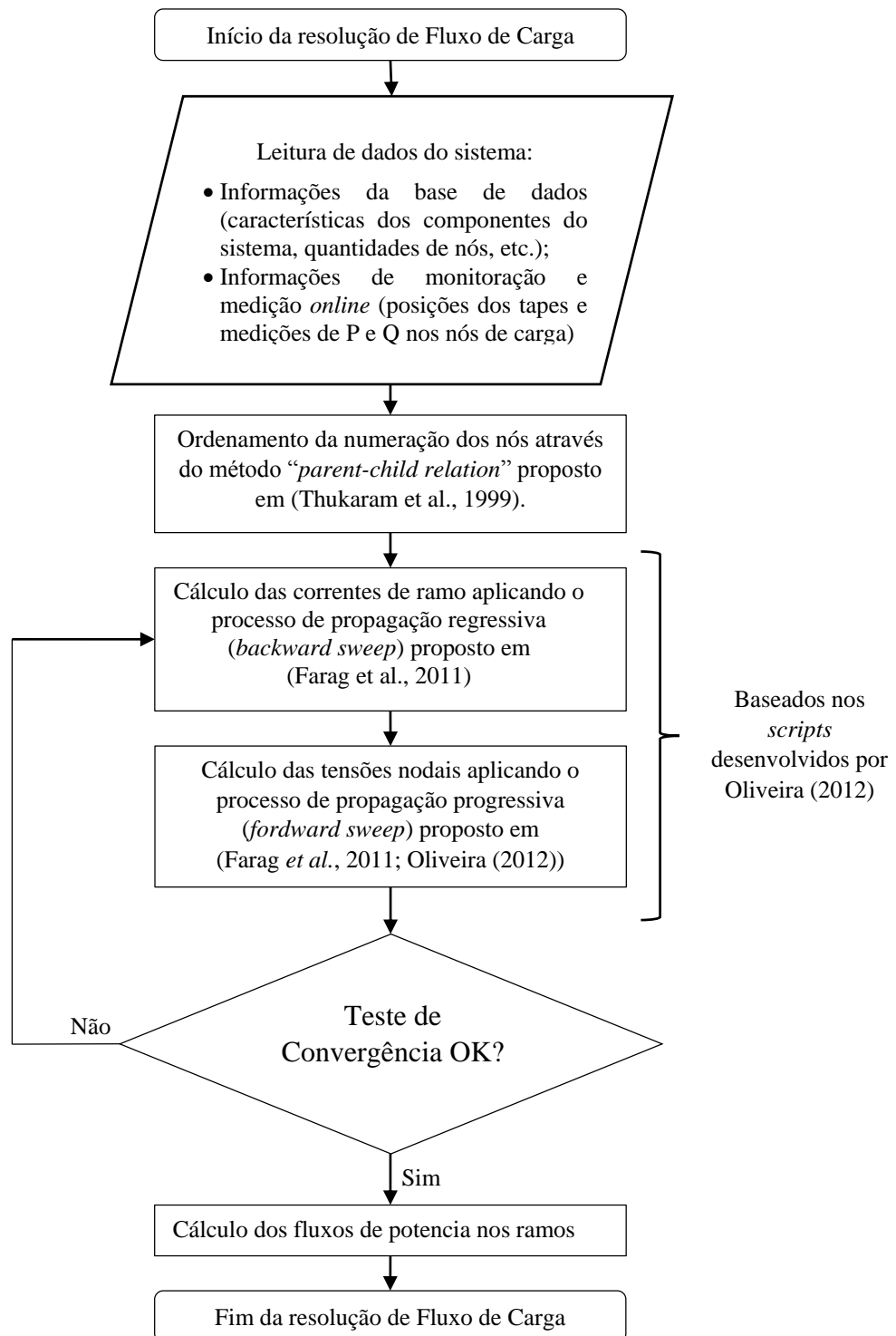


Figura 28. Fluxograma do método de resolução de Fluxo de Carga implementado no Matlab®.

- **Regulador de Tensão**

A modelagem matemática original do RT é baseada no circuito de um autotransformador com derivações ou tapes no seu lado secundário. Nesse contexto, Kersting (2009) propôs o uso das equações (5) e (6) na resolução do fluxo de carga para representar a influência dos referidos tapes na tensão e na corrente nos terminais do RT, respectivamente.

$$V_L = \frac{1}{a_R} \cdot V_S \quad (5)$$

$$I_L = a_R \cdot I_S \quad (6)$$

Onde:

$$a_R = \mp \frac{N_2}{N_1} \begin{cases} a_R(-), & \forall Tap > 0 \\ a_R(+), & \forall Tap < 0 \end{cases}, \quad \text{ou } a_R = 1 \mp 0.00625 \cdot Tap \left(\text{se } step = \frac{5}{8} \% \right)$$

V_L : Tensão no terminal secundário do RT;

V_S : Tensão no terminal primário do RT;

I_L : Corrente no terminal secundário do RT;

I_S : Corrente no terminal primário do RT.

Entretanto, conforme foi exposto no item 4.2.1, devido à falta de um componente da biblioteca do RSCAD/Draft que caracterize o RT no RTDS, tal representação está sendo feita através de um componente cujo modelo matemático corresponde ao circuito de um transformador de dois enrolamentos com tapes no secundário. Deste modo, as equações (5) e (6) deixam de ser válidas e uma nova proposta é aqui feita através das equações (7) e (8).

$$V_L = a_R \cdot V_S \quad (7)$$

$$I_L = \frac{1}{a_R} \cdot I_S \quad (8)$$

Onde:

$$a_R = \mp \frac{N_2}{N_1} \begin{cases} a_R(+), & \forall Tap > 0 \\ a_R(-), & \forall Tap < 0 \end{cases}, \quad \text{ou } a_R = 1 \mp 0.00625 \cdot Tap \left(\text{se } step = \frac{5}{8} \% \right)$$

Portanto, a representação do RT nos *scripts* do Matlab® foi adaptada às novas equações (6) e (7) e através de vários testes comprovou-se sua compatibilização com o modelo do RTDS. Cabe ressaltar que a técnica proposta por Farag *et al.* (2011), e conseqüentemente modelada por Oliveira (2012), apenas considera a influência dos tapes nas tensões dos terminais do RT.

- **Linhas de Transmissão**

Na representação das LT nos *scripts* de fluxo de carga do Matlab® utiliza-se a “Matriz de Impedância de Fase” (9), de acordo com o recomendado por Farag *et al.* (2011). Esta matriz é obtida da aplicação da técnica de redução de “Kron” nas respectivas equações de “Carson” e é considerada adequada no cálculo de fluxo de carga em sistemas desbalanceados.

$$[Z_{abcn}] = \begin{bmatrix} Z_{aa-n} & Z_{ab-n} & Z_{ac-n} \\ Z_{ba-n} & Z_{bb-n} & Z_{bc-n} \\ Z_{ca-n} & Z_{cb-n} & Z_{cc-n} \end{bmatrix} \text{ Ohms/mile} \quad (9)$$

Para atingir a compatibilização com o modelo de LT utilizado no RTDS, Oliveira (2012) propôs implementar adicionalmente no Matlab® a equação de transformação indicada pelas expressões (10) e (11). Esta equação permite obter a “Matriz de Impedância de Fase” a partir da informação das impedâncias sequenciais próprias (Z_{00} , Z_{11} e Z_{22}) e mútuas das linhas, lembrando que no caso do modelo de parâmetros concentrados do RTDS são utilizadas apenas as impedâncias sequenciais próprias.

$$[Z_{abcn}] = [A_S] \cdot [Z_{012}] \cdot [A_S]^{-1} \text{ Ohms/mile} \quad (10)$$

$$[Z_{abcn}] = \begin{bmatrix} 1 & 1 & 1 \\ 1 & a^2 & a \\ 1 & a & a^2 \end{bmatrix} \cdot \begin{bmatrix} Z_{00} & Z_{01} & Z_{02} \\ Z_{10} & Z_{11} & Z_{12} \\ Z_{20} & Z_{21} & Z_{22} \end{bmatrix} \cdot \begin{bmatrix} 1 & 1 & 1 \\ 1 & a^2 & a \\ 1 & a & a^2 \end{bmatrix}^{-1} \text{ Ohms/mile} \quad (11)$$

Onde:

$$a = 1.0e^{j2\pi/3} \quad a^2 = 1.0e^{j4\pi/3}$$

- Z_{ii} : Termos da diagonal da matriz $[Z_{012}]$. Impedância de sequência própria da LT, onde $i=0$ para “sequência zero”, $i=1$ para sequência “positiva” e $i=2$ para “sequência “negativa”;
- Z_{ij} : Termos fora da diagonal da matriz $[Z_{012}]$. Impedância de sequência mútua da LT, onde $i \neq j$, $i=0,1,2$ e $j=0,1,2$;

Um aspecto importante a se destacar da aplicação deste modelo é que, tanto no RTDS quanto no Matlab, as impedâncias sequenciais mútuas das LT são desconsideradas na modelagem, ou seja, os termos fora da diagonal da matriz $[Z_{012}]$ são considerados “nulos”. Este fato leva à obtenção de uma “Matriz de Impedância de fase” com todos seus termos fora diagonal (Z_m) iguais, conforme representado na expressão (12).

$$[Z_{abcn}] = \begin{bmatrix} Z_{aa-n} & Z_m & Z_m \\ Z_m & Z_{bb-n} & Z_m \\ Z_m & Z_m & Z_{cc-n} \end{bmatrix} \text{ Ohms/mile} \quad (12)$$

Este caso retrata o comportamento de uma LT totalmente transposta, situação que é considerada “incomum” dentro dos sistemas de distribuição. Não obstante, é conveniente salientar que esta modelagem representa uma boa aproximação do modelo real da linha em função das poucas informações disponíveis pela concessionária de energia.

- **Cargas**

A representação das cargas nos *scripts* do Matlab® está sendo feita através da equação (13) proposta por Farag *et al.* (2011), que representa a corrente demandada pela carga no nó de conexão.

$$I_L^{a,b,c} = \frac{\text{abs}(V_{bus}^{a,b,c})^n \cdot \text{conj}(S_{L,spec}^{a,b,c})}{\text{conj}(V_{bus}^{a,b,c})} \quad (13)$$

Onde:

- $I_L^{a,b,c}$: Corrente de demanda da carga;
- $V_{bus}^{a,b,c}$: Tensão no nó de conexão da carga;
- $S_{L,spec}^{a,b,c}$: Potência de demanda da carga.

Assim como na modelagem aplicada no RTDS, esta expressão representa os diferentes tipos de carga (PQcte, Zcte e Icte). Neste caso, a especificação do tipo de carga é feita através do valor do expoente “n” da magnitude da tensão de barra ($abs(V_{bus}^{a,b,c})$), sendo “n=0” para cargas do tipo “PQcte”, “n=1” para cargas do tipo “Icte” e “n=2” para cargas do tipo “Zcte”.

Após vários testes de verificação realizados, constatou-se que as cargas do sistema operando em tempo real no RTDS adotam valores de demanda um pouco diferentes dos configurados na modelagem inicial no RSCAD/Draft. Tais diferenças são apresentadas na Tabela A.2 do Apêndice A. Presume-se que este fato se deva à forma como o RTDS inicializa a resolução do sistema em tempo real.

Portanto, com intuito de equiparar a demanda nas cargas, entre os sistemas modelados no RTDS e no Matlab®, adotaram-se os valores de “P” e “Q” da carga medidos em tempo real no RSCAD/RunTime como nova referência de potência ($S_{L,espc}^{a,b,c}$) na representação das cargas no Matlab®. Testes realizados posteriormente comprovaram a compatibilização das modelagens das cargas entre ambas plataformas computacionais (vide item 5.1.1).

- **Capacitores**

Semelhante ao modelo utilizado na representação das cargas (equação (13)), a modelagem dos capacitores nos *scripts* do Matlab® é também baseada na corrente demandada pela carga (potência reativa negativa absorvida pelo capacitor). Oliveira (2012) propôs utilizar a equação (14) para representar este comportamento.

$$I_{shu}^{a,b,c} = \frac{Q_{n,spec}^{a,b,c}}{S_{base}^{a,b,c}} \cdot V_{bus}^{a,b,c} \quad (14)$$

Onde:

- $I_{shu}^{a,b,c}$: Corrente de demanda do capacitor;
- $V_{bus}^{a,b,c}$: Tensão no nó de conexão da carga;
- $Q_{n,spec}^{a,b,c}$: Potência nominal do capacitor;
- $S_{base}^{a,b,c}$: Potência base do sistema.

4.5 Integração da Metodologia de CCVV

Sendo o objetivo principal deste trabalho de pesquisa o desenvolvimento de uma estratégia de SIL que permita testar em tempo real uma função de CCVV, integrou-se à bancada de teste um algoritmo baseado na técnica meta-heurística “Sistema Imunológico Artificial” (SIA) para otimização do CCVV. Tal algoritmo, proposto e desenvolvido dentro do escopo do projeto de P&D 511 entre a UNIFEI e a CEMIG, foi apresentado em (Oliveira *et al.*, 2014). Contudo, cabe ressaltar que algumas modificações foram realizadas na estrutura do algoritmo no intuito de integrá-lo à bancada de teste e operá-lo em tempo real.

Nos itens subsequentes detalha-se brevemente a teoria envolvida na aplicação da técnica de SIA na otimização do CCVV e a estrutura do algoritmo finalmente implementado no Matlab®.

4.5.1 A Teoria de SIA Aplicada na Otimização do CCVV

O Sistema Imunológico Artificial (SIA) é uma técnica computacional baseada em metáforas do sistema imunológico biológico (Castro e Zuben, 1999), que visa desenvolver sistemas capazes de realizar uma ampla gama de tarefas em várias áreas de pesquisa, como por exemplo: robótica, controle, otimização, aprendizado e reconhecimento de padrões (Castro e Zuben, 2000).

Na resolução de problemas de otimização no âmbito do SIA, Castro e Zuben (2002) propuseram um algoritmo (CLONALG) baseado no princípio ou teoria da seleção clonal nos sistemas imunológicos. De modo geral, este algoritmo modela as características básicas de uma resposta imunológica adaptativa na presença de um estímulo antigênico.

O algoritmo CLONALG foi adaptado às necessidades do presente trabalho de pesquisa, que é “realizar o controle ótimo e coordenado dos equipamentos de controle de Volt/VAr do sistema modelado no RTDS, minimizando o número de chaveamentos dos seus tapes a partir da minimização dos custos de operação”.

Para um melhor entendimento de como a aplicação da teoria da seleção clonal está sendo relacionada com o tratamento do problema de otimização do CCVV, apresenta-se a seguir uma analogia entre a teoria apresentada por Castro e Zuben (2002), e a aplicação feita neste trabalho.

- **Estimulo Antigênico**

Teoria:

Quando um ser vivo é exposto a um antígeno “**Ag**” (agente infeccioso ou toxina), uma subpopulação de células (linfócitos B) da sua medula óssea responde com a produção de anticorpos “**Ab**”. Cada célula secreta um único tipo de anticorpo, que é relativamente específico ao antígeno presente.

Conforme ilustra-se na Figura 29, o anticorpo é uma molécula em forma de “Y” tridimensional que consiste em dois tipos de cadeias proteicas: leve (**Light**) e pesada (**High**), sendo que cada uma delas possui uma região constante (C_L , C_H) e outra variável (V_L , V_H). A grande variedade de possíveis anticorpos é o resultado da forma como suas regiões variáveis são divididas em vários segmentos proteicos distintos (Castro e Zuben, 1999), onde a diversidade de cada segmento é baseada na codificação por “biblioteca de genes”.

Analogia com a aplicação:

Quando a metodologia de fluxo de carga determina um perfil de tensão da RD que apresenta violação dos seus limites nos nós de conexão da carga, o CCVV é habilitado e gera uma população (repertório) inicial “aleatória” de possíveis combinações de tapes dos equipamentos de controle de Volt/VAr (TTCC, RT e BCC), que pretende levar a tensão dentro dos limites adequados de operação com o menor custo associado.

Assim, entende-se que o antígeno está associado com o cenário de violação dos limites de tensão no sistema (o problema de otimização). Por outro lado, os genes que conformam as regiões variáveis (V_L , V_H) de cada anticorpo estão associados com às posições dos tapes dos equipamentos de controle de Volt/VAr (possível solução). Por exemplo, para o sistema em estudo tem-se o arranjo representado pelo vetor da equação (15):

$$A_b^i = [Tape\emptyset_{OLTC}^i \ Tape\emptyset_{RT1}^i \ Tape\emptyset_{RT2}^i \ Tape\emptyset_{BCC1}^i \ Tape\emptyset_{BCC2}^i] \quad (15)$$

Onde:

- A_b^i : Anticorpo “i”;
- $Tape\emptyset_{OLTC}^i$: Posição do Comutador de Tapes sob Carga do Transformador da subestação na fase “ \emptyset ” (A, B ou C);
- $Tape\emptyset_{RT1}^i$: Posição do Regulador de Tensão “1” do alimentador na fase “ \emptyset ” (A, B ou C);
- $Tape\emptyset_{RT2}^i$: Posição do Regulador de Tensão “2” do alimentador na fase “ \emptyset ” (A, B ou C);
- $Tape\emptyset_{BCC1}^i$: Posição do Banco de Capacitores Chaveáveis “1” do alimentador na fase “ \emptyset ” (A, B ou C);

$Tape\phi_{BCC2}^i$: Posição do Banco de Capacitores Chaveáveis “2” do alimentador na fase “Ø” (A, B ou C);

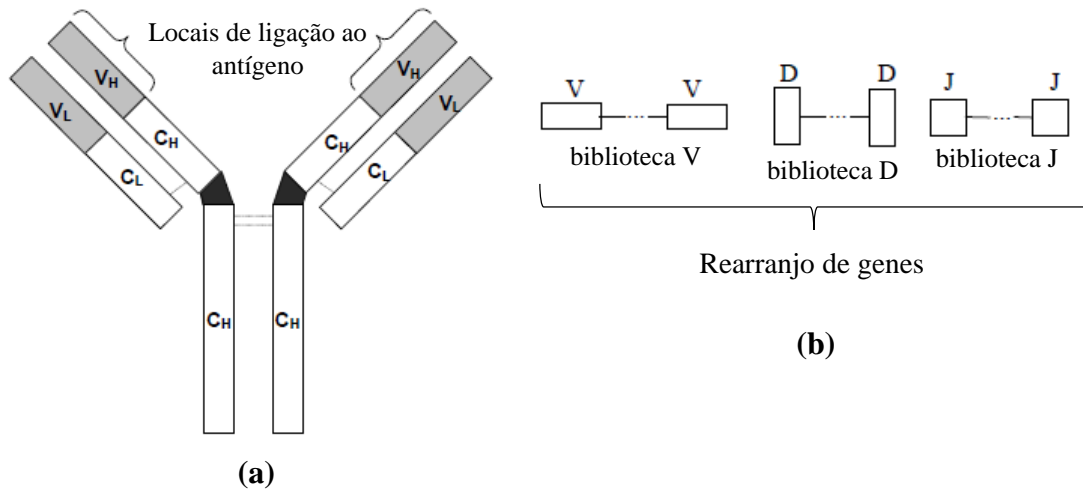


Figura 29. (a) Molécula do anticorpo e seu genoma. (b) A concatenação de genes (processo de rearranjo) que leva à formação da região variável (V_H) da cadeia pesada do anticorpo. (Castro e Zuben, 1999)

- **Princípio da Seleção Clonal**

Teoria:

O antígeno, ao se aderir aos anticorpos nas regiões variáveis (interação **Ag-Ab**), junto com os sinais (linfocinas) enviados pelas células T ativas (linfócitos *T-helper*), estimula a célula B (linfócito B) a proliferar (clonar) e amadurecer em células secretoras de anticorpos (células plasmáticas) (Castro e Zuben, 1999). Os linfócitos B, além de serem diferenciados em “células plasmáticas”, podem também ser diferenciados em “células de memória de longa duração” como resultado do processo de proliferação. A Figura 30 ilustra claramente o comportamento do princípio da seleção clonal.

As células de memória quando expostas a um segundo estímulo antigênico serão diferenciadas em grandes linfócitos capazes de produzir anticorpos de alta afinidade. Os anticorpos presentes em uma resposta de memória têm, em média, uma afinidade maior do que a resposta ao estímulo antigênico anterior. Este fenômeno é conhecido como “maturação da resposta imunológica”.

Analogia com a aplicação:

Ao submeter a população inicial de possíveis combinações de tapes (anticorpos) ao processo de otimização, deriva-se em duas subpopulações, uma de maior grau de aderência com a solução ótima esperada (solução de menor custo) e outra de menor grau.

A subpopulação com menor grau de aderência deverá ser mantida para futura geração de novas combinações. Entretanto, a subpopulação com maior grau de aderência é escolhida para ser proliferada (clonada). Assim, as combinações de tapes que caracterizam esta população, ao serem memorizadas e expostas novamente ao processo de otimização (segundo estímulo antigênico), buscarão proliferar para novas combinações de melhor ou, no mínimo, igual afinidade.

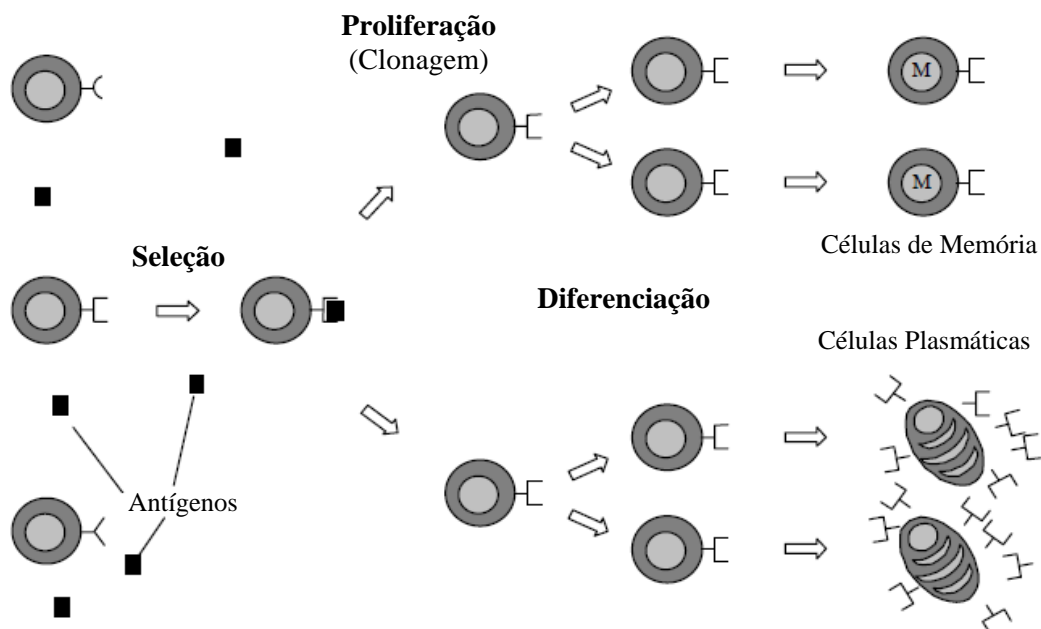


Figura 30. O princípio da seleção clonal. (Castro e Zuben, 1999)

- **Hipermutação Somática**

Teoria:

Mudanças aleatórias (hipermutação somática) são introduzidas nos genes responsáveis pelas interações **Ag-Ab**, pois ocasionalmente uma dessas mudanças levará a um aumento na afinidade do anticorpo (Castro e Zuben, 1999). Essas variantes de afinidade mais altas são selecionadas para entrar no conjunto de células de memória. No entanto, devido à natureza randômica do processo de mutação somática, uma proporção de células com baixa afinidade

(auto-reativas) também será obtida. Tais células não contribuem ao conjunto de células de memória e devem ser efetivamente eliminadas, tornar-se inativas ou ser editadas.

A edição das células com baixa afinidade compreende o fato de apagar seus receptores (anticorpos) auto-reativos para substituí-los por receptores novos. Isto possibilita a inserção de novos anticorpos no repertório, os quais podem inclusive apresentar uma afinidade maior que os que já estão memorizados. Assim, clones de alta afinidade, desenvolvidos tanto por hipermutação somática como por edição de receptores, serão expandidos no processo de imunização (estimulo antigênico). Uma vez que os genes dos anticorpos das células B sofrem mutação e edição frequentemente, a resposta do anticorpo melhora depois de repetidas imunizações, este fenômeno é chamado de “maturação da afinidade”.

Além da hipermutação somática e edição de receptores, uma fracção de células recém-chegadas da medula óssea é inserida no conjunto de linfócitos (repertório) a cada imunização, a fim de manter a “diversidade” da população.

Analogia com a aplicação:

Mudanças aleatórias são introduzidas nos clones que representam diferentes combinações de tapes, pois uma dessas mudanças levará a um aumento no grau de aderência de cada clone em relação à solução ótima esperada. Os clones de maior grau de aderência são selecionados para serem mantidos (memorizados) e utilizados na seguinte iteração do algoritmo de CCVV (estimulo antigênico).

Com intuito de manter a “diversidade” do repertório ou população em análise, uma fracção (25%) de novas combinações de tapes (novos anticorpos) é inserida a cada geração (imunização) dentro do conjunto de melhores clones selecionados. Isto garante escapar de uma solução que represente o “ótimo local” do problema, para continuar a busca pela solução “ótima global”.

4.5.2 Estrutura do Algoritmo CLONALG Implementado no Matlab®

Como explicitado no item anterior, a estrutura do algoritmo CLONALG aplicada na otimização do CCVV está baseada, principalmente, na teoria de seleção clonal no SIA. Segundo Castro e Zuben (2002), o algoritmo compreende de maneira específica os seguintes aspectos dos sistemas imunes:

- Manutenção de um conjunto de memória;
- Seleção e clonagem dos anticorpos mais estimulados;
- Morte de anticorpos não estimulados;
- Maturação da afinidade;
- Seleção dos clones proporcionalmente a sua afinidade; e
- Geração e manutenção da diversidade.

Uma primeira versão do algoritmo CLONALG para CCVV ótimo, apresentada em (Oliveira *et al.*, 2014), foi desenvolvida e implementada no Matlab® como parte do projeto de P&D 511 entre a UNIFEI e a CEMIG. Nessa versão, desconsideraram-se alguns dos aspectos supracitados, como, por exemplo: a manutenção de um conjunto de memória em cada imunização, a seleção dos clones proporcional à afinidade dos indivíduos (anticorpos) do repertório e a inserção de uma população de indivíduos novos que garanta a manutenção da diversidade nas imunizações.

Tais aspectos desconsiderados na primeira versão do algoritmo foram acrescentados durante a etapa de integração da estratégia de CCVV na bancada de teste para *software-in-the-loop*. Destarte, a versão final do algoritmo aplicado neste trabalho segue a mesma estrutura geral do algoritmo proposto por Castro e Zuben (2002). Tal algoritmo, desenvolvido no Matlab® e integrado à bancada de teste, compreende sete estágios que consideram todos os aspectos destacados pela teoria de seleção clonal na resolução de um problema de otimização.

Previamente à descrição dos estágios que constituem a estrutura do algoritmo implementado, apresenta-se a seguir a notação aplicada, onde as expressões com “texto normal em negrito” (p.e. **Ab**) indicam a representação de matrizes, e as expressões com “texto em itálico e em negrito” (p.e. ***f_j***) indicam a representação de vetores. Cabe destacar que esta notação segue o mesmo padrão de notação utilizado em (Castro e Zuben, 2002).

- **Ab**: repertório de anticorpos disponíveis, ($\mathbf{Ab} \in S^{N \times L}$, $\mathbf{Ab} = \mathbf{Ab}_{[r]} \cup \mathbf{Ab}_{[m]}$);
- **Ab_[m]**: repertório de anticorpos de memória, ($\mathbf{Ab}_{[m]} \in S^{m \times L}$, $m \leq N$);
- **Ab_[r]**: repertório de anticorpos remanescentes, ($\mathbf{Ab}_{[r]} \in S^{r \times L}$, $r = N - m$);
- **g(·)**: função objetivo a ser otimizada (antígeno no problema de otimização);
- ***f_j***: afinidade dos anticorpos de **Ab** em relação ao antígeno **g(·)**, ($\mathbf{f}_j \in S^{1 \times N}$);

- $\mathbf{Ab}_{[n]}^j$: n anticorpos de \mathbf{Ab} com a mais alta afinidade em relação a $g(\cdot)$, ($\mathbf{Ab}_{[n]}^j \in S^{n \times L}$, $n \leq N \wedge n = m$);
- \mathbf{C}^j : população de N_c clones gerados a partir de $\mathbf{Ab}_{[n]}^j$, ($\mathbf{C}^j \in S^{N_c \times L}$);
- \mathbf{C}^{j*} : população \mathbf{C}^j depois do processo de maturação da afinidade (hipermutação);
- \mathbf{f}_j^* : afinidade dos clones hipermutados \mathbf{C}^{j*} em relação ao antígeno $g(\cdot)$, ($\mathbf{f}_j^* \in S^{1 \times N}$);
- $\mathbf{Ab}_{[d]}$: conjunto de d novas moléculas que substituirão os d anticorpos de baixa afinidade de $\mathbf{Ab}_{[r]}$, ($\mathbf{Ab}_{[d]} \in S^{d \times L}$, $d \leq r$);
- $\mathbf{Ab}_{[c]}^*$: candidatos de \mathbf{C}^{j*} escolhidos para entrar no repertório de anticorpos de memória, ($\mathbf{Ab}_{[c]}^* \in S^{c \times L}$, $c = m$);

Onde:

- N : Número de anticorpos considerados no repertório inicial;
 m : Número de anticorpos considerados no repertório de memória;
 r : Número de anticorpos considerados no repertório remanescente;
 d : Número de anticorpos novos inseridos a cada imunização;
 c : Número de melhores clones escolhidos;
 L : Número de genes que compõe o anticorpo.

A seguir, detalham-se os sete estágios que conformam o algoritmo CLONALG para CCVV ótimo. Estes estágios são executados somente quando houver uma verificação prévia da existência de violação dos limites adequados de operação das tensões no sistema.

- Estágio 1: Composição do repertório inicial de anticorpos \mathbf{Ab}

A matriz $[\mathbf{Ab}]_{N \times L}$ é preenchida considerando uma população de 20 anticorpos ($N=20$) com uma composição de 5 genes ($L=5$) cada, adotando-se a estrutura do anticorpo conforme apresentada na equação (15). A escolha dos 20 anticorpos é realizada através de um sorteio dentro do espaço de busca, selecionando as possíveis combinações de tapes que podem levar a tensão nos nós de carga dentro dos limites adequados de operação. Cada combinação de tapes está relacionada com os valores atribuídos a um conjunto de genes, os quais, por sua vez, representam as posições adotadas nos equipamentos de controle de Volt/VAR da RD.

Vale ressaltar que o espaço de busca está sendo restringido de acordo com o cenário de violação da tensão no sistema. Ou seja, quando o perfil de tensão viola a referência do limite

superior de tensão (cenário de sobretensão), o espaço de busca é restringido às posições de tapes inferiores às posições atuais dos equipamentos. Do contrário, quando o perfil de tensão viola a referência do limite inferior de tensão (cenário de subtensão), o espaço de busca é restringido às posições de tapes superiores às posições atuais dos equipamentos.

- Estágio 2: Determinação da afinidade f_j de cada anticorpo do repertório **Ab**

O vetor $[f_j]_{1 \times N}$ é preenchido com os valores de afinidade obtidos da avaliação de cada anticorpo de $[\mathbf{Ab}]_{N \times L}$ nas metodologias de “fluxo de carga” e “cálculo do custo de operação”. Estes valores de afinidade correspondem ao custo associado ao chaveamento dos equipamentos de controle de Volt/VAr, para ir do estado atual ao estado proposto pelo anticorpo.

O ordenamento dos elementos (afinidades) de f_j é feito a partir da análise dos seguintes critérios: 1) A conformidade do perfil de tensão com os valores referenciados pela ANEEL em (ANEEL, 2017), para operação das tensões nos pontos de conexão (nós de carga) dentro de uma “Faixa Adequada” (0,93 p.u. e 1,05 p.u.); e 2) O mínimo custo associado ao chaveamento dos equipamentos de controle para atingir o critério 1).

Com base em informações dadas pela CEMIG, os custos de operação atribuídos aos equipamentos de controle de Volt/VAr no algoritmo, seguem a seguinte relação:

- a) Custo de operação do OLTC: R\$ 0,50 / chaveamento;
- b) Custo de operação do RT: um terço do custo de chaveamento do OLTC, ou seja, R\$ 0,17 / chaveamento;
- c) Custo do BCC: igual ao custo de dois chaveamentos do OLTC, ou seja, R\$ 1,00 / chaveamento.

- Estágio 3: Ligação do antígeno $g(\cdot)$ ao repertório de anticorpos **Ab**

O repertório de anticorpos $[\mathbf{Ab}]_{N \times L}$ é submetido ao processo de otimização, ou seja, às etapas de Seleção, Clonagem e Maturação que caracterizam o algoritmo CLONALG. Neste caso, a função objetivo $g(\cdot)$, que representa o problema de otimização, está formulada para minimizar os custos de chaveamento dos equipamentos de controle de Volt/VAr na sua operação coordenada. A representação matemática desta função é conforme se apresenta na equação (16).

$$g(\cdot) = \min \sum_i (C_{OLTC} + C_{RT1} + C_{RT2} + C_{BCC1} + C_{BCC2}) \quad (16)$$

Onde:

- C_{OLTC} : Custo de chaveamento do comutador de tapes sob carga (OLTC) do transformador da subestação.
 C_{RT1} : Custo de chaveamento do Regulador de Tensão 1 do alimentador da RD;
 C_{RT2} : Custo de chaveamento do Regulador de Tensão 2 do alimentador da RD;
 C_{BCC1} : Custo de chaveamento do Banco de Capacitores Chaveáveis 1 do alimentador da RD;
 C_{BCC2} : Custo de chaveamento do Banco de Capacitores Chaveáveis 2 do alimentador da RD;

Tal função encontra-se sujeita às limitações operacionais dadas pela expressão (17), que considera os limites de tensão estabelecidos pela ANEEL em (ANEEL, 2017), para operação das tensões do sistema em uma “Faixa Adequada”.

$$V_{\min} \leq V \leq V_{\max} \quad (17)$$

Onde:

- V_{\min} : Tensão mínima de referência da “Faixa Adequada” de operação do sistema, 0.93 p.u.;
 V_{\max} : Tensão máxima de referência da “Faixa Adequada” de operação do sistema, 1.05 p.u.;
 V : Tensão de operação do sistema.

Na busca pela solução “ótima global”, espera-se que este estágio seja executado tantas vezes quantas forem necessárias. A cada execução será avaliada uma geração de anticorpos diferentes, sendo a geração finalmente escolhida aquela que possui uma combinação de tapes que leva o perfil de tensão dentro da faixa adequada de operação, e com o menor custo associado.

- Estágio 3.1: Seleção dos melhores indivíduos do repertório de anticorpos \mathbf{Ab}

Em função dos valores de afinidade f_j associados com cada anticorpo de $[\mathbf{Ab}]_{N \times L}$, escolhem-se os 15 melhores anticorpos (os de mais alta afinidade) e preenche-se a matriz $[\mathbf{Ab}^j_{[n]}]_{n \times L}$, sendo $n=15$ e $L=5$. Nesse sentido, a linha $[\mathbf{Ab}^j_{[n]}]_{1 \times 5}$ representa o melhor anticorpo

(o de mais alta afinidade), a linha $[\mathbf{Ab}_{[n]}^j]_{2 \times 5}$ representa o segundo melhor anticorpo, e assim por diante. O anticorpo de menor afinidade do grupo corresponde a linha $[\mathbf{Ab}_{[n]}^j]_{15 \times 5}$.

Os 5 anticorpos restantes de $[\mathbf{Ab}]_{n \times L}$ (os de menor afinidade) são considerados como “anticorpos remanescentes”, portanto, estes são armazenados na matriz $[\mathbf{Ab}_{[r]}]_{r \times L}$ até serem substituídos por um conjunto de anticorpos novos no próximo estímulo antigênico.

- Estágio 3.2: Clonagem dos melhores indivíduos escolhidos de \mathbf{Ab}

Os anticorpos que conformam a matriz $[\mathbf{Ab}_{[n]}^j]_{n \times L}$ são clonados proporcionalmente à sua afinidade, gerando a matriz de clones $[\mathbf{C}^j]_{N_c \times L}$. Em concordância com o recomendado em (Castro e Zuben, 2002), aplica-se a equação (18) para determinar a quantidade total de clones (N_c) a serem gerados.

$$N_c = \sum_i^n \text{round} \left(\frac{\beta \cdot N}{i} \right) \quad (18)$$

Onde:

- N_c : *Número total de clones a serem gerados;*
- N : *Quantidade total de anticorpos do repertório;*
- β : *Fator de multiplicação;*
- n : *Total de melhores clones escolhidos.*

Assim, cada termo da soma ($i=1, 2, 3, \dots, n$) corresponde ao número de clones determinado para cada anticorpo. Por exemplo, para $N=20$ e $\beta=1$, tem-se que o melhor anticorpo de $[\mathbf{Ab}_{[n]}^j]_{n \times L}$ (a linha $[\mathbf{Ab}_{[n]}^j]_{1 \times 5}$), que corresponde ao índice $i=1$, produz um total de 20 clones ($N_c^1 = 20$). Do mesmo modo, considerando o segundo melhor clone de $[\mathbf{Ab}_{[n]}^j]_{n \times L}$ (a linha $[\mathbf{Ab}_{[n]}^j]_{2 \times 5}$), que corresponde ao índice $i=2$, resultará na produção de 10 clones ($N_c^2 = 10$). Ao fazer a mesma operação no restante dos indivíduos que conformam $[\mathbf{Ab}_{[n]}^j]_{n \times L}$, obtêm-se os resultados resumidos na Tabela 2.

Tabela 2. Número de clones definidos para cada anticorpo de $[\mathbf{Ab}_{[n]}^j]_{n \times L}$

i	N_c^i	i	N_c^i	i	N_c^i
1	20	6	3	11	2
2	10	7	3	12	2
3	7	8	3	13	2
4	5	9	2	14	1
5	4	10	2	15	1

Destes resultados conclui-se que, quanto menor a afinidade antigênica do anticorpo, menor será o número de clones (N_c^i) associados a ele. A soma total dos valores de N_c^i , cujo resultado é 67 para este caso, representa o total de clones gerados a partir de $[\mathbf{Ab}_{[n]}^j]_{n \times L}$, sendo, portanto, 67x5 a dimensão da matriz $[\mathbf{C}^j]_{N_c \times L}$ utilizada.

- Estágio 3.3: Hipermutação (maturação da afinidade) dos clones

O repertório de clones $[\mathbf{C}^j]_{N_c \times L}$ é submetido ao processo de maturação da afinidade. Este processo compreende a mutação dos genes de cada anticorpo com uma quota inversamente proporcional a sua afinidade. Ou seja, quanto maior a afinidade do anticorpo, menor é a taxa de mutação aplicada nele. Assim, detalha-se na Tabela 3 a porcentagem de mutação aplicada nos clones que conformam a matriz $[\mathbf{C}^j]_{N_c \times L}$.

A partir da mutação dos elementos de $[\mathbf{C}^j]_{N_c \times L}$, obtém-se a nova matriz de clones amadurecidos $[\mathbf{C}^{j*}]_{N_c \times L}$. Cabe destacar que, a fim de preservar os melhores clones durante a evolução das gerações (imunizações), um anticorpo original (progenitor) para cada grupo de clones é mantido sem sofrer mutação durante a fase de maturação.

Tabela 3. Taxa de mutação aplicada nos clones de $[\mathbf{C}^j]_{N_c \times L}$

i	N_c^i	Taxa de Mutação	i	N_c^i	Taxa de Mutação	i	N_c^i	Taxa de Mutação
1	20	20% (1 gene)	6	3	60% (3 genes)	11	2	80% (4 genes)
2	10	40% (2 genes)	7	3	60% (3 genes)	12	2	80% (4 genes)
3	7	40% (2 genes)	8	3	60% (3 genes)	13	2	80% (4 genes)
4	5	40% (2 genes)	9	2	80% (4 genes)	14	1	100% (5 genes)
5	4	60% (3 genes)	10	2	80% (4 genes)	15	1	100% (5 genes)

- Estágio 4: Determinação da afinidade f_j^* dos clones amadurecidos (hipermutados)

O vetor $[f_j^*]_{1 \times N_c}$ é preenchido com os valores de afinidade obtidos da avaliação de cada clone amadurecido de $[C^{j^*}]_{N_c \times L}$ nas metodologias de “fluxo de carga” e “cálculo do custo de operação”. Estes valores de afinidade correspondem ao custo associado ao chaveamento dos equipamentos de controle de Volt/VAr, para ir do estado atual ao estado proposto pelo anticorpo.

O ordenamento dos elementos (afinidades) de f_j^* é feito a partir da análise dos seguintes critérios: 1) A conformidade do perfil de tensão com os valores referenciados pela ANEEL em (ANEEL, 2017), para operação das tensões nos pontos de conexão (nós de carga) dentro de uma “Faixa Adequada” (0,93 p.u. e 1,05 p.u.); e 2) O mínimo custo associado ao chaveamento dos equipamentos de controle para atingir o critério 1).

- Estágio 5: Seleção dos melhores clones para memorização

Em função dos valores de afinidade f_j^* , os n melhores clones de $[C^{j^*}]_{N_c \times L}$ são selecionados para compor a matriz $[Ab_{[c]}^*]_{c \times L}$, sendo $c=n=15$ e $L=5$. Conseqüentemente, o restante dos clones de $[C^{j^*}]_{N_c \times L}$ são apagados.

O objetivo deste conjunto de melhores indivíduos é a inserção como anticorpos de memória $[Ab_{[m]}]_{m \times L}$ na próxima geração de anticorpos a ser exposta ao estímulo antigênico.

- Estágio 6: Inserção de novos indivíduos na população

A matriz de novos anticorpos $[Ab_{[d]}]_{d \times L}$ é preenchida considerando uma população de 5 anticorpos ($d=5$) com uma composição de 5 genes ($L=5$) cada. A escolha destes anticorpos é realizada através de um sorteio no espaço de busca.

O objetivo deste conjunto de novos indivíduos é a substituição dos anticorpos remanescentes $[Ab_{[r]}]_{r \times L}$ armazenados no estágio 3.1. Isto garantirá a manutenção da “diversidade” na próxima geração de anticorpos a ser exposta ao estímulo antigênico.

- Estágio 7: Composição da nova geração de anticorpos

Uma nova geração de anticorpos, ou matriz $[\mathbf{Ab}]_{NxL}$, é concebida a partir da fusão das matrizes $[\mathbf{Ab}_{[m]}]_{mxL}$ e $[\mathbf{Ab}_{[r]}]_{rxL}$. Esta nova geração deverá ser submetida ao estímulo antigênico ou processo de otimização, portanto, os estágios do 2 ao 6 serão novamente executados.

A operação dos sete estágios supracitados é exemplificada através do diagrama da Figura 31.

O Critério de Parada:

Como já foi dito, o processo de otimização se repetirá várias vezes até a obtenção da solução ótima “global” do problema, isto é, até a obtenção de uma geração que possua o anticorpo de mais alta afinidade de todos os que compõem o espaço de busca. Tal anticorpo representa a combinação de tapes que leva o perfil de tensão para dentro da faixa adequada de operação com o menor custo associado.

Para identificar a solução ótima, o algoritmo implementado aplica o seguinte “Critério de Parada” no processo de otimização:

Proposições:

- Existe violação de tensão nos nós de conexão das cargas;
- Diferença de custo entre a solução anterior e a solução atual é menor ou igual que “R\$ 0,2”;
- Custo da solução atual é menor ou igual que a solução anterior;
- Melhor anticorpo da solução atual é igual ao melhor anticorpo da solução anterior;
- Número de gerações processadas é menor que 100.

Critério:

Se a sentença $(\bar{\mathbf{A}} \wedge \mathbf{B} \wedge \mathbf{C} \wedge \mathbf{D} \wedge \mathbf{E})$ for verdadeira por três vezes consecutivas, a solução encontrada é considerada como a “solução ótima global” do problema de otimização do CCVV.

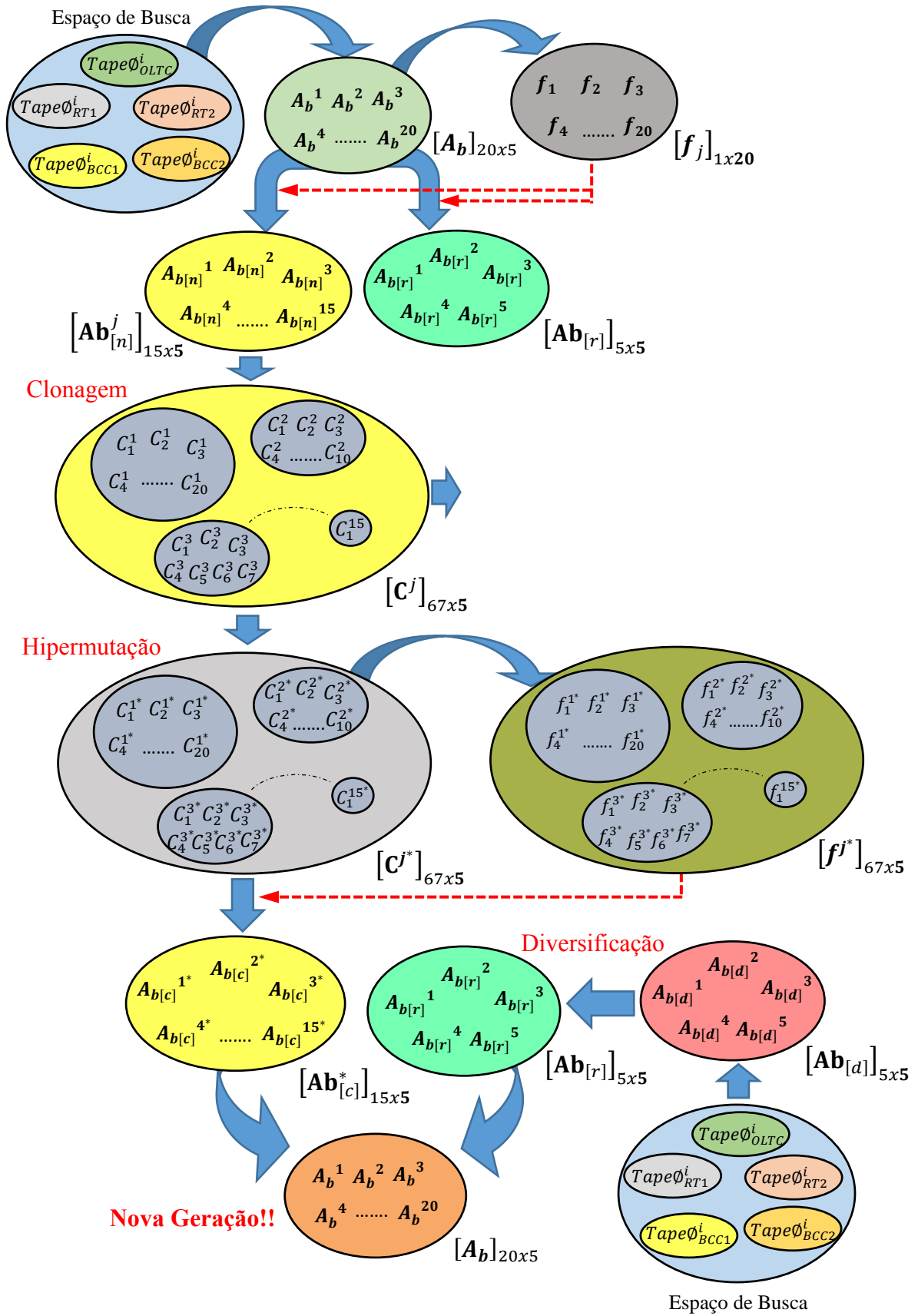


Figura 31. Operação dos estágios do algoritmo de CCVV baseado na técnica de SIA.

4.6 Implementação da Estratégia de *Software-in-the-Loop* (SIL)

Como foi explicitado no capítulo 3, uma interface de comunicação entre o *software* do RTDS (o RSCAD) e o Matlab® é necessária para instaurar o esquema de SIL dentro da arquitetura geral da bancada de teste.

Através desta interface, a função de “Fluxo de Carga”, implementada no Matlab®, receberá os dados de monitoração e medição *online* da função SCADA representada pelo RSCAD/*RunTime*. Da mesma forma, as ações de controle determinadas pela função de CCVV do Matlab® serão também enviadas ao RSCAD/*RunTime* com uso da referida interface.

Nesse contexto, surgiu a necessidade de propor a implementação de uma estratégia de SIL que, além de estabelecer uma comunicação em tempo real entre as plataformas de simulação RSCAD e Matlab®, permita gerenciar as ações de interoperabilidade requeridas na operação do algoritmo de CCCV, tais como: a requisição e transmissão de dados de medição/monitoração, e envio das ações de controle.

Assim, a implementação desta estratégia foi realizada no programa Matlab® através do desenvolvimento de um algoritmo baseado na metodologia proposta no item 3.3. A estrutura deste algoritmo é conforme se apresenta no fluxograma da Figura 32, e sua implantação foi realizada de forma segregada através de vários *scripts* representando diferentes funções. O diagrama de blocos da Figura 33 ilustra claramente a arquitetura operacional destes *scripts* de acordo com sua funcionalidade.

Do *script* responsável pelo estabelecimento da comunicação com o RSCAD, destaca-se o uso da rotina ‘jtcp.m’ que permite instaurar a comunicação TCP/IP entre o Matlab® e o RSCAD/*RunTime* (vide algarismo (i) do fluxograma). O *script* desta função, criado e disponibilizado por Bartlett (2009), permite a troca de dados entre computadores através da própria rede “ethernet”, ou entre duas aplicações sendo executadas dentro de um mesmo computador.

Especificamente, a função ‘jtcp.m’ cria uma interface com programação baseada em “Java”, para execução de várias instruções que permitem enviar e/ou receber pacotes de dados TCP através de uma porta de comunicação predeterminada dentro do computador, com a possibilidade destes dados serem processados no *workspace* do Matlab®.

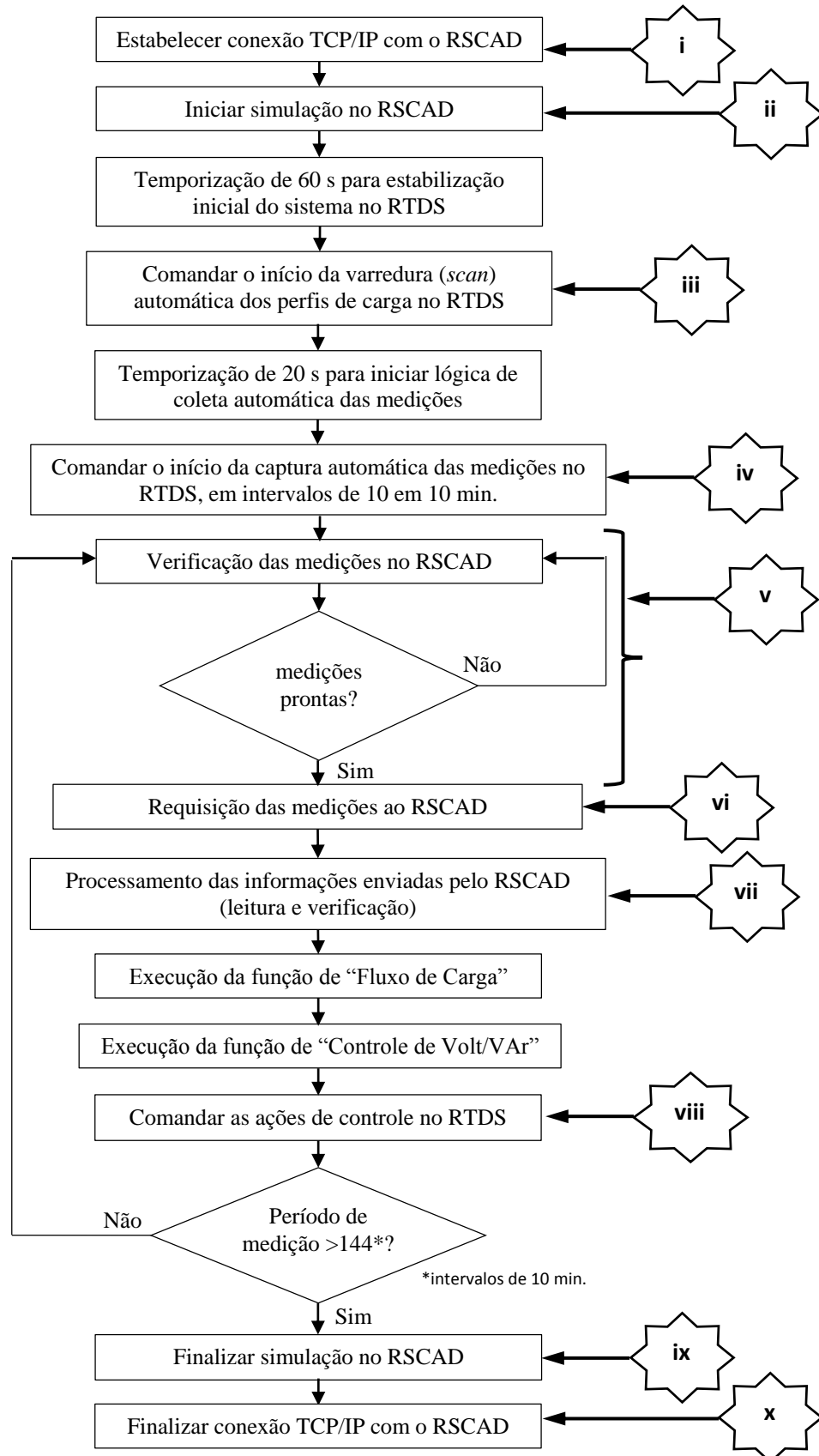


Figura 32. Fluxograma da estratégia de SIL implementada no Matlab®

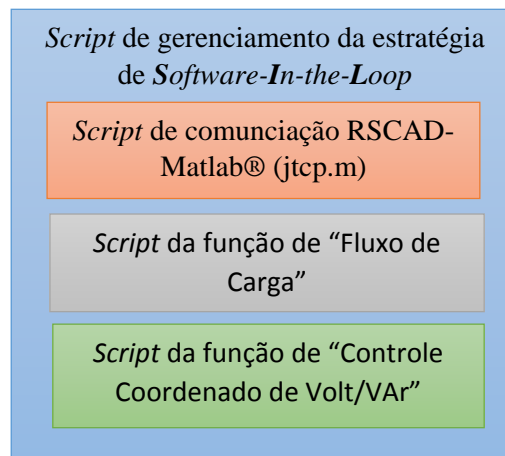


Figura 33. Arquitetura operacional dos *scripts* que implementam a estratégia de SIL

Para operar a estratégia de SIL precisam-se definir os pontos de medição, monitoração e controle dentro do Sistema Teste (“34-bus *Feeder* modificado”), assim como também a semântica a ser utilizada na transmissão destes dados através da interface.

Os pontos de medição correspondem aos locais de instalação dos *smart meters*, sendo estes definidos especificamente nas barras de conexão das cargas ou transformadores MT/BT do sistema. As informações a serem coletadas nestes pontos representam às potências ativa e reativa (valores instantâneos) demandadas pelas cargas. Tais informações são utilizadas pela função de “Fluxo de Carga” para a determinação do estado do sistema.

No caso dos pontos de monitoração e controle, estes são definidos especificamente nos locais de instalação dos equipamentos controladores de Volt/VAr do Sistema Teste, tais como o TTCC, RT e BCC. Nestes pontos tem-se tanto a coleta quanto o recebimento de informações. As informações a serem coletadas correspondem ao estado dos equipamentos (estado lógico de disjuntores dos BCC e posição dos tapes dos RT e TTCC), sendo estes também de grande utilidade na determinação do estado do sistema feita pela função de “Fluxo de Carga”. Por outro lado, as informações a serem recebidas em tais pontos correspondem às ações de controle telecomandadas pelo SCADA, que resultam da execução do algoritmo de CCVV.

No total, foram definidos 20 pontos de medição (M) e 5 de monitoração e controle (MC) no Sistema Teste. A Figura 34 detalha a localização física destes pontos dentro do Sistema Teste.

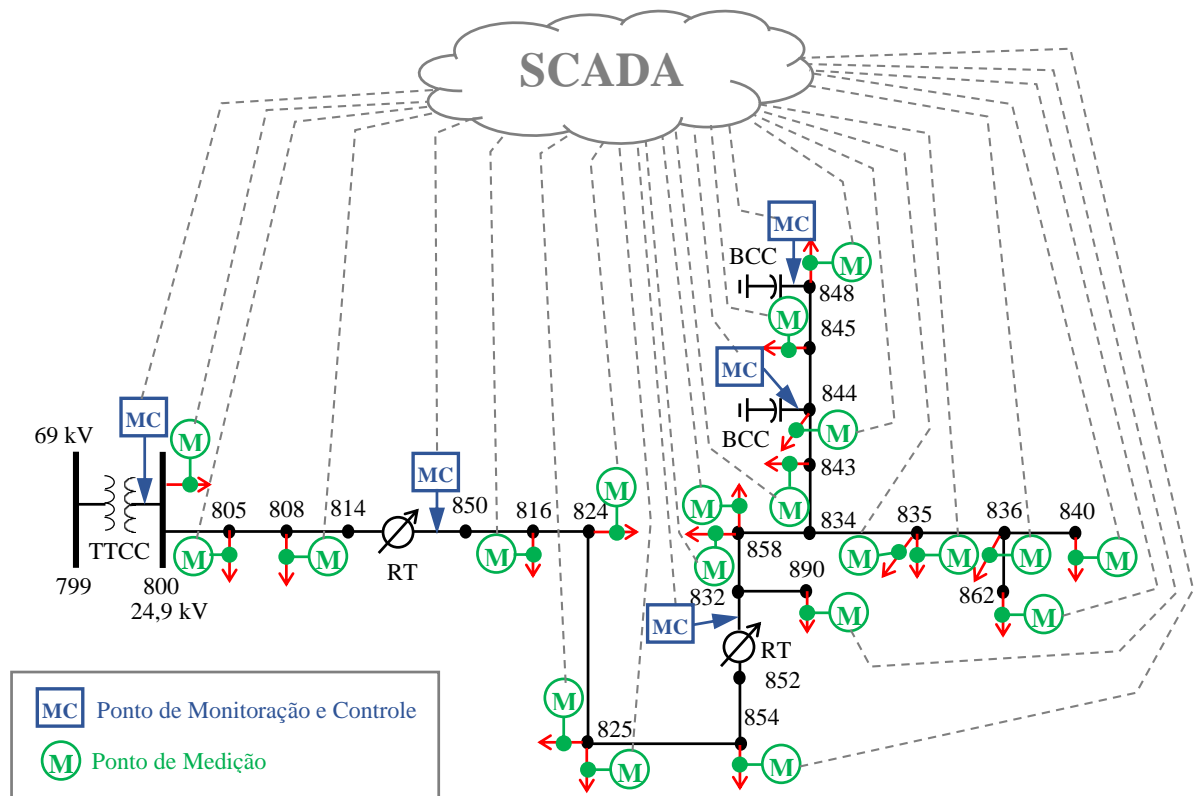


Figura 34. Esquema de medição, monitoração e controle do Sistema Teste.

A coleta das medições no Sistema Teste é feita de maneira automática, periódica, e sincronizada em intervalos de 10 em 10 minutos durante a simulação em tempo real. Para tais fins, uma lógica de controle foi desenvolvida no módulo RSCAD/Draft, conforme apresentada na Figura 35.

Nesta malha de controle, o início da coleta automática das medições é realizado através da operação do componente ‘freezet’, que representa um *switch* ou chave lógica. A operação deste componente é comandada remotamente pelo *script* da estratégia de SIL do Matlab®, na execução do estágio destacado pelo algarismo (iv) no fluxograma da Figura 32.

O estado lógico “1” no referido *switch* dará início à operação automática da malha de controle. A partir deste comando, o controle contabilizará o tempo de 10 minutos (600 s) para coletar as primeiras medições do sistema. Após a primeira coleta de medições o temporizador é reinicializado (variável RSET=1) e contabilizará novamente outro período de 10 minutos para realizar a segunda coleta, e assim por diante.

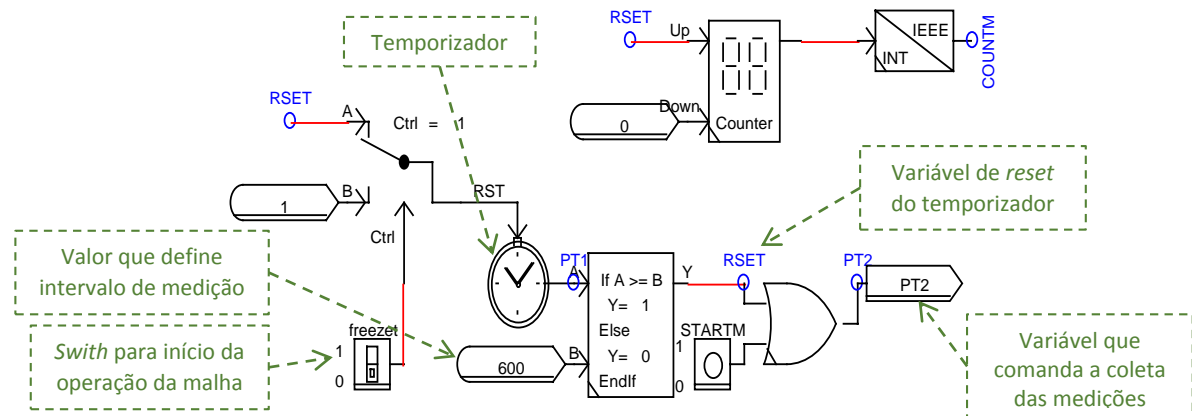


Figura 35. Lógica de controle para coleta automática das medições no RSCAD/RunTime.

A coleta das medições é feita através da variável “PT2” em estado lógico “1”. Esta variável comanda a amostragem das medições de potência, tensão e estado lógico dos equipamentos de controle, concomitantemente em cada um dos medidores habilitados no sistema do RSCAD/Draft (vide Figura 34).

Após cada coleta de medições, estas são armazenadas no RSCAD/RunTime e ficam disponíveis para serem solicitadas pelas funções do DMS implementadas no Matlab®. A requisição destas informações do Matlab® é feita no estágio destacado pelo algoritmo (vi) no fluxograma da Figura 32.

Ressalta-se ainda neste fluxograma, a existência de um estágio posterior ao estágio de requisição de dados (algoritmo (vii)), que permite a verificação dos dados recebidos do RSCAD/RunTime (medições coletadas) antes de serem processados. Estes dados, já recebidos e verificados, são finalmente utilizados pelas funções de “Fluxo de Carga” e “Controle de Volt/VAr” para determinar as respectivas ações de controle que devem ser adotadas no sistema.

Tais informações associadas com as ações de controle são posteriormente comandadas de forma remota e sequencial, do Matlab® ao RSCAD/RunTime, através do uso da mesma interface de comunicação. Esta última etapa está sendo indicada pelo algoritmo (viii) no fluxograma da Figura 32.

Cabe destacar que, embora o esquema de SIL implementado estabeleça uma interação rápida entre o RTDS e Matlab® (taxa de transmissão da ordem de centésimos de milissegundos), a operação global do esquema de CCVV pode acontecer em períodos de tempo da ordem de vários minutos. Isto, deve-se a sua dependência na resolução de métodos iterativos, tanto na

execução da metodologia de fluxo de carga quanto na execução da metodologia de Controle de Volt/VAr. Destaca-se também a dependência na dimensão da RD, pois quanto maior é o número de componentes da rede, maior será o número de variáveis a serem processadas nessas metodologias.

Por outro lado, os equipamentos controláveis da RD podem apresentar tempos de resposta que variam de centenas de milissegundos até alguns segundos. Finalmente, tem-se o tempo associado à operação da estrutura de telecomunicação e processamento de dados, que dependerá da tecnologia aplicada.

Neste trabalho, adotou-se o intervalo de 10 minutos no processamento do algoritmo de CCVV, considerando que a ANEEL, em (ANEEL, 2017), estabelece este tempo como “período de integralização” para obtenção de uma leitura, das 1008 a serem obtidas durante uma semana, que servirá no cálculo final dos indicadores DRP (Duração Relativa da transgressão para tensão Precária) e DRC (Duração Relativa da transgressão para tensão Crítica).

4.7 Considerações Finais

De modo geral, este capítulo abordou os detalhes da implementação da bancada de teste para operação da estratégia de SIL no teste em tempo real de um esquema de CCVV. Da arquitetura desta bancada destaca-se o uso do RTDS e o Matlab® no estabelecimento do esquema de SIL.

Vários aspectos de interesse associados com a modelagem do Sistema Teste (“34-bus Feeder modificado”) no RTDS foram discutidos nos primeiros itens deste capítulo, sendo estes especificamente relacionados com a representação dos RT e cargas no sistema modelado no RSCAD, e o estabelecimento de uma simulação *multirack*.

No caso dos RT, destaca-se a proposta de adaptação de vários recursos da biblioteca na implementação final deste elemento do sistema. Já no caso da representação das cargas, destaca-se o desenvolvimento de um novo componente na biblioteca do RSCAD/*Draft* que executa a variação da demanda nas cargas de forma automática, com referência a padrões de perfil de carga pré-definidos. Por outro lado, no evento da simulação *multirack* propõe-se uma estratégia para estabelecer a interface entre subsistemas alocados em diferentes processadores do *hardware* do RTDS.

Posteriormente, nos itens subsequentes deste capítulo, abordaram-se em detalhe as etapas de integração das metodologias de “Fluxo de Carga” e “Controle Coordenado de Volt/VAr” na bancada de teste.

A metodologia de “Fluxo de Carga”, baseada na técnica de resolução “*backward-forward sweep*”, é aplicada na determinação do estado do sistema, enquanto que a metodologia de CCVV, baseada na técnica de Sistema Imunológico Artificial, é utilizada no controle ótimo e coordenado dos equipamentos reguladores da tensão na rede.

Da integração destas metodologias na bancada de teste destacam-se as seguintes contribuições:

- A adaptação da metodologia de propagação regressiva-progressiva, desenvolvida por (Oliveira, 2012), ao método de ordenamento dos nós do sistema (*parent-child relation*) proposto por Thukaram *et al.* (1999). Isto, com intuito de facilitar a implementação da influência dos tapes nas correntes dos terminais do RT.
- Adaptação total do algoritmo de CCVV à estrutura do algoritmo CLONALG proposta por Castro e Zuben (2002), pois aspectos importantes dos sistemas imunes, tais como a manutenção de um conjunto de memória em cada imunização, a seleção dos clones proporcional à afinidade dos anticorpos do repertório e a inserção de uma população de indivíduos novos que garanta a manutenção da diversidade nas imunizações, não foram considerados na versão inicial do algoritmo proposto em (Oliveira *et al.*, 2014).

Finalmente, os pormenores da implementação da estratégia de SIL no Matlab®, de acordo com a metodologia proposta no capítulo 3, foram apresentados nos últimos itens deste capítulo. Ressalta-se neste caso a “principal contribuição” do presente trabalho de pesquisa que é o desenvolvimento de uma estratégia de SIL que gerencia a operação sinérgica de três funções básicas: de interface RSCAD-Matlab®, Fluxo de Carga e CCVV.

A operação de cada uma das etapas que conformam o algoritmo desenvolvido foi descrita nestes itens. Ademais, como parte fundamental da operação da estratégia de SIL, apresentou-se o esquema de medição aplicado no Sistema Teste e a respectiva lógica de controle desenvolvida no RSCAD para coleta automática, periódica, e sincronizada das medições.

Com base nestas implementações da bancada de teste, apresentam-se no seguinte capítulo os resultados experimentais obtidos da avaliação do desempenho da estratégia de SIL.

CAPÍTULO 5

5. RESULTADOS EXPERIMENTAIS

Apresentam-se neste capítulo os resultados obtidos dos testes aplicados para avaliar a operação da estratégia de SIL.

Um primeiro teste é realizado com intuito de compatibilizar as modelagens do Sistema Teste entre as plataformas RSCAD e Matlab®. Tal compatibilização considera a operação da rede com uma estratégia típica de “regulação local” da tensão, que é manter os bancos de capacitores fixos enquanto o TTCC e os RT fazem o controle da tensão de forma independente através de seus respectivos controladores.

Neste caso, a estratégia de SIL é avaliada parcialmente, através da verificação do envio das medições do RSCAD ao Matlab®.

Já o segundo teste, que inclui a operação da função de CCVV em tempo real, permite avaliar operação sinérgica de todas as etapas da estratégia de SIL. Neste caso, a comunicação bidirecional estabelecida entre o RSCAD e o Matlab® é verificada com a execução de todas as tarefas definidas pela estratégia de SIL.

Os resultados obtidos de ambos testes são apresentados e analisados neste capítulo. Adicionalmente, uma análise comparativa entre as metodologias convencional e coordenada de controle de Volt/VAr, feita através da operação da estratégia de SIL, mostrará as vantagens da aplicação em tempo real de uma função de CCVV ótimo na RD.

5.1 Resultados Preliminares da Bancada de Teste

5.1.1 Resultados do Teste de Compatibilização RSCAD – Matlab®

Com intuito de verificar a compatibilização das modelagens feitas do Sistema Teste, entre o RSCAD e o Matlab®, várias simulações foram realizadas durante o processo de implementação da bancada de teste.

O principal critério utilizado na avaliação da compatibilidade entre os sistemas modelados foi a confrontação dos perfis de potência (ativa e reativa) obtidos simultaneamente das simulações no RSCAD/*RunTime* e Matlab®.

No caso do RSCAD/*RunTime* os perfis de potência do sistema modelado foram obtidos a partir de medições trifásicas de fluxo de potência nos diferentes ramos do sistema operando em tempo real. Já no caso do Matlab®, tais perfis de potência foram obtidos a partir dos cálculos realizados pelo algoritmo de resolução de fluxo de carga.

No teste inicial de compatibilização analisou-se o Sistema Teste operando com todos os equipamentos de controle de Volt/VAr e considerando o patamar de demanda da carga correspondente ao horário das 19h00.

Nos primeiros resultados obtidos das simulações foram detectadas algumas incompatibilidades entre a modelagem do sistema no RSCAD/*Draft* e no Matlab®, sendo as de maior relevância:

- A discrepância na modelagem dos RT;
- A discrepância na modelagem das LT;
- A discrepância na representação das cargas.

Tais discrepâncias na modelagem foram evidenciadas a partir das divergências existentes entre os perfis de potência obtidos das simulações em ambos os programas. Assim, na medida em que estas incompatibilidades iam sendo identificadas e corrigidas, os perfis de potência resultantes das novas simulações iam ficando mais próximos.

As Figuras 36 e 37 apresentam os gráficos dos resultados obtidos da última simulação, após a realização das modificações necessárias na modelagem dos sistemas (no RSCAD/*Draft* e Matlab®) com intuito de atingir a compatibilização desejada. Os valores de potência ativa (PA, PB e PC) e reativa (QA, QB e QC) do sistema estão sendo graficados em “p.u.”, adotando como valor base 100 [MVA].

Dos gráficos ilustrados nas Figuras 36 e 37, pode-se observar que existe uma boa aproximação tanto entre os perfis de potência como entre os perfis de tensão obtidos do RSCAD/*RunTime* e Matlab®. Esta aproximação nos resultados revela o bom nível de aderência atingido entre as modelagens feitas do Sistema Teste em ambas plataformas computacionais.

Visando quantificar a aproximação obtida nestes resultados calculou-se também os erros relativos correspondentes. Os resultados destes cálculos são apresentados de forma gráfica nas Figuras 38 e 39.



Figura 36. Resultados dos perfis de potência ativa (PA, PB e PC) e reativa (QA, QB e QC) obtidos após a compatibilização das modelagens.

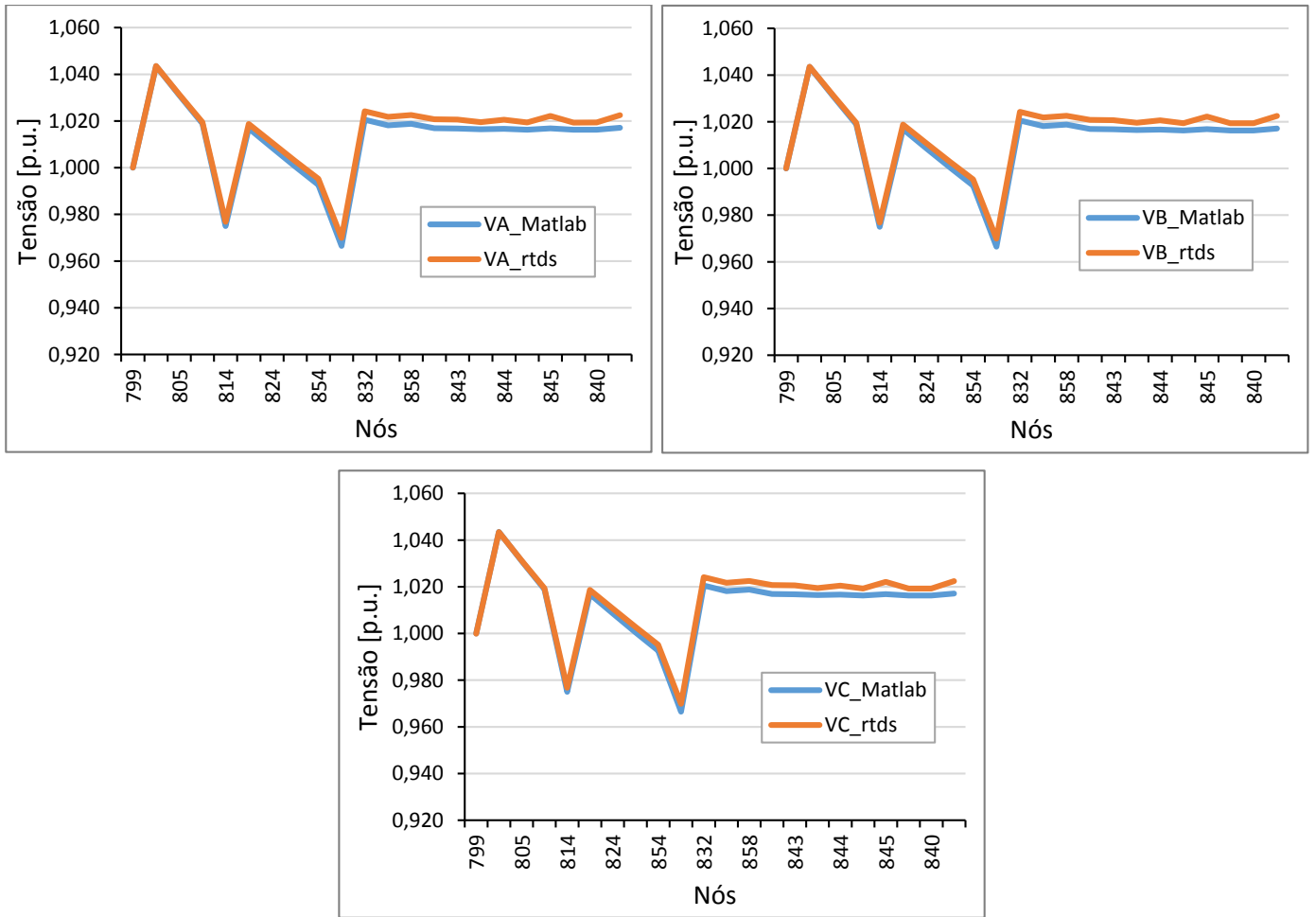


Figura 37. Resultados dos perfis de tensão (VA, VB e VC) obtidos após a compatibilização das modelagens.

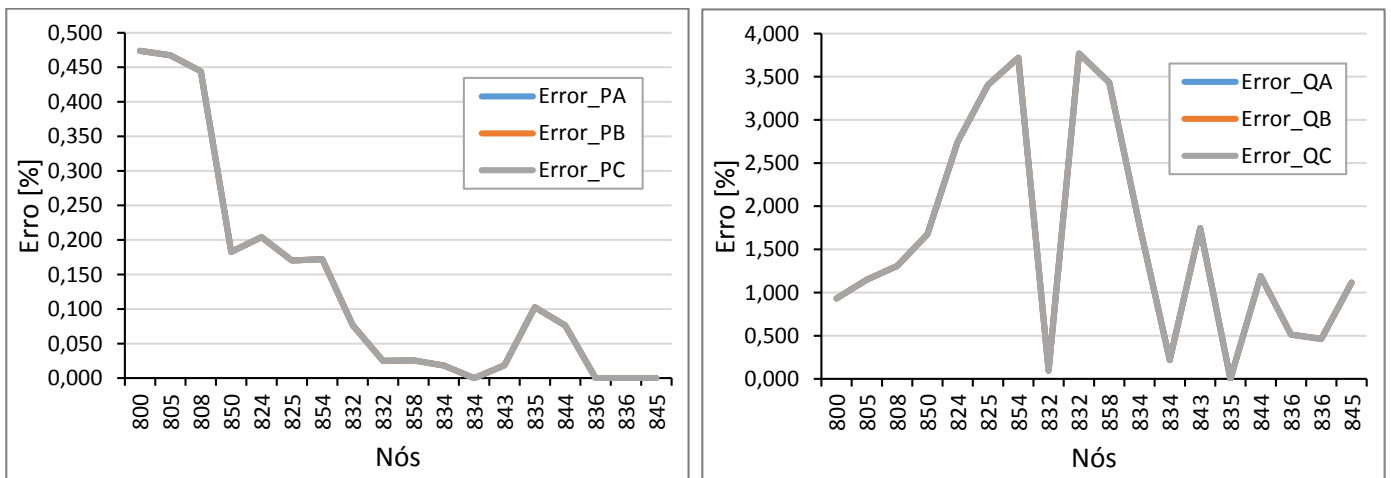


Figura 38. Erros relativos da comparação dos perfis de potência ativa (PA, PB e PC) e reativa (QA, QB, QC).

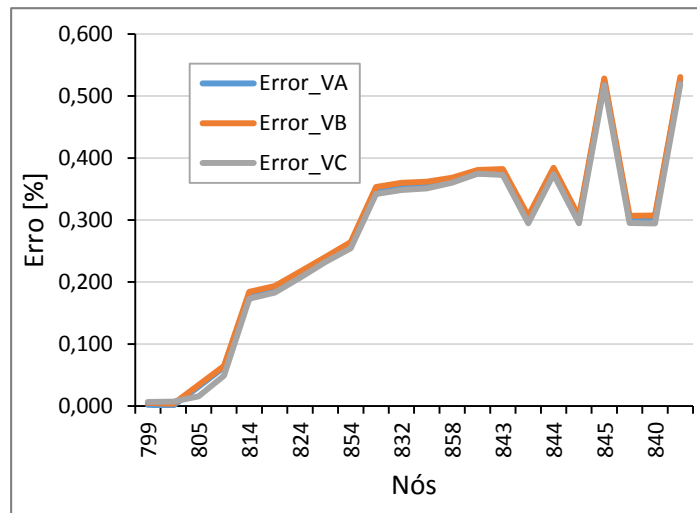


Figura 39. Erros relativos da comparação dos perfis de tensão (VA, VB e VC).

Dos erros correspondentes à comparação dos perfis de potência ativa e reativa (Figura 38) observa-se que o valor máximo apresentado é de aproximadamente 0,48% para a potência ativa e 3,8% para a potência reativa. Portanto, é possível concluir que estes resultados podem ser classificados como “satisfatórios” em função do alto grau de dificuldade que comumente existe ao se tentar compatibilizar modelos e métodos aplicados por plataformas computacionais diferentes.

Já no caso dos erros correspondentes à comparação dos perfis de tensão (Figura 39), pode-se adotar como critério de avaliação do máximo erro o valor de “0,625%”. Este valor representa um *step* do comutador de tapes sob carga tanto do TTCC da SE como dos RT instalados na rede. Portanto, um erro menor que “0,625%”, que é o caso do erro máximo registrado na Figura 39 (de 0,52%), garante que não existe diferença significativa entre as posições dos tapes adotados pelos equipamentos reguladores de tensão do RSCAD e Matlab®.

Após terem sido obtidos resultados satisfatórios no teste inicial de compatibilização, que considera a operação do sistema apenas no patamar de carga das 19h, resolveu-se aplicar novamente o mesmo esquema de teste, porém de forma dinâmica. Ou seja, analisando o sistema sequencialmente para diferentes patamares de demanda da carga ao longo do dia, conforme às curvas de demanda pré-definidas para cada tipo de consumidor (vide Apêndice B). Nesta análise considera-se a operação automática dos equipamentos de controle de Volt/VAr em função das condições operativas do sistema.

Assim, com intuito de verificar a compatibilização dos resultados entre o RSCAD/*RunTime* e Matlab® para todos os patamares de carga, aproveitou-se o uso da estratégia de SIL (vide Figura 32), porém excluindo da operação os estágios de execução da Função de “Controle de Volt/VAr” e de comando das ações de controle ao RTDS. Em termos gerais, este esquema de teste baseado na aplicação da estratégia de SIL cumpriu as seguintes funções:

- a) Estabelecer a comunicação via TCP/IP entre o RSCAD/*RunTime* e Matlab®;
- b) Iniciar a simulação no RTDS;
- c) Comandar o início da varredura automática das curvas de demanda diária da carga (perfis de carga) implementadas no RTDS, conforme procedimento detalhado no item 4.2.3;
- d) Comandar o início da coleta automática e sincronizada das medições no RTDS, em intervalos de 10 em 10 minutos durante um dia (ou 144 vezes/dia), conforme procedimento detalhado no item 4.6;
- e) Requisição das medições coletadas, do Matlab® ao RTDS;
- f) Leitura e verificação no Matlab® das medições requisitadas;
- g) Execução da função de “Fluxo de Carga” na determinação do estado do sistema no Matlab®, para cada coleta de medições.
- h) Finalizar a simulação no RTDS após terem sido concluídas as 144 coletas das medições;
- i) Fechamento do canal de comunicação.

Tanto os resultados dos fluxos de potência medidos no RTDS como os resultados do fluxo de carga calculado no Matlab®, obtidos para cada período de medição (total 144), foram primeiro armazenados e posteriormente analisados.

Desse modo, das 144 medições coletadas e armazenadas apenas 24 foram analisadas neste teste e, a título de exemplo, apresenta-se no Apêndice D os resultados de 4 delas. Estes resultados correspondem aos horários de 03h30, 9h40, 15h30 e 21h20 dentro das curvas de demanda da carga, conforme ilustrado na Figura 40.

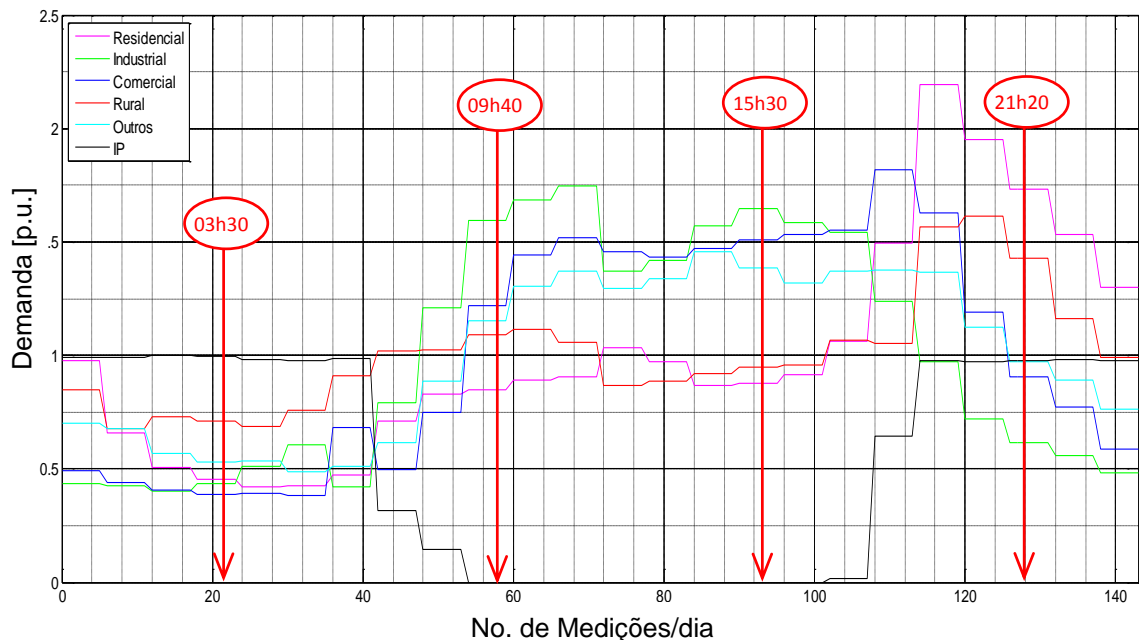


Figura 40. Medições analisadas apresentadas no Apêndice E.

De modo geral, das 24 medições analisadas conclui-se que:

- Os perfis de potência ativa do RSCAD/*RunTime* e Matlab® ficaram muito próximos. O máximo erro relativo não ultrapassou o valor de 1%, que pode ser considerado “satisfatório”.
- Os perfis de potência reativa do RSCAD/*RunTime* e Matlab® ficaram muito próximos. Na maioria dos casos o máximo erro relativo não ultrapassou o valor de 7%. No entanto, vale ressaltar que existem casos onde o máximo erro relativo atingiu valores de até 15%. Tais casos aconteceram quando o cálculo do erro relativo era baseado em resultados de fluxo de potência caracterizados por valores baixos (da ordem de 1×10^{-3} p.u.) e obtidos em locais próximos da SE onde existe um acúmulo dos erros resultantes de todo o alimentador, conforme pode ser evidenciado nos gráficos de QA, QB e QC da Figura D.4.2 do Apêndice D. Entretanto, vale destacar que os erros absolutos foram muito pequenos e não afetaram a exatidão da determinação do estado do sistema.
- Os perfis de tensão do RSCAD/*RunTime* e Matlab® também ficaram muito próximos. Constatou-se que para todos os casos analisados o erro máximo relativo não ultrapassou o valor de “0,625%” adotado como referência.

Com a execução do teste de compatibilização RSCAD-Matlab® avaliou-se também o desempenho parcial da estratégia de SIL. Tal desempenho refere-se à operação das etapas descritas no fluxograma da Figura 32, com exceção dos estágios “ix” e “x” que correspondem à execução do algoritmo de CCVV e comando remoto das ações de controle, respectivamente.

Como resultado desta avaliação registrou-se o tempo total de execução das etapas de requisição, verificação e armazenamento das medições (texec), para os 144 ciclos de medição efetuados de forma automática em intervalos de 10 minutos durante um dia. Este registro é apresentado através do gráfico de colunas ilustrado na Figura 41 a seguir.

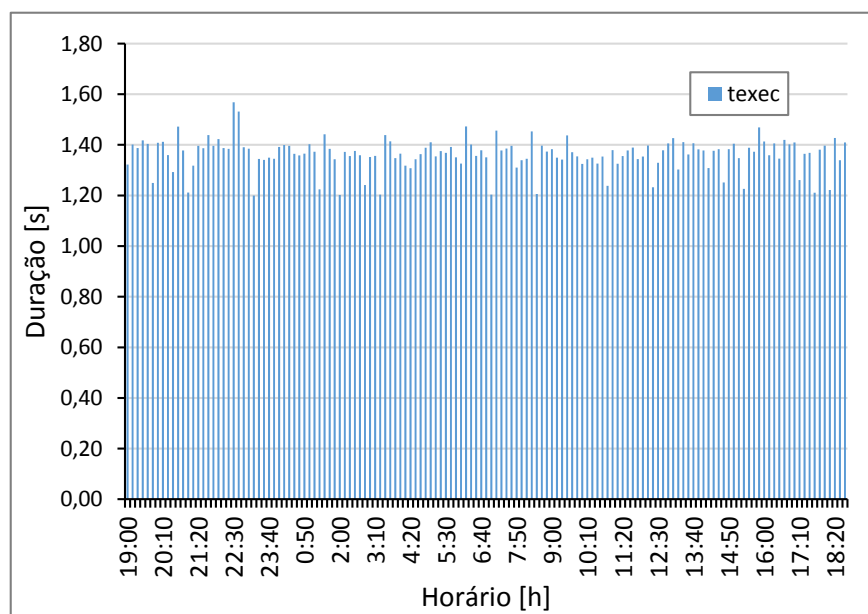


Figura 41. Desempenho da estratégia de SIL na requisição, verificação e armazenamento das medições – Teste dinâmico de compatibilização.

Da Figura 41, observa-se que o tempo de execução das etapas de requisição, verificação e armazenamento das medições (texec) apresentou um comportamento aleatório, com um valor médio de aproximadamente 1,3 s. para os 144 ciclos de medição executados pela estratégia SIL. Esta resposta pode ser considerada “satisfatória” dentro da janela de tempo de 10 min estabelecida para a solução do problema de CCVV.

Dado que a cada ciclo de requisição das informações (medição) é executada a função de “Fluxo de Carga”, para determinação do estado do sistema, avaliou-se também o tempo de resposta desta função com intuito de determinar o carregamento produzido dentro da janela de tempo de 10 min. Assim, o gráfico de colunas da Figura 42 descreve o resultado desta avaliação.

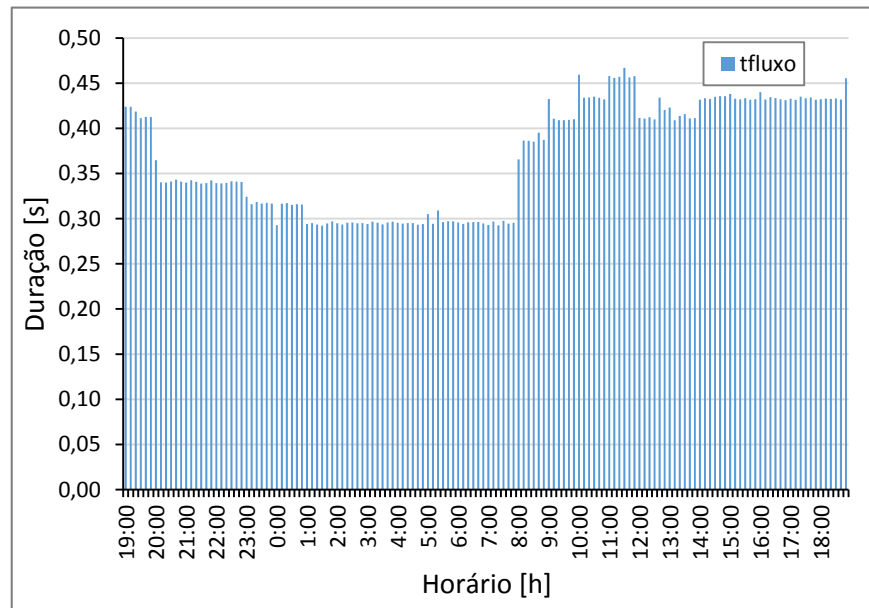


Figura 42. Desempenho da estratégia de SIL na execução da função de “Fluxo de Carga” – Teste dinâmico de compatibilização.

Nesta figura, nota-se que o tempo de execução do algoritmo de fluxo de carga se apresenta com um comportamento variável, entre 0,30 e 0,45 s. A aleatoriedade destes resultados deve-se à diferença no número de iterações executadas pelo algoritmo até atingir a convergência desejada na resolução de cada cenário de operação. Portanto, ao considerar o tempo máximo de resposta (aproximadamente 0,45 s.) registrado pelo algoritmo, conclui-se também que seu desempenho é “satisfatório” dentro da janela de tempo dos 10 min.

Outro aspecto importante avaliado durante a execução dos testes de compatibilização RSCAD-Matlab® foi a operação correta dos controladores (Relés ANSI 90) do TTCC da SE e dos RT do alimentador. Para tais fins, registraram-se os perfis de tensão de vários nós considerados como “estratégicos” ao longo do alimentador, sendo estes os nós 840, 848, 844, 858, 854, 824 e 808. A Figura 43 destaca os locais correspondentes a estes nós dentro da topologia do Sistema Teste “34-bus Feeder modificado”.

A título de exemplo, mostra-se na Figura 44 o perfil de tensão obtido no nó 840 (fim do alimentador) durante a simulação de 24 horas considerando a dinâmica da carga. Como foi dito anteriormente, neste teste opera-se a estratégia de SIL com exceção dos estágios “ix” e “x” descritos no fluxograma da Figura 32.

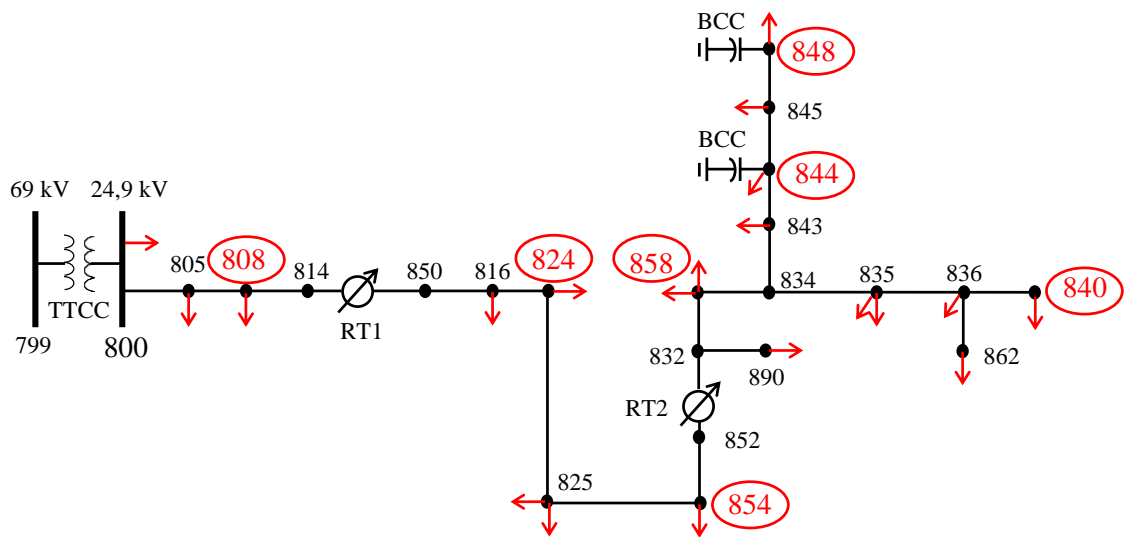


Figura 43. Nós analisados dentro do Sistema Teste “34-bus Feeder modificado”.

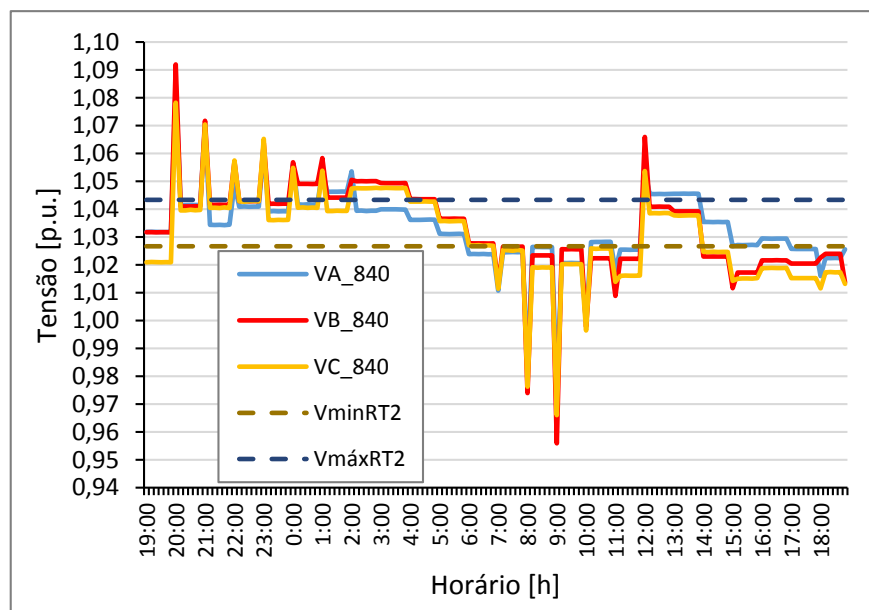


Figura 44. Perfil de tensão do nó 840 obtido durante o teste dinâmico de compatibilização.

Observa-se na Figura 44 a presença de vários picos em torno da faixa de regulação ($V_{\min RT2}$ - $V_{\max RT2}$) ajustada no RT a montante (RT2 da Figura 43). Estes picos, resultantes da variação brusca da demanda de potência nas cargas, representam os vários cenários de violação da tensão com atuação imediata dos dispositivos de regulação. Tais variações podem ser verificadas através dos perfis de potência registrados na entrada do RT2, como pode ser observado nos gráficos da Figura 45.

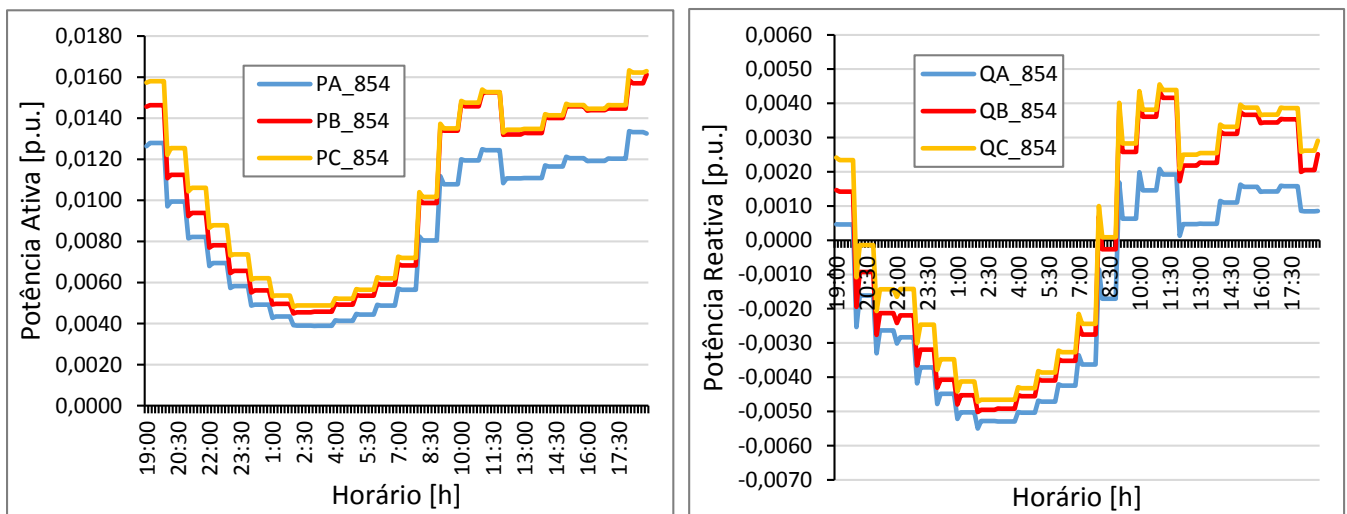


Figura 45. Perfis de potência ativa e reativa obtidos no primário do RT2 durante o teste dinâmico de compatibilização.

Ao comparar os perfis de potência da Figura 45 com os perfis de tensão da Figura 44, é possível constatar que nos horários de diminuição brusca da demanda da carga (p.e. entre as 20h00 e 2h00) geram-se picos positivos de violação da tensão. Pelo contrário, quando existem aumentos bruscos da demanda da carga (p.e. entre as 7h00 e 12h00) observa-se a presença de picos negativos de violação da tensão.

Assim, os dois cenários aqui descritos revelam o comportamento esperado do dispositivo de regulação de tensão conforme os ajustes estabelecidos em (IEEE, 1992) e apresentados também no Apêndice A (Tabelas A.5, A.6 e A.7) deste texto. Contudo, vale ressaltar que os níveis de tensão da faixa de regulação representada na Figura 44 correspondem ao local do secundário do RT2 (nó 832), portanto, explica-se a presença de certas regiões de operação estável da tensão observadas fora da faixa.

No Apêndice E apresentam-se os gráficos correspondentes aos perfis de tensão dos nós restantes considerados também como “estratégicos” na verificação da operação correta dos controladores.

De forma resumida, os gráficos da Figura 46 apresentam as variações de tapes registradas pelos equipamentos de regulação da tensão da RD durante o teste dinâmico de 24 horas. Cabe lembrar que neste teste considerou-se um cenário típico de operação, onde os BCC são mantidos fixos e a tarefa de regulação dinâmica da tensão fica, especificamente, a cargo do TTCC da SE e dos RT do alimentador.

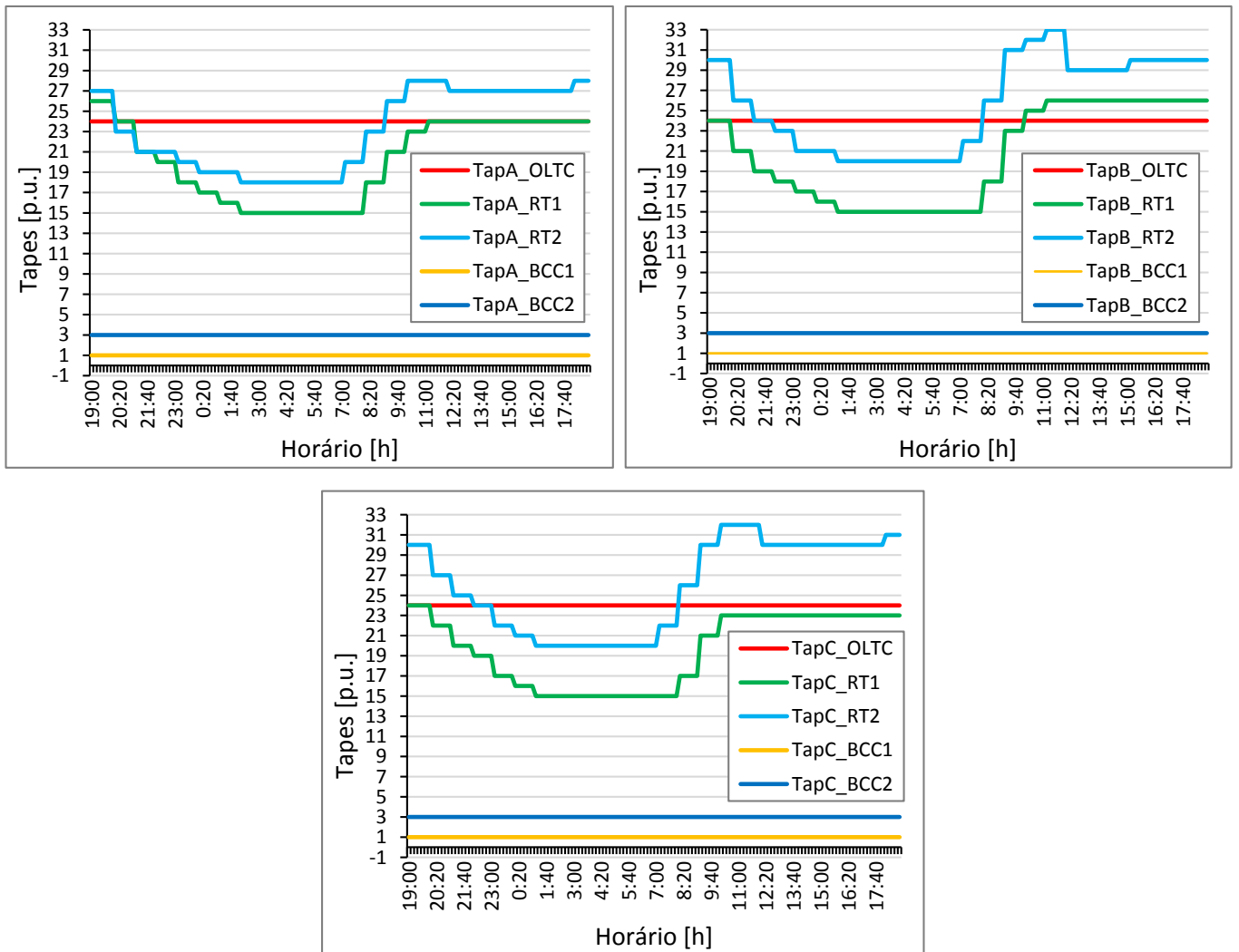


Figura 46. Variações de tapes registradas pelos equipamentos de regulação da tensão durante o teste dinâmico de compatibilização.

5.2 Resultados do Teste em Tempo Real do Algoritmo de CCVV

A avaliação efetiva da estratégia de SIL deriva-se do teste em tempo real do algoritmo de CCVV, onde a operação sinérgica de todas as etapas que conformam tal estratégia é examinada como um todo.

Conforme foi descrito no item 4.5, o algoritmo de CCVV integrado na bancada de teste é baseado em uma técnica meta-heurística (Sistema Imunológico Artificial – SIA) que busca otimizar a operação dos equipamentos de controle em função dos seus custos operacionais. Esta metodologia se caracteriza por apresentar um tempo de resposta imprevisível na resolução,

como resultado do processo de busca de uma solução “ótima global”, baseado no processamento de combinações de escolhas aleatórias e conhecimento de resultados anteriores.

Dado ao elevado grau de incerteza presente no tempo de resposta do algoritmo de CCVV, foi necessário avaliar seu desempenho através de um conjunto de testes *off-line*, previamente à sua integração na estratégia de SIL para operação em tempo real. A principal preocupação era determinar se, para todos os cenários de violação da tensão previstos, o algoritmo teria a capacidade de obter a solução ótima e executar as respectivas ações de controle em um tempo menor que 10 min. Este quesito está relacionado com a necessidade da concessionária em evitar auferir multas por transgressão dos limites adequados da tensão de atendimento, conforme estabelecidos pela ANEEL em (ANEEL, 2017).

Dessa maneira, nos itens subsequentes abordam-se em detalhes as análises realizadas, tanto no cenário de simulação *off-line* quanto no cenário de operação em tempo real, onde o desempenho da estratégia de SIL foi avaliado.

5.2.1 Análise Prévia *Off-line*

Como dito anteriormente, o objetivo da avaliação inicial *off-line* do algoritmo de CCVV é determinar os tempos associados na resolução do problema de otimização, para cada cenário de violação das tensões previsto com a dinâmica da carga.

Assim, um primeiro caso foi analisado adotando a estrutura do algoritmo conforme proposto no item 4.5.2. Tal estrutura considera uma população ou repertório de 20 anticorpos, dos quais, 15 (os de melhor afinidade) são escolhidos para serem amadurecidos e 5 para serem diversificados a cada nova geração (imunização).

Dado que o processo de busca e de seleção desses 20 anticorpos é baseado em um sorteio cujo padrão de aleatoriedade encontra-se definido por sementes (*seeds*) no Matlab®, analisaram-se 8 diferentes tipos de sementes com intuito de corroborar a correta resposta da metodologia de otimização e os tempos associados.

O gráfico da Figura 47 apresenta o número de gerações atingidas na convergência do algoritmo, para os 7 cenários de violação das tensões registrados durante a variação da carga nos horários das 20h00, 22h00, 00h00, 02h00, 09h00, 10h00 e 11h00. Em função das 8 sementes aplicadas na resolução do algoritmo, obtiveram-se 8 resultados diferentes de

convergência para cada cenário de violação, destacando-se apenas no gráfico os valores máximo, mínimo e médio desses resultados.

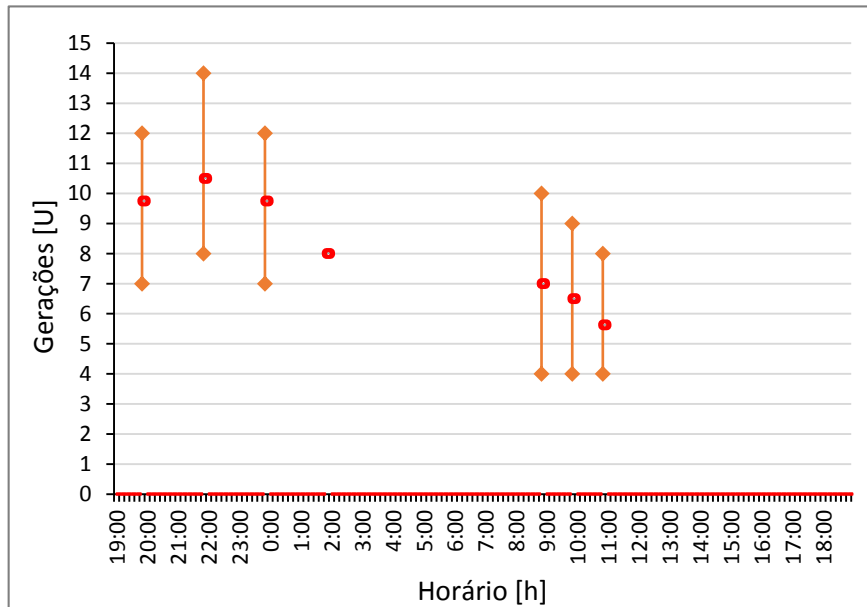


Figura 47. Gerações atingidas na convergência do algoritmo de CCVV baseado na estrutura proposta em 4.5.2.

A representação destes resultados em função dos tempos de execução registrados pelo algoritmo é ilustrado no gráfico da Figura 48. Da mesma forma, são distinguidos no gráfico os tempos máximo, mínimo e médio obtidos das simulações.

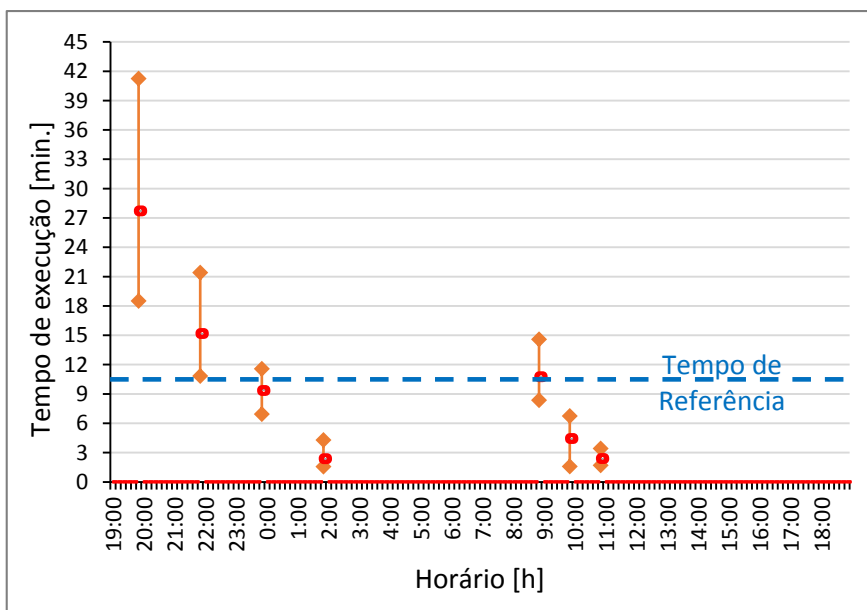


Figura 48. Tempos de execução atingidos na convergência do algoritmo de CCVV baseado na estrutura proposta em 4.5.2.

Conforme se pode constatar na Figura 48, para os cenários de violação da tensão registrados nos horários das 20h00, 22h00, 00h00 e 09h00, os valores máximos de tempo estão posicionados por acima do “Tempo de Referência” de 10 min. Portanto, é possível concluir que existem situações nas quais o algoritmo de CCVV não cumprirá o objetivo de recompor as tensões no sistema dentro da janela de tempo prevista dos 10 min.

Logo, em função destes primeiros resultados determinaram-se as seguintes estratégias que visam diminuir o tempo de resposta do algoritmo de CCVV:

- a) ESTRATÉGIA 1: Reduzir o espaço de busca do algoritmo.

Conforme explicitado no item 4.5.2, especificamente no “Estágio 1” da estrutura do algoritmo de CCVV, o espaço de busca está sendo restringido de acordo com o cenário de violação da tensão no sistema. Ou seja, serão consideradas todas as posições disponíveis de tapes inferiores ou superiores às posições atuais dos equipamentos, porém sem considerar que podem existir combinações de tapes muito afastadas das posições atuais que seguramente não trarão uma solução ótima ao problema. Portanto, pensou-se em reduzir o espaço de busca a uma faixa de 5 tapes por cima ou por baixo da posição atual de cada equipamento, dependendo do cenário de violação da tensão (sobre ou subtensão).

- b) ESTRATÉGIA 2: Manter o espaço de busca original (conforme descrito no item 4.5.2 – Estágio 1) e aumentar o tamanho do repertório ou população inicial para uma composição de 30 anticorpos, sendo 22 deles escolhidos para serem amadurecidos e 8 para serem diversificados a cada nova geração.

Conforme exposto em (Castro e Zuben, 2002), o aumento no tamanho do repertório de anticorpos traz como resultado a diminuição no número de gerações processadas na obtenção da convergência.

- c) ESTRATÉGIA 3: Executar a ESTRATÉGIA 2, porém reduzindo o espaço de busca em conformidade com a proposta da ESTRATÉGIA 1.

Os gráficos das Figuras 49 e 50 sintetizam os resultados obtidos para todos os casos simulados (Original, ESTRATÉGIA 1, ESTRATÉGIA 2 e ESTRATÉGIA 3). Na Figura 49 apresentam-se os resultados em função do número de gerações atingidas na convergência do algoritmo de CCVV. Já no caso da Figura 50, os resultados são apresentados em função dos tempos de execução registrados por este algoritmo.

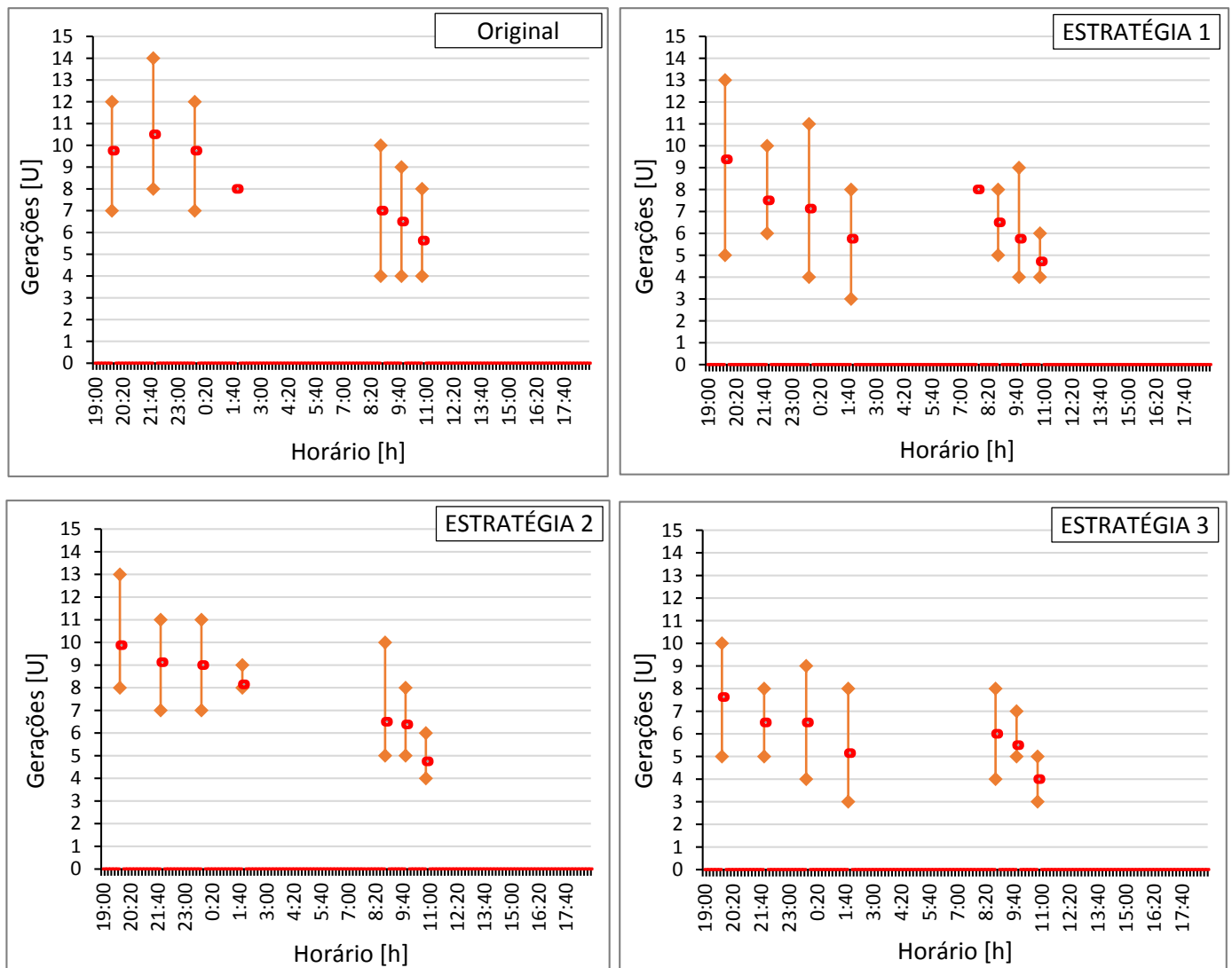


Figura 49. Gerações atingidas na convergência do algoritmo de CCVV para as 8 sementes analisadas no teste *off-line*.

Ao comparar os gráficos da Figura 49 é possível concluir que, a ESTRATÉGIA 3, que combina um aumento do repertório de anticorpos com a diminuição do espaço de busca, reduz na maioria dos casos o número de gerações necessárias para obter a convergência final do algoritmo de CCVV. A princípio isto pode levar a pensar que a ESTRATÉGIA 3, com o menor número de gerações processadas de todos os casos propostos, é a que melhor resposta de tempo deveria apresentar. No entanto, considerou-se também pertinente realizar uma análise comparativa dos tempos de resposta obtidos para cada caso simulado, tal como se apresentam na Figura 50.

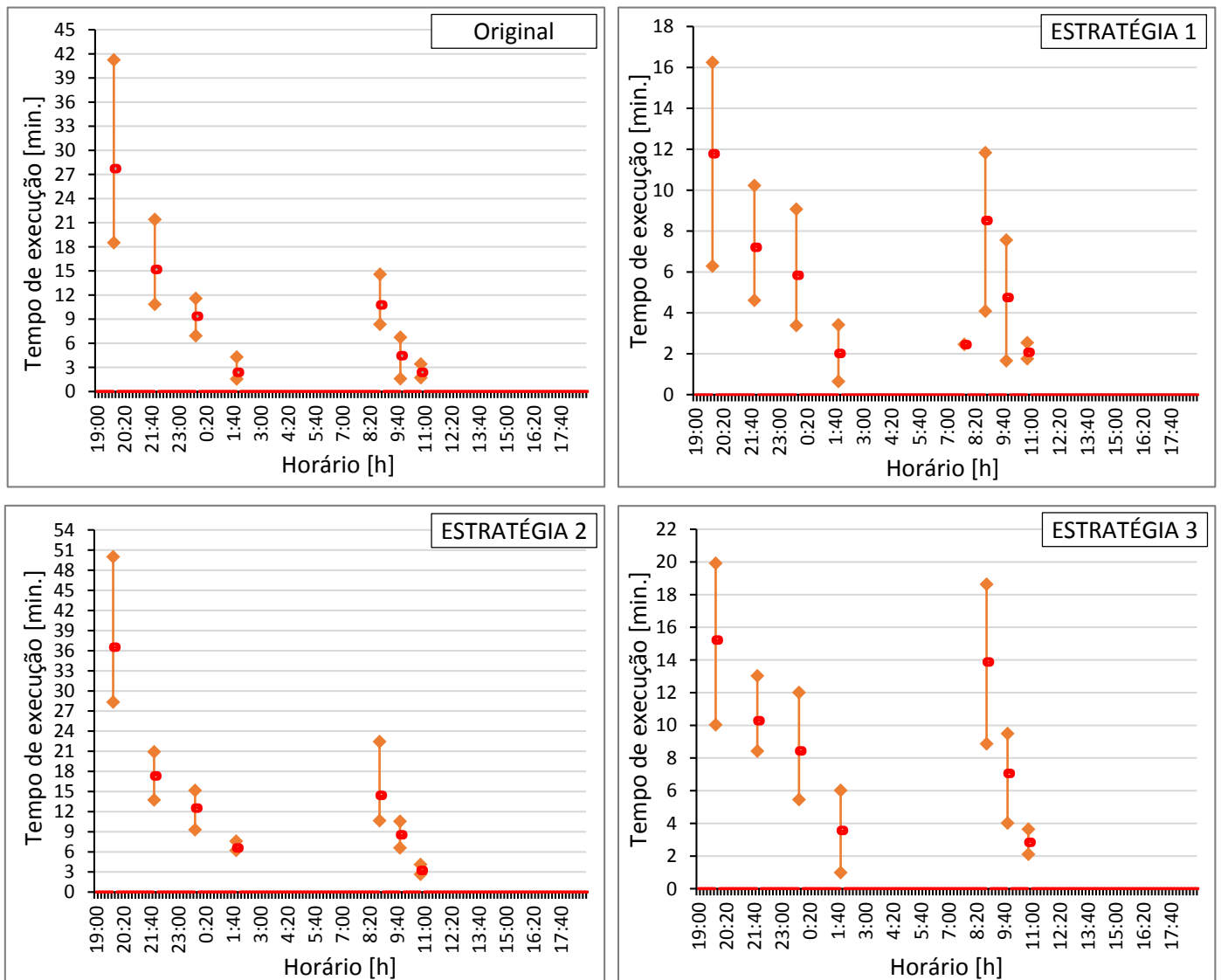


Figura 50. Tempo de execução atingido na convergência do algoritmo de CCVV para as 8 sementes analisadas no teste *off-line*.

Desse modo, ao comparar os gráficos da Figura 50 observa-se que a ESTRATÉGIA 1, com um maior número de gerações processadas em comparação com a ESTRATÉGIA 3, é a que menor tempo de resposta apresenta na resolução do algoritmo de CCVV. Portanto, isto leva à conclusão que a diminuição do número de gerações, obtida com o aumento da população de anticorpos, traz em contrapartida um aumento no tempo de execução do algoritmo. Dessa forma, descarta-se a escolha inicial da ESTRATÉGIA 3 e adota-se a ESTRATÉGIA 1 como proposta para avaliação da estratégia de SIL.

Cabe ressaltar que, apesar da ESTRATÉGIA 1 apresentar um melhor tempo de resposta dentre as estratégias propostas, existem cenários como os das 20h00 e 9h00 onde este tempo

ultrapassa os 10 min., contudo, uma solução será proposta durante a execução do algoritmo em tempo real cujo detalhamento será exposto no subitem a seguir.

5.2.2 Análise em Tempo Real

Para avaliação do desempenho da estratégia de SIL, a operação em tempo real do algoritmo de CCVV é realizada considerando a aplicação da “ESTRATÉGIA 1” determinada da análise *off-line*. Esta estratégia propõe a simplificação do espaço de busca no processo de otimização com intuito de reduzir o tempo de resposta do algoritmo de controle.

Assim, das 8 sementes (*seeds*) analisadas na ESTRATÉGIA 1, escolheu-se aquela que gerou o tempo de resposta mais crítico dentre todas. Ou seja, a semente cujo tempo de resposta do algoritmo apresenta um maior afastamento do valor médio registrado para cada cenário de violação. Tal semente corresponde à “semente 7” ou “*seed 7*” do Matlab® e sua resposta é ilustrada na Figura 51.

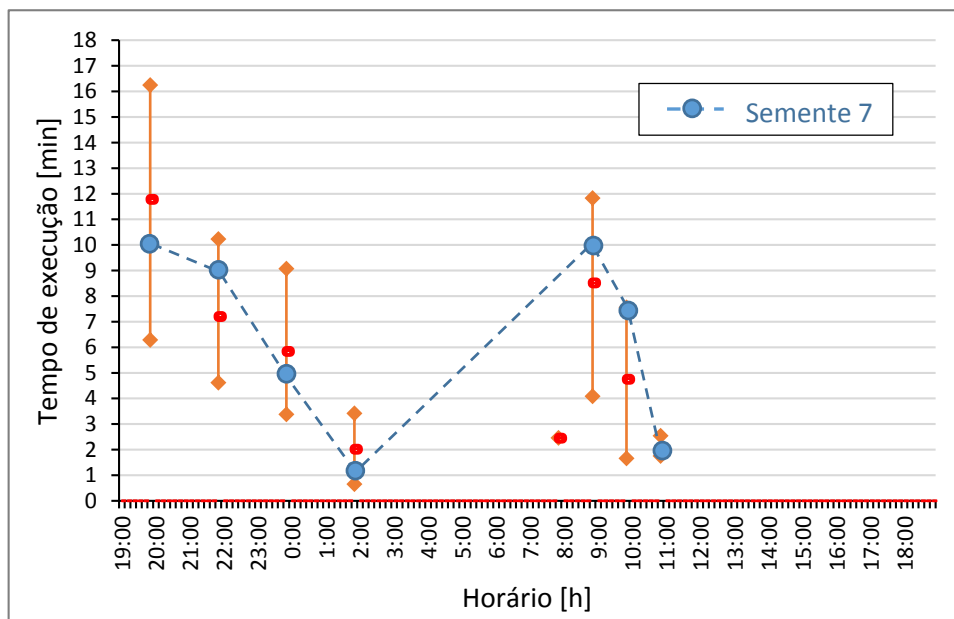


Figura 51. Tempo de execução atingido na convergência do algoritmo de CCVV com a avaliação da “semente 7” no Matlab®.

Destarte, a partir da operação do algoritmo de CCVV com seu processo de busca baseado na ESTRATÉGIA 1 e padrão de aleatoriedade definido pela “semente 7”, avaliou-se o desempenho global da estratégia de SIL. Nesta avaliação, visou-se examinar a operação

sinérgica e em tempo real de todas as etapas que conformam a estratégia de SIL, conforme descritas no fluxograma da Figura 32.

Como resultado inicial desta avaliação registrou-se o tempo total de execução das etapas de requisição, verificação e armazenamento das medições (“treq” na Figura 52). Isto é feito para os 144 ciclos de medição efetuados de forma automática em intervalos de 10 em 10 minutos, durante a operação da estratégia de SIL. Tais etapas avaliadas correspondem aos estágios “v”, “vi” e “vii” do fluxograma da Figura 32 e o registro da sua resposta é apresentado através do gráfico de colunas ilustrado na Figura 52.

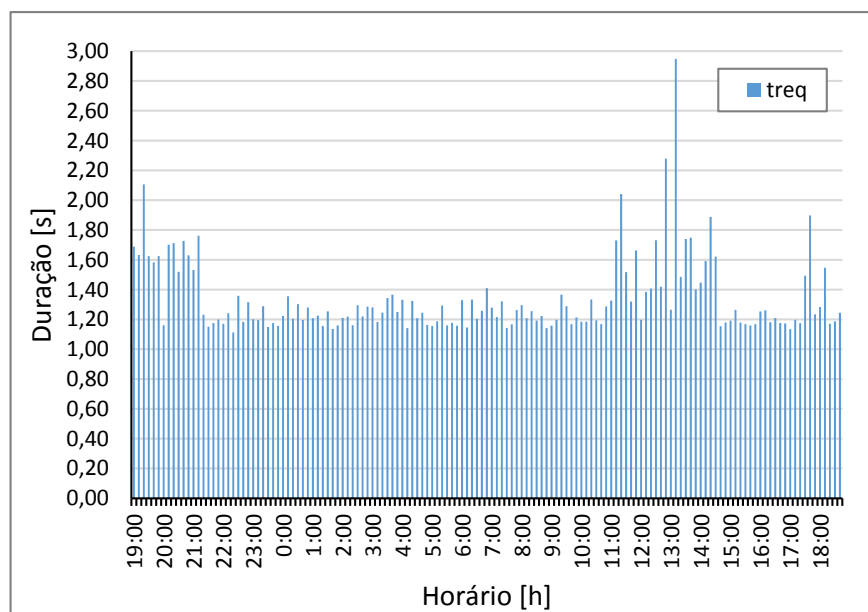


Figura 52. Desempenho da estratégia de SIL na requisição, verificação e armazenamento das medições – Teste em tempo real do algoritmo de CCVV.

Nesta figura, observa-se que o tempo total de execução das etapas de requisição, verificação e armazenamento das medições apresentou, no pior dos casos (às 13h10), um valor máximo de aproximadamente 3 s. Tal resposta pode ser considerada “satisfatória” dentro da janela de tempo de 10 min estabelecida para solução do problema de otimização do CCVV.

As medições coletadas no Matlab® são posteriormente processadas pelo algoritmo ou função de “Fluxo de Carga” para a determinação do estado atual do sistema (perfil de tensão). Ao ser esta função parte fundamental da operação da estratégia de SIL, avaliou-se também seu desempenho e os resultados obtidos são apresentados através do gráfico de colunas da Figura 53.

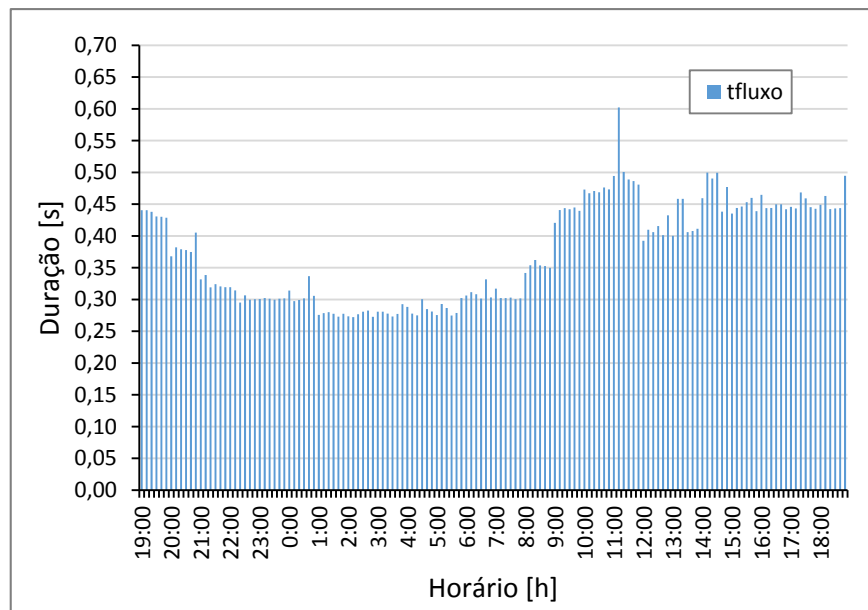


Figura 53. Desempenho da estratégia de SIL na execução da função de “Fluxo de Carga” – Teste em tempo real do algoritmo de CCVV.

Nota-se na Figura 53 que o tempo de execução da função de “Fluxo de Carga” (tfluxo) não ultrapassa os 0,60 s para todos os 144 ciclos de medição executados durante a operação da estratégia de SIL. Tal resposta pode ser julgada também como “satisfatória” ao considerar como referência a janela de tempo de 10 min. Com a determinação do estado do sistema a estratégia de SIL avalia a necessidade de executar ou não, na sequência, o algoritmo ou função de CCVV.

Tendo em vista que existem cenários de violação da tensão nos quais o tempo de execução (convergência) do algoritmo pode ultrapassar a referência de 10 min, uma técnica foi pensada para limitar seu tempo de operação durante a simulação em tempo real.

A referida técnica compreende a inserção de uma restrição (proposição) a mais no “Critério de Parada” do algoritmo, a qual estabelece a finalização do mesmo após ter transcorrido um tempo de execução de 420 s. (7 min). Vale ressaltar que esta técnica tem sido adotada depois de verificar que o número de gerações de anticorpos processados durante este intervalo é suficiente para obter, pelo menos, uma solução “ótima local” que leve o perfil de tensão da rede dentro dos limites de operação adequada.

Como resultado desta implementação, apresenta-se no gráfico de colunas da Figura 54 o tempo de resposta do algoritmo de CCVV (talg) registrado durante a avaliação do desempenho da estratégia de SIL.

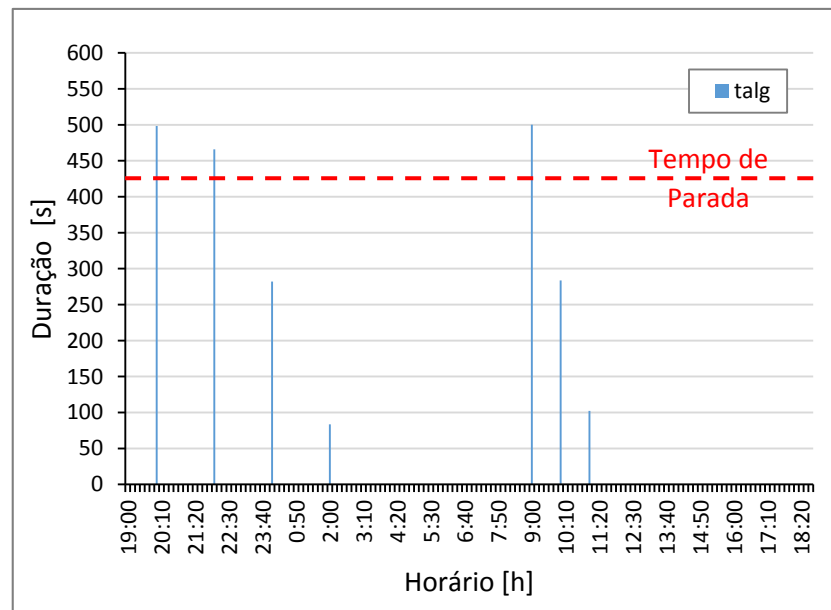


Figura 54. Desempenho da estratégia de SIL na execução da função de CCVV – Tempo de convergência.

Da Figura 54 observa-se que o algoritmo de CCVV foi executado pela estratégia de SIL apenas nos horários das 20h00, 22h00, 00h00, 02h00, 9h00, 10h00 e 11h00, horários estes em que aconteceram as violações dos limites operacionais da tensão. Nota-se também que a operação do algoritmo de CCVV foi restringida pelo “Critério de Parada” nos horários das 20h00, 22h00 e 9h00, dado que os registros de tempo não atingiram o valor máximo de 600 s (10 min.) apesar de ter ultrapassado o “Tempo de Parada” estabelecido em 420 s.

Cabe salientar que a escolha da “semente 7” foi realizada com intuito de ter estes cenários de maior tempo de execução do algoritmo, permitindo assim, testar a “técnica de parada” proposta.

Analogamente à resposta no domínio do tempo apresentada na Figura 54, mostra-se também o desempenho da função de CCVV na gestão da conformidade da tensão no sistema, através do registro dos perfis de tensão nos nós considerados como “estratégicos” dentro da RD (840, 848, 844, 858, 854, 824 e 808). Tais registros são apresentados detalhadamente no Apêndice F deste documento. No entanto, a título de exemplo, a Figura 55 apresenta o comportamento da tensão no nó 840 que corresponde ao fim do alimentador.

Nos gráficos da Figura 55 é possível corroborar os sete cenários de operação do algoritmo de CCVV registrados na Figura 54 para os horários das 20h00, 22h00, 00h00, 02h00, 9h00, 10h00 e 11h00. Estes cenários são identificados pelos picos de tensão que ultrapassam

momentaneamente os limites operacionais ($V_{mín}$ e $V_{máx}$) estabelecidos. Neste caso, a atuação do algoritmo de CCVV fica perceptível ao observar o restabelecimento das tensões dentro da faixa de operação adequada (0,93 – 1,05), após ter-se verificado a ocorrência da violação.

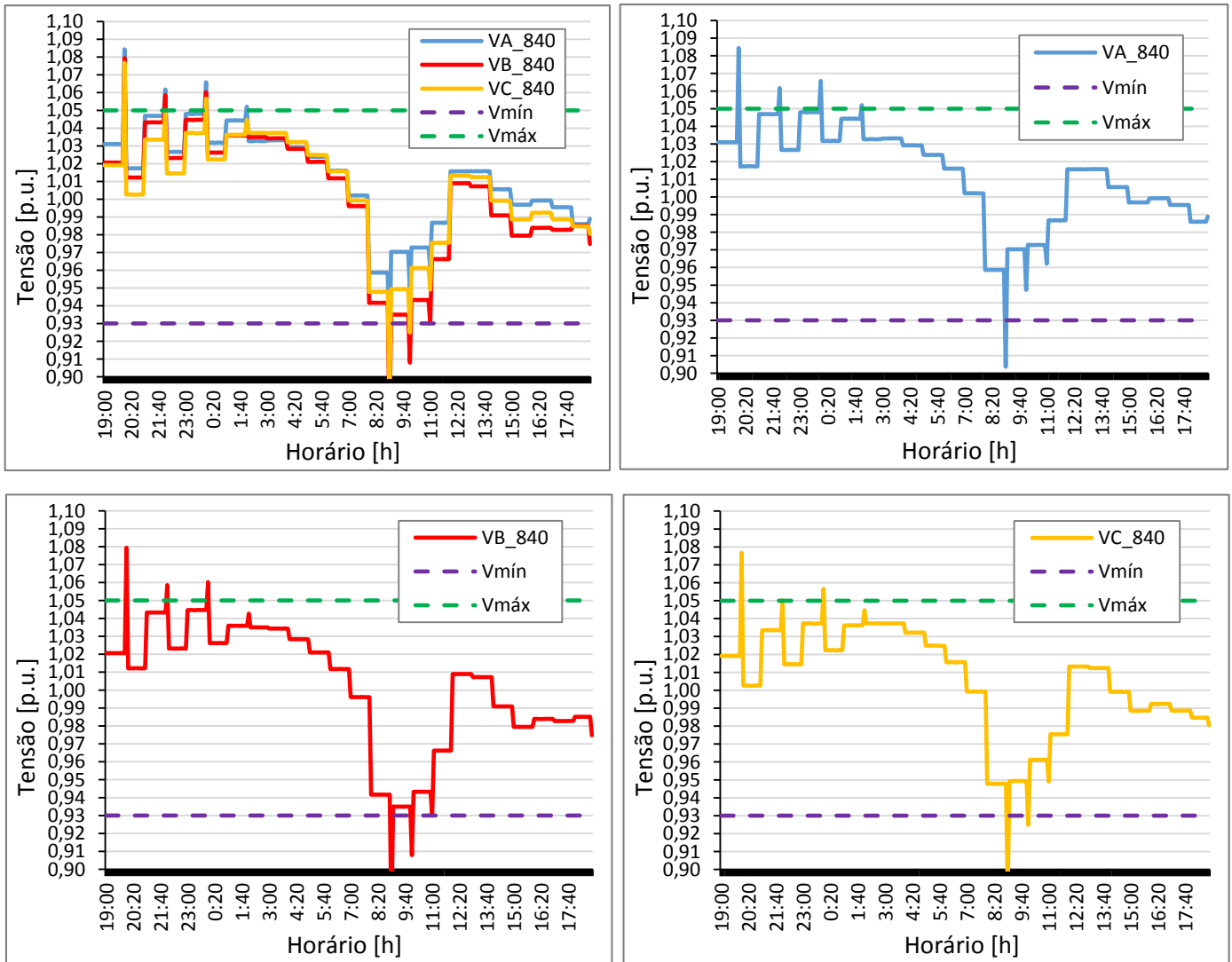


Figura 55. Perfil de tensão do nó 840 obtido durante o teste em tempo real do algoritmo de CCVV.

Nota-se que, para os cenários de violação da tensão às 20h00, 22h00 e 9h00, onde a operação do algoritmo de CCVV foi restringida pela transgressão do “Tempo de Parada” de 420 s., a solução ótima encontrada até então garantiu perfeitamente o restabelecimento das tensões dentro dos limites operacionais adequados.

A Figura 56 a seguir apresenta o número de gerações de anticorpos processadas pelo algoritmo de CCVV durante sua operação em tempo real, para os sete cenários de violação da tensão já descritos.

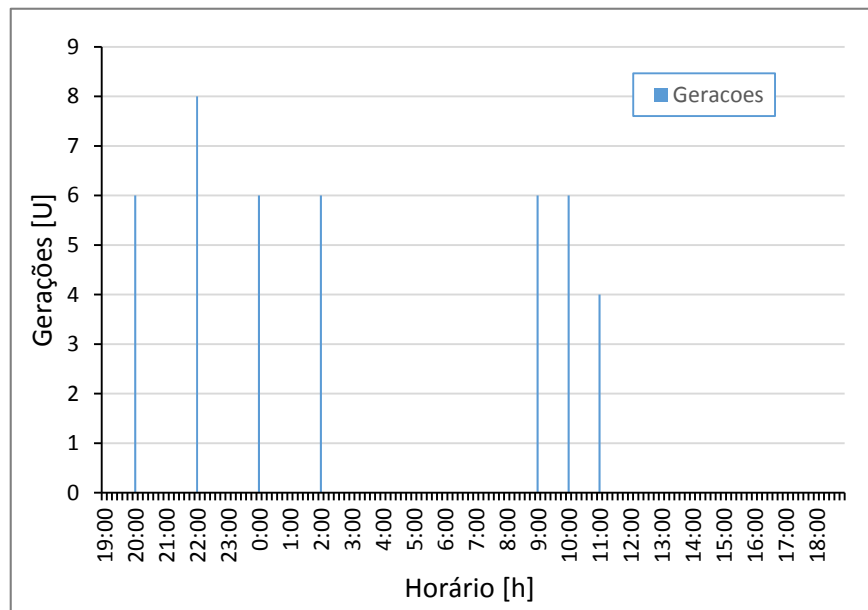


Figura 56. Desempenho da estratégia de SIL na execução da função de “CCVV” – Número de gerações de anticorpos processadas.

Ao comparar os registros desta figura com os apresentados na Figura 54 é possível constatar que, para cada cenário de violação, o número de gerações de anticorpos processadas não guarda relação direta com o tempo demandado na execução do algoritmo de CCVV. Isto deve-se ao fato da técnica de SIA ser um método não determinístico, onde a obtenção do repertório de anticorpos para cada geração depende de um sorteio no espaço de busca.

Outro aspecto importante a se avaliar no desempenho da estratégia de SIL é a execução ou comando das ações de controle determinadas pela função de CCVV. Esta tarefa corresponde ao estágio “viii” do fluxograma da Figura 32, e está caracterizada pelo uso da interface RSCAD-Matlab®. Neste caso, as ações de controle determinadas pelo algoritmo ou função de CCVV no Matlab® são enviadas, através da referida interface, ao sistema supervisório operado no RSCAD/RunTime. Conseqüentemente, este supervisório executará a operação dos equipamentos de controle de Volt/VAr da RD virtual operada no *hardware* do RTDS.

O gráfico de colunas da Figura 57 apresenta o tempo total gasto na execução das ações de controle determinadas pelo algoritmo de CCVV, para cada cenário de violação da tensão ocorrido durante a avaliação da estratégia de SIL. Complementando estes registros, apresenta-se na Figura 58 as variações de tapes registradas pelos equipamentos de controle de Volt/VAr, para todas ações de controle comandadas pelo algoritmo de CCVV.

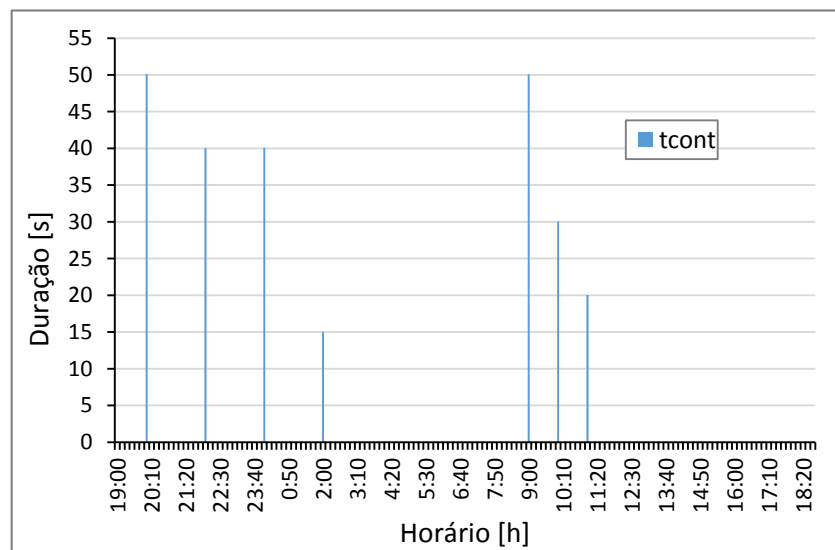


Figura 57. Desempenho da estratégia de SIL na execução das ações de controle durante o teste em tempo real do algoritmo de CCVV.

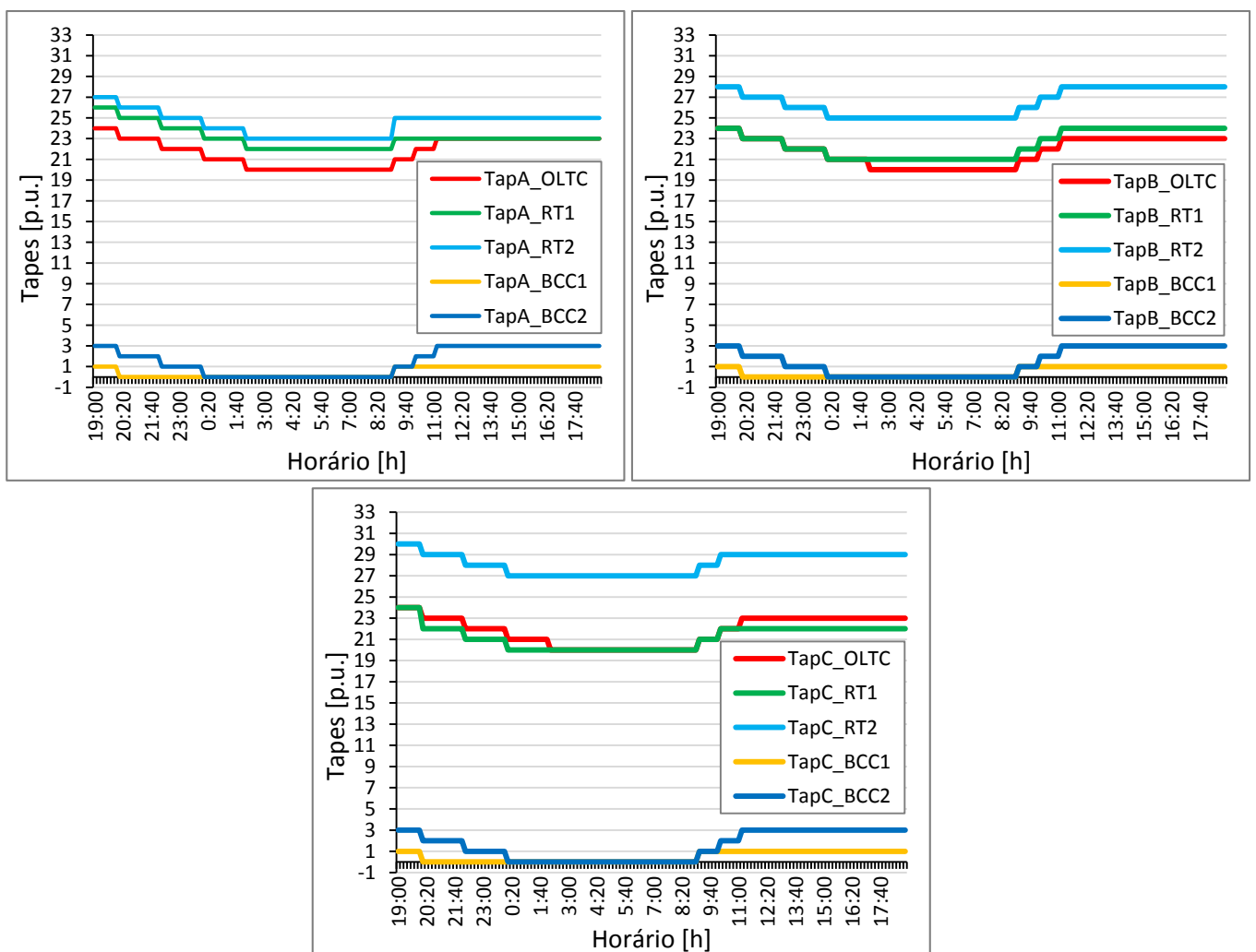


Figura 58. Variações dos taps registradas pelos equipamentos de controle de Volt/VAr durante o teste em tempo real do algoritmo de CCVV.

Do gráfico da Figura 57 observa-se que o tempo máximo registrado no comando das ações de controle não ultrapassou os 50 s. Os tempos registrados neste gráfico consideram o envio sequencial (não simultâneo) dos comandos de operação dos tapes de cada equipamento de controle de Volt/VAr da rede.

Por outro lado, os gráficos da Figura 58 mostram claramente que houve a participação de todos os equipamentos de controle de Volt/VAr da RD nas ações definidas pela função de CCVV. Cabe destacar que, em concordância com o objetivo da otimização baseada em SIA, as operações registradas dos tapes correspondem às de menor custo associado (com exceção dos cenários nos quais se teve a atuação da estratégia de parada do algoritmo).

Finalmente, o gráfico de colunas da Figura 59 sintetiza o desempenho da estratégia de SIL como um todo, através da representação do tempo total de operação de todas suas etapas, para os sete cenários de violação da tensão suscitados na rede.

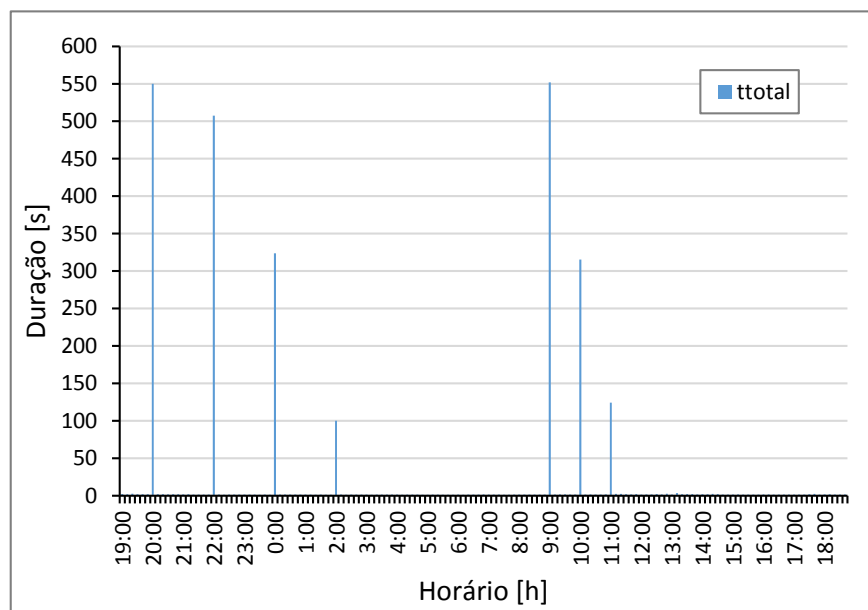


Figura 59. Desempenho da estratégia de SIL como um todo na operação da função de CCVV.

Observa-se nesta figura, que o tempo máximo registrado pela operação da estratégia de SIL, para os sete cenários de violação da tensão, manteve-se dentro do período de 10 min (600 s) que foi estabelecido como limite para integralização das leituras e cálculo dos indicadores DRP e DRC conforme estipulado pela ANEEL em (ANEEL, 2017).

É importante ressaltar os seguintes aspectos relacionados com o desempenho da estratégia de SIL proposta:

- Os tempos associados com as tarefas de requisição das informações de medição e monitoração, e execução dos comandos de controle, foram baseados no desempenho do canal de comunicação estabelecido via TCP/IP entre o RSCAD e o Matlab®. Portanto, valores reais podem ser assumidos na bancada ao se ter o conhecimento destes tempos em uma rede de telecomunicações real.
- Os tempos associados com a execução das funções de “Fluxo de Carga” e “Controle de Volt/VAr” estão baseados na capacidade de processamento do computador utilizado nas simulações (Memória RAM 8,00 GB, processador Intel® Core™ i5-3330 @ 3.00 GHz). Portanto, o uso de processadores com maior capacidade, possivelmente dispostos em uma arquitetura em paralelo, pode trazer uma diminuição significativa no tempo de execução dos algoritmos associados com tais funções.
- Não foram considerados nas simulações os tempos reais que caracterizam os mecanismos de operação de cada equipamento de controle da rede (TTCC, RT e BCC). Portanto, ao dispor destes valores reais, deve-se apenas acrescentar uma temporização na atuação dos componentes da RD modelada no RSCAD. Contudo, deve-se analisar uma possível diminuição no “Tempo de Parada” do algoritmo de CCVV com intuito de estender o tempo disponível para as ações de controle.

5.3 Comparação de Metodologias de Controle

Depois de verificada a correta operação do esquema de SIL, considerou-se oportuno realizar uma comparação de respostas entre o método de controle convencional de Volt/VAr, aplicado inicialmente na compatibilização RSCAD-Matlab®, e o método de controle coordenado, aplicado na validação da estratégia de SIL.

O método de controle convencional de Volt/VAr considera um cenário típico de regulação da tensão em uma RD, onde os BCC do alimentador são mantidos fixos durante o dia e a tarefa de regulação dinâmica da tensão fica especificamente a cargo dos “controladores locais” do TTCC da SE e dos RT do alimentador.

Já no caso do controle coordenado de Volt/VAr, tem-se a técnica de otimização baseada em SIA operando no nível do supervisor, a qual determina de forma remota a participação de “todos” os equipamentos de controle de tensão (TTCC da SE e RT do alimentador) e potência

reativa (BCC do alimentador) da rede, na tarefa de regulação dinâmica da tensão ao longo do dia.

Com intuito de comparar ambas as metodologias de controle de Volt/VAr, estabeleceram-se parâmetros iguais de regulação nas estratégias de controle propostas por cada uma delas. Assim, os valores de 0,93 e 1,05 p.u., estipulados pela ANEEL em (ANEEL, 2017), foram adotados como referência na parametrização dos limites de regulação mínimo e máximo, respectivamente.

No caso do método de CCVV tais valores são inseridos como limitações operacionais (V_{min} e V_{max}) da função objetivo $g(\cdot)$ dentro da estrutura do algoritmo. Já no caso do método de controle convencional, novos ajustes dos parâmetros “Ponto de Regulação (*setpoint*)” e “Faixa de Regulação (*bandwidth*)” foram estabelecidos nos controladores (relés ANSI 90) do sistema modelado no RSCAD, com intuito de estabelecer os limites estipulados pela ANEEL em todos os nós de carga. Estes novos ajustes são apresentados nas Tabelas do Apêndice G.

Como resultado da avaliação em tempo real das metodologias de controle de Volt/VAr convencional e coordenado, apresentam-se na Figura 60 os gráficos que descrevem o comportamento dos tapes nos equipamentos de controle, para os dois métodos analisados.

Da inspeção visual destes gráficos é possível identificar que, nos horários entre as 20h00 e 02h00 e entre as 08h00 e 12h00, apresenta-se um maior estresse na operação dos RT para o caso da metodologia convencional. Evidentemente, um dos fatores que influencia neste comportamento é a falta de cooperação (operação em conjunto) dos BCC, pois estes são mantidos fixos o tempo todo.

Entretanto, outro fator importante observado neste caso é a falta de cooperação na regulação da tensão por parte do OLTC do TTCC da SE. Isto acontece porque o regulador do OLTC não foi sensível ao cenário de variação da tensão suscitado, ou seja, na área sob o controle do OLTC não foram detectadas violações dos limites operacionais da tensão. Tal característica é inerente a este tipo de controle, onde o regulador de cada equipamento possui seus próprios ajustes e opera de forma independente.

Pelo contrário, ao observar os gráficos que representam a resposta da metodologia de controle coordenado constata-se que, na maioria dos casos, a regulação da tensão acontece com a participação de todos os equipamentos de controle instalados na rede. Neste caso, a estratégia de operação determinada pela técnica de SIA, para cada cenário de violação da tensão suscitado ao longo dia, corresponde à de menor custo associado com o chaveamento dos equipamentos.

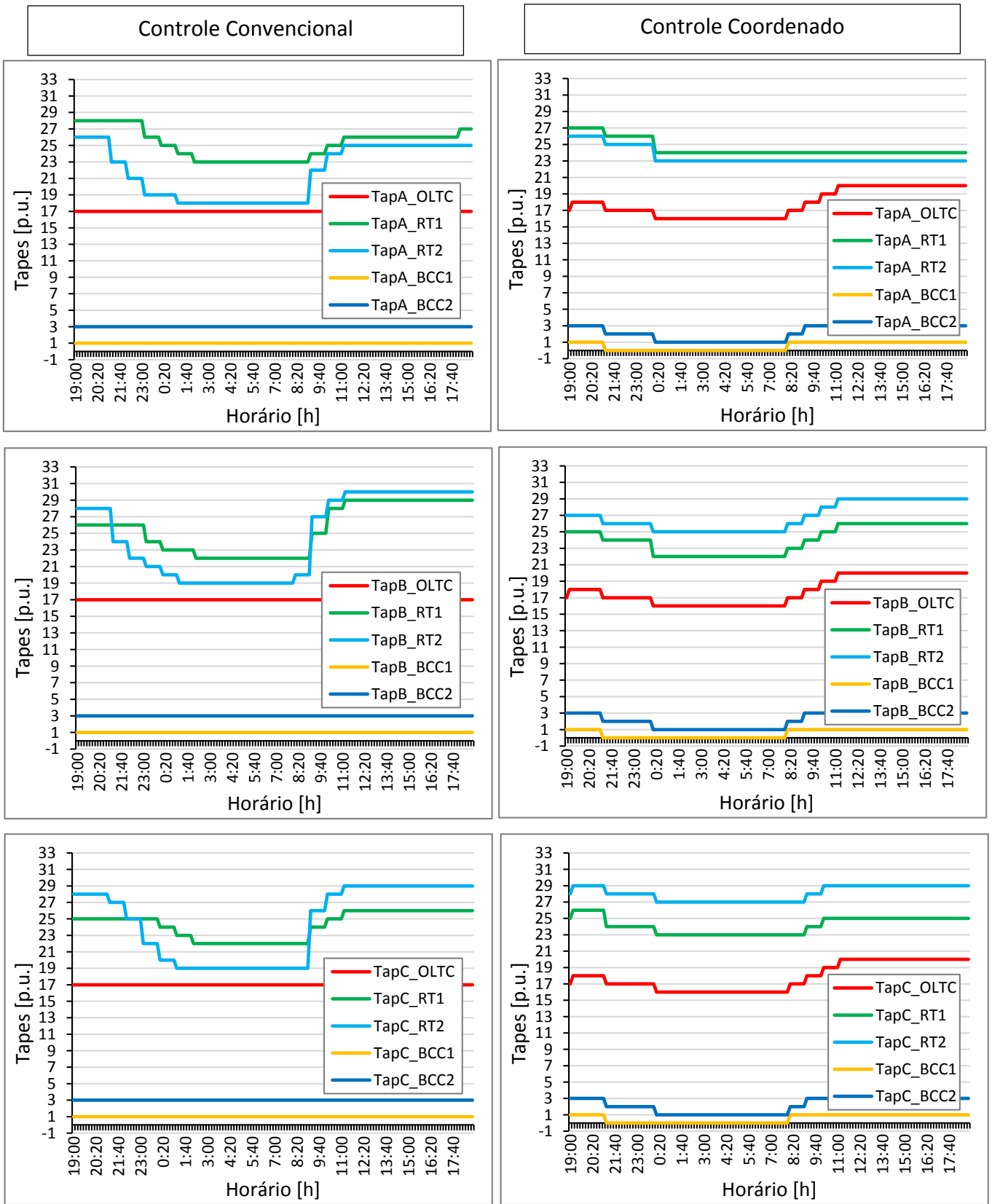


Figura 60. Operações de tapes registradas pelos equipamentos de controle de Volt/VAr durante o teste de comparação das metodologias de controle convencional e coordenado.

Fazendo uma quantificação dos resultados ilustrados na Figura 60 tem-se que, no cenário de controle convencional foram registradas um total de 263 operações de chaveamento durante o dia, enquanto que no cenário de controle coordenado o valor registrado foi de 222 operações. Destarte, estes resultados mostram que o CCVV traz uma vantagem na diminuição do número de operações dos equipamentos.

Por outro lado, da análise de custos associados às operações dos equipamentos tem-se que, no cenário de controle convencional se apresenta um custo total de operações de R\$ 53,64, enquanto que no cenário de controle coordenado o custo é de R\$ 53,96. Neste caso, a vantagem do controle coordenado não é perceptível, pois apesar de apresentar um menor número de operações este cenário envolve a participação de equipamentos com alto custo de chaveamento, tais como o TTCC e BCC. No entanto, cabe destacar o impacto na redução da vida útil dos RT que a estratégia de controle convencional apresenta, dado que as operações de controle de tensão se concentram especificamente nestes equipamentos.

Complementando os resultados da Figura 60, as Figuras H.1 e H.2 do Apêndice H apresentam os gráficos que descrevem o comportamento da tensão ao longo do dia (perfil de tensão) para os 8 nós identificados como estratégicos dentro do sistema “34-bus Feeder modificado” (vide Figura 43), tanto para o sistema operando com a metodologia de controle convencional como para o sistema com controle coordenado de Volt/VAr. Acrescenta-se também neste apêndice os gráficos dos perfis de tensão capturados da simulação do sistema operando sem estratégia alguma de controle da tensão. Estes estão apresentados na Figura H.3.

A título de exemplo, apresentam-se, apenas na Figura 61, os perfis de tensão que correspondem ao nó 840 (fim do alimentador) para três cenários diferentes de operação da RD: (1) com controle convencional (local) de Volt/VAr, (2) com controle coordenado de Volt/VAr, e (3) sem estratégia alguma de controle da tensão.

No gráfico (1) da Figura 61 nota-se que, nos horários entre as 20h30 e 2h30 e entre as 8h30 e 11h30, apresentam-se vários picos que revelam os cenários de violação da tensão com consequente restabelecimento por parte dos RT do alimentador. Ressalta-se, nestes horários, a alta sensibilidade apresentada pelos RT frente às variações de tensão produzidas pela dinâmica da carga. Isto acontece porque após o restabelecimento da tensão por parte dos RT o novo perfil se aloca bem próximo dos limites de ajuste da “Faixa de Regulação” (V_{\min} – V_{\max}), tornando os RT sensíveis a posteriores variações bruscas da tensão na rede.

Pelo contrário, no gráfico (2) da mesma figura observa-se que a metodologia de CCVV registra uma quantidade reduzida de picos na tensão, caracterizando uma menor sensibilidade na atuação desta estratégia de controle. Este comportamento atribui-se ao envolvimento de passos maiores de tensão na regulação, como resultado da inclusão dos BCC e a participação mais ativa do OLTC da SE na estratégia de controle.

Já no gráfico (3) da Figura 61 é possível apreciar qual seria o comportamento esperado da tensão no nó 840 se não houvesse alguma estratégia de controle sendo aplicada no sistema.

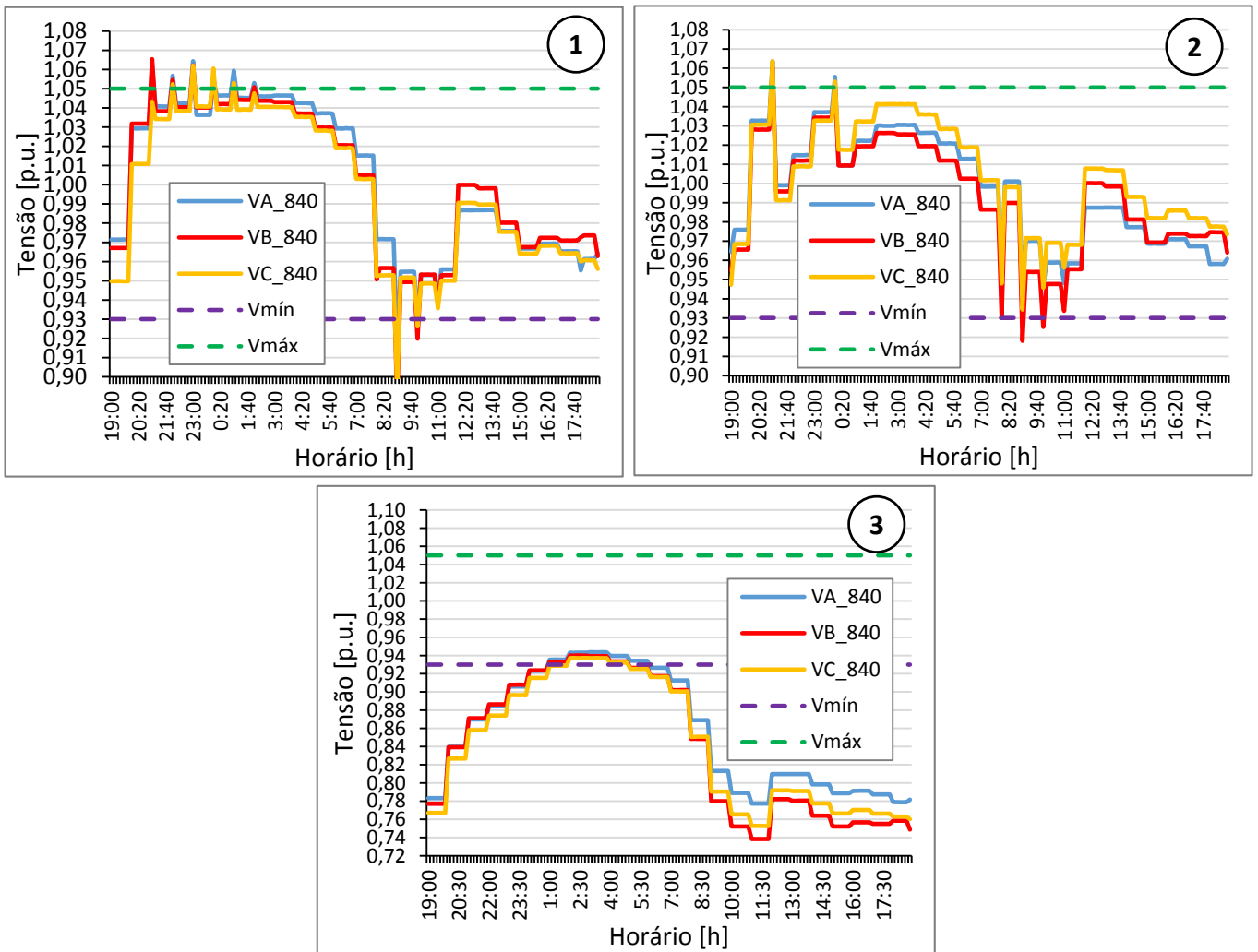


Figura 61. Perfis de tensão do nó 840 para diferentes cenários de operação do sistema, (1) com controle convencional de Volt/VAR, (2) com controle coordenado de Volt/VAR, e (3) sem estratégia alguma de controle.

Tal como foi elucidado no item 4.1, uma das principais vantagens da simulação digital de sistemas em tempo real é sua aplicação em testes de malha fechada (HIL) com dispositivos reais de proteção e controle. Esta vantagem foi aproveitada na alocação de um medidor real em

um dos nós da RD operada no *hardware* do RTDS, para medição trifásica da tensão pelo período de 24 horas. Mais uma vez, considerou-se estratégico fazer tais medições no nó 840 associado ao fim do alimentador da rede.

As medições coletadas através do medidor correspondem aos valores eficazes médios calculados em intervalos de 1 s no período total de simulação de 24 horas. Tais medições apresentam maior precisão em comparação com as medições de tensão coletadas através do esquema de SIL, as quais foram realizadas em intervalos de 10 min.

Como resultados dessas medições, apresentam-se os gráficos das Figuras 62 e 63, que representam os perfis de tensão para o caso do controle convencional e coordenado de Volt/VAr, respectivamente. Devido à precisão dos valores medidos, ambos gráficos permitem mostrar com maior detalhe as regiões dos perfis de tensão que evidenciam a correta atuação dos equipamentos de controle de Volt/VAr.

Ao comparar os gráficos (2) e (3) da Figura 62 com os mesmos gráficos da Figura 63, corrobora-se que ambas as metodologias de controle efetuam corretamente a tarefa de regulação da tensão. Este comportamento fica notável ao observar que, após a ocorrência de cada pico de violação, existe o restabelecimento do perfil da tensão dentro dos seus limites operacionais ($V_{mín}$ e $V_{máx}$).

Outro aspecto importante que pode ser identificado através das medições realizadas é a diferença em resposta de ambas metodologias de controle. No caso da metodologia convencional, os gráficos (4) e (5) da Figura 62 mostram que a resposta dos RT é imediata após a ocorrência da violação da tensão.

Pelo contrário, os gráficos (4) e (5) da Figura 63 mostram que a metodologia de CCVV apresenta um tempo de retardo na execução das ações de controle que é inerente do tempo que demanda o processamento da técnica de otimização aplicada. Este seria o custo pago pela espera de ações de controle que façam uma operação ótima e coordenada dos equipamentos controladores de Volt/VAr da RD.

Finalmente, ao comparar os gráficos (4) e (5) da Figura 63 é possível identificar dois cenários diferentes de desempenho do algoritmo de CCVV. No caso do gráfico (4) observa-se que o algoritmo apresenta um tempo maior de processamento, de aproximadamente 8 min, limitado pelo “Tempo de Parada” da estratégia (7 min). Já no caso do gráfico (5), o tempo de processamento apresentado pelo algoritmo de CCVV é menor, da ordem dos 2 min.

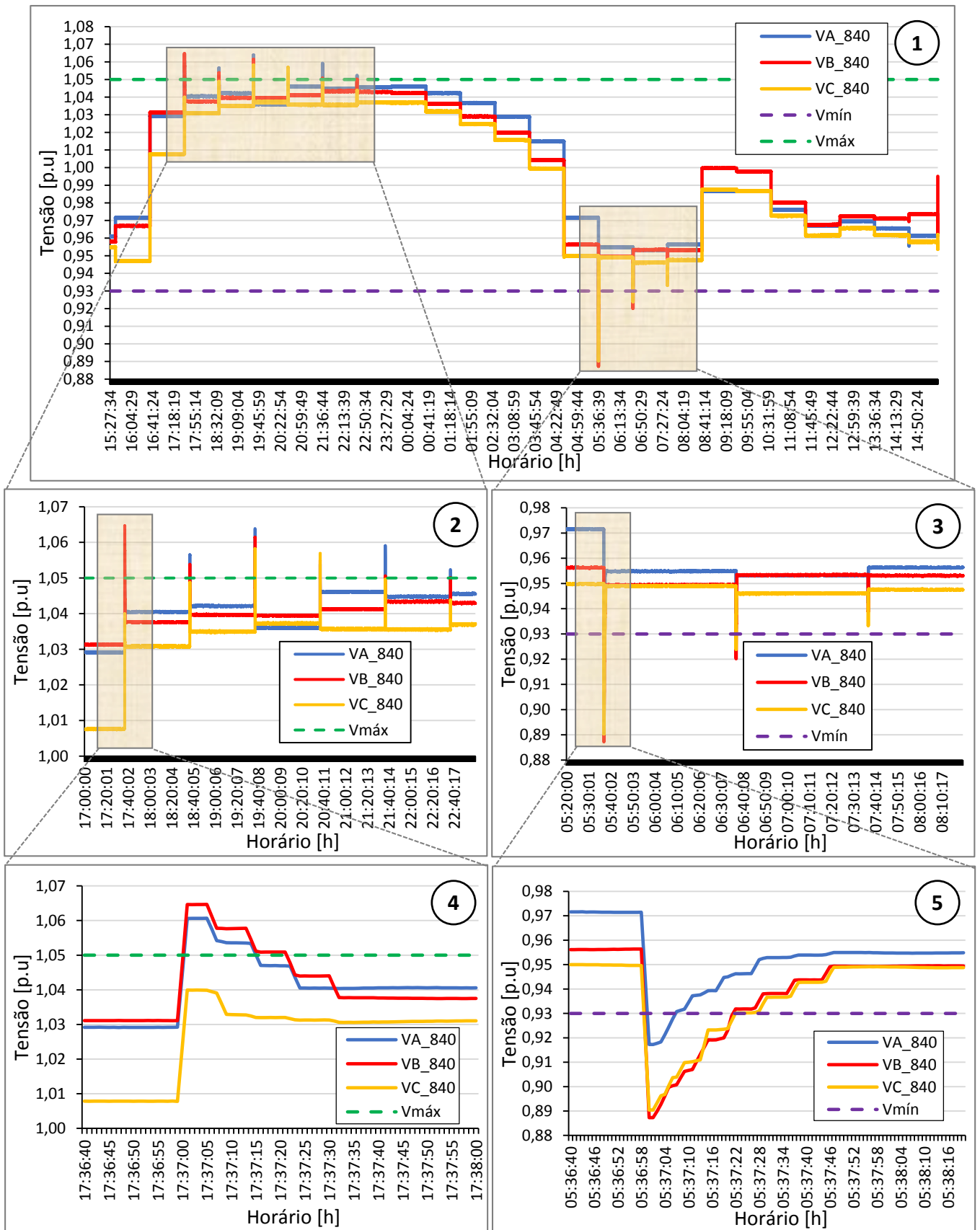


Figura 62. Medições de tensão realizadas no nó 840 através do medidor real, durante o teste do método de controle de Volt/VAR convencional.

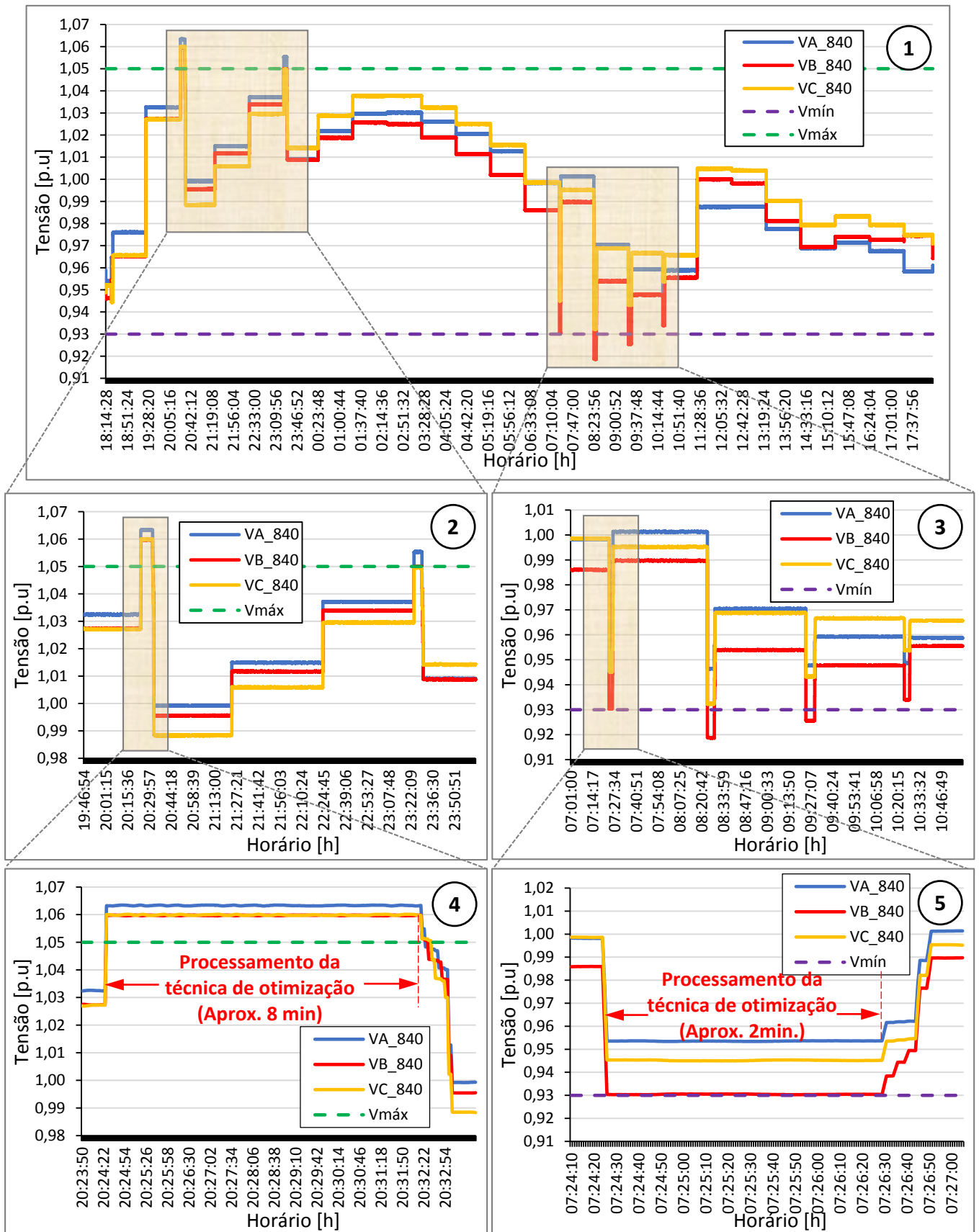


Figura 63. Medições de tensão realizadas no nó 840 através do medidor real, durante o teste do método de controle coordenado Volt/VAr.

Portanto, fica evidente que o algoritmo de CCVV pode apresentar tempos de processamento aleatórios que dependem da velocidade com a qual este algoritmo atinge a solução ótima.

Os gráficos que representam o desempenho da estratégia de SIL para este caso analisado estão apresentados na Figura H.4 do presente documento.

5.4 Considerações Finais

Este capítulo apresentou os resultados experimentais obtidos da avaliação da estratégia de SIL proposta neste trabalho.

Três tipos de testes foram executados nesta etapa com intuito de avaliar a implementação da referida estratégia.

O primeiro teste objetivou verificar e compatibilizar as modelagens entre o RSCAD/*Draft* e Matlab®, permitindo garantir posteriormente a correta operação da função de “Controle de Volt/VAr”. Destaca-se neste teste a detecção de várias discrepâncias nas modelagens realizadas durante as primeiras etapas de implementação da bancada de teste. Tais discrepâncias foram corrigidas e os resultados finais dos perfis de potência e tensão apresentados neste capítulo mostraram uma boa aderência entre os componentes modelados no RSCAD e Matlab®.

Já o segundo teste visou avaliar especificamente o desempenho da estratégia de SIL com a operação em tempo real da função de CCVV. Nesta avaliação foi verificada a operação sinérgica de todas as etapas ou estágios que conformam a estratégia de SIL.

Objetivando-se operar o algoritmo de CCVV em tempo real, uma análise preliminar criteriosa da operação deste algoritmo foi realizada através de simulações *off-line*. Como resultado desta análise foi possível aperfeiçoar a técnica de otimização para aplicação em tempo real, propondo uma nova estratégia que permitiu diminuir o tempo de processamento através da redução do espaço de busca.

Registros relacionados com a operação da estratégia de SIL, tais como os tempos de execução de cada uma das etapas, os perfis de tensão em pontos estratégicos da RD, e posições comandadas dos tapes, permitiram demonstrar a correta operação da estratégia de SIL proposta neste trabalho.

Por fim, um terceiro teste visando comparar as respostas obtidas pela metodologia de controle de Volt/VAr convencional e coordenado, permitiu mostrar as vantagens da aplicação da técnica de SIA na otimização da operação dos equipamentos da rede e, principalmente, do uso de uma estratégia de SIL para sua avaliação em tempo real.

Com a execução deste último teste, evidenciou-se uma das vantagens importantes da bancada de teste proposta, que é a possibilidade de integrar *online* dispositivos reais de medição para avaliação do desempenho da estratégia de controle sob teste.

A partir dos resultados obtidos neste trabalho de pesquisa, apresentam-se no próximo capítulo as principais conclusões e recomendações advindas.

CAPÍTULO 6

6. CONCLUSÕES E RECOMENDAÇÕES

Esta tese de doutorado contribuiu com o desenvolvimento de uma nova estratégia de SIL entre o RTDS e o programa Matlab®, para teste em tempo real de uma função de CCVV aplicada em RD radiais. Como parte fundamental desta proposta, implementou-se uma bancada de teste que utiliza o *software* do RTDS (o RSCAD) e o programa Matlab® para emular a operação real das principais funções de um DMS.

Três funções básicas da AAD foram consideradas na estratégia de SIL proposta para o controle coordenado de Volt/VAR: a função SCADA, de Análise do Sistema de Distribuição e de Automação do Alimentador. Um algoritmo desenvolvido no Matlab® (o algoritmo da estratégia de SIL) integrou estas funções e gerenciou sua operação.

Através de uma interface rápida de comunicação de dados via TCP/IP, entre o RSCAD e o Matlab®, viabilizou-se a troca de informações entre funções durante a operação em tempo real do esquema de controle. A aplicação desta interface tornou o esquema de SIL mais eficiente (em termos de velocidade na transferência de dados), sincronizado, dinâmico e com possibilidades de segregar informações na transmissão.

Com a estratégia de SIL proposta, tanto o desempenho do esquema de automação como o impacto que este ocasiona na RD são avaliados em um ambiente laboratorial, onde vários cenários de operação do sistema real podem ser simulados e dispositivos reais de medição ou monitoração podem ser testados.

Constatou-se que um dos maiores problemas da implementação da bancada de teste da estratégia de SIL é a compatibilização entre as modelagens do sistema no RSCAD e no Matlab®. Vários testes, tanto estáticos (com carga fixa) como dinâmicos (com carga variável), foram executados nas etapas iniciais de implementação com intuito de identificar e corrigir as incompatibilidades encontradas. Finalmente, a obtenção de um alto grau de aderência entre os perfis de potência do sistema no RSCAD/*RunTime* e no Matlab®, para todos os patamares de carga previstos no período de 24 horas, garantiu a compatibilidade das modelagens aplicadas em ambas as plataformas utilizadas.

Com a operação em tempo real do algoritmo de CCVV, através da estratégia de SIL, foi possível analisar a resposta adaptativa do despacho ótimo e coordenado dos equipamentos de controle de Volt/VAr, para os diferentes cenários de operação do sistema estabelecidos pela variação da carga. Intervalos de 10 minutos no processamento do algoritmo de CCVV foram definidos considerando que a ANEEL estabelece este tempo como “período de integralização” para obtenção das medições que servirão no cálculo final dos indicadores DRP e DRC.

Como resultados desta análise se conclui que, 0,7% (4 s) do período de 10 min é suficiente para requisitar, verificar e processar as medições coletadas na função de “Fluxo de Carga” do Matlab®.

Já no caso da execução do algoritmo de CCVV, conclui-se que é necessário estabelecer um limite no tempo de processamento, dado que existem situações nas quais a obtenção de uma solução “ótima global” demanda de um tempo de execução maior do que 10 min. Neste caso, adotou-se um “Tempo de Parada” que limita a execução do algoritmo em um valor “imediatamente superior” a 420 s, ou 70% do período de 10 min.

Com relação ao tempo de execução das ações de controle, conclui-se que é necessário realizar uma análise previa *off-line* da operação do algoritmo de CCVV, para determinar o número total esperado de operações nos tapes durante um dia. A determinação deste parâmetro permitirá saber de forma aproximada o tempo requerido na execução desta tarefa. Para o caso teste, verificou-se que a execução das ações de controle requer apenas de 10% do período de 10 min (60 s). No entanto, cabe ressaltar que este resultado não considera os tempos reais de atuação dos mecanismos de operação dos equipamentos de controle.

Destarte, ao considerar os tempos reais de atuação dos mecanismos de operação, a porcentagem prevista dentro do período de 10 min será maior na execução das ações de controle. Consequentemente, o “Tempo de Parada” no processamento do algoritmo de CCVV deverá ser diminuído.

Por outro lado, da análise dos registros de perfil de tensão capturados durante o teste, verificou-se que para todos os cenários de violação da tensão suscitados durante a simulação da RD, o algoritmo de CCVV atuou corretamente executando as ações de controle de forma ótima e coordenada. Esta verificação permite concluir que todas as etapas previstas dentro da estratégia de SIL foram executadas com sucesso durante o período de simulação.

A vantagem no uso do RTDS no esquema de SIL reside na possibilidade de emular a operação da rede através de um conjunto *hardware/software* específico, independente do conjunto *hardware/software* onde o algoritmo de controle sob teste está sendo processado. Deste modo, o esforço computacional de um não interfere no outro, permitindo-se avaliar de forma separada o desempenho do algoritmo de controle e o desempenho da RD.

Na avaliação do desempenho da RD com a atuação do algoritmo de controle, a arquitetura especial do *hardware* do RTDS apresenta a vantagem de permitir a interação com dispositivos reais externos de medição. Visando verificar esta vantagem, um medidor real foi utilizado neste trabalho para avaliar o desempenho da rede, operando tanto com a metodologia de controle convencional como com a metodologia de controle coordenado de Volt/VAr.

Neste caso, para ambas as metodologias aplicadas, analisaram-se criteriosamente os registros de operação dos tapes dos equipamentos de controle da RD e os respectivos perfis de tensão obtidos pelo medidor real alocado em um dos nós estratégicos da rede. Como conclusões desta análise tem-se que:

- A metodologia de CCVV executa ações de controle mais “igualitárias” que a metodologia convencional. Verificou-se que o controle coordenado apresenta na maioria dos casos a participação de todos os equipamentos de controle da RD, independentemente do local onde a violação de tensão foi detectada. Pelo contrário, na metodologia convencional, constatou-se que as ações de controle são realizadas apenas pelos equipamentos cujos controladores foram sensibilizados pelo cenário de violação da tensão.
- A metodologia de CCVV apresenta uma menor quantidade de operações de tapes como resultado da participação coordenada de todos os equipamentos instalados na rede.
- O problema de violação das tensões na RD pode ser solucionado adequadamente pela estratégia de CCVV dentro da janela de 10 min. Verificou-se que, mesmo não tendo atingido a solução “ótima global” dentro do “Tempo de Parada” de 420 s, a solução “ótima local” obtida até então já garante o restabelecimento das tensões dentro da faixa adequada de operação.

De modo geral, da análise do desempenho da estratégia de SIL em função de todos os testes realizados, conclui-se que:

- A interface de comunicação via TCP/IP estabelecida entre o RSCAD/*RunTime* e o Matlab® permite uma rápida e confiável transmissão de dados nos dois sentidos. Durante as simulações constatou-se que não houve perda de informações ou saturação do canal de comunicação;
- O esquema de laço fechado da estratégia de SIL executa corretamente as ações de interoperabilidade estabelecidas. No teste verificou-se que as medições oriundas do sistema no RTDS foram recebidas corretamente no Matlab® e, os comandos de controle comandados no Matlab® foram recebidos corretamente pelos equipamentos do sistema no RTDS;
- O RSCAD/*RunTime* representa de forma apropriada as funções de uma estação mestre SCADA. Durante as simulações constatou-se que este módulo cumpriu corretamente as funções de coleta, armazenagem e compartilhamento de dados, supervisionou os respectivos comandos de controle ao sistema e viabilizou uma interface amigável com o usuário na operação e monitoração do sistema;

No tocante ao uso do RTDS na modelagem e simulação do Sistema Teste, conclui-se que este equipamento apresenta inúmeras limitações quando da aplicação em sistemas elétricos de distribuição. Das principais limitações encontradas durante o desenvolvimento deste trabalho, destacam-se: a falta de componentes da biblioteca do RSCAD/*Draft* que representem os equipamentos do sistema, e a dificuldade na integração de subsistemas alocados em diferentes processadores do *hardware* do RTDS.

Soluções para tais limitações foram propostas neste trabalho. Também, como parte da implementação da bancada de teste se destacam os seguintes desenvolvimentos:

- A implementação da estratégia de SIL no Matlab® que faz uso da ferramenta “Script” do RSCAD/*RunTime* para operar de forma automática e em tempo real uma função de automação implantada no Matlab®.
- A criação de um novo componente na biblioteca do RSCAD/*Draft* que permite instaurar uma dinâmica “automática” nas cargas do sistema, em função de padrões de perfil de carga preestabelecidos pelo usuário;
- A modelagem de uma lógica de controle no RSCAD/*Draft* que faz a coleta automática, periódica e sincronizada das medições no sistema.

Outros desenvolvimentos deste trabalho de pesquisa, associados com a integração das metodologias de “Fluxo de Carga” e “Controle Coordenado de Volt/VAr” na estratégia de SIL, são também destacados a seguir:

- A adaptação da metodologia de propagação regressiva-progressiva, desenvolvida por (Oliveira, 2012), ao método de ordenamento dos nós do sistema (*parent-child relation*) proposto por Thukaram *et al.* (1999). Isto, com intuito de facilitar a implementação da influência dos tapes nas correntes dos terminais do RT (vide equação 7);
- A adaptação total do algoritmo de CCVV à estrutura do algoritmo CLONALG proposta por Castro e Zuben (2002), pois aspectos importantes dos sistemas imunes, tais como a manutenção de um conjunto de memória em cada imunização, a seleção dos clones proporcional à afinidade dos indivíduos (anticorpos) do repertório e a inserção de uma população de indivíduos novos que garanta a manutenção da diversidade nas imunizações, não foram considerados na versão inicial do algoritmo proposto em (Oliveira *et al.*, 2014).

Como publicações associadas ao desenvolvimento deste trabalho de doutorado, têm-se:

- O artigo intitulado “Controle Otimizado de Tensão em Sistemas de Distribuição usando Sistemas Imunológicos Artificiais”, publicado no XX Congresso Brasileiro de Automática, em Belo Horizonte, Brasil, em setembro de 2014.
- O artigo intitulado “*Optimal Voltage Control on Power Distribution Systems using Artificial Immune Systems*”, publicado no CIGRÉ *Regional South-East European Conference - RSEEC 2014 (2nd edition)*, em Timisoara, Romênia, em outubro de 2014.
- O artigo intitulado “*Loss-of-Excitation Protection and Underexcitation Controls Correlation for Synchronous Generators in a Real-Time Digital Simulator*”, publicado no *IEEE Transactions on Industry Applications*, em outubro de 2015.
- O artigo intitulado “*A New Software-in-the-Loop Strategy for Real-Time Testing of a Coordinated Volt/Var Control*” publicado no *IEEE PES Power Africa Conference 2016*, em Livingstone, Zambia, em julho de 2016.

- Um quinto artigo intitulado “*Real-Time Validation of an Artificial Immune System-based approach for Coordinated Volt/Var Control in Distribution Systems*” encontra-se em processo de submissão no *IEEE Transactions on Power Delivery*.

6.1 Recomendações de Trabalhos Futuros

Visando dar continuidade a pesquisas relacionadas com o desenvolvimento desta tese, indicam-se as seguintes propostas de trabalhos futuros:

- Avaliar o desempenho da estratégia de SIL com a inserção de um número maior de equipamentos de controle de Volt/VAr dentro da RD.
- Tornar a estratégia de SIL adaptativa a variações na topologia da RD.
- Examinar a operação da estratégia de SIL no teste de outros algoritmos de controle de Volt/VAr. Comparar a resposta desses algoritmos com os resultados obtidos da técnica de SIA neste trabalho.
- Examinar a operação da estratégia de SIL no teste de outras funções de automação, tais como *self-healing* e reconfiguração automática da RD.
- Aplicar a estratégia de SIL no teste de metodologias de estimação de estado.
- Avaliar o desempenho da estratégia de SIL na presença de erros nas medições, tais como perda e distorção das informações coletadas.
- Considerar dentro da estratégia de SIL medições integralizadas da tensão em intervalos de 10 min, conforme recomendado pelo PRODIST.
- Implementação da estratégia de SIL proposta através do uso de outras plataformas computacionais, tais como o programa OpenDSS.

REFERÊNCIAS BIBLIOGRÁFICAS

ABDI, A. B. D. D. I.-. **Mapeamento da Cadeia Fornecedora de TIC e de seus Produtos e Serviços para Redes Elétricas Inteligentes (REI)**. Agência Brasileira de Desenvolvimento Industrial - ABDI, p.83. 2014. (TR 01/2013)

ANEEL, A. N. D. E. E.-. **Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional – PRODIST / Módulo 8 – Qualidade da Energia Elétrica - Rev. 8.** , 01 Jan. 2017, p.90. 2017

BARAN, M. E.; KELLEY, A. W. State estimation for real-time monitoring of distribution systems. **Power Systems, IEEE Transactions on**, v. 9, n. 3, p. 1601-1609, 1994. ISSN 0885-8950.

_____. A branch-current-based state estimation method for distribution systems. **Power Systems, IEEE Transactions on**, v. 10, n. 1, p. 483-491, 1995. ISSN 0885-8950.

BARAN, M. E.; WU, F. F. Optimal sizing of capacitors placed on a radial distribution system. **Power Delivery, IEEE Transactions on**, v. 4, n. 1, p. 735-743, 1989. ISSN 0885-8977.

BARTLETT, K. TCP/IP Communications in Matlab. 22 Apr 2013. 2009. Disponível em: < <http://www.mathworks.com/matlabcentral/fileexchange/24524-tcp-ip-communications-in-matlab> >.

BERG, R.; HAWKINS, E. S.; PLEINES, W. W. Mechanized Calculation of Unbalanced Load Flow on Radial Distribution Circuits. **Power Apparatus and Systems, IEEE Transactions on**, v. PAS-86, n. 4, p. 415-421, 1967. ISSN 0018-9510.

BRENNA, M. et al. Automatic Distributed Voltage Control Algorithm in Smart Grids Applications. **Smart Grid, IEEE Transactions on**, v. 4, n. 2, p. 877-885, 2013. ISSN 1949-3053.

CASSEL, W. R. Distribution management systems: functions and payback. **Power Systems, IEEE Transactions on**, v. 8, n. 3, p. 796-801, 1993. ISSN 0885-8950.

CASTRO, L. N. D.; ZUBEN, F. J. V. **Artificial Immune Systems: Part I - Basic Theory and Applications**. December 1999, p.95. 1999

_____. **Artificial Immune Systems: Part II - A Survey of Applications**. February 2000, p.64. 2000

_____. Learning and optimization using the clonal selection principle. **IEEE Transactions on Evolutionary Computation**, v. 6, n. 3, p. 239-251, 2002. ISSN 1089-778X.

CEMIG. **O Comportamento da Carga dos Consumidores e do Sistema Elétrico da CEMIG Distribuição**. Cemig_Distribuição.Mar 2008, p.202. 2008

CHENG, C. S.; SHIRMOHAMMADI, D. A three-phase power flow method for real-time distribution system analysis. **Power Systems, IEEE Transactions on**, v. 10, n. 2, p. 671-679, 1995. ISSN 0885-8950.

DAS, B.; VERMA, P. K. Artificial neural network-based optimal capacitor switching in a distribution system. **Electric Power Systems Research**, v. 60, n. 2, p. 55-62, 12/28/ 2001. ISSN 0378-7796. Disponível em: < <http://www.sciencedirect.com/science/article/pii/S0378779601001493> >.

ELKHATIB, M. E.; EL-SHATSHAT, R.; SALAMA, M. M. A. Novel Coordinated Voltage Control for Smart Distribution Networks With DG. **Smart Grid, IEEE Transactions on**, v. 2, n. 4, p. 598-605, 2011. ISSN 1949-3053.

FARAG, H. E. et al. A generalized power flow analysis for distribution systems with high penetration of distributed generation. **Electric Power Systems Research**, v. 81, n. 7, p. 1499-1506, 7// 2011. ISSN 0378-7796. Disponível em: < <http://www.sciencedirect.com/science/article/pii/S0378779611000642> >.

GUERRERO, C. A. V. **Uso do RTDS em Testes de Esquemas de Teleproteção aplicando o Padrão IEC 61850**. 2011. 157 Mater Dissertation ISEE, Itajubá Federal University, Brazil.

GUERRERO, C. A. V. et al. Modelagem e Teste de Desempenho do Sistema de Excitação Alspa® Controgen V3 da ALSTOM no Ambiente de Simulação Digital em Tempo Real The 10th Latin-American Congress on Electricity Generation and Transmission - CLAGTEE 2013, 2013, Chile. 6-9 Oct 2013. p.1-10.

HOMAEI, O.; ZAKARIAZADEH, A.; JADID, S. Real-time voltage control algorithm with switched capacitors in smart distribution system in presence of renewable generations. **International Journal of Electrical Power & Energy Systems**, v. 54, n. 0, p. 187-197, 1// 2014. ISSN 0142-0615. Disponível em: < <http://www.sciencedirect.com/science/article/pii/S0142061513003074> >.

HU, Z. et al. Volt/VAr control in distribution systems using a time-interval based approach. **Generation, Transmission and Distribution, IEE Proceedings-**, v. 150, n. 5, p. 548-554, 2003. ISSN 1350-2360.

IEEE. Distribution Test Feeders / 34-bus Feeder. 17 Sept 2010. 1992. Disponível em: < <http://ewh.ieee.org/soc/pes/dsacom/testfeeders/> >.

_____. Load representation for dynamic performance analysis [of power systems]. **Power Systems, IEEE Transactions on**, v. 8, n. 2, p. 472-482, 1993. ISSN 0885-8950.

_____. IEEE Guide for Smart Grid Interoperability of Energy Technology and Information Technology Operation with the Electric Power System (EPS), End-Use Applications, and Loads. **IEEE Std 2030-2011**, p. 1-126, 2011.

JEROME, J. Network observability and bad data processing algorithm for distribution networks. Power Engineering Society Summer Meeting, 2001, 2001, 15-19 July 2001. p.1692-1697 vol.3.

KERSTING, W. H. The modeling and application of step voltage regulators. Power Systems Conference and Exposition, 2009. PSCE '09. IEEE/PES, 2009, 15-18 March 2009. p.1-8.

KULMALA, A. et al. RTDS verification of a coordinated voltage control implementation for distribution networks with distributed generation. Innovative Smart Grid Technologies Conference Europe (ISGT Europe), 2010 IEEE PES, 2010, 11-13 Oct. 2010. p.1-8.

_____. Demonstrating coordinated voltage control in a real distribution network. Innovative Smart Grid Technologies (ISGT Europe), 2012 3rd IEEE PES International Conference and Exhibition on, 2012, 14-17 Oct. 2012. p.1-8.

LEITE, H. et al. Real-Time Voltage Regulation of Distribution Network with Distributed Generation. 17th International Conference on Electricity Distribution CIRED, 2003, Barcelona. 12-15 May 2003. p.1-5.

LIU, M. B.; CANIZARES, C. A.; HUANG, W. Reactive Power and Voltage Control in Distribution Systems With Limited Switching Operations. **Power Systems, IEEE Transactions on**, v. 24, n. 2, p. 889-899, 2009. ISSN 0885-8950.

LIU, Y.; ZHANG, P.; QIU, X. Optimal volt/var control in distribution systems. **International Journal of Electrical Power & Energy Systems**, v. 24, n. 4, p. 271-276, 5// 2002. ISSN 0142-0615. Disponível em: < <http://www.sciencedirect.com/science/article/pii/S0142061501000321> >.

LU, C. N.; TENG, J. H.; LIU, W. H. E. Distribution system state estimation. **Power Systems, IEEE Transactions on**, v. 10, n. 1, p. 229-240, 1995. ISSN 0885-8950.

MCTI, M. D. C. T. E. I.-. **Redes Elétricas Inteligentes - Diálogo Setorial Brasil-União Europeia (2014)**. Ministério da Ciência, Tecnologia e Inovação (MCTI), Joint Research Centre (JRC). Brasília/DF- Brazil: , Novembro, p.204. 2014

MOHAPATRA, A.; BIJWE, P. R.; PANIGRAHI, B. K. An Efficient Hybrid Approach for Volt/Var Control in Distribution Systems. **Power Delivery, IEEE Transactions on**, v. 29, n. 4, p. 1780-1788, 2014. ISSN 0885-8977.

OLIVEIRA, D. Q. **Otimização da Recarga de Veículos Elétricos e Híbridos Recarregáveis em Sistemas de Distribuição** 2012. 85 Master Dissertation ISEE, Itajubá Federal University, Brazil.

OLIVEIRA, D. Q. et al. Optimal Voltage Control on Power Distribution Systems using Artificial Immune Systems. CIGRÉ Regional South-East European Conference - RSEEC 2014 (2nd edition), 2014, 8-10 October 2014. p.9.

ROYTELMAN, I.; WEE, B. K.; LUGTU, R. L. Volt/var control algorithm for modern distribution management system. **Power Systems, IEEE Transactions on**, v. 10, n. 3, p. 1454-1460, 1995. ISSN 0885-8950.

RTDS_TECHNOLOGIES. **Connecting RSCAD/Runtime with External Applications. Using 'ListenOnPort()' Script Command**. Canada: 1-4 p. 2013a.

_____. **Cubicle & Power** 2013b.

RUEY-HSUN, L.; CHEN-KUO, C. Dispatch of main transformer ULTC and capacitors in a distribution system. **Power Delivery, IEEE Transactions on**, v. 16, n. 4, p. 625-630, 2001. ISSN 0885-8977.

SVENDA, G. et al. Real-time voltage control integrated in DMS. Electricity Distribution - Part 1, 2009. CIRED 2009. 20th International Conference and Exhibition on, 2009, 8-11 June 2009. p.1-4.

TENINGE, A. et al. Real-time simulation of a medium scale distribution network: Decoupling method for multi-CPU computation. 2012 Complexity in Engineering (COMPENG). Proceedings, 2012, 11-13 June 2012. p.1-6.

THUKARAM, D.; WIJEKOON BANDA, H. M.; JEROME, J. A robust three phase power flow algorithm for radial distribution systems. **Electric Power Systems Research**, v. 50, n. 3, p. 227-236, 6/1/ 1999. ISSN 0378-7796. Disponível em: < <http://www.sciencedirect.com/science/article/pii/S0378779698001503> >.

TUOMINEN, J.; REPO, S.; KULMALA, A. Coordinated voltage control algorithms tested in real time digital simulator. Power Systems Computation Conference (PSCC), 2014, 2014, 18-22 Aug. 2014. p.1-7.

WU, F. F. Power system state estimation: a survey. **International Journal of Electrical Power & Energy Systems**, v. 12, n. 2, p. 80-87, 1990/04/01 1990. ISSN 0142-0615. Disponível em: < <http://www.sciencedirect.com/science/article/pii/014206159090003T> >.

YOUAMAN, D.; YING, H.; BOMING, Z. A branch-estimation-based state estimation method for radial distribution systems. **Power Delivery, IEEE Transactions on**, v. 17, n. 4, p. 1057-1062, 2002. ISSN 0885-8977.

Apêndice A – Dados técnicos do sistema “34-bus Feeder modificado”

Tabela A.1. Impedâncias das LT do Sistema “34-bus Feeder modificado”.

Nó A	Nó B	Comprimento (km)	R ₁₁ (Ohms)	X ₁₁ (Ohms)	R ₀₀ (Ohms)	X ₀₀ (Ohms)
800	805	5,5687	3,8801	3,5098	6,2601	8,8300
805	808	5,5687	3,8801	3,5098	6,2601	8,8300
808	814	20,4918	14,2788	12,9161	23,0371	32,4942
850	816	0,0945	0,0993	0,0757	0,1428	0,1763
816	824	3,1120	3,2692	2,4915	4,7022	5,8073
824	825	3,3223	3,4901	2,6599	5,0201	6,1998
825	854	3,3223	3,4901	2,6599	5,0201	6,1998
854	852	11,2258	11,7929	8,9875	16,9625	20,9488
832	890	3,2187	2,2428	2,0287	3,6185	5,1039
832	858	1,4935	1,5689	1,1957	2,2567	2,7870
858	834	1,7770	1,8667	1,4227	2,6850	3,3161
834	843	0,2484	0,2609	0,1989	0,3753	0,4635
843	844	0,2484	0,2609	0,1989	0,3753	0,4635
844	845	0,6355	0,6676	0,5088	0,9602	1,1859
845	848	0,6355	0,6676	0,5088	0,9602	1,1859
834	835	0,7163	0,7525	0,5735	1,0823	1,3367
835	836	0,7163	0,7525	0,5735	1,0823	1,3367
836	840	0,2621	0,2754	0,2099	0,3961	0,4892
836	862	0,0853	0,0896	0,0683	0,1289	0,1592

Tabela A.2. Demanda das cargas do Sistema “34-bus Feeder modificado” no horário das 19h00.

Nó	Conexão	Tipo	Fase	Demanda Configurada no RSCAD/Draft ¹		Demanda Medida no RSCAD/RunTime (configurada no Matlab®) ¹	
				[kW]	[kVAr]	[kW]	[kVAr]
805	Y	PQcte	B	30,000	15,000	27,813	13,890
805	Y	PQcte	C	25,000	14,000	23,037	13,027
808	Y	PQcte	B	16,000	8,000	13,430	6,899
816	Y	PQcte	A	169,000	87,000	156,433	80,833
824	Y	PQcte	B	45,000	22,000	41,733	20,410
825	Y	PQcte	A	7,000	3,000	6,529	2,766
825	Y	PQcte	C	4,000	2,000	3,703	1,857
825	Y	PQcte	A	10,000	5,000	9,867	5,407
825	Y	PQcte	B	10,000	5,000	9,839	5,387
825	Y	PQcte	C	10,000	5,000	9,689	5,329
854	Y	PQcte	B	4,000	2,000	3,700	1,857
890	Y	PQcte	A	150,000	70,000	147,533	80,899

Apêndice A

890	Y	PQcte	B	150,000	75,000	146,633	80,467
890	Y	PQcte	C	150,000	75,000	146,700	80,433
858	Y	PQcte	A	7,000	3,000	6,553	2,779
858	Y	PQcte	B	2,000	1,000	1,858	0,933
858	Y	PQcte	C	6,000	3,000	5,577	2,798
858	Y	PQcte	A	6,000	3,000	5,577	2,798
858	Y	PQcte	B	15,000	8,000	13,890	7,479
858	Y	PQcte	C	13,000	7,000	12,033	6,547
835	Y	PQcte	A	16,000	8,000	14,870	7,463
835	Y	PQcte	B	20,000	10,000	18,580	9,327
835	Y	PQcte	C	110,000	55,000	102,200	51,299
835	Y	PQcte	A	50,000	31,000	45,900	20,763
835	Y	PQcte	B	30,000	22,000	27,217	22,011
835	Y	PQcte	C	62,000	38,000	56,933	35,667
836	Y	PQcte	A	18,000	9,000	16,730	8,397
836	Y	PQcte	B	22,000	11,000	20,437	10,260
840	Y	PQcte	A	9,000	7,000	8,789	7,393
840	Y	PQcte	B	9,000	7,000	8,689	7,307
840	Y	PQcte	C	9,000	7,000	8,679	7,297
862	Y	PQcte	B	28,000	14,000	26,010	13,057
843	Y	PQcte	A	9,000	5,000	8,317	4,683
844	Y	PQcte	A	135,000	105,000	131,800	110,867
844	Y	PQcte	B	135,000	105,000	130,367	109,600
844	Y	PQcte	C	135,000	105,000	130,233	109,467
845	Y	PQcte	B	48,000	23,000	44,700	21,420
845	Y	PQcte	C	20,000	11,000	18,490	10,297
848	Y	PQcte	A	20,000	16,000	19,510	16,873
848	Y	PQcte	B	20,000	16,000	19,290	16,677
848	Y	PQcte	C	20,000	16,000	19,280	16,663
800	Y	PQcte	A	646,000	159,000	628,000	176,767
800	Y	PQcte	B	636,000	144,000	607,000	126,000
800	Y	PQcte	C	614,000	146,000	594,000	205,033

¹ O Fator de Potência (FP) do horário “de ponta” é calculado com base nestes valores de demanda. Para o FP do horário “fora de ponta” adota-se o valor de 0,80.

Tabela A.3. Estratificação das cargas do Sistema “34-bus Feeder modificado”.

Nó	Estratificação em “p.u.”					Iluminação Pública
	Residencial	Industrial	Comercial	Rural	Outros	
805	0,00	1,00	0,00	0,00	0,00	0,00
808	0,00	0,00	1,00	0,00	0,00	0,00
816	0,65	0,25	0,05	0,00	0,00	0,05
824	0,00	0,00	1,00	0,00	0,00	0,00
825	0,00	1,00	0,00	0,00	0,00	0,00
825	0,65	0,25	0,05	0,00	0,00	0,05

Apêndice A

854	0,00	1,00	0,00	0,00	0,00	0,00
858	0,65	0,25	0,05	0,00	0,00	0,05
858	0,00	1,00	0,00	0,00	0,00	0,00
843	0,00	1,00	0,00	0,00	0,00	0,00
844	0,65	0,25	0,05	0,00	0,00	0,05
845	0,00	1,00	0,00	0,00	0,00	0,00
835	0,00	1,00	0,00	0,00	0,00	0,00
835	0,65	0,25	0,05	0,00	0,00	0,05
836	0,00	0,00	1,00	0,00	0,00	0,00
862	0,00	1,00	0,00	0,00	0,00	0,00
840	0,00	0,00	1,00	0,00	0,00	0,00
848	0,00	1,00	0,00	0,00	0,00	0,00
890	0,00	0,00	1,00	0,00	0,00	0,00

Tabela A.4. Dados do Transformador da SE.

Localização (ramo)	Potência [kVA]	Tensão Primária	Tensão Secundária	Conexão	Impedância	
		[kV]	[kV]		R%	X%
799 – 800	2500	69	24,9	Y-Y	0	1

Tabela A.5. Dados do OLTC do Transformador da SE.

Localização (ramo)	799 – 800		
Tipo	Trifásico		
Conexão	Y		
Fases monitoradas	B		
Faixa de Regulação (<i>bandwith</i>)	2.0 [V]		
Relação do TP	125		
Corrente primária do TC	100 [A]		
Faixa de regulação	± 10%		
Número de posições	± 16		
Ajustes do LDC:	Fase A	Fase B	Fase C
Ajuste – R	0,00	0,00	0,00
Ajuste – X	0,00	0,00	0,00
Ponto de Regulação (<i>setpoint</i>)	120,75 [V]	120,75 [V]	120,75 [V]

Tabela A.6. Dados dos RT instalados no ramo “814 – 850” do alimentador.

Localização (ramo)	814 – 850		
Tipo	3 x Monofásico		
Conexão	Y		
Fases monitoradas	A – B – C		
Faixa de Regulação (<i>bandwith</i>)	2.0 [V]		
Relação do TP	120		
Corrente primaria do TC	100 [A]		
Faixa de regulação	± 10%		
Número de posições	± 16		
Ajustes do LDC:	Fase A	Fase B	Fase C
Ajuste – R	0,00	0,00	0,00
Ajuste – X	0,00	0,00	0,00
Ponto de Regulação (<i>setpoint</i>)	122 [V]	122 [V]	122 [V]

Tabela A.7. Dados dos RT instalados no ramo “852 – 832” do alimentador.

Localização (ramo)	852 – 832		
Tipo	3 x Monofásico		
Conexão	Y		
Fases monitoradas	A – B – C		
Faixa de Regulação (<i>bandwith</i>)	2.0 [V]		
Relação do TP	120		
Corrente primaria do TC	100 [A]		
Faixa de regulação	± 10%		
Número de posições	± 16		
Ajustes do LDC:	Fase A	Fase B	Fase C
Ajuste – R	0,00	0,00	0,00
Ajuste – X	0,00	0,00	0,00
Ponto de Regulação (<i>setpoint</i>)	124 [V]	124 [V]	124 [V]

Tabela A.8. Dados dos BCC do Sistema “34-bus Feeder” modificado.

Nó	Fase A [kVAr]	Fase B [kVAr]	Fase C [kVAr]	No. Estágios
844	100	100	100	1x100
848	150	150	150	3x50

Apêndice B – Curvas de demanda diária em “p.u.” dos consumidores da CEMIG-Distribuição

Tabela B.1. Curvas de demanda diária em “p.u.” dos consumidores da CEMIG-Distribuição.

Hora	Demanda em “p.u.”					Iluminação Pública	Fator de Potência
	Residencial	Industrial	Comercial	Rural	Outros		
0	0,97620	0,43520	0,49050	0,85070	0,69940	0,99200	0,80
1	0,66000	0,42490	0,44070	0,67960	0,67620	0,99300	0,80
2	0,50530	0,40050	0,40510	0,73080	0,56930	1,00000	0,80
3	0,45170	0,43400	0,38640	0,70980	0,52920	0,99800	0,80
4	0,42200	0,51100	0,39420	0,68870	0,53630	0,98200	0,80
5	0,42730	0,60590	0,38470	0,75820	0,48830	0,97700	0,80
6	0,47060	0,68190	0,42270	0,91080	0,50910	0,98800	0,80
7	0,71110	0,79090	0,49470	1,01920	0,61420	0,31400	0,80
8	0,83100	1,21030	0,74780	1,02540	0,88470	0,14700	0,80
9	0,85050	1,59230	1,21730	1,09180	1,15450	0,00000	0,80
10	0,89050	1,68430	1,44310	1,11610	1,30250	0,00000	0,80
11	0,90410	1,74790	1,51880	1,05560	1,37210	0,00000	0,80
12	1,03450	1,37040	1,45790	0,86900	1,29470	0,00000	0,80
13	0,97030	1,41990	1,43140	0,88530	1,33910	0,00000	0,80
14	0,86750	1,57170	1,46960	0,92090	1,45500	0,00000	0,80
15	0,87530	1,64520	1,51110	0,94950	1,38610	0,00000	0,80
16	0,91260	1,58310	1,53200	0,95930	1,32040	0,00000	0,80
17	1,06300	1,54160	1,55070	1,06500	1,37150	0,01700	0,80
18	1,49240	1,23760	1,81710	1,05360	1,37670	0,64400	0,92
19	2,19440	0,97170	1,62900	1,56740	1,36830	0,97700	0,92
20	1,95090	0,72000	1,18840	1,61340	1,12580	0,97400	0,92
21	1,73440	0,61330	0,90650	1,42720	0,97410	0,97900	0,92
22	1,53470	0,55650	0,77090	1,16170	0,89080	0,98200	0,80
23	1,30120	0,48080	0,58920	0,98970	0,76280	0,97700	0,80

Apêndice C – Topologia do Sistema “34-bus Feeder modificado” modelado no RSCAD/Draft

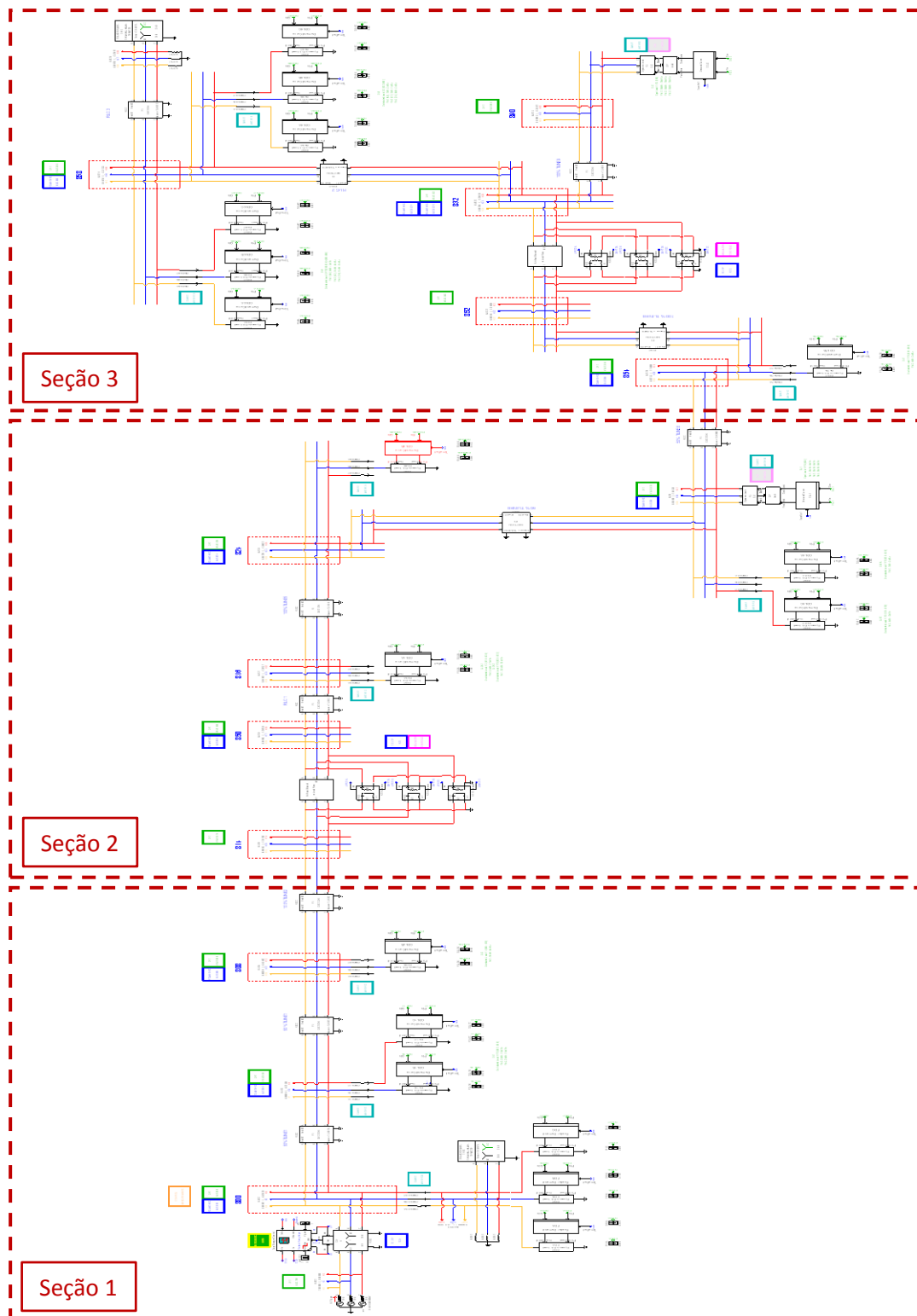


Figura C.1. “Subsistema 1” modelado no processador 1 do rack 1 do RTDS.

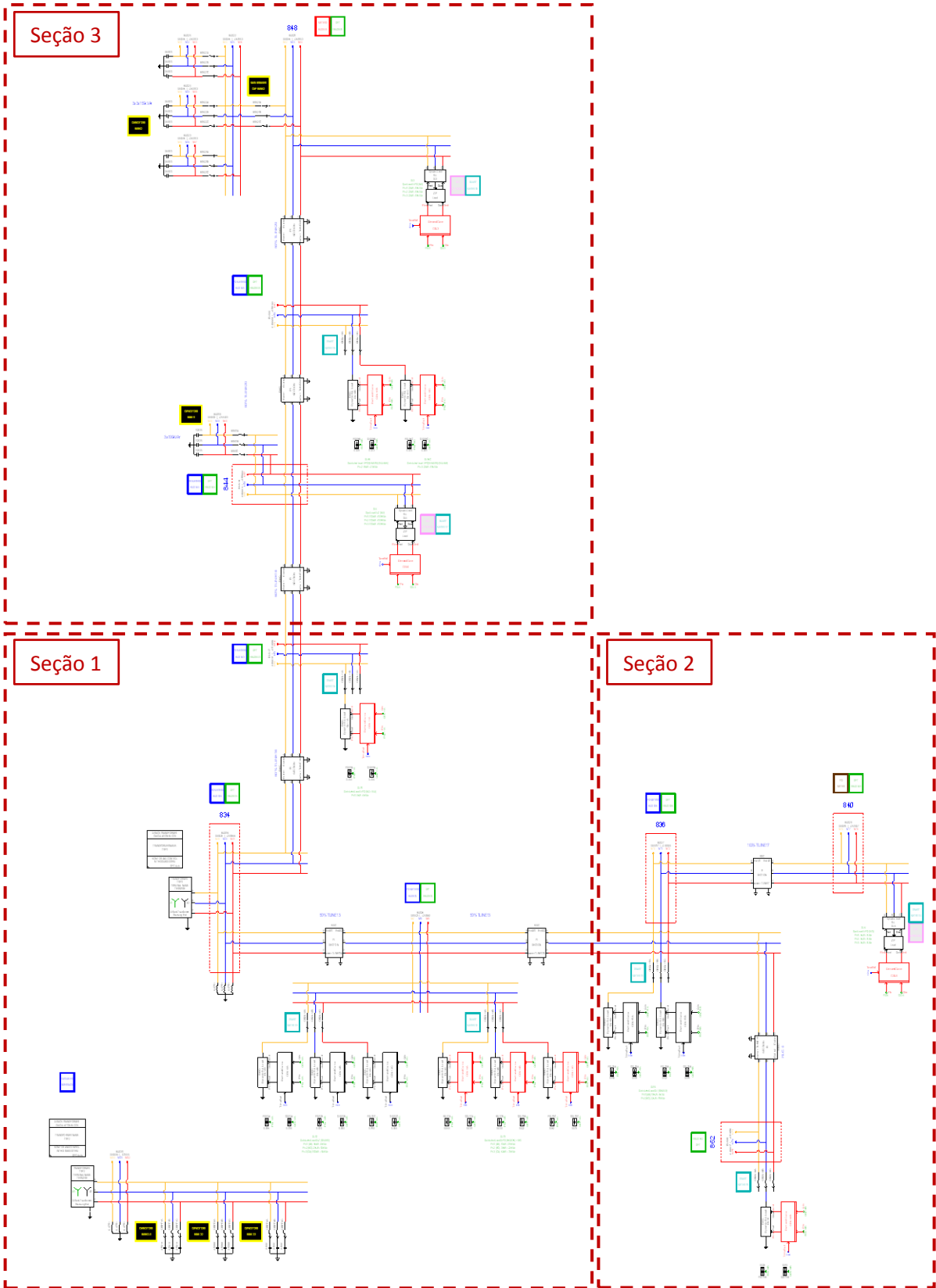


Figura C.2. “Subsistema 2” modelado no processador 1 do rack 2 do RTDS.

Apêndice C

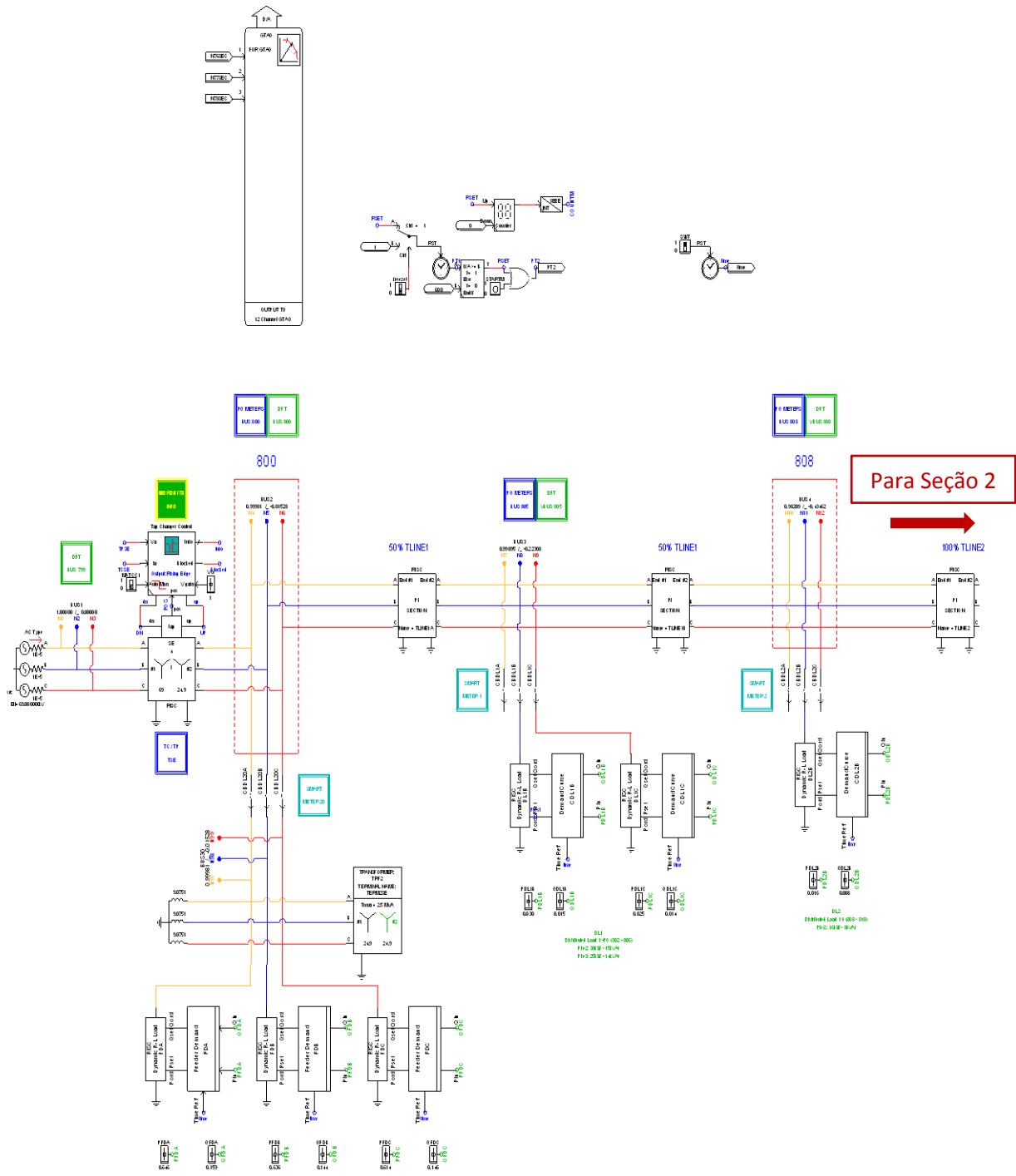


Figura C.3. Seção 1 do “Subsistema 1” modelado no RTDS.

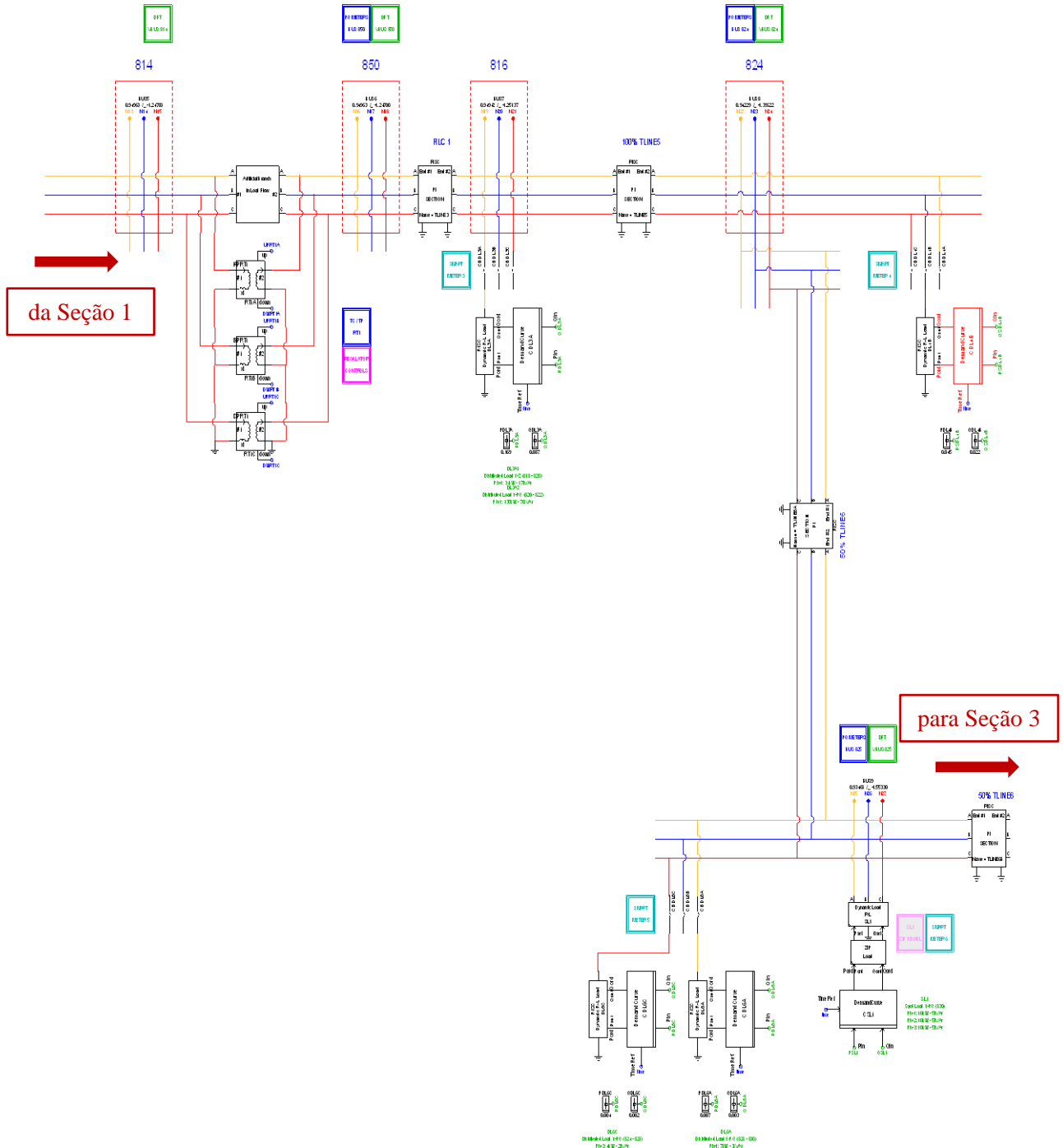


Figura C.4. Seção 2 do “Subsistema 1” modelado no RTDS.

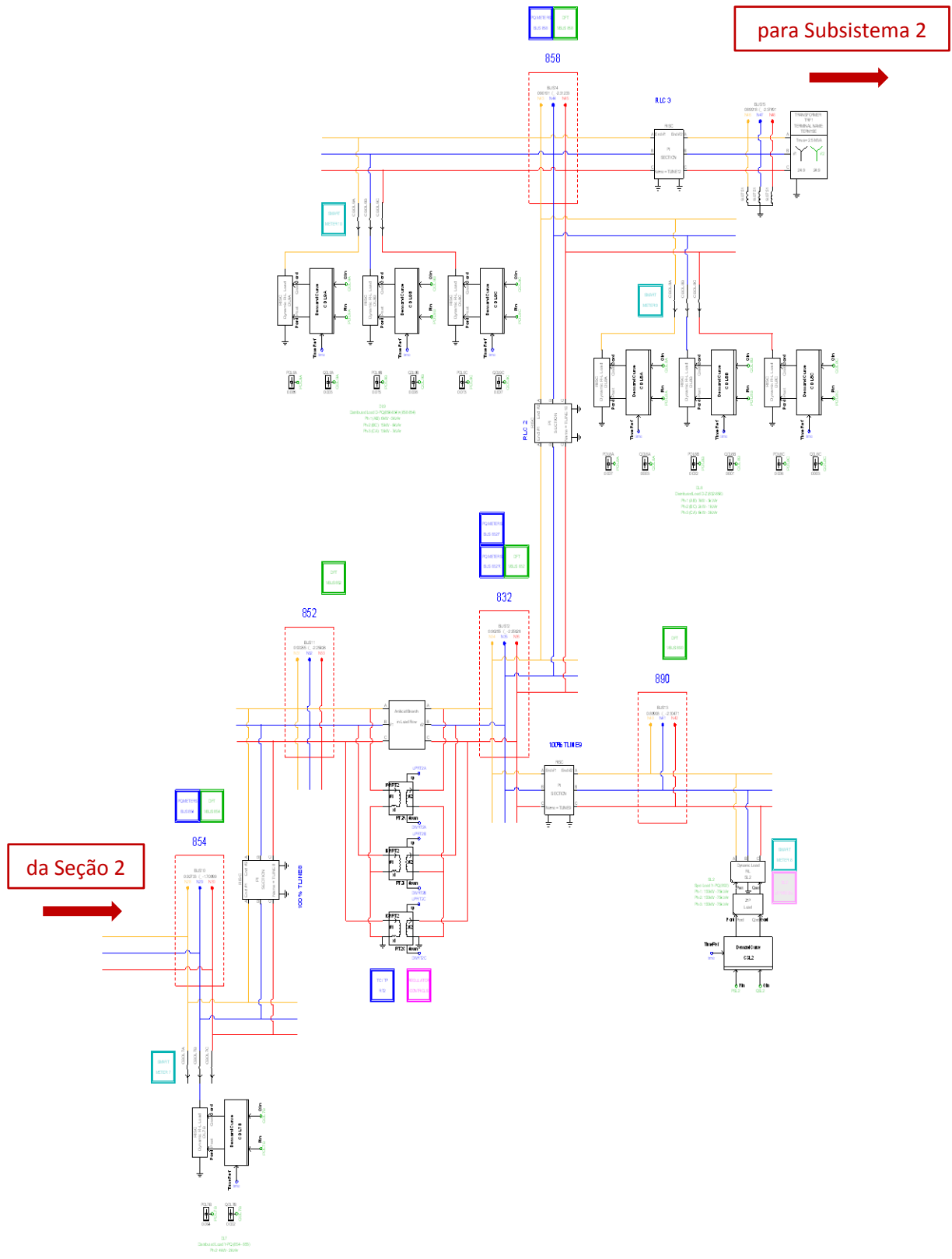


Figura C.5. Seção 3 do “Subsistema 1” modelado no RTDS.

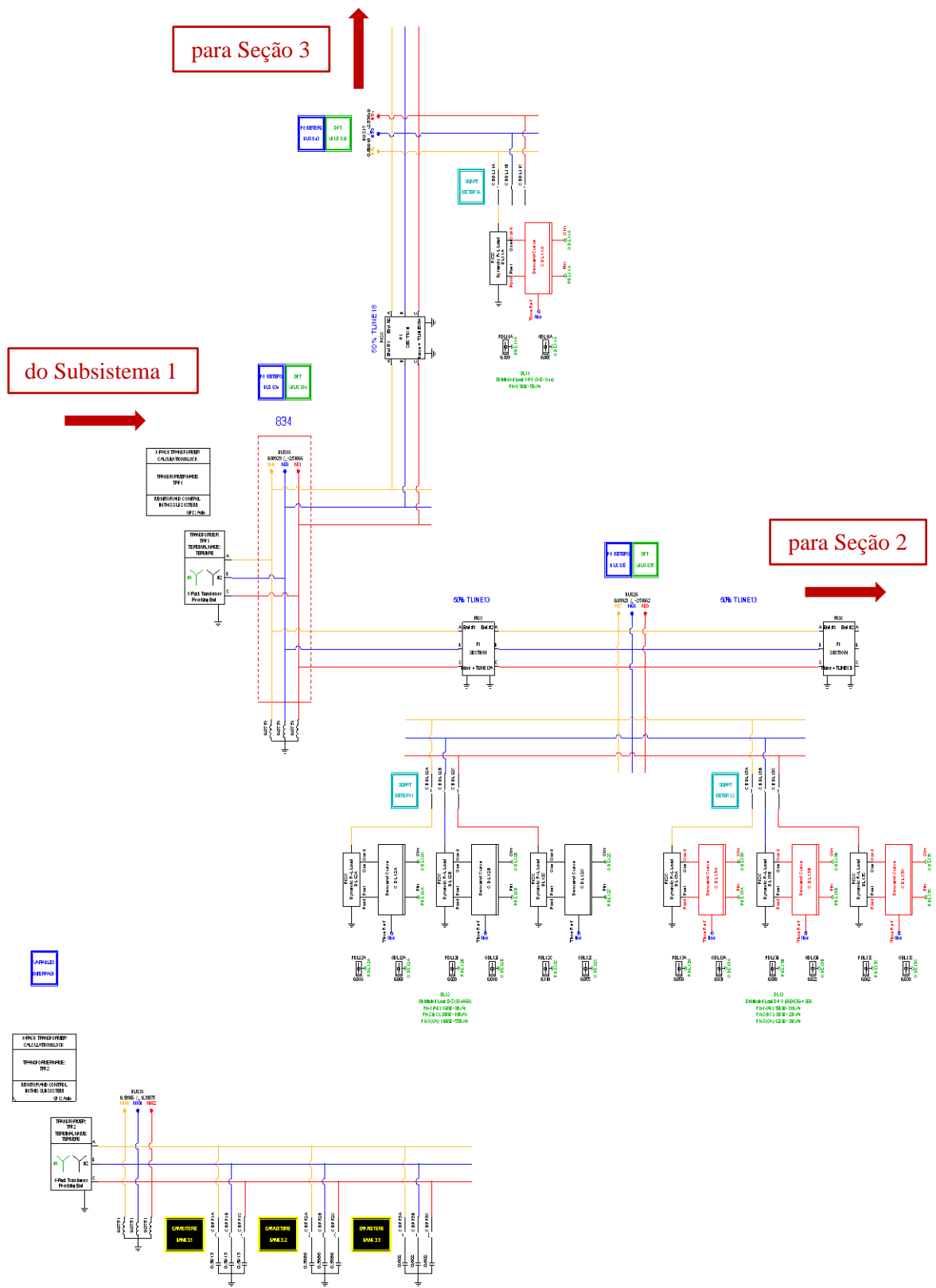


Figura C.6. Seção 1 do “Subsistema 2” modelado no RTDS.

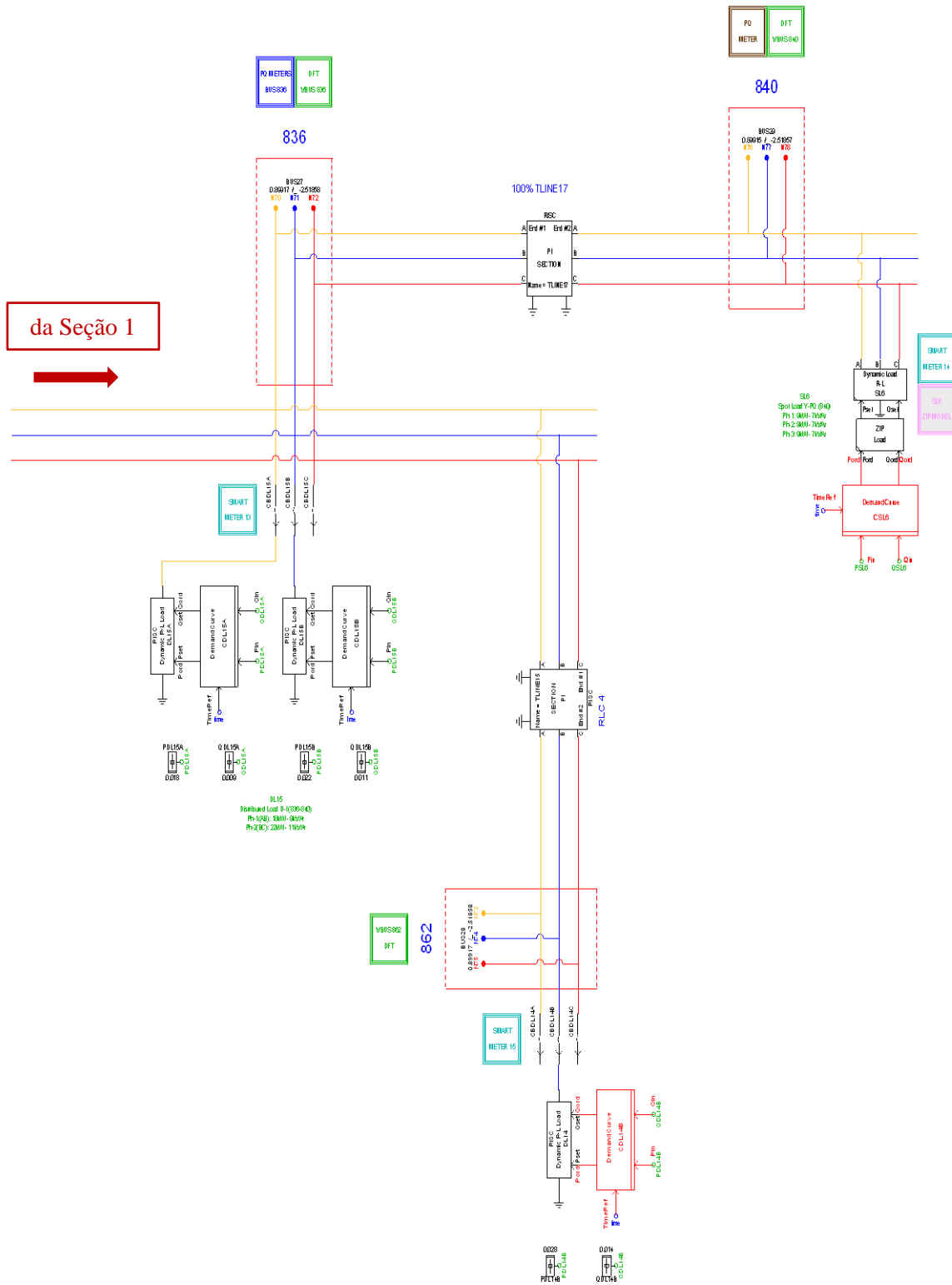


Figura C.7. Seção 2 do "Subsistema 2" modelado no RTDS.

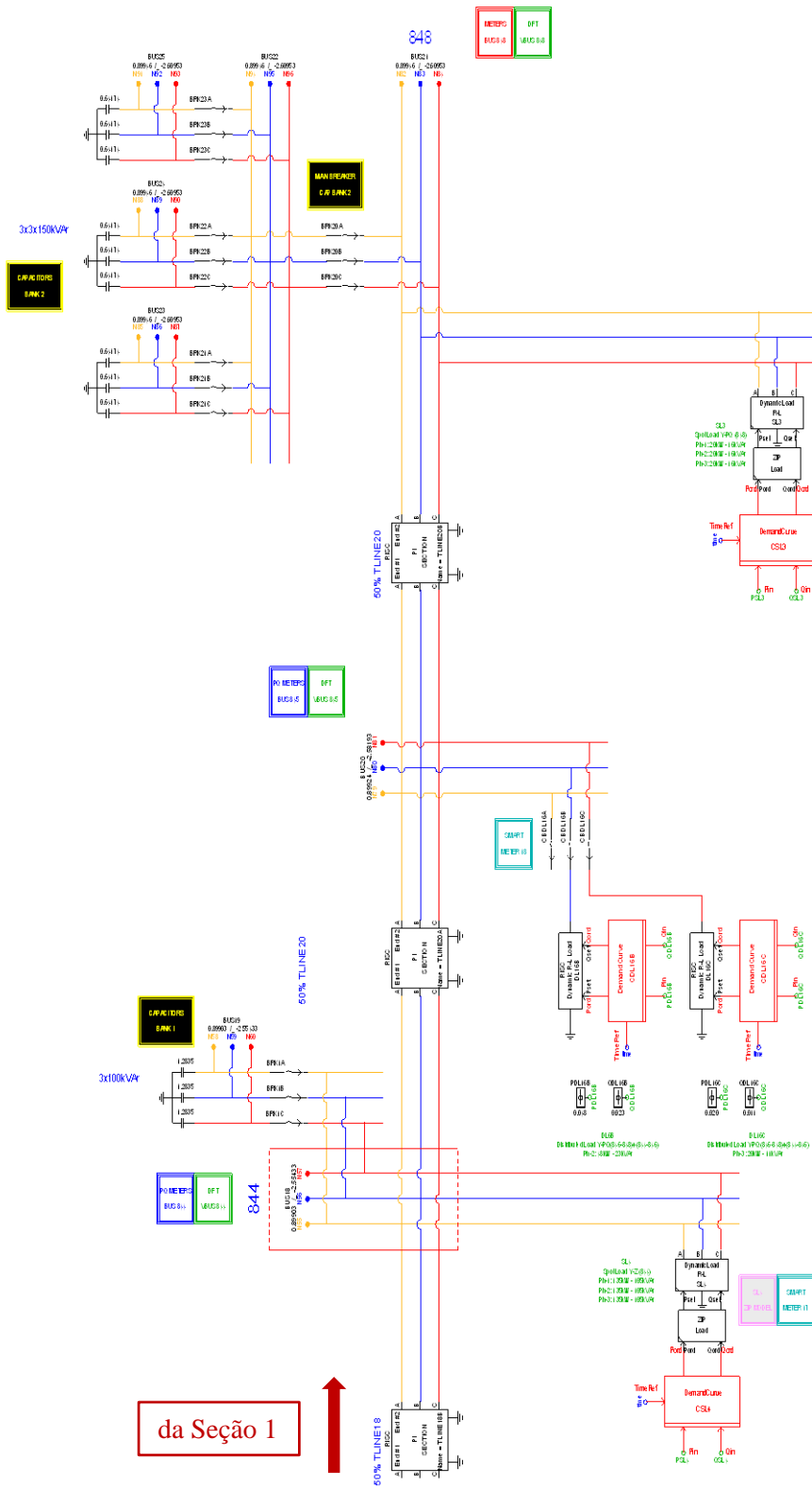


Figura C.8. Seção 3 do “Subsistema 2” modelado no RTDS.

Apêndice D – Comparação de resultados obtidos do RSCAD/RunTime e Matlab®

- Apêndice D.1 – Comparação de resultados obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 03h30.

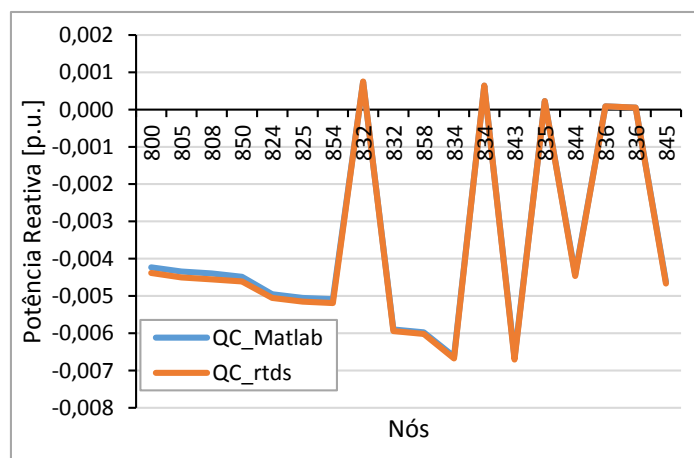
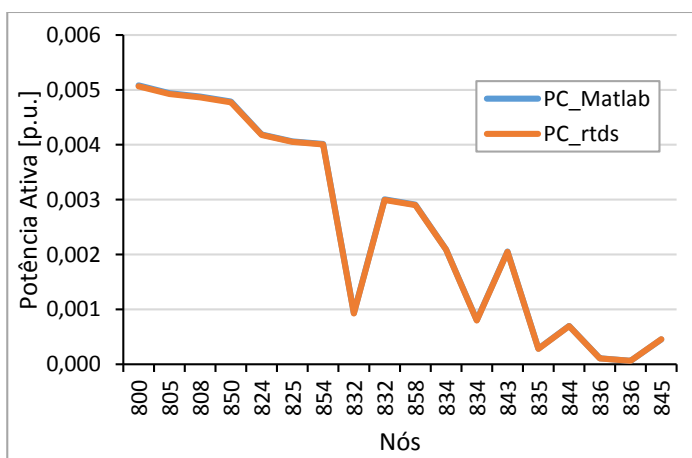
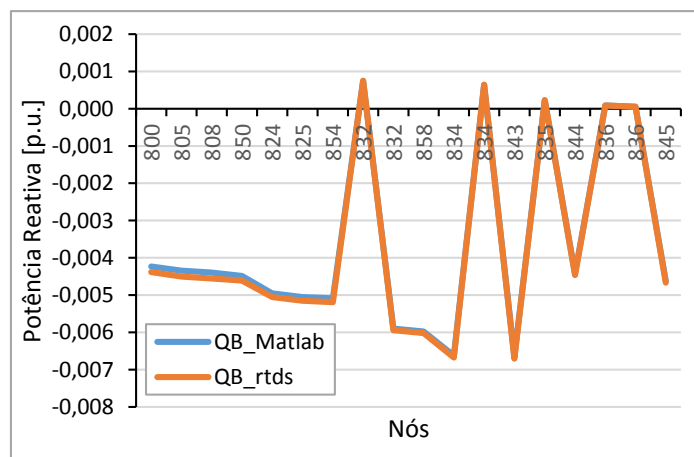
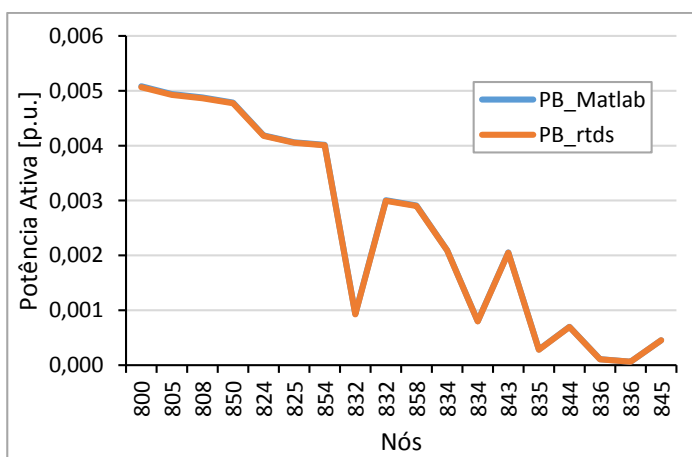
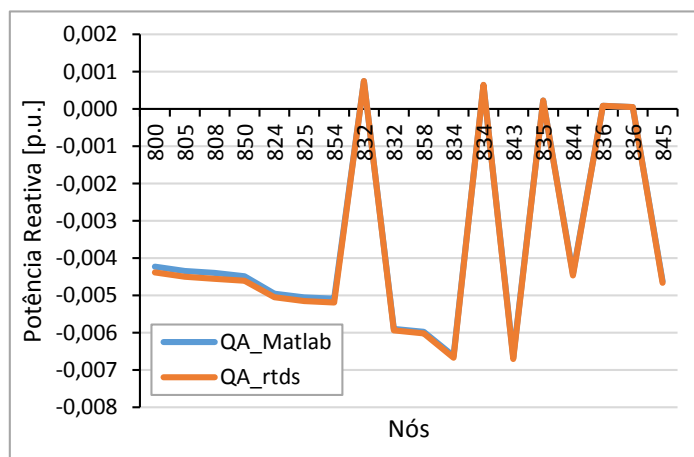
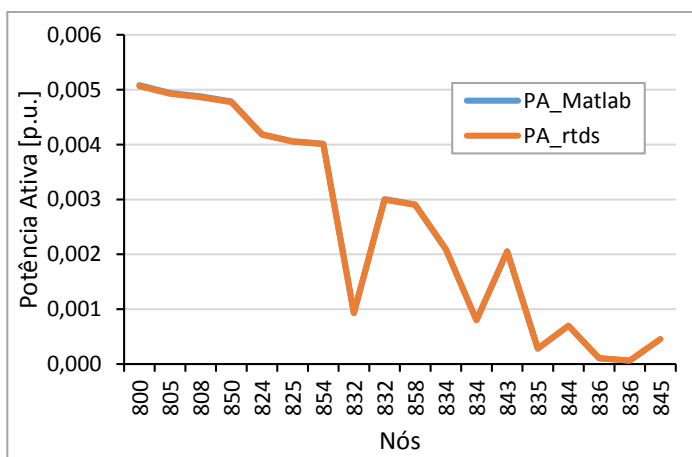


Figura D.1.1. Comparação dos perfis de potência ativa obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 03h30

Figura D.1.2. Comparação dos perfis de potência reativa obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 03h30.

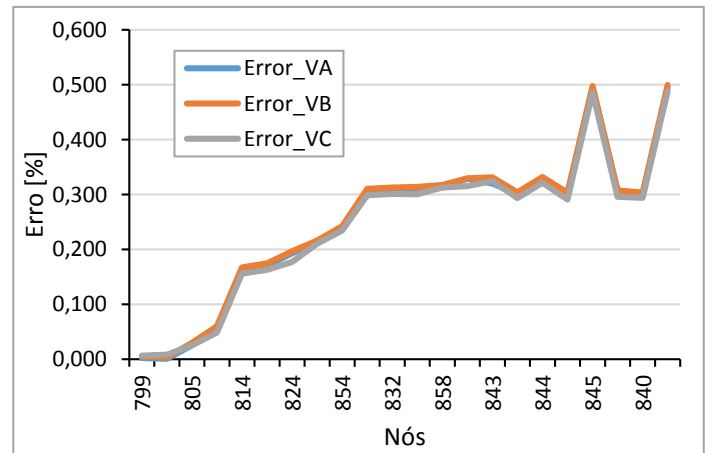
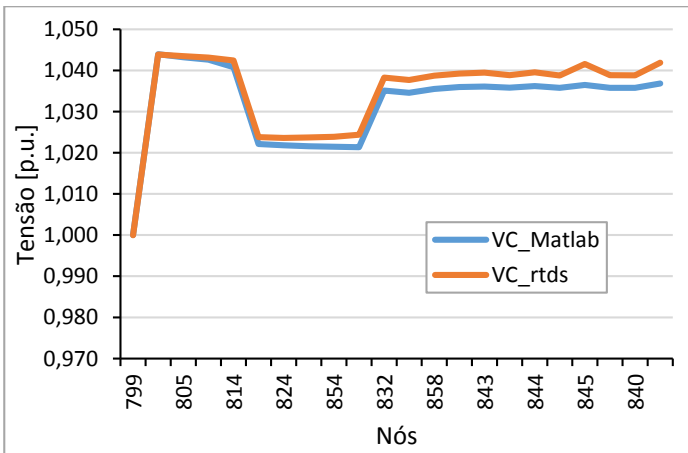
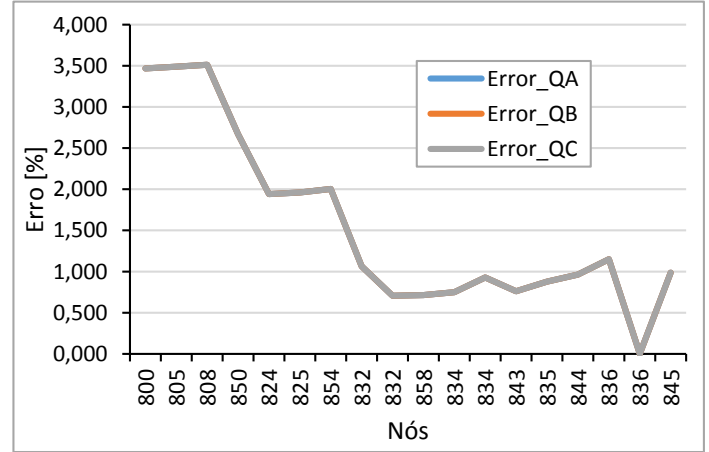
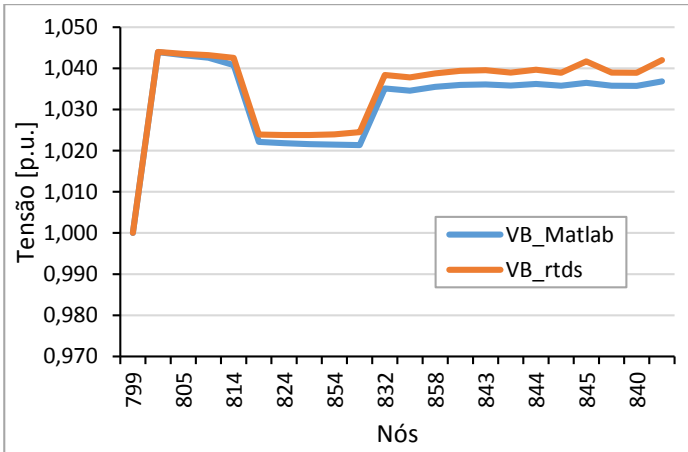
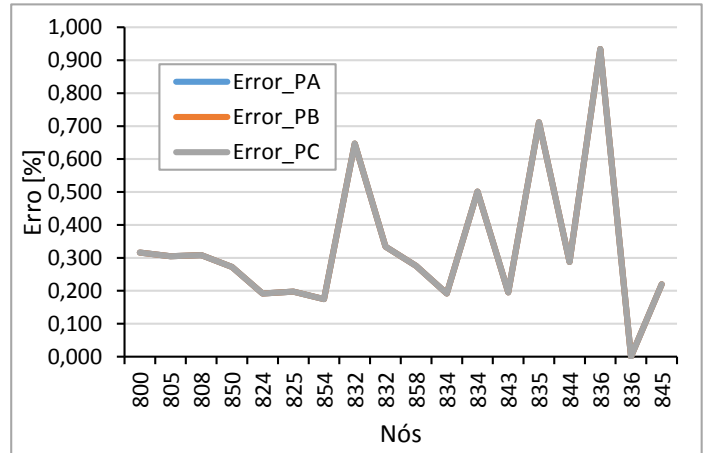
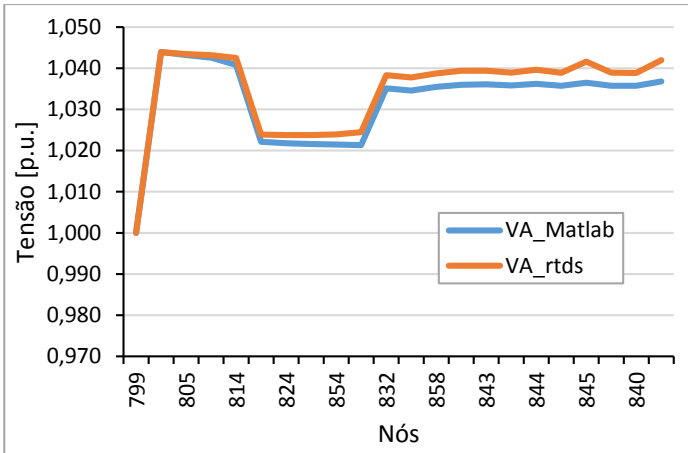


Figura D.1.3. Comparação dos perfis de tensão obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 03h30.

Figura D.1.4. Erros relativos da comparação de resultados entre o RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 03h30.

- **Apêndice D.2 – Comparação de resultados obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 09h40.**

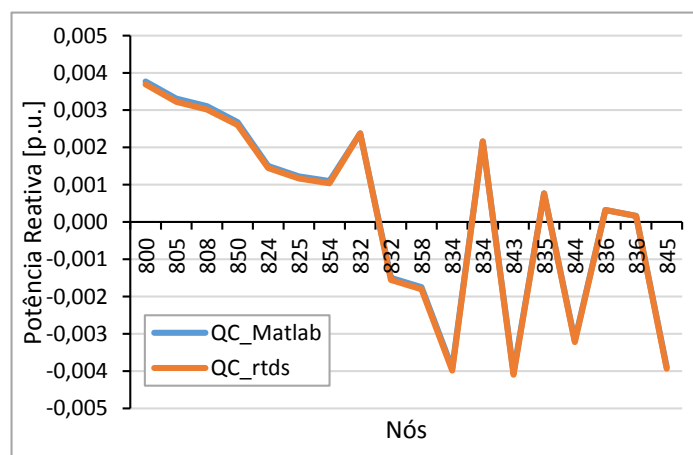
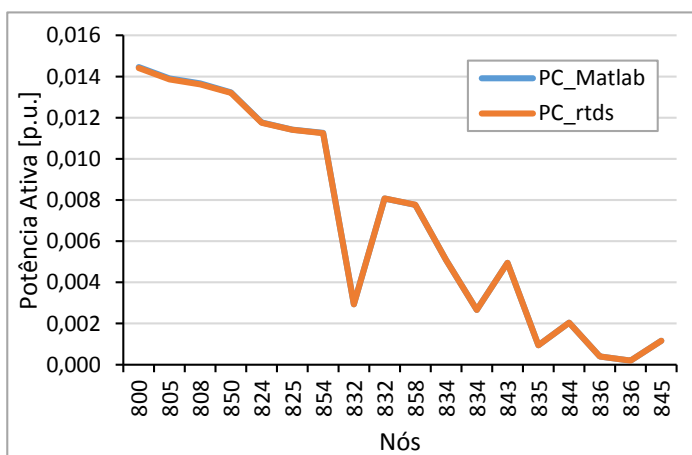
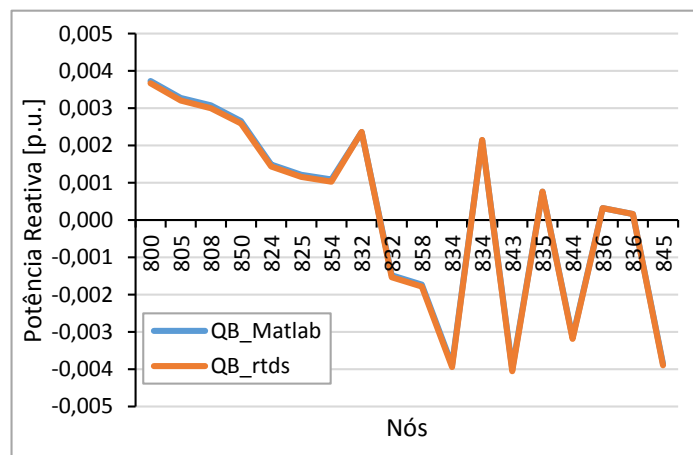
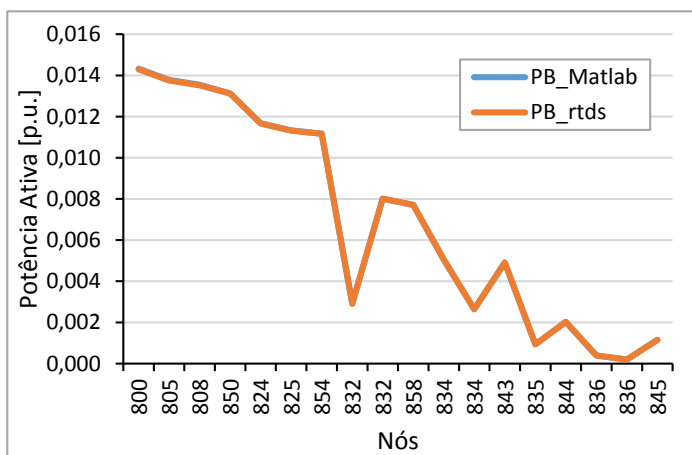
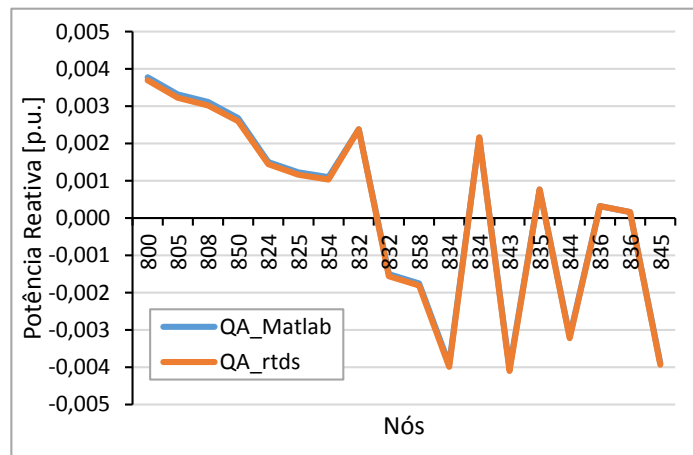
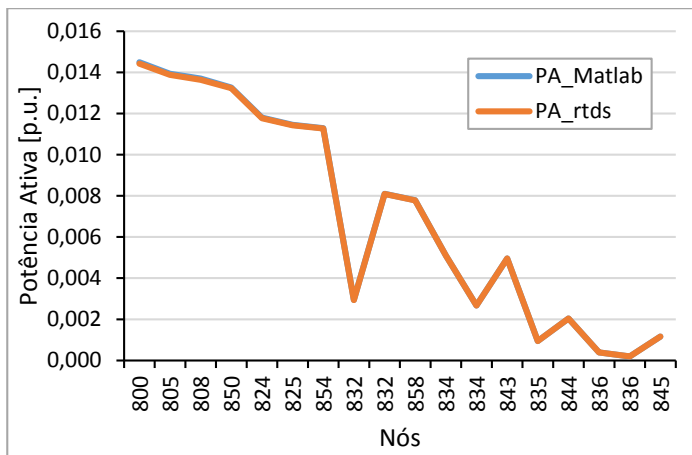


Figura D.2.1. Comparação dos perfis de potência ativa obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 09h40.

Figura D.2.2. Comparação dos perfis de potência reativa obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 09h40.

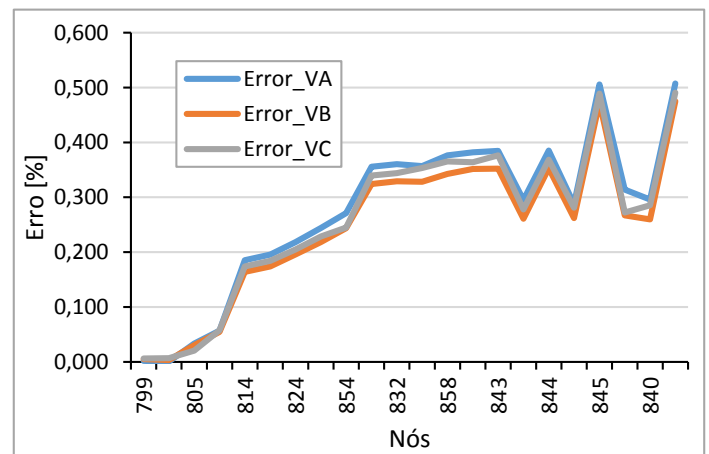
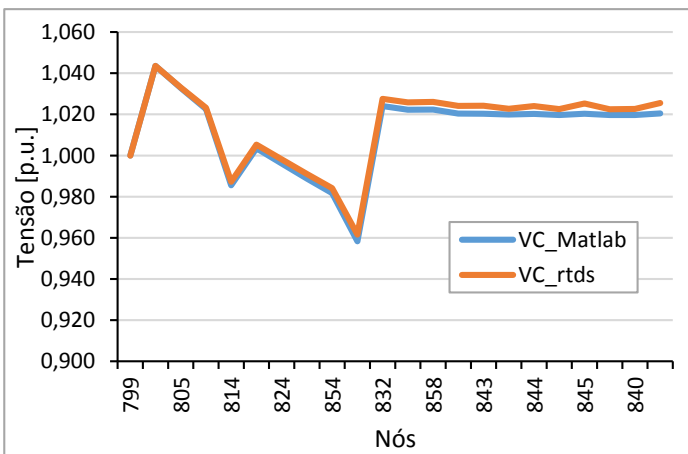
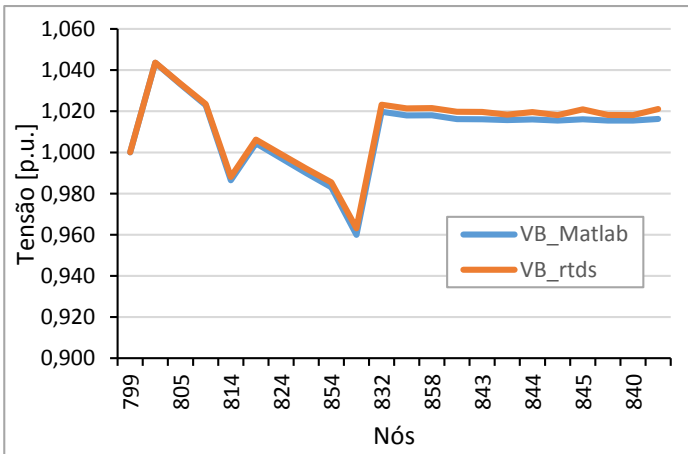
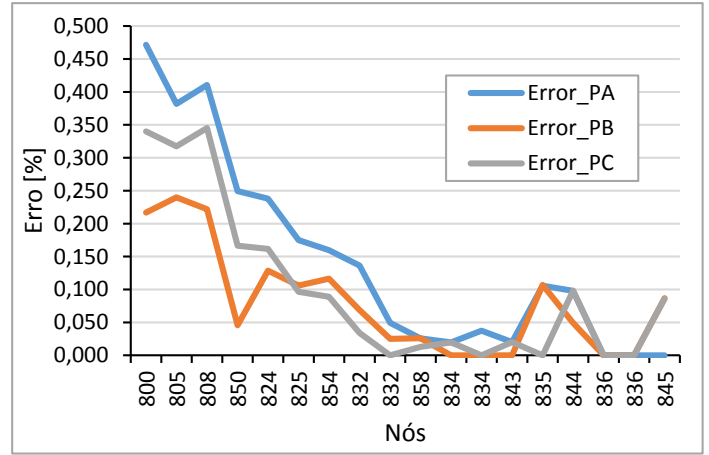
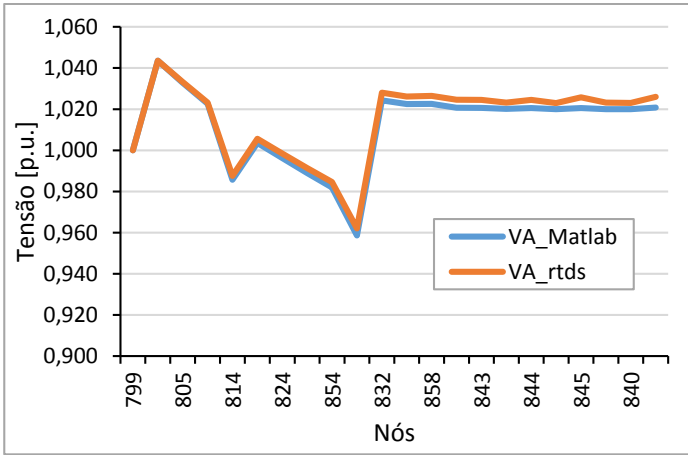


Figura D.2.3. Comparação dos perfis de tensão obtidos do RSCAD/*RunTime* e Matlab® para o patamar de demanda da carga das 09h40.

Figura D.2.4. Erros relativos da comparação de resultados entre o RSCAD/*RunTime* e Matlab® para o patamar de demanda da carga das 09h40.

- **Apêndice D.3 – Comparação de resultados obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 15h30.**

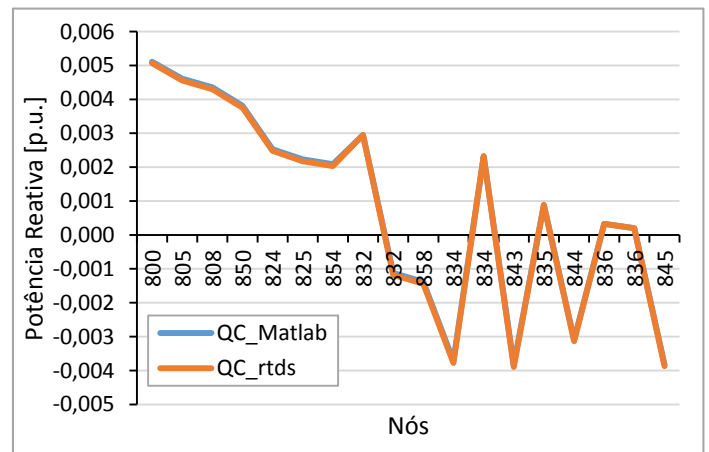
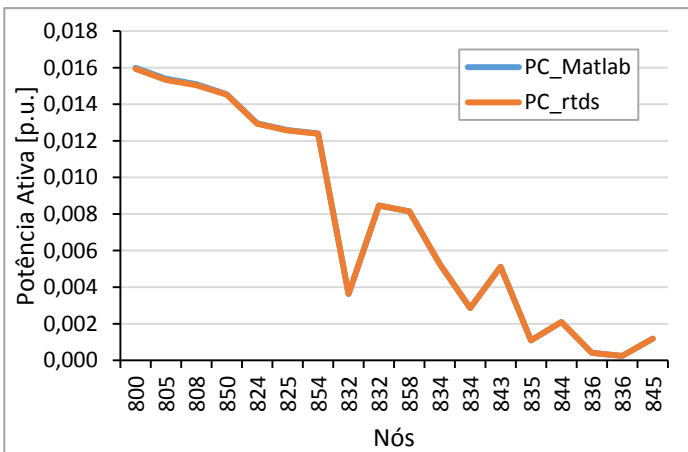
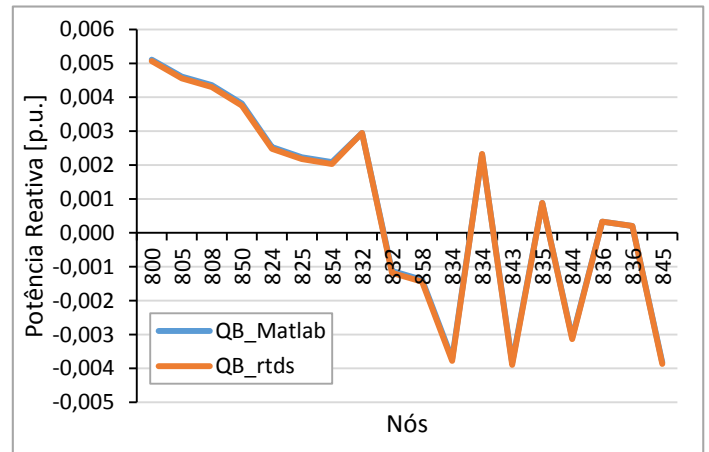
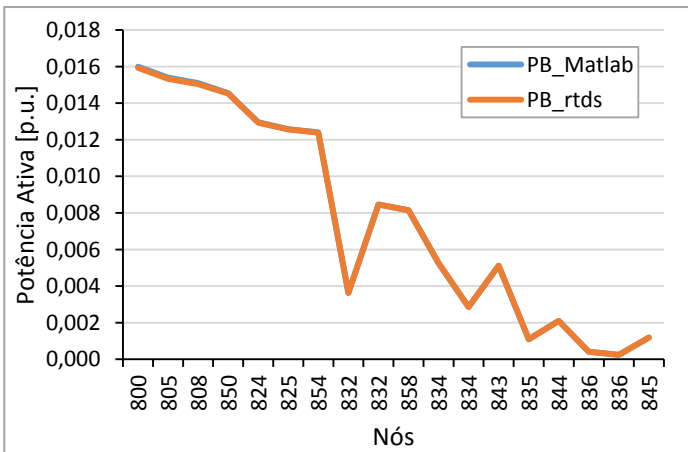
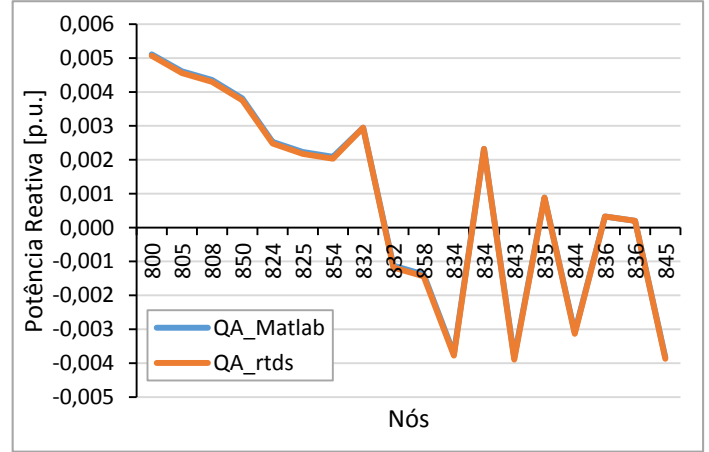
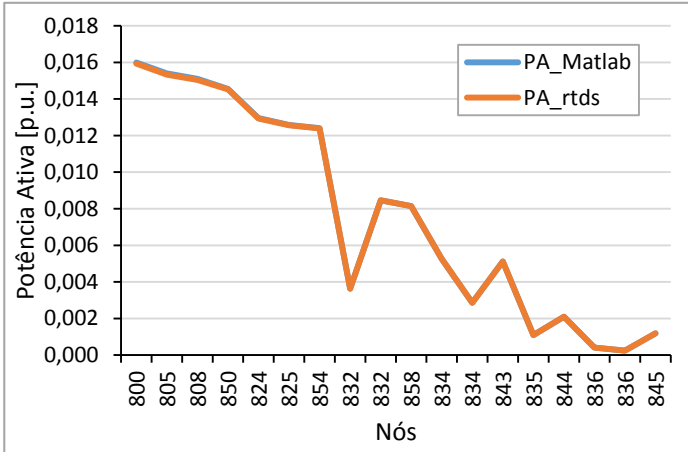


Figura D.3.1. Comparação dos perfis de potência ativa obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 15h30.

Figura D.3.2. Comparação dos perfis de potência reativa obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 15h30.

Apêndice D

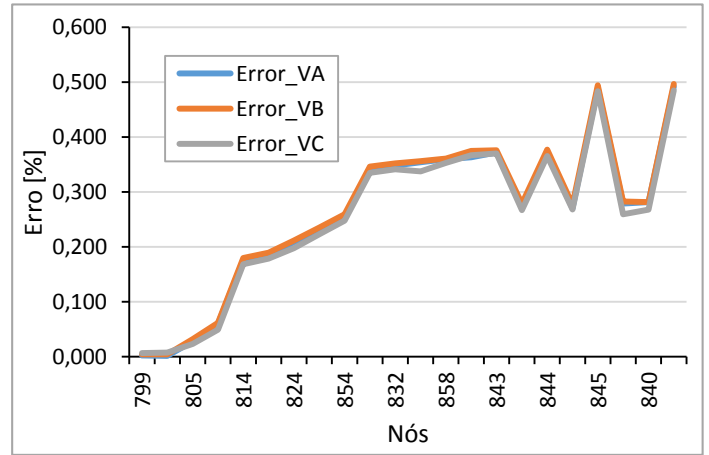
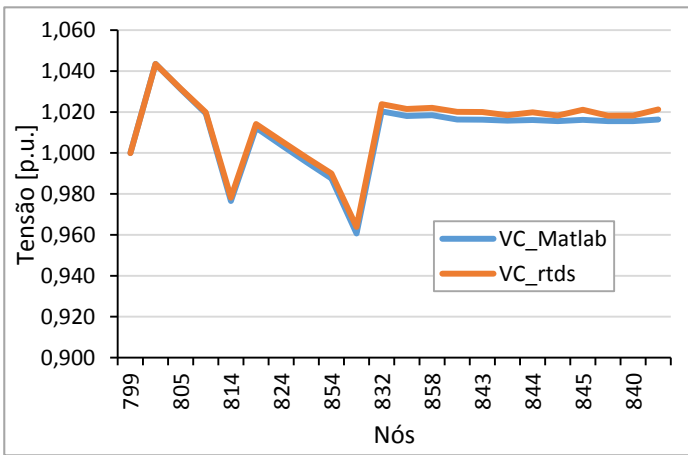
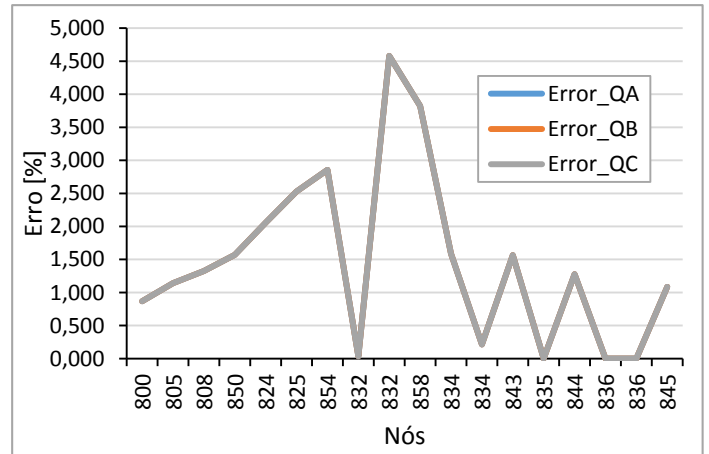
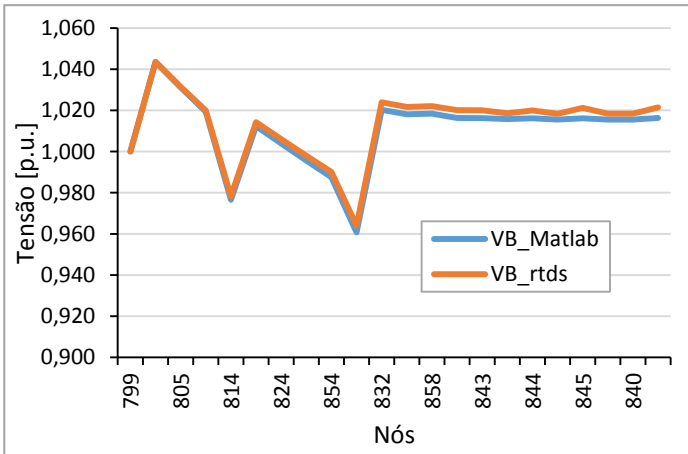
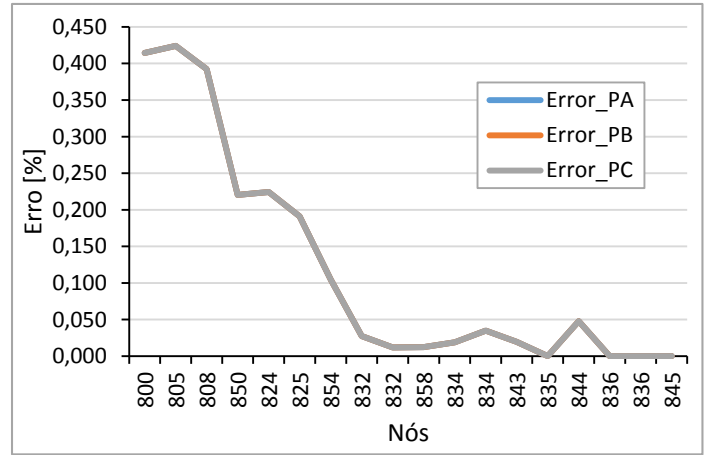
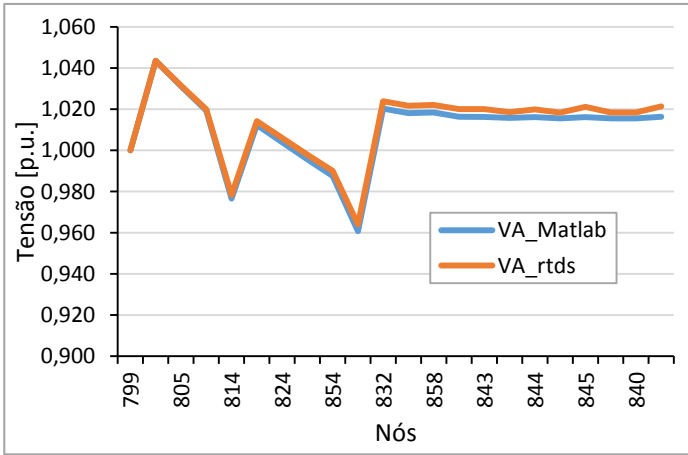


Figura D.3.3. Comparação dos perfis de tensão obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 15h30.

Figura D.3.4. Erros relativos da comparação de resultados entre o RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 15h30.

• **Apêndice D.4 – Comparação de resultados obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 21h20.**

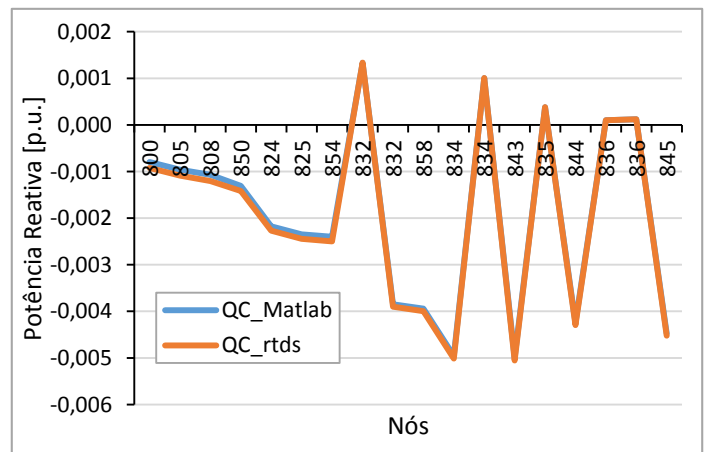
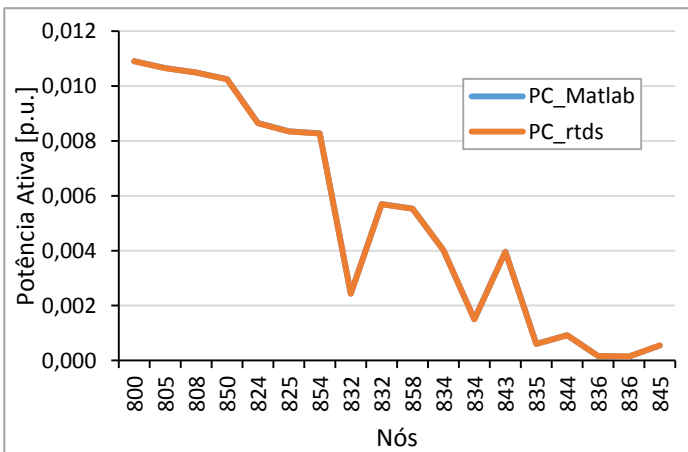
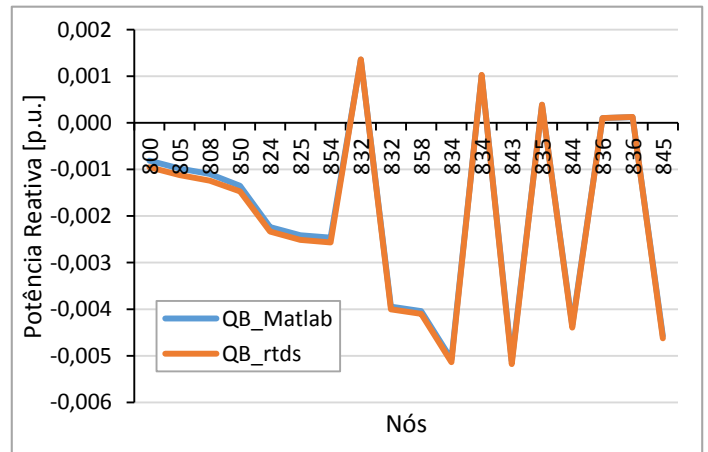
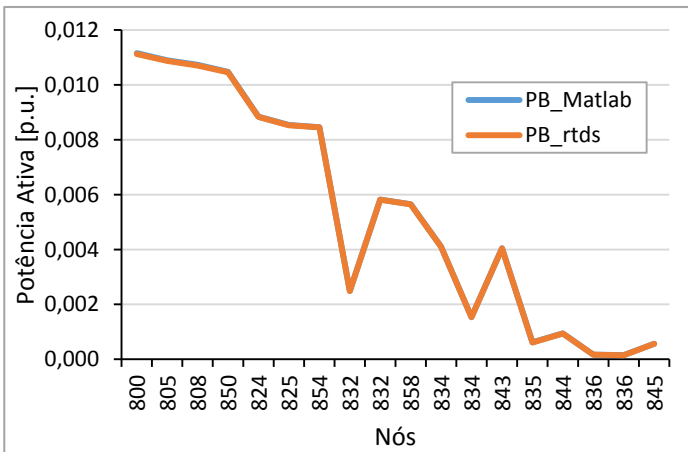
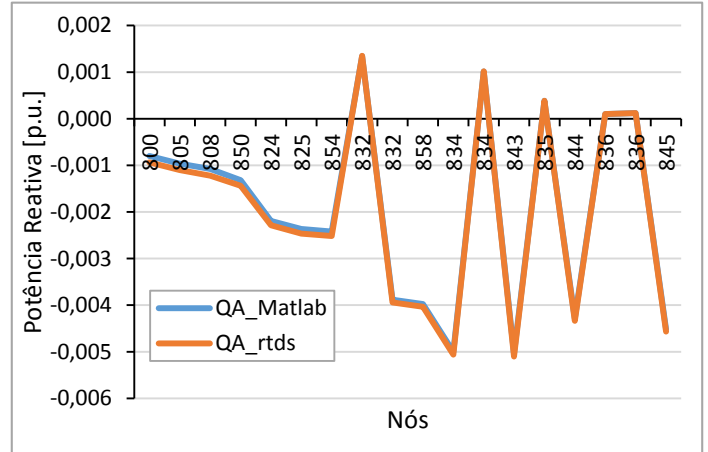
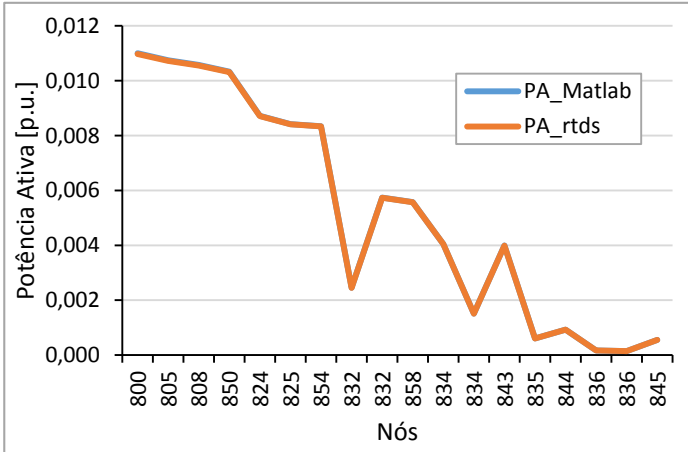


Figura D.4.1. Comparação dos perfis de potência ativa obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 21h20.

Figura D.4.2. Comparação dos perfis de potência reativa obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 21h20.

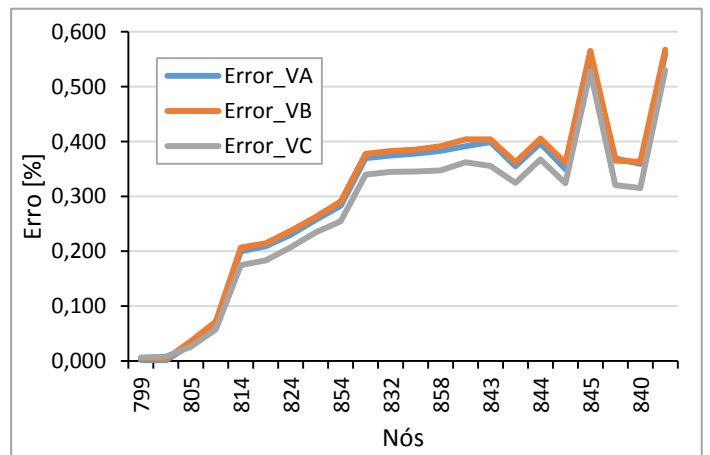
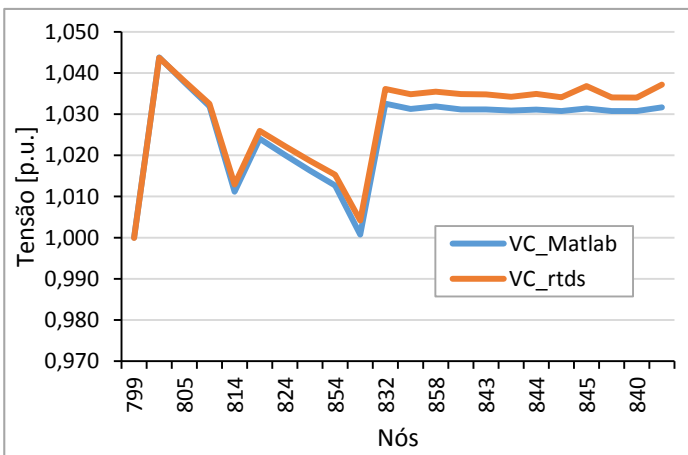
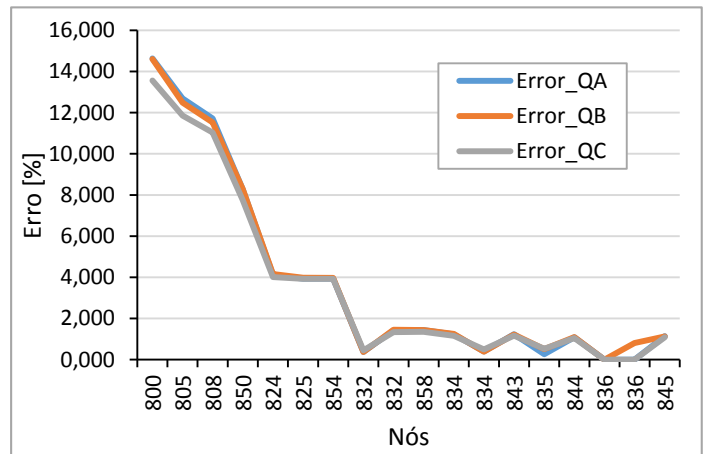
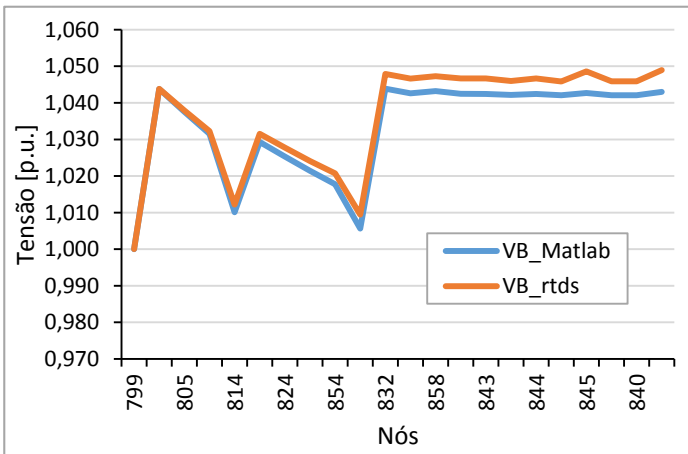
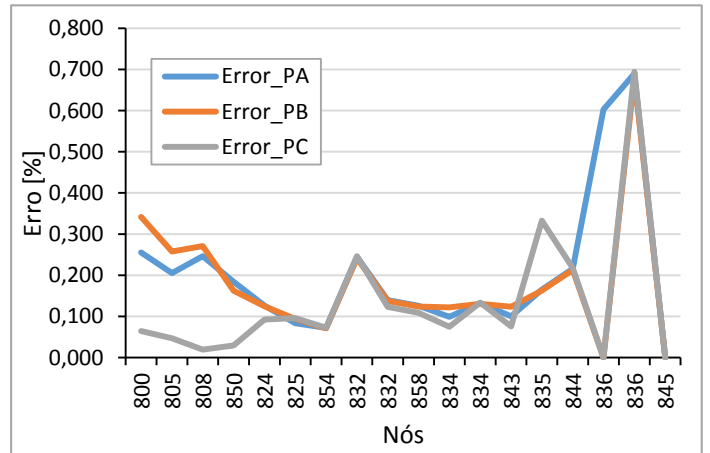
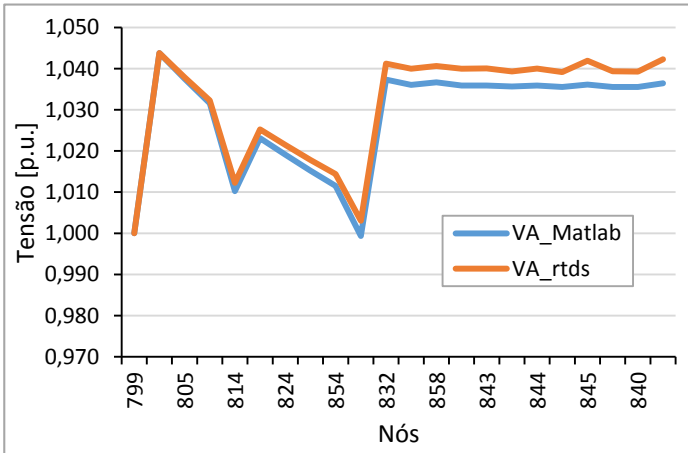


Figura D.4.3. Comparação dos perfis de tensão obtidos do RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 21h20.

Figura D.4.4. Erros relativos da comparação de resultados entre o RSCAD/RunTime e Matlab® para o patamar de demanda da carga das 21h20.

Apêndice E – Perfis de tensão obtidos durante o teste dinâmico de compatibilização RSCAD–Matlab®

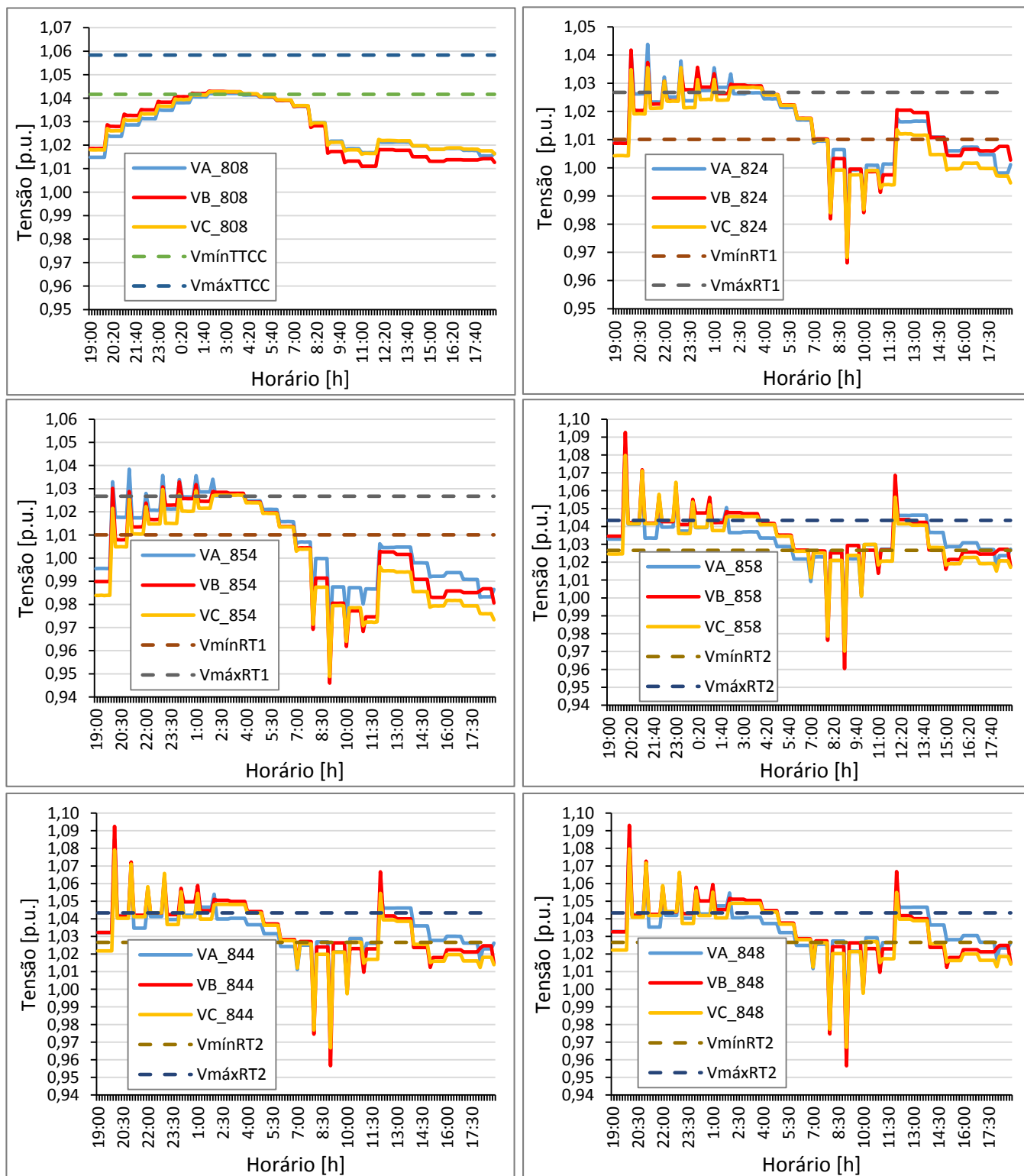


Figura E.1. Perfis de tensão obtidos nos nós “estratégicos” durante o teste dinâmico de compatibilização.

Apêndice F – Perfis de tensão obtidos durante o teste em tempo real do algoritmo de CCVV.

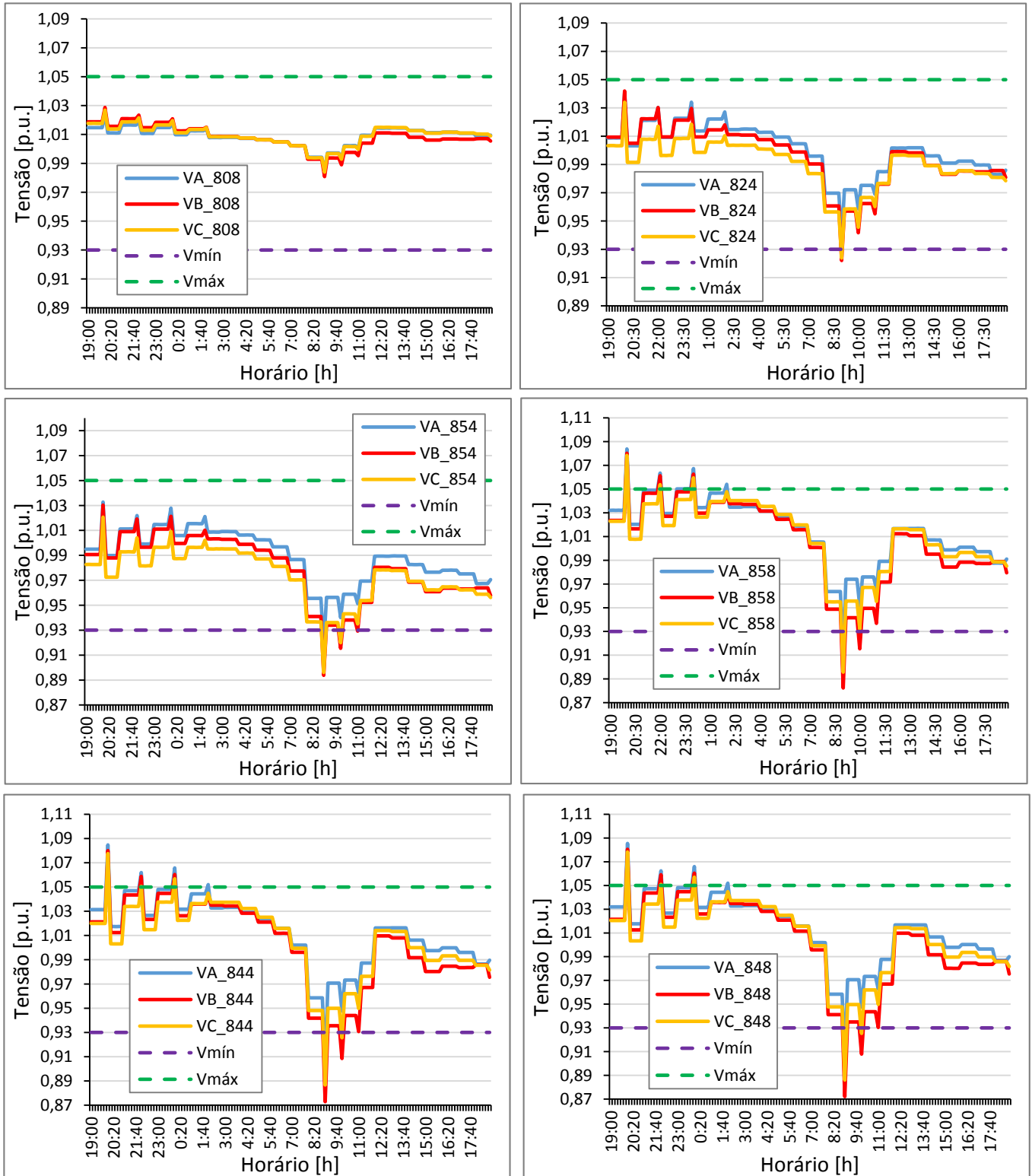


Figura F.1. Perfis de tensão obtidos nos nós “estratégicos” durante o teste em tempo real do algoritmo de CCVV.

Apêndice G – Novos ajustes dos controladores do OLTC e RT.

Tabela G.1. Dados do OLTC do Transformador da SE.

Localização (ramo)	799 – 800		
Tipo	Trifásico		
Conexão	Y		
Fases monitoradas	B		
Faixa de Regulação (<i>bandwith</i>)	5.75 [V]		
Relação do TP	125		
Corrente primaria do TC	100 [A]		
Faixa de regulação	± 10%		
Número de posições	± 16		
Ajustes do LDC:	Fase A	Fase B	Fase C
Ajuste – R	0,00	0,00	0,00
Ajuste – X	0,00	0,00	0,00
Ponto de Regulação (<i>setpoint</i>)	115 [V]	115 [V]	115 [V]

Tabela G.2. Dados dos RT instalados no ramo “814 – 850” do alimentador.

Localização (ramo)	814 – 850		
Tipo	3 x Monofásico		
Conexão	Y		
Fases monitoradas	A – B – C		
Faixa de Regulação (<i>bandwith</i>)	3.6 [V]		
Relação do TP	120		
Corrente primaria do TC	100 [A]		
Faixa de regulação	± 10%		
Número de posições	± 16		
Ajustes do LDC:	Fase A	Fase B	Fase C
Ajuste – R	0,00	0,00	0,00
Ajuste – X	0,00	0,00	0,00
Ponto de Regulação (<i>setpoint</i>)	120 [V]	120 [V]	120 [V]

Tabela G.3. Dados dos RT instalados no ramo “852 – 832” do alimentador.

Localização (ramo)	852 – 832		
Tipo	3 x Monofásico		
Conexão	Y		
Fases monitoradas	A – B – C		
Faixa de Regulação (<i>bandwith</i>)	6.0 [V]		

Relação do TP	120		
Corrente primária do TC	100 [A]		
Faixa de regulação	$\pm 10\%$		
Número de posições	± 16		
Ajustes do LDC:	Fase A	Fase B	Fase C
Ajuste – R	0,00	0,00	0,00
Ajuste – X	0,00	0,00	0,00
Ponto de Regulação (<i>setpoint</i>)	120 [V]	120 [V]	120 [V]

Apêndice H – Resultados obtidos dos testes de comparação das metodologias de CVV.

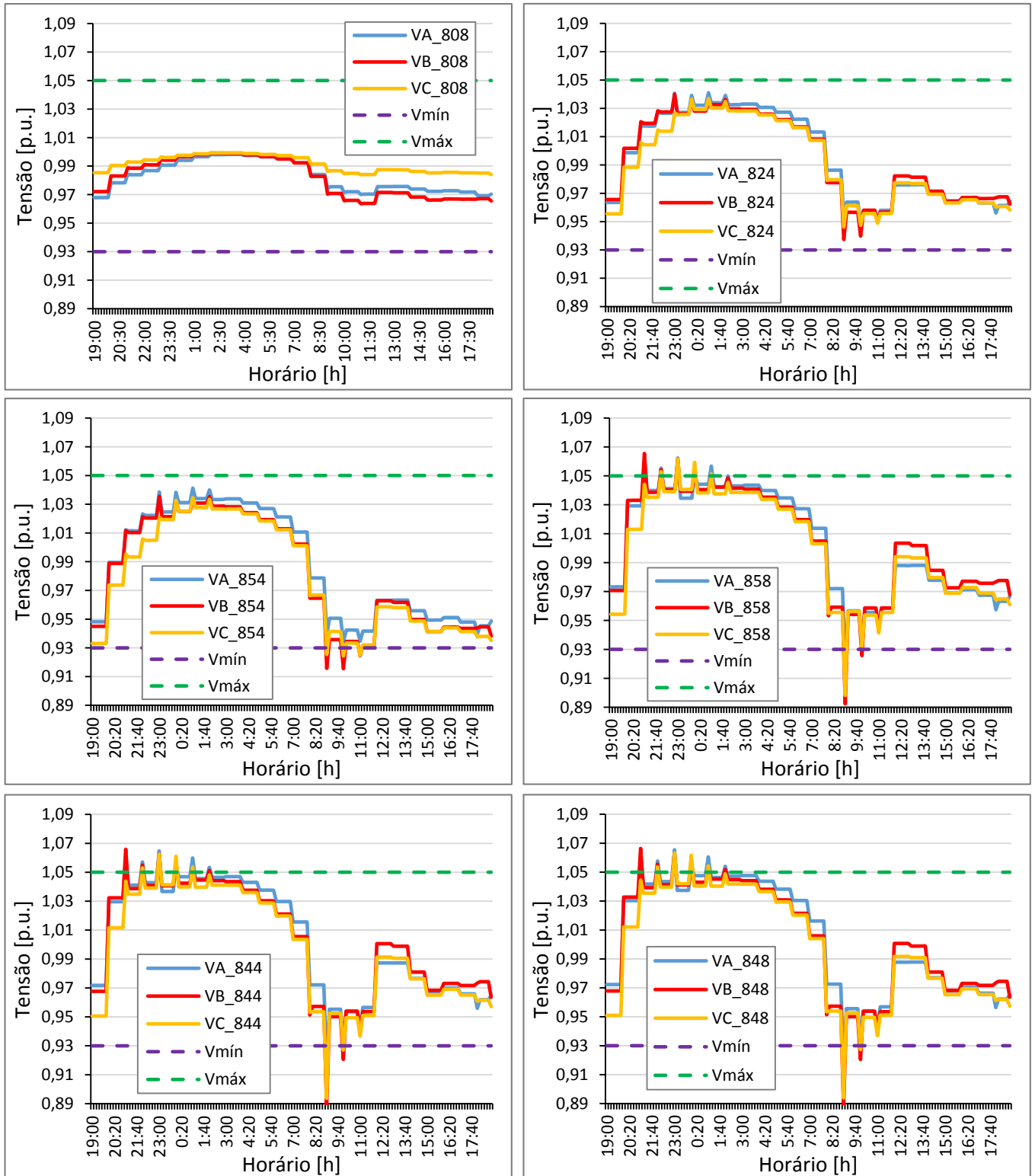


Figura H.1. Perfis de tensão obtidos nos nós “estratégicos” com operação do CVV convencional.

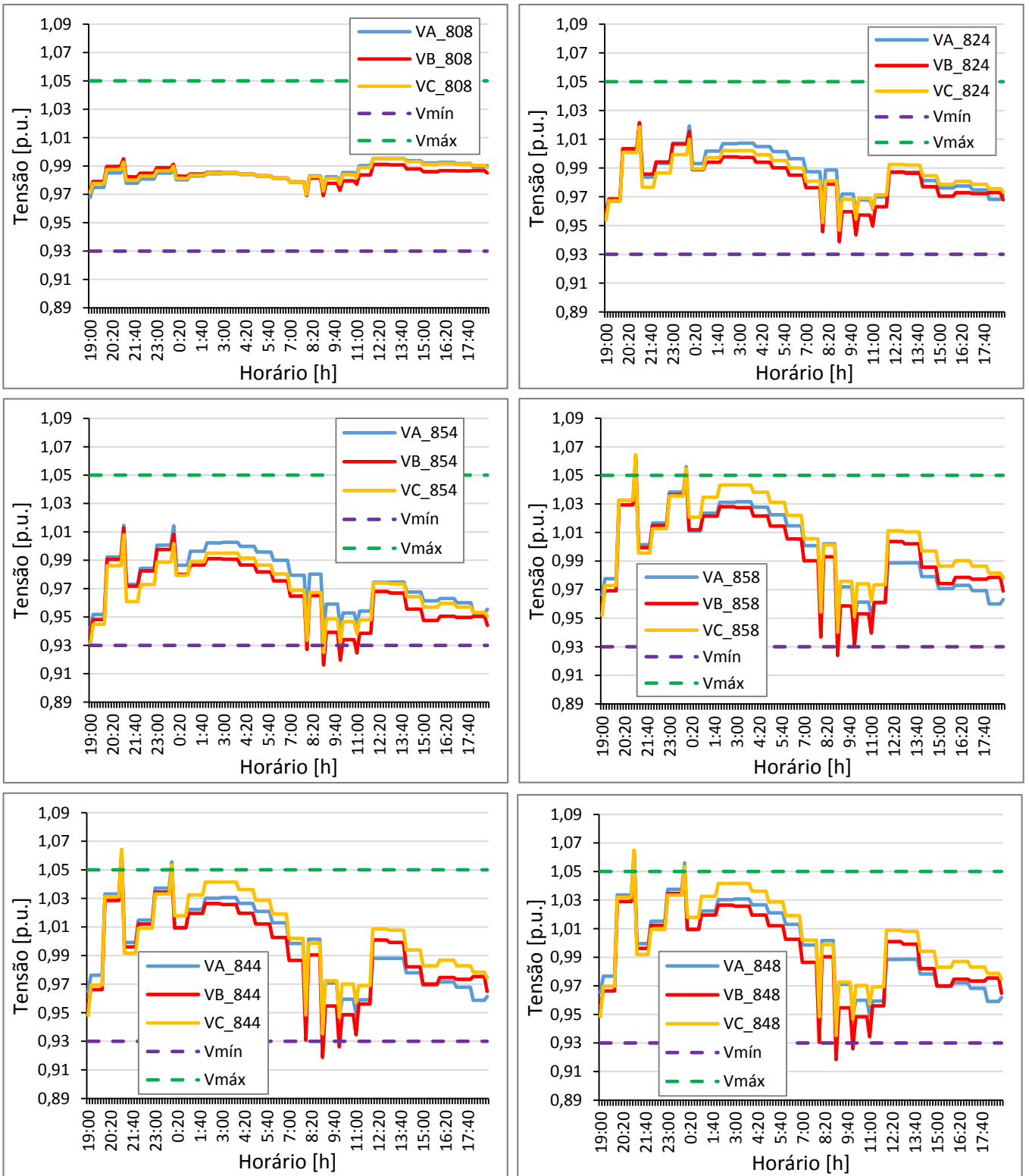


Figura H.2. Perfis de tensão obtidos nos nós “estratégicos” com operação do CCVV.

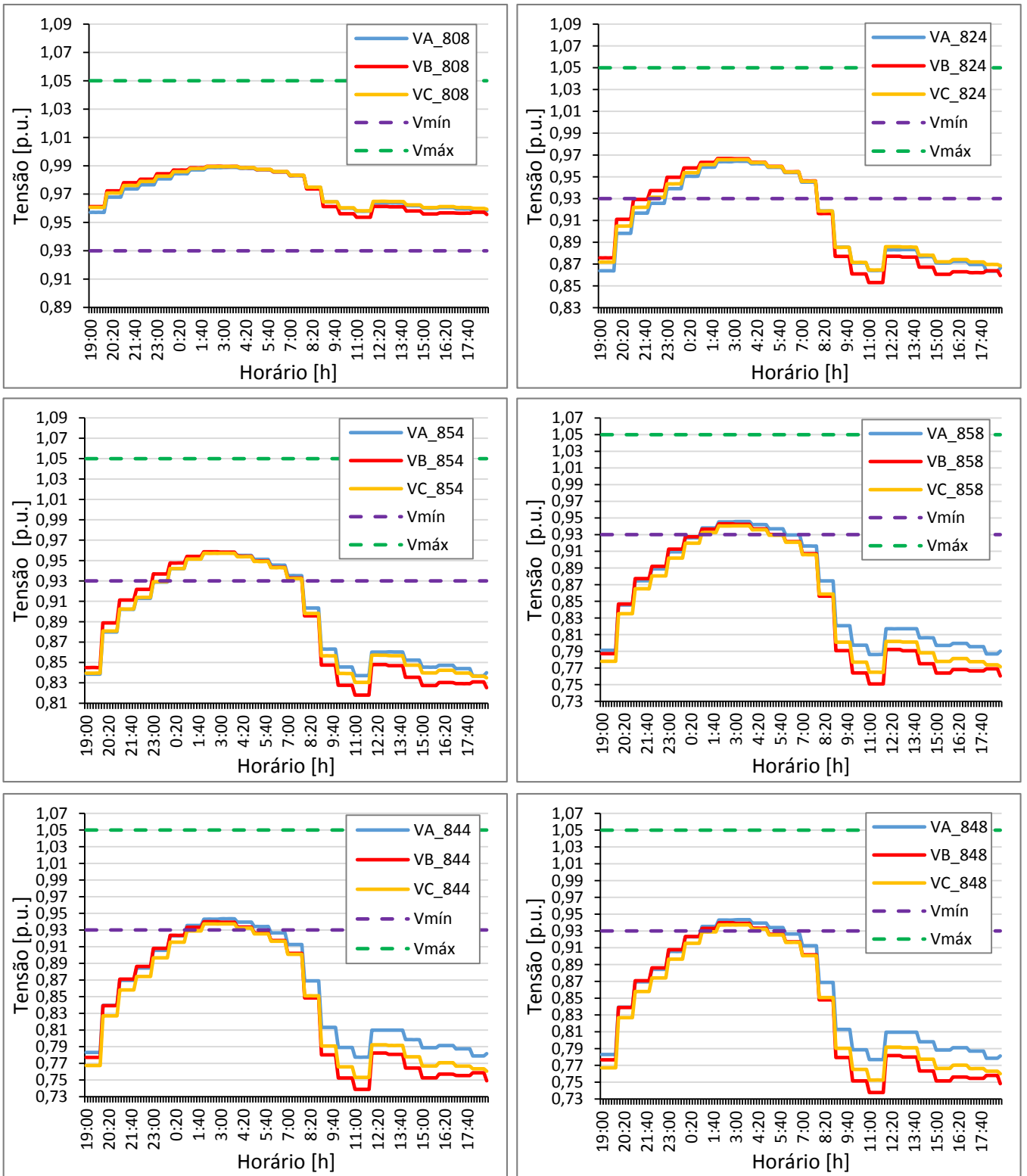


Figura H.3. Perfis de tensão obtidos nos nós “estratégicos” sem estratégia alguma de controle da tensão.

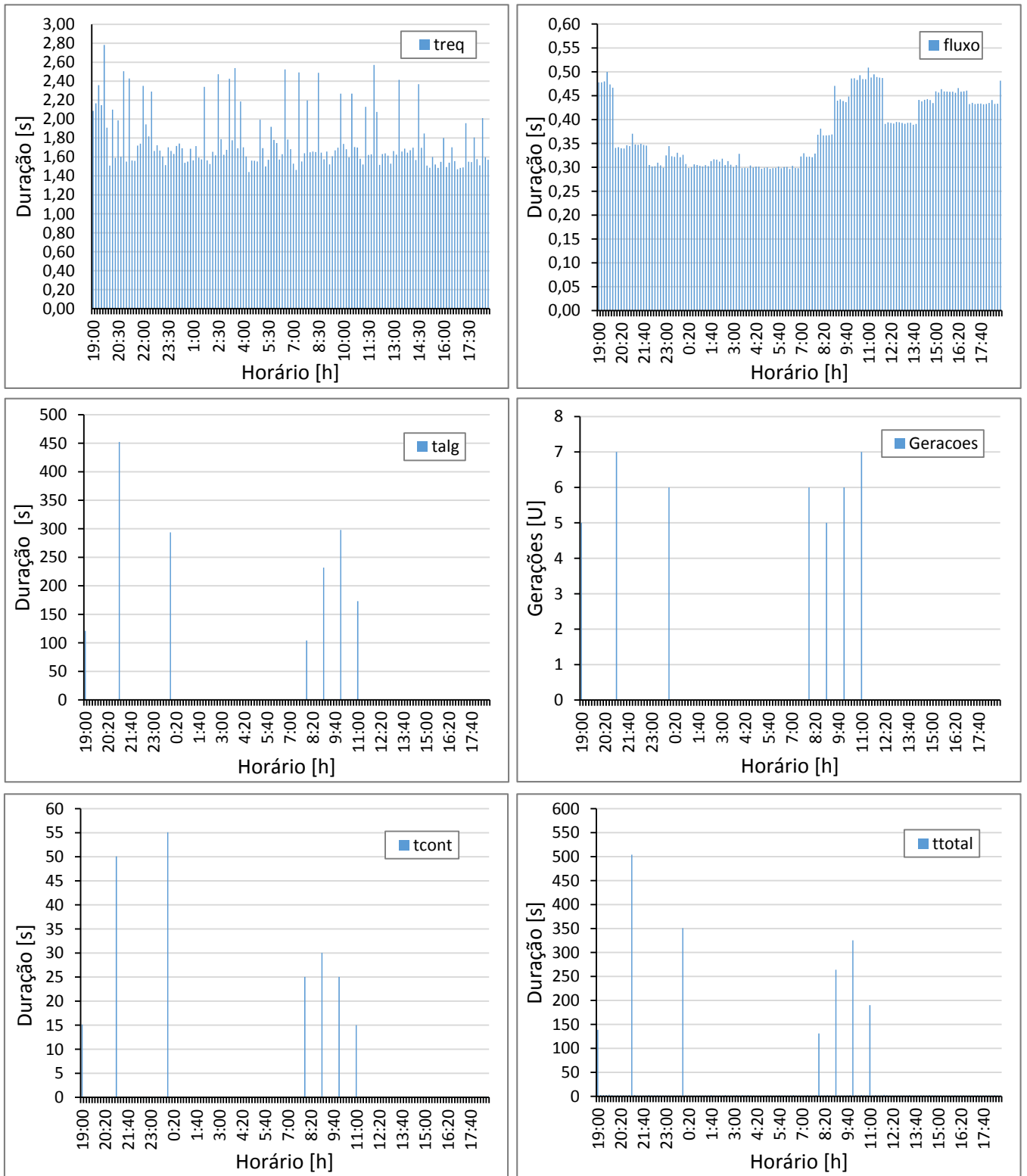


Figura H.4. Desempenho da estratégia de SIL registrada durante a operação do CCVV – Teste de comparação das metodologias de CVV.