

UNIVERSIDADE FEDERAL DE ITAJUBÁ

**PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA**

**DIAGNÓSTICO DE FALHAS DE CURTO-CIRCUITO NOS
INTERRUPTORES DE UM VSI MONOFÁSICO EM PONTE BASEADO
NA TEORIA DE CONJUNTOS APROXIMADOS**

André Barros de Mello Oliveira

Itajubá – MG

Outubro de 2017

UNIVERSIDADE FEDERAL DE ITAJUBÁ

**PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA**

André Barros de Mello Oliveira

**DIAGNÓSTICO DE FALHAS DE CURTO-CIRCUITO NOS
INTERRUPTORES DE UM VSI MONOFÁSICO EM PONTE BASEADO
NA TEORIA DE CONJUNTOS APROXIMADOS**

Tese submetida ao Programa de Pós-Graduação em
Engenharia Elétrica como parte dos requisitos para obtenção
do título de Doutor em Ciências em Engenharia Elétrica

Área de concentração: Microeletrônica

Orientador: Professor Robson Luiz Moreno

Co-orientador: Professor Enio Roberto Ribeiro

Itajubá – MG

Outubro de 2017

UNIVERSIDADE FEDERAL DE ITAJUBÁ

**PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA**

André Barros de Mello Oliveira

**DIAGNÓSTICO DE FALHAS DE CURTO-CIRCUITO NOS
INTERRUPTORES DE UM VSI MONOFÁSICO EM PONTE BASEADO
NA TEORIA DE CONJUNTOS APROXIMADOS**

Tese apresentada à banca examinadora para conferir ao autor o direito de defesa da tese para auferir o título de Doutor em Ciências em Engenharia Elétrica.

Banca examinadora:

Prof. Dr. Robson Luiz Moreno - UNIFEI

Prof. Dr. Enio Roberto Ribeiro - UNIFEI

Prof. Dr. Paulo César Crepaldi – UNIFEI

Prof. Dr. Benedito Donizeti Bonatto – UNIFEI

Prof. Dr. Romeu Hausmann – FURB

Prof. Dr. Falcondes José Mendes de Seixas - UNIFEI

Itajubá – MG

Outubro de 2017

Agradecimentos

Agradeço, em primeiro lugar, a Deus, pelos inúmeros dons... a saúde, a persistência, a paciência e a boa vontade de sempre levar adiante este trabalho. Por ter me guiado durante todos estes anos, iluminando os meus caminhos neste trabalho, em especial os muitos km nas estradas entre Varginha e Itajubá e entre Belo Horizonte e Itajubá.

Aos professores Robson Luiz Moreno e Enio Roberto Ribeiro, orientador e coorientador, respectivamente. Pelo incentivo constante, pelas discussões e ensinamentos e pela disponibilidade, presencialmente e à distância, no árduo e ao mesmo tempo aprazível trabalho de orientação.

Aos meus pais, Joaquim e Luiza (*in memoriam*), e ao meu irmão, Humberto, que me acompanharam por muitos anos no caminho de minha formação, como engenheiro eletricitista e como professor.

À minha esposa, Raquel, pelo amor abnegado, pela companhia constante e pelo encorajamento. É difícil encontrar palavras para lhe agradecer!

Aos meus colegas durante os meus estudos na UNIFEI em Itajubá. Não vou citar nomes por receio de esquecer de alguém... vocês sempre me apoiaram com as conversas, risadas e ajuda nos momentos mais difíceis.

Aos meus colegas de instituição, CEFET-MG. Aos meus diretores do *campus* VIII, em Varginha, no período 2006-2014, professores Denise de Carvalho Urashima, Fernando Teixeira Filho (*in memoriam*) e Gilze Belém Chaves Borges. Aos demais colegas professores e técnicos, pela amizade e companheirismo. Aos professores do *campus* II (Belo Horizonte), Márcio Matias Afonso e Úrsula do Carmo Resende, do Departamento de Engenharia Elétrica (DEE), pela generosa cessão de uso do Laboratório de Eletromagnetismo Aplicado e Controle de Processos Industriais – LEACOPI. Aos professores do DEE, pelo incentivo e discussões. Aos professores e técnicos do DEMAT (Departamento de Engenharia de Materiais), no *campus* I, em Belo Horizonte, pela amizade, pelo apoio nos momentos difíceis e pelas boas e constantes conversas.

Por fim, agradeço aos meus familiares, amigos e colegas, e a todos que contribuíram direta ou indiretamente para a realização e conclusão deste trabalho.

“A persistência é o menor caminho do êxito”.
(Charles Chaplin)

*“A ciência nunca resolve um problema
sem criar pelo menos outros dez”.*
(George Bernard Shaw)

*“Há grandes homens que fazem com que todos
se sintam pequenos. Mas o verdadeiro grande homem
é aquele que faz com que todos se sintam grandes.”*
(Gilbert Keith Chesterton)

Resumo

Neste trabalho é apresentado um método de diagnóstico de falhas de curto-circuito (SC) em interruptores de um Inversor Fonte de Tensão (*Voltage Source Inverter*, VSI), com o uso da Teoria de Conjuntos Aproximados (TCA) – em inglês, *Rough Sets Theory* (RST). Esta teoria é uma ferramenta matemática que descreve o comportamento de um sistema através de um conjunto de regras, baseadas em um número reduzido e suficiente de dados. Diversos estudos mostram que a falha de SC em um interruptor de potência eleva o custo do VSI, além de comprometer a sua vida útil e o seu desempenho. Este contexto justifica a busca por um eficiente método de diagnóstico que utilize o menor número possível de variáveis para a detecção dos sinais de interesse no processo. Inicialmente são apresentados no texto diversos métodos de diagnóstico, suas variáveis, vantagens e desvantagens. Em seguida, é apresentada a TCA e a sua viabilidade como ferramenta no diagnóstico de falhas de SC em interruptores de potência. A topologia do VSI é monofásica, em ponte, com carga indutiva. A aplicação da TCA proporcionou um número reduzido de variáveis e um conjunto de regras de diagnóstico, as quais são realizadas com funções lógicas básicas. Logo, o circuito de diagnóstico obtido é digital. O diagnóstico de falhas é realizado com apenas quatro variáveis: dois sinais de comando e dois sinais de corrente dos interruptores do VSI. De posse dos resultados adequados obtidos em simulação foi montado um protótipo em laboratório, cujos resultados experimentais validam o método de diagnóstico.

Palavras-chave: Inversor de tensão monofásico em ponte, falhas de curto-circuito em interruptores de potência, detecção e localização de falhas de curto-circuito, Teoria dos Conjuntos Aproximados.

Abstract

In this work a short-circuit (SC) fault diagnosis method is presented in switches of a voltage source inverter (VSI), using Rough Sets Theory (RST). This theory is a mathematical tool that describes the behavior of a system through a set of rules, based on a small and sufficient number of data. Several studies show that failure of SC in a power switch raises the cost of the VSI, in addition to compromising its life and performance. This context justifies the search for an efficient method of diagnosis that uses as few variables as possible to detect the signs of interest in the process. Initially, several diagnostic methods, their variables, advantages and disadvantages are presented in the text. Next, the RST and its feasibility are presented as a tool in the diagnosis of SC faults in power switches. The topology of the VSI is a full bridge single-phase, with inductive load. The application of RST provided a reduced number of variables and a set of diagnostic rules, which are performed with basic logical functions. Therefore, the diagnostic circuit obtained is digital. Fault diagnosis is performed with only four variables: two command signals and two current signals from the VSI switches. With the adequate results obtained in simulation, a prototype was set up in the laboratory, whose experimental results validate the diagnostic method.

Keywords: Single-phase full bridge voltage source inverter, short circuit faults in power switches, detection and location of short-circuit faults, Rough Sets Theory.

SUMÁRIO

| | |
|---|-----|
| LISTA DE SÍMBOLOS E ABREVIATURAS..... | x |
| LISTA DE FIGURAS..... | xii |
| LISTA DE TABELAS..... | xvi |
| 1. INTRODUÇÃO..... | 1 |
| 1.1 – Contextualização do problema..... | 1 |
| 1.2 – Motivação..... | 2 |
| 1.3 – Metodologia do trabalho..... | 3 |
| 1.4 – Objetivos..... | 3 |
| 1.5 – Estrutura do trabalho..... | 4 |
| 2. MÉTODOS DE DIAGNÓSTICO DE FALHAS DE CURTO-CIRCUITO EM INTERRUPTORES DE POTENCIA... 5 | 5 |
| 2.1 – Introdução..... | 5 |
| 2.2 – Falhas de operação em conversores de potência..... | 5 |
| 2.3 – Falhas de curto-circuito em interruptores..... | 6 |
| 2.4 – Diagnóstico de falhas de curto-circuito..... | 11 |
| 2.4.1 – Diagnóstico de falhas de curto-circuito com sinais de chaveamento..... | 13 |
| 2.4.2 – Diagnóstico de falhas com o uso de Inteligência Artificial..... | 16 |
| 2.4.3 – Diagnóstico de falhas por modelagem e análise paramétrica do conversor..... | 22 |
| 2.4.4 – Diagnóstico de falhas com reconfiguração do circuito e operação estendida..... | 24 |
| 2.4.5 – Síntese das técnicas de diagnóstico de falhas de curto-circuito em VSI..... | 28 |
| 2.5 – Conclusão..... | 33 |
| 3. A TEORIA DE CONJUNTOS APROXIMADOS..... | 34 |
| 3.1 – Introdução..... | 34 |
| 3.2 – Sistema de Informação e de Decisão – exemplos..... | 35 |
| 3.3 – Indiscernibilidade de dados..... | 39 |
| 3.4 – Aproximações de conjuntos..... | 41 |
| 3.4.1 – Tipos de aproximações..... | 42 |
| 3.4.2 – Avaliação da qualidade das aproximações..... | 45 |
| 3.5 – Redução de atributos do SI..... | 47 |
| 3.6 – Função de discernibilidade..... | 49 |
| 3.7 – Reduto do SI e redução de atributos..... | 51 |
| 3.8 – Geração de regras do SI..... | 52 |
| 3.9 – Conclusão..... | 53 |
| 4. DIAGNÓSTICO DE FALHAS DE CURTO-CIRCUITO NOS INTERRUPTORES DE UM INVERSOR COM O USO DA TCA..... | 54 |
| 4.1 – Introdução..... | 54 |

| | |
|--|-----|
| 4.2 – Estrutura do VSI..... | 54 |
| 4.3 – Sinais de operação do VSI | 55 |
| 4.4 – Estratégia de amostragem..... | 57 |
| 4.5 – Modos de operação do VSI | 58 |
| 4.5.1 – Estrutura do inversor | 58 |
| 4.5.2 – VSI em operação normal (N) | 59 |
| 4.5.3 – VSI em operação com falha de SC..... | 61 |
| 4.5.4 – Falhas isoladas de curto-circuito nos interruptores do inversor | 64 |
| 4.5.5 – Tensão eficaz e potência máxima na carga | 69 |
| 4.5.6 – Potência dissipada no resistor limitador | 70 |
| 4.6 – O uso da TCA no diagnóstico de falhas de curto-circuito no VSI..... | 72 |
| 4.6.1 – Função de Discernibilidade do SI | 75 |
| 4.6.2 - Redução de atributos..... | 78 |
| 4.6.3 - Teste dos subconjuntos ou redutos do SI | 78 |
| 4.7 – Diagnóstico de falhas de curto-circuito..... | 79 |
| 4.7.1 – Circuito de diagnóstico digital | 79 |
| 4.7.2 – Simulação dos circuitos de detecção e localização e falhas de SC | 81 |
| 4.8 – Conclusões | 83 |
| 5. PROTÓTIPO E RESULTADOS EXPERIMENTAIS..... | 85 |
| 5.1 – Introdução | 85 |
| 5.2 – Construção do protótipo do VSI..... | 85 |
| 5.2.1 – Parâmetros do circuito de potência | 86 |
| 5.2.2 – Aspecto geral da bancada..... | 87 |
| 5.3 – Circuitos do VSI..... | 89 |
| 5.3.1 – Circuito de potência do VSI..... | 89 |
| 5.3.2 – Circuito de comando do interruptor auxiliar | 92 |
| 5.3.3 – Circuito de medição da corrente no barramento CC | 93 |
| 5.3.4 – Circuito de medição das correntes nos braços do VSI | 95 |
| 5.3.5 – Circuito de aquisição e de condicionamento de sinais | 96 |
| 5.3.6 – Circuito do optoacoplador..... | 98 |
| 5.3.7 – Circuito de diagnóstico digital de falhas de curto-circuito..... | 98 |
| 5.4 – Resultados Experimentais | 99 |
| 5.4.1 - Medidas dos sinais de comando dos interruptores do VSI | 100 |
| 5.4.2 – Medidas dos sinais no circuito de potência do VSI..... | 102 |
| 5.4.3 – Detecção e localização de falhas de SC no VSI..... | 108 |
| 5.5 – Conclusão | 113 |
| 6. CONCLUSÕES GERAIS..... | 114 |
| REFERÊNCIAS BIBLIOGRÁFICAS..... | 117 |

LISTA DE SÍMBOLOS E ABREVIATURAS

| | |
|--------------------|--|
| A | Conjunto dos atributos ou características dos objetos de um Sistema de Informação (SI) |
| B | Subconjunto de atributos de um SI pertencentes ao conjunto C |
| B^* | Conjunto mínimo de atributos (Reduto) |
| $\underline{B}(X)$ | Aproximação inferior de X em relação a B |
| $\overline{B}(X)$ | Aproximação superior de X em relação a B |
| BLDC | <i>Brushless DC motor</i> |
| C | Conjunto de atributos condicionais de um SI, que caracterizam o tipo de decisão lógica |
| CA | Corrente Alternada |
| CC | Corrente Contínua |
| CI | Circuito Integrado |
| D | Conjunto de atributos de decisão de um SI |
| DF | Diagnóstico de Falha |
| DSP | <i>Digital Signal Processor</i> - Processador Digital de Sinais |
| $F_A(B)$ | Função de Discernibilidade em relação à B |
| FB | <i>Full-bridge</i> - ponte completa |
| FCC | Falhas de curto-circuito |
| FD | <i>Fault Diagnosis</i> – diagnóstico de falha |
| FFT | <i>Fast Fourier Transform</i> - Transformada Rápida de Fourier |
| HBG | <i>Hybrid Bond Graph</i> |
| IA | Inteligência Artificial |
| IGBT | <i>Insulated Gate Bipolar Transistor</i> - transistor bipolar de porta isolada |
| $IND_A(B)$ | Relação de equivalência ou de indiscernibilidade, de A em relação a B |
| IMPC | Inversor Monofásico em Ponte Completa |
| kV | quilovolt |
| kW | quilowatts |
| $M_D(B)$ | Matriz de discernibilidade |
| MIT | Motor de Indução Trifásico |

| | |
|---------------------|---|
| MOSFET | <i>Metal Oxide Semiconductor Field Effect Transistor</i> - transistor de efeito de campo metal - óxido - semicondutor |
| N | Normal, modo de operação do VSI |
| OC | <i>Open Circuit</i> - circuito aberto |
| OCF | <i>Open Circuit Faults</i> – falhas de circuito aberto |
| PMAC | <i>Brushless Permanent Magnet AC</i> |
| PWM | <i>Pulse Width Modulation</i> , modulação por largura de pulso |
| $RED_A(B)$ | Conjunto dos redutos em relação a B |
| RMS | <i>Root Mean Square</i> , valor médio quadrático (valor eficaz) |
| RN | Redes Neurais |
| RST | <i>Rough Sets Theory</i> |
| SC | <i>Short-Circuit</i> - curto-circuito |
| SCF | <i>Short-Circuit Faults</i> – falhas de curto-circuito |
| SCR | <i>Silicon Controlled Rectifier</i> - Retificador Controlado de Silício |
| SD | Sistema de Decisão, formado a partir de um SI |
| SI | Sistema de Informação |
| TCA | Teoria dos Conjuntos Aproximados |
| TRIAC | <i>Triode for Alternating Current</i> , triodo para Corrente Alternada |
| U | Conjunto dos objetos ou registros de um SI |
| UPS | <i>Uninterruptible Power Supply</i> |
| VSI | <i>Voltage Source Inverter</i> , Inversor Fonte de Tensão |
| X | Conjunto de objetos ou registros com relação a B |
| $\alpha_B(X)$ | Coefficiente de imprecisão de X |
| $\alpha_{B-sup}(X)$ | Coefficiente da qualidade da Aproximação Superior de X |
| $\alpha_{B-inf}(X)$ | Coefficiente da qualidade da Aproximação Inferior de X |

LISTA DE FIGURAS

| | |
|--|----|
| Figura 1.1 – Componentes mais frágeis em um equipamento de eletrônica de potência [3]. | 1 |
| Figura 2.1 – Falhas de operação em um inversor VSI trifásico [19]. | 6 |
| Figura 2.2 – (a) Falha de circuito aberto em um interruptor. (b) Falha de curto-circuito em | 6 |
| Figura 2.3 – Capacitâncias do circuito equivalente do gate de um IGBT [13]. | 7 |
| Figura 2.4 – Formas de onda: entrada em condução de um IGBT (operação normal) [22]. | 8 |
| Figura 2.5 – Formas de onda: chaveamento de um IGBT sob falha de SC - modo HSF [23]. | 9 |
| Figura 2.6 – Formas de onda: v_{GE} , v_{CE} e i_C - IGBT com falha de SC no modo FUL [23]. | 10 |
| Figura 2.7 – Influência de parâmetros do IGBT nos sinais v_{GE} , v_{CE} e i_C – modos N e SC [24]. | 10 |
| Figura 2.8 – Etapas de reconfiguração em um sistema de acionamento de MIT sob falhas [13]. | 12 |
| Figura 2.9 – Sistema tolerante a falhas com redundância dinâmica [13]. | 12 |
| Figura 2.10 – Tensão de gate de um IGBT em operação normal e com falhas de SC [13]. | 13 |
| Figura 2.11 – Detecção de falhas no IGBT, pelo sinal de gate (entrada em condução) [13]. | 14 |
| Figura 2.12 – (a) Limites de detecção de falhas. (b) Matriz de diagnóstico de falhas [13]. | 14 |
| Figura 2.13 – Diagrama de blocos e circuito de detecção de falhas com o uso da tensão de gate [26]. | 15 |
| Figura 2.14 – Circuito detector de falhas de curto-circuito em um IGBT [26]. | 15 |
| Figura 2.15 – Circuito de driver com a função de DF para o interruptor superior do braço T_1 - T_4 [7]. | 16 |
| Figura 2.16 – Esquema de DF de circuito aberto e SC nos interruptores de um VSI trifásico [27]. | 17 |
| Figura 2.17 – Esquema de diagnóstico de falhas em um VSI trifásico a 4 interruptores [28]. | 18 |
| Figura 2.18 – Diagnóstico de falhas através de RN: geração do código C_T [28]. | 18 |
| Figura 2.19 – Método de DF Fuzzy aplicado a um MIT alimentado por um VSI [35]. | 20 |
| Figura 2.20 – Isolação de falhas de SC para os interruptores S_1 a S_6 com o método “voltage space”. | 21 |
| Figura 2.21 – Modelo HBG de um VSI monofásico em meia-ponte [38]. | 22 |
| Figura 2.22 - Circuito de um inversor trifásico em ponte [41]. | 23 |
| Figura 2.23 – Modelo Bond Graph para um interruptor com diodo em antiparalelo [41]. | 23 |
| Figura 2.24 – Conversão de um VSI trifásico ao modelo equivalente Bond Graph [41]. | 24 |
| Figura 2.25 – VSI em: (a) modo normal; (b) modo de falha e com reconfiguração [12]. | 25 |
| Figura 2.26 – Reconfiguração com TRIAC e desligamento da fase com falha [43]. | 26 |
| Figura 2.27 – Arquitetura do acionamento do PSMS pelo VSI, com tolerância a falhas [44]. | 26 |
| Figura 2.28 – (a) VSI trifásico, com o interruptor S_{ap} em curto-circuito. (b) Interruptores do VSI desligados pelo controle com tolerância a falhas [44]. | 27 |
| Figura 2.29 – Conversor CC-CC em ponte reconfigurado: esquema completo [11]. | 28 |
| Figura 2.30 – Conversor CC-CC em ponte com reconfiguração: falha de SC em Q4 [11]. | 28 |
| Figura 2.31 – Síntese gráfica das técnicas de diagnóstico de falhas de SC nos interruptores de um VSI. | 33 |
| Figura 3.1 – Representação de um processo de modelagem a partir de um SI [47]. | 34 |

| | |
|---|----|
| Figura 3.2 – Tipos de regiões de aproximação [53]. | 44 |
| Figura 3.3 – Aproximações destacadas em forma de conjuntos. | 45 |
| Figura 4.1 – Esquema inicial do VSI utilizado nas simulações. | 54 |
| Figura 4.2 – Sinais de operação extraídos do inversor (simulação). | 56 |
| Figura 4.3 – Forma de onda da tensão de saída (v_{AB}) do VSI. | 57 |
| Figura 4.4 – Circuito elétrico do VSI – etapa com S_1 e S_4 em condução (modo N). | 58 |
| Figura 4.5 – Sinais de operação do VSI no modo normal (N), com carga indutiva. | 60 |
| Figura 4.6 – Circuito do VSI – etapa com falha de SC no interruptor S_1 e com S_3 em condução. | 61 |
| Figura 4.7 – Circuito equivalente de um módulo de 2 IGBTs, com as resistências de condução [58]. | 62 |
| Figura 4.8 – (a) Circuito do VSI – etapa com falha de SC no interruptor S_1 , com S_2 e S_3 comandados. (b) Etapa de falha de SC no interruptor S_1 , com o interruptor S_4 em condução. | 63 |
| Figura 4.9 – Sinais de operação do VSI (carga indutiva) - operação normal e em SC (em S_1). | 65 |
| Figura 4.10 – Formas de onda dos sinais i_{S1} , v_{ref} , v_{o1} e v_{o2} para o interruptor S_1 em SC. | 66 |
| Figura 4.11 – Sinais de operação do VSI (carga indutiva): intervalo de falha de SC no interruptor S_3 (modo SC). | 67 |
| Figura 4.12 – Circuitos equivalentes do VSI: (a) etapa com falha de SC no interruptor S_3 e | 68 |
| Figura 4.13 – Circuito do VSI – etapa com o interruptor S_3 em curto-circuito e S_2 e S_3 comandados. | 68 |
| Figura 4.14 – Formas de onda dos sinais i_{S3} , v_{ref} , v_{o1} e v_{o2} para o interruptor S_3 em SC. | 69 |
| Figura 4.15 – Forma de onda da tensão v_{AB} do VSI monofásico em ponte. | 69 |
| Figura 4.16 – Circuito do VSI – etapa para falha de SC no interruptor S_1 , com S_2 e S_3 comandados. | 71 |
| Figura 4.17 – Sinais de i_{R0} e i_{RS} : cálculo da potência RMS no resistor R_S . | 71 |
| Figura 4.18 – Corrente eficaz, potência instantânea e média no resistor limitador R_S . | 72 |
| Figura 4.19 – Circuito lógico resultante: função de diagnóstico, δ_{SC} . | 80 |
| Figura 4.20 – Correntes (i_1 a i_4) do VSI e sinal de saída do circuito de DF, função δ_{SC} . | 82 |
| Figura 4.21 – Sincronismo entre os sinais de localização ($v_{\delta S1}$ a $v_{\delta S4}$) e de detecção ($v_{\delta SC}$) de falhas de curto-circuito nos interruptores do VSI. | 82 |
| Figura 4.22 – Formas de onda dos sinais de detecção e de localização de falha de SC em S_1 . | 83 |
| Figura 4.23 – Formas de onda dos sinais de detecção e de localização de falha de SC em S_3 . | 83 |
| Figura 5.1 – Esquema completo do VSI – circuitos de: (a) potência e de proteção; (b) condicionamento das tensões em R_{sh3} e R_{sh4} ; (c) comando dos interruptores S_1 a S_4 ; (d) diagnóstico digital. | 85 |
| Figura 5.2 – Circuito de potência do VSI com o limitador de corrente de curto-circuito. | 86 |
| Figura 5.3 – Disposição dos equipamentos, circuitos e componentes na bancada. (a) Osciloscópio. (b) Fonte de tensão - barramento CC. (c) Gerador de sinais. (d), (e) e (f): fontes de tensão CC simétricas. (g) Resistores: R_o (carga) e R_s (circ. limitador). (h) Circuitos de: potência; sinais de comando e diagnóstico de falha de SC do VSI. | 87 |
| Figura 5.4 – Montagem e conexões do indutor da carga, L_o , sob a bancada. | 88 |

| | |
|---|-----|
| Figura 5.5 – Placas e circuitos para o DF de curto-circuito nos interruptores do VSI. (a) Placa de potência do VSI. (b) Placa com circuitos de condicionamento dos sinais de DF. (c) Circuito de conformação dos sinais de comando do VSI. (d) Circuito de comando do interruptor auxiliar S_5 . (e) Circuito de diagnóstico de falhas de SC do VSI. | 88 |
| Figura 5.6 – Placa de potência: circuito do VSI com o limitador de corrente de curto-circuito. | 89 |
| Figura 5.7 – Vista das placas de potência do VSI e do circuito de comando do interruptor auxiliar (S_5). | 89 |
| Figura 5.8 – Vista parcial da placa de potência, com destaque para as conexões dos interruptores do VSI. | 90 |
| Figura 5.9 – (a) Pinagem do CI IR2184. (b) Inversor meia-ponte comandado pelo CI IR2184 [60]. .. | 91 |
| Figura 5.10 – Circuito de comando dos interruptores S_1 e S_3 do inversor fonte de tensão [61]. | 92 |
| Figura 5.11 – Circuito de acionamento do interruptor auxiliar S_5 [61]. | 93 |
| Figura 5.12 – (a) Circuito de potência do VSI. (b) Blocos B_1 a B_4 : circuitos de condicionamento da corrente do barramento CC e de comando do interruptor auxiliar S_5 | 93 |
| Figura 5.13 – (a) Circuito de medição de i_{cc} . (b) Comparador – geração do pulso PWM para S_5 | 94 |
| Figura 5.14 – Diagrama interno do CI INA118 e tabela com ganhos de tensão e resistor R_G correspondente [62]. | 94 |
| Figura 5.15 – Ligação do circuito do sensor de corrente com o CI INA193 ao braço do inversor. | 95 |
| Figura 5.16. (a) Pinagem do CI INA193 – SOT-23, 5 pinos. (b) Esquema funcional [64]. | 96 |
| Figura 5.17 – (a) Conexão do CI INA193 na placa de condicionamento de sinais. (b) Aspecto. | 96 |
| Figura 5.18 – Tensão nos terminais P_{11} e P_{12} do resistor shunt R_{sh3} , para SC no interruptor S_1 | 97 |
| Figura 5.19 – Condicionamento da corrente no interruptor S_3 | 97 |
| Figura 5.20 – Pinagem do CI optoacoplador SFH6732 [65]. | 98 |
| Figura 5.21 – Esquema do circuito digital de detecção e localização de falhas de SC no VSI. | 99 |
| Figura 5.22 – Esquema do Drive IR2184 para comando dos interruptores do VSI. | 100 |
| Figura 5.23 – Circuito conformador de pulsos: medidas dos sinais v_{tri} , v_{c1} , v_{c2} , v_{o1} e v_{o2} | 101 |
| Figura 5.24 – (a) Comparação dos sinais v_{tri} e v_{c1} e geração de v_{o1} . (b) Comparação de v_{tri} e v_{c2} e geração de v_{o2} | 101 |
| Figura 5.25 – Sinais de entrada (pino 1) dos CIs IR2184. | 102 |
| Figura 5.26 – Medição da tensão e da corrente na carga do VSI. | 102 |
| Figura 5.27 – Formas de onda da corrente i_o e da tensão na carga, v_{AB} , para o VSI no modo N. | 103 |
| Figura 5.28 – Medição da corrente na carga, i_o , e da tensão v_{RS} | 103 |
| Figura 5.29 – Sinais da corrente i_o e da tensão v_{RS} , para: (a) carga resistiva e (b) carga indutiva. | 104 |
| Figura 5.30 – Sinais das tensões v_{g3} , v_{g4} e v_{RS} . (b) Sinais de comando dos interruptores do VSI (simulação). | 104 |
| Figura 5.31 – Sinais das tensões v_{Rsh3} e v_{Rsh4} | 105 |

| | |
|--|-----|
| Figura 5.32 – Circuito de potência do VSI, com destaque para o circuito limitador de corrente. | 105 |
| Figura 5.33 – Tensões v_{o2} , saída de B_2 , e v_{c5} , sinal de comando de S_5 , para (a) S_1 em SC; (b) S_3 em SC. | 106 |
| Figura 5.34 – Circuito do VSI com o interruptor S_1 em SC: medidas dos sinais i_{S1} , v_{ref} , v_{o1} e v_{o2} | 107 |
| Figura 5.35 – Interruptor S_1 em SC: formas de onda dos sinais i_{S1} , v_{ref} , v_{o1} e v_{o2} | 107 |
| Figura 5.36 – Interruptor S_3 em SC: formas de onda dos sinais i_{S3} , v_{ref} , v_{o1} e v_{o2} | 108 |
| Figura 5.37 – Formas de onda dos sinais de detecção e de localização de falha de SC em S_1 | 109 |
| Figura 5.38 – Intervalo N: S_1 (em SC) e S_4 em condução..... | 109 |
| Figura 5.39 – Intervalo SC: S_1 (em SC) e S_3 em condução..... | 110 |
| Figura 5.40 – Formas de onda dos sinais de detecção e de localização de falha de SC em S_3 | 110 |
| Figura 5.41 – (a) Intervalo N: S_3 (em SC) e S_2 em condução. (b) Intervalo SC: S_3 (em SC) e S_1 em condução. | 111 |
| Figura 5.42 – Formas de onda dos sinais de localização ($v_{\delta S1}$ a $v_{\delta S4}$) e de detecção ($v_{\delta SC}$), para condições de falha de: (a) SC em S_1 ; (b) SC em S_2 ; (c) SC em S_3 e (d) SC em S_4 | 112 |

LISTA DE TABELAS

| | |
|--|-----|
| Tabela 2.1 – Correntes I_{sa} , I_{sb} e I_{sc} - casos de falhas e diagnóstico por RN [28]..... | 18 |
| Tabela 2.2 – Coordenadas das zonas proibidas de operação (falhas de curto-circuito) [36]..... | 21 |
| Tabela 2.3 – Tabela de diagnóstico do VSI em meia-ponte [38]..... | 23 |
| Tabela 2.4 – Situações de falha do inversor da Figura 2.22 [41]..... | 24 |
| Tabela 2.5 – Comparação entre métodos de diagnóstico e isolamento de falhas de SC [36]..... | 29 |
| Tabela 2.6 – Síntese dos principais métodos de diagnóstico de falhas de curto-circuito nos interruptores de conversores de potência..... | 30 |
| Tabela 3.1 – Exemplo de Sistema de Informação (SI)..... | 36 |
| Tabela 3.2 – Inversor de tensão: códigos com mensagens para falhas e alarmes [51]..... | 37 |
| Tabela 3.3 – SI para diagnóstico de falhas em um inversor – situações de operação [51]. | 38 |
| Tabela 3.4 – Valores nominais dos atributos do SI da Tabela 3.3. | 38 |
| Tabela 3.5 – Situações de falha no inversor de frequência agrupadas pelo atributo de decisão. | 41 |
| Tabela 3.6 – Situações de linhas idênticas para falhas no inversor de frequência. | 48 |
| Tabela 3.7 – Linhas reduzidas de falha no inversor, agrupadas pelo atributo de decisão..... | 48 |
| Tabela 3.8 – Classes de equivalência, determinadas por B sobre A. | 49 |
| Tabela 3.9 – Elementos da Matriz de discernibilidade $M_D(B)$ | 50 |
| Tabela 3.10 – Novo SI, de acordo com $RED_A(B) = \{a_1, a_3, a_4, a_5\}$ | 52 |
| Tabela 3.11 – Regras de classificação geradas a partir do reduto $RED_A(B) = \{a_1, a_3, a_4, a_5\}$ | 53 |
| Tabela 4.1 – Medidas para operação normal do VSI. | 60 |
| Tabela 4.2 – Medidas das condições de falha de SC no interruptor S_1 | 65 |
| Tabela 4.3 – Medidas das condições de falha de SC no interruptor S_3 | 67 |
| Tabela 4.4 – Sistema de Decisão do VSI: falhas isoladas de curto-circuito nos interruptores S_1 a S_4 | 73 |
| Tabela 4.5 – Situações de linhas idênticas para a Tabela 4.4..... | 74 |
| Tabela 4.6 – Sistema de Informação do VSI - Falhas isoladas de curto-circuito..... | 75 |
| Tabela 4.7 – Classes de equivalência do SI, determinadas por B sobre A..... | 76 |
| Tabela 4.8 – Componentes da Matriz de Discernibilidade $M_D(B)$ para o SI do VSI. | 76 |
| Tabela 4.9 – Sistema de Informação com os atributos condicionais do Reduto R_{d16} | 78 |
| Tabela 4.10 – Sistema de Informação com os atributos do Reduto R_{d16} | 79 |
| Tabela 4.11 – Sistema de Informação de R_{d16} para a montagem de expressões lógicas. | 79 |
| Tabela 4.12 – Funções de diagnóstico de falhas isoladas de curto-circuito nos interruptores do VSI. | 81 |
| Tabela 5.1 - Componentes e parâmetros do protótipo..... | 86 |
| Tabela 5.2 – Tempos de comutação do MOSFET IRF640 [57]..... | 91 |
| Tabela 5.3 – Características de chaveamento do CI SFH6732 - VISHAY® [65]. | 98 |
| Tabela 5.4 – Listagem dos sinais de simulação e experimentais do VSI para efeitos de comparação. | 100 |

1.1 – Contextualização do problema

O inversor fonte de tensão, VSI, é um conversor CC-CA de potência com várias aplicações na indústria como: acionamento de motores CA, sistemas de energia ininterrupta (UPS), aquecimento indutivo e filtros ativos de harmônicos [1].

Falhas em um VSI são situações que comprometem o seu funcionamento, desempenho e custo, podendo ocorrer de modo abrupto ou gradual. No modo abrupto, as falhas provocam a parada do equipamento e do processo no qual se insere. Na ocorrência de modo gradual, os efeitos mais comuns das falhas sobre o equipamento são fadigas de componentes e diminuição de eficiência.

O dispositivo semicondutor de potência é considerado o núcleo dos equipamentos modernos de eletrônica de potência e entendido também como o mais complexo e frágil elemento [2]. Outro recente trabalho reforça esta última idéia, comparando o dispositivo semicondutor de potência com outros dispositivos, como mostra a Figura 1.1 [3].

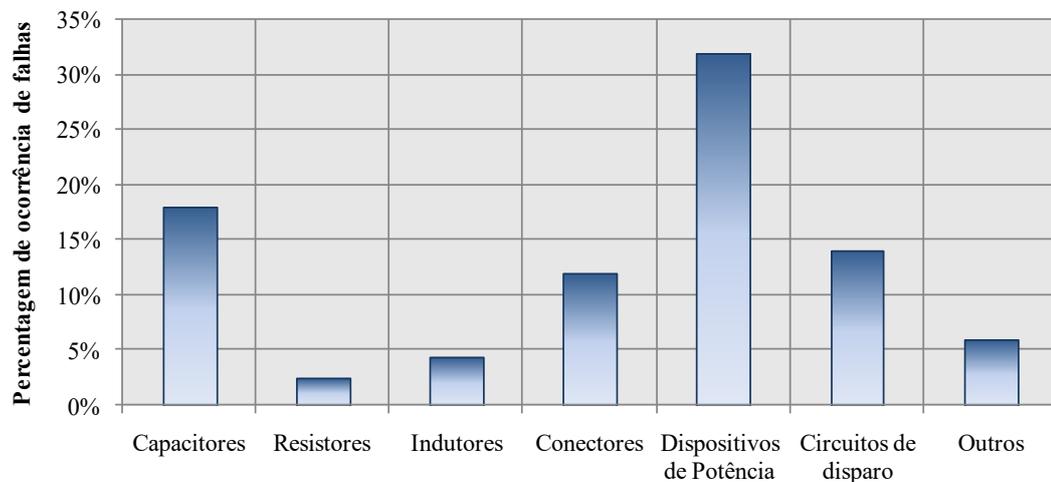


Figura 1.1 – Componentes mais frágeis em um equipamento de eletrônica de potência [3].

Estima-se que 38% das falhas em acionamentos de motores CA na indústria por inversores fonte de tensão sejam devidas a falhas em seus interruptores [4]. As falhas em semicondutores são classificadas em: falhas de sinais de comando, falhas de circuito aberto (*open circuit faults*, OCF) e falhas de curto-circuito (*short circuit faults*, SCF) [5].

1.2 – Motivação

O diagnóstico de falhas em dispositivos semicondutores constitui uma tarefa complexa, não podendo ser ignorada no projeto e na manutenção de conversores estáticos [5], [6]. Constata-se da literatura que havia uma tendência em se projetar equipamentos com base na redundância de componentes e no uso de blocos reconfiguráveis, o que implicava no aumento dos custos e dos períodos de manutenção [7], [8], [9]. A partir da década de 90 originou-se a busca de projetos de sistemas inteligentes, unindo as etapas de proteção e de diagnóstico de falhas. Esta tendência ainda permanece, com projetos de conversores de potência tolerantes a falhas [8], [10], [11], [12].

Existem vários métodos de diagnóstico de falhas em interruptores de potência, utilizando diferentes variáveis de diagnóstico e técnicas [5], [6]. Estes métodos são, na maioria das vezes, de difícil implementação, alguns deles empregando algoritmos através de redes neurais e lógica fuzzy, por exemplo. Apesar da boa confiabilidade, apresentam desvantagens: a não aplicabilidade a qualquer interruptor de potência, o uso de sensores extra, a complexidade do algoritmo, o uso de muitas variáveis para definir o diagnóstico, limitações para a localização da falha de curto-circuito e uso de processamento de sinais [13], [14], [15].

Destes inconvenientes surgiu, portanto, a oportunidade para se desenvolver um método de diagnóstico de falhas nos interruptores de um inversor, com o foco nas falhas de curto-circuito. Estas falhas têm efeitos graves sobre a operação do inversor e são mais difíceis de se detectar, em razão do pequeno intervalo de tempo entre o seu início e a ocorrência da falha.

Dentro deste contexto é apresentado nesta tese um método de diagnóstico de falhas isoladas de curto-circuito sobre os interruptores de um VSI, baseado na Teoria de Conjuntos Aproximados (TCA). Esta teoria possibilita a redução do número de variáveis de diagnóstico, com a eliminação das irrelevantes [16], [17]. Além disso, a TCA produz um algoritmo mais simples, facilitando a construção de regras de diagnóstico. O método de diagnóstico usando a TCA para um VSI monofásico em ponte, associa a detecção da falha de curto-circuito à sua localização.

1.3 – Metodologia do trabalho

A metodologia utilizada neste trabalho é descrita a seguir, nas seguintes etapas:

- 1) revisão bibliográfica sobre técnicas de diagnóstico de falhas de curto-circuito em interruptores;
- 2) organização das técnicas propostas nas referências estudadas, para agrupar as mesmas com relação aos tipos de sinais, métodos e recursos utilizados;
- 3) estudos sobre a Teoria de Conjuntos Aproximados (TCA) e aplicação da mesma para o diagnóstico de falhas de curto-circuito nos interruptores de um VSI monofásico em ponte;
- 4) análise matemática do conversor com o uso da TCA, para definição das variáveis de diagnóstico de falhas de curto-circuito nos interruptores do VSI monofásico em ponte;
- 5) simulação da estrutura contendo o conversor, os circuitos de medição de sinais e os circuitos de detecção e localização da falha de curto-circuito;
- 6) publicação e apresentação de artigo sobre a técnica aplicada ao VSI;
- 7) montagem do protótipo, compreendendo o circuito de potência (VSI e carga) e os circuitos de condicionamento de sinais e de diagnóstico de falhas de curto-circuito;
- 8) verificação dos sinais do protótipo e medição dos sinais que definem o diagnóstico;
- 9) análise dos resultados obtidos, para comprovação dos resultados de diagnóstico obtidos na etapa de simulação.

1.4 – Objetivos

A presente tese tem como objetivo geral o desenvolvimento de uma técnica de diagnóstico de falhas de curto-circuito em semicondutores de potência.

Para tanto, foram definidos os objetivos específicos:

- definição de uma estrutura de conversor para simulação de falhas de curto-circuito nos interruptores de potência controlados por tensão;
- escolha de uma técnica de diagnóstico de falhas de SC em seus interruptores;
- projeto e montagem do circuito do conversor de potência, dos circuitos de aquisição de sinais de diagnóstico e de tomada de decisão.

1.5 – Estrutura do trabalho

Esta tese é estruturada em seis capítulos. No capítulo 1 é apresentada a motivação e relevância do trabalho, metodologia e objetivos.

No capítulo 2 é apresentada a revisão bibliográfica, abordando o conceito e os principais métodos de diagnóstico de falhas de curto-circuito em interruptores de conversores de potência.

A Teoria de Conjuntos Aproximados – introdução, definições, aplicações e exemplos ilustrativos – é apresentada no capítulo 3.

O método de diagnóstico de falhas de curto-circuito baseado na TCA, aplicado aos interruptores de um inversor monofásico em ponte, é descrito no capítulo 4. São apresentadas simulações com a topologia do VSI, a coleta de dados e as etapas de geração e redução de regras de decisão. Ao final é feita a aplicação destas regras para a construção de circuitos de detecção e localização das falhas de curto-circuito.

A parte experimental é apresentada no capítulo 5, com os resultados de projeto, montagem e testes do VSI - circuitos de potência, aquisição e condicionamento de sinais e de tomadas de decisão. São apresentados os estudos de caso que compreendem o VSI em operação normal e o diagnóstico de falhas isoladas de curto-circuito.

No capítulo 6, têm-se as considerações finais e propostas de continuidade como, por exemplo, com o VSI operando em modo de tolerância a falhas de curto-circuito em seus interruptores, com o uso de alteração de sua topologia.

CAPÍTULO 2

MÉTODOS DE DIAGNÓSTICO DE FALHAS DE CURTO-CIRCUITO EM INTERRUPTORES DE POTÊNCIA

2.1 – Introdução

Este capítulo apresenta o estado da arte dos métodos de diagnóstico de falhas de curto-circuito em interruptores de conversores de potência. A respeito destes métodos são apresentadas características como: as técnicas utilizadas, as variáveis de diagnóstico e os resultados obtidos. Alguns métodos são realizados com procedimentos complexos, utilizando algoritmos baseados em lógica Fuzzy e RN, por exemplo.

Ao final do capítulo é apresentada uma síntese dos métodos de diagnóstico de falhas de SC, abordando características como: variáveis utilizadas (tensão de fase, corrente na carga, por exemplo), modo de realização, custo, vantagens e desvantagens, dentre outras.

2.2 – Falhas de operação em conversores de potência

O diagnóstico de falhas de operação em um conversor de potência é realizado por diferentes técnicas que utilizam, dentre outros, os seguintes sinais: tensão de *gate*, tensão no interruptor e corrente de entrada e de saída.

Os artigos científicos sobre a detecção e o diagnóstico de falhas em inversores trifásicos citam as falhas em: interruptores e diodos, circuitos de disparo e circuitos auxiliares. As principais falhas em conversores de potência são classificadas, em alguns artigos, abordando o VSI trifásico [18] e [19]. Estas falhas estão apresentadas na Figura 2.1 e indicadas por F_1 a F_6 . As falhas nos interruptores de um VSI são classificadas em falhas de circuito aberto e de curto-circuito, podendo ocorrer isoladamente ou em conjunto (Figuras 2.2a, 2.2b e 2.2c) [20].

De acordo com a localização e o dispositivo em que ocorrem, as falhas nos inversores são dos seguintes tipos:

- do barramento CC para o terra (F_1 , Figura 2.1);
- de curto-circuito nos capacitores do barramento CC (F_2 , Figura 2.1);
- de circuito aberto no interruptor, no seu acionamento (F_3 , Figura 2.1) ou intrínseca ao componente, como indicado na Figura 2.2a, interruptor S_y ;

- de curto-circuito sobre o interruptor (F_4 , Figura 2.1), de forma isolada (Figura 2.2b, interruptor S_y) ou simultânea (Figura 2.2c, no barramento CC, com os interruptores S_x e S_y);
- de curto-circuito fase-fase nos terminais da máquina CA (F_5 , Figura 2.1);
- de curto-circuito fase-terra em uma das fases da máquina CA (F_6 , Figura 2.1).

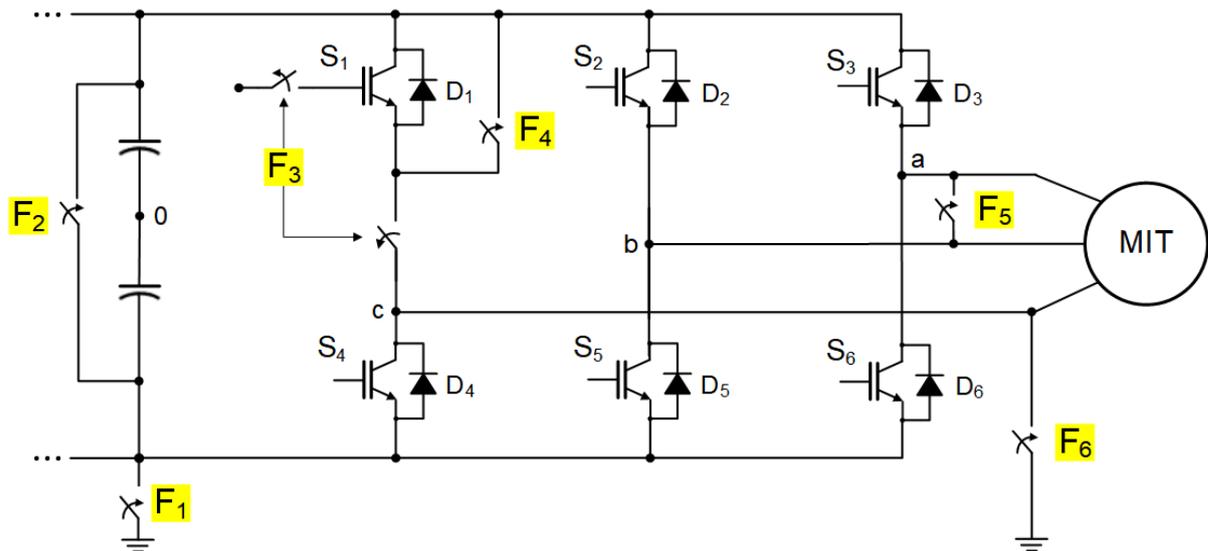


Figura 2.1 – Falhas de operação em um inversor VSI trifásico [19].

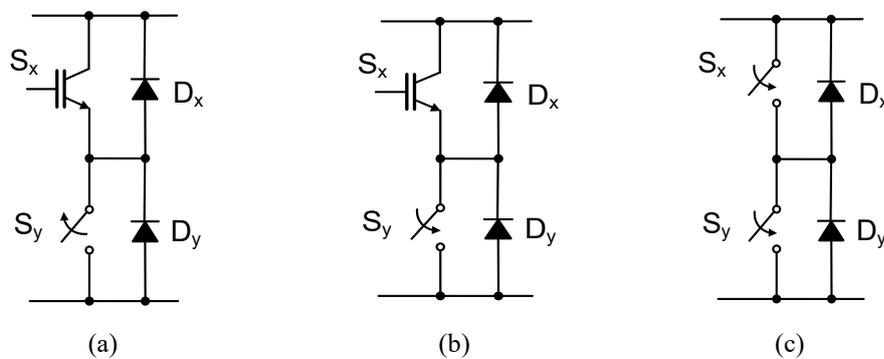


Figura 2.2 – (a) Falha de circuito aberto em um interruptor. (b) Falha de curto-circuito em um interruptor. (c) Falha simultânea de curto-circuito em dois interruptores [20].

2.3 – Falhas de curto-circuito em interruptores

Neste item será abordada a falha de curto-circuito em um interruptor de potência, com ênfase no transistor IGBT. São apresentadas e discutidas as suas formas de onda de entrada em condução, em modo de operação normal e em modo de falha de curto-circuito. Um transistor IGBT pode apresentar falhas de curto-circuito devido às seguintes razões [18], [21]: erro na tensão de *gate* causado por um problema no circuito de disparo ou por um distúrbio de dv/dt ;

ocorrência de falha intrínseca do componente causada por sobretensão, estresse de avalanche ou sobretemperatura e estresse de corrente.

A Figura 2.3 mostra o modelo equivalente para um IGBT e as suas capacitâncias. O comportamento da sua tensão de *gate* é influenciado pela capacitância *gate-coletor*, C_{GC} ou C_{GD} , que faz parte da região de depleção. Esta capacitância constitui a capacitância equivalente de C_{OXD} (capacitância fixa) e C_{GCJ} (capacitância variável), as quais modelam a zona de óxido do IGBT. O parâmetro C_{GCJ} é susceptível ao transitório de corrente que ocorre na entrada do dispositivo em condução, o que determina a tensão do terminal de *gate* como indicadora de falha de curto-circuito [13]. Através do circuito da Figura 2.3 é deduzida a corrente de *gate* dada por (2.1).

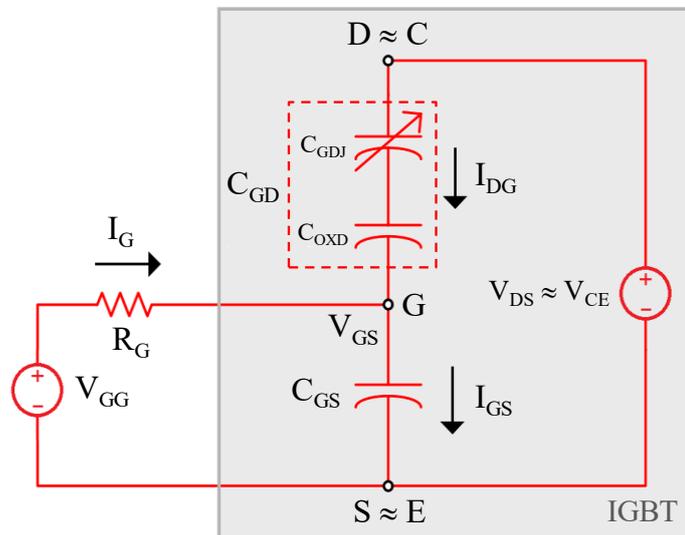


Figura 2.3 – Capacitâncias do circuito equivalente do *gate* de um IGBT [13].

$$I_G(t) = C_{GS} \frac{dV_{GS}(t)}{dt} - C_{GD} \frac{dV_{DS}(t)}{dt} + C_{GD} \frac{dV_{GS}(t)}{dt} \quad (2.1)$$

Na Figura 2.4 são apresentadas as curvas das características dinâmicas de um modelo linearizado de um IGBT entrando em condução, em modo normal de operação. Estas curvas são: tensões $v_{GE}(t)$ e $v_{CE}(t)$ e corrente $i_C(t)$, com o IGBT acionando uma carga indutiva [22]. O transitório de entrada em condução do IGBT, sob condições normais, é dividido em cinco regiões abrangendo os intervalos t_0 a t_5 .

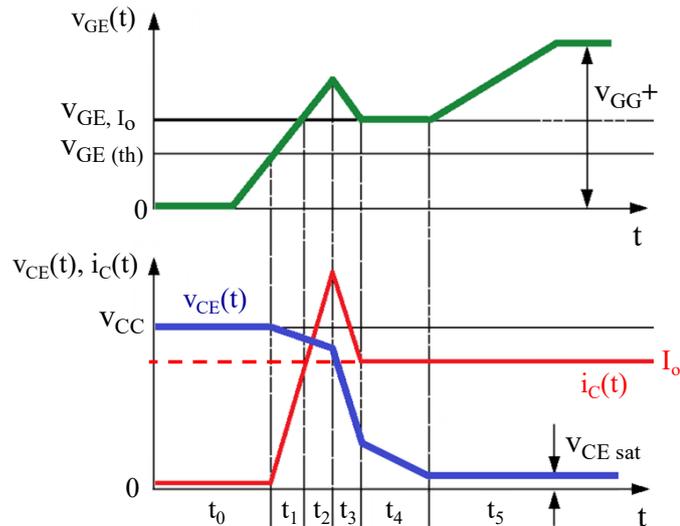


Figura 2.4 – Formas de onda: entrada em condução de um IGBT (operação normal) [22].

Região t_0 – A corrente de *gate* carrega as capacitâncias C_{GS} e C_{GD} (Figura 2.3). A tensão v_{GE} cresce linearmente até atingir $V_{GE(th)}$. Na prática, v_{GE} cresce exponencialmente com uma constante de tempo $R_G \times (C_{GS} + C_{GD})$. Neste intervalo não há mudança em $v_{CE}(t)$ e em $i_C(t)$.

Regiões t_1 e t_2 – A tensão v_{GE} ultrapassa $V_{GE(th)}$ pois um canal é formado na região p-base abaixo da camada de óxido da porta e a corrente cresce. Dá-se início à condução do IGBT, que se encontra na região ativa. A corrente i_C aumenta com o crescimento de V_{GE} a partir de $V_{GE(th)}$, atingindo a corrente de plena carga I_0 . O valor de V_{CE} diminui devido à indutância de dispersão L_S (*stray inductance*), onde é induzida a tensão $V_{LS} = L_S \times di_C/dt$. A corrente i_C aumenta continuamente devido à corrente de recuperação reversa do diodo de retorno.

Região t_3 – a corrente i_C começa a diminuir. O capacitor C_{GC} tem um pequeno valor de carga e o valor de V_{CC} é alto, então V_{CE} começa a cair rapidamente. O capacitor C_{GC} absorve a corrente da porta e descarrega a corrente de C_{GE} . No fim do intervalo t_3 termina o tempo de recuperação reversa do diodo de retorno e a corrente i_C se estabiliza no valor I_0 .

Regiões t_4 e t_5 – na região t_4 , a corrente de *gate* i_G carrega o capacitor C_{GC} e v_{GE} se mantém constante em V_{GE,I_0} . A corrente i_C se mantém no valor de I_0 (plena carga) A tensão V_{CE} diminui mais lentamente a uma taxa de $(V_{GG} - V_{GE,I_0})/(R_G \cdot C_{GC})$, até atingir a tensão V_{CE} de saturação $V_{CE,sat}$. Na região t_5 , a tensão $v_{GE}(t)$ cresce até V_{GG}^+ com uma constante de tempo $R_G \times (C_{GE} + C_{GC,Miller})$, onde $C_{GC,Miller}$ é a capacitância dependente da variação da capacitância C_{GC} , em função da diminuição de $v_{CE}(t)$, pelo efeito Miller.

Um interruptor do tipo IGBT apresenta duas condições de curto-circuito: o modo HSF (*Hard Switching Fault*) e o modo FUL (*Fault Under Load*). O modo HSF, apresentado na

Figura 2.5, ocorre quando o interruptor é comandado sob falha de curto-circuito (*Hard Switching Fault, HSF*).

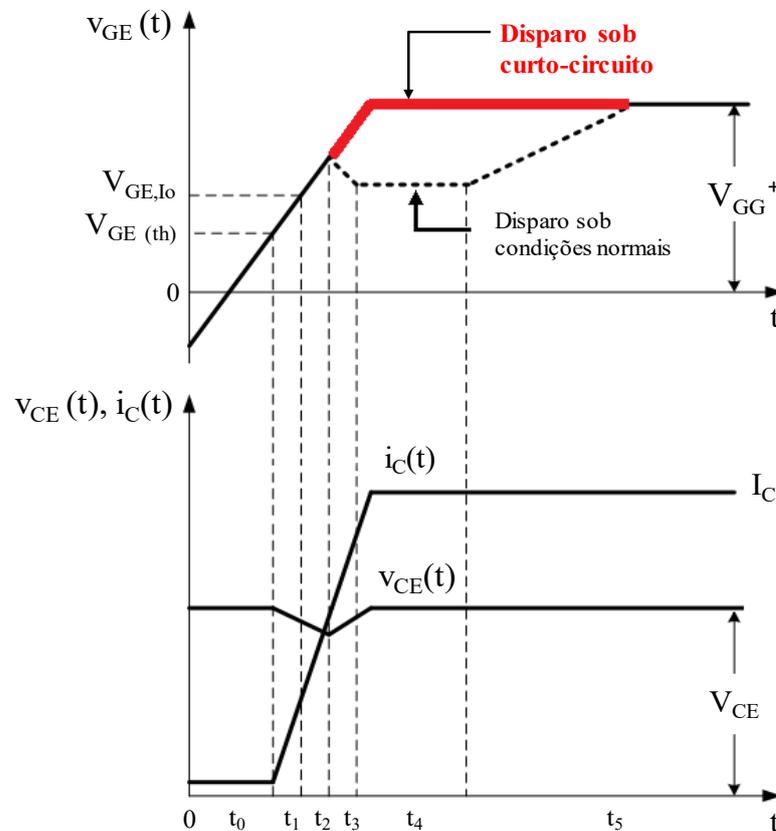


Figura 2.5 – Formas de onda: chaveamento de um IGBT sob falha de SC - modo HSF [23].

As formas de onda de $v_{GE}(t)$, $v_{CE}(t)$ e $i_C(t)$, da Figura 2.5, ocorrem para a situação HSF com o dispositivo utilizado em um inversor, com carga indutiva, considerando a atuação do diodo de retorno [23]. Nas regiões t_3 e t_4 da Figura 2.5 observa-se a alteração na tensão v_{GE} , comparando-se o disparo do IGBT em modo normal (Figura 2.3). No modo normal, a tensão v_{GE} é constante na região t_4 , devido ao efeito *Miller*, e também em curto-circuito HSF, porém em um nível diferente, definido por V_{GG}^+ . A corrente de coletor aumenta abruptamente afetando a capacitância C_{GC} e a área *gate-emissor*. Isso eleva, também, a temperatura das junções, o que altera o comportamento da tensão $v_{GE}(t)$.

A outra condição de falha de SC ocorre sob carga, ou seja, durante o intervalo em que o interruptor está em condução (modo FUL, *Fault Under Load*). Esta condição é representada para o IGBT pelas curvas de $v_{GE}(t)$, $v_{CE}(t)$ e $i_C(t)$, na Figura 2.6.

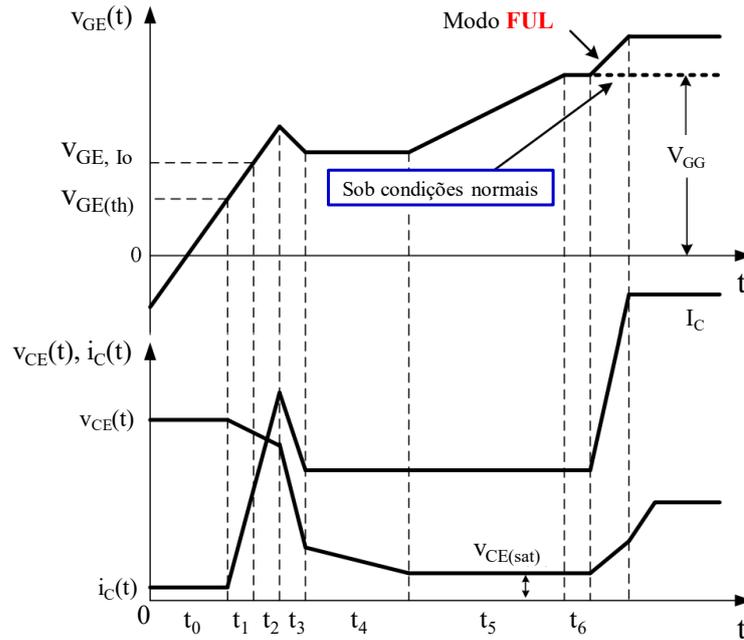


Figura 2.6 – Formas de onda: v_{GE} , v_{CE} e i_C - IGBT com falha de SC no modo FUL [23].

Na Figura 2.7, nota-se a influência de alguns dos parâmetros elétricos do IGBT, como a capacitância parasita, a resistência de *gate*, R_G e a indutância de dispersão, L_S . Estes parâmetros são determinantes sobre a tensão de pico de $v_{GE}(t)$ e a corrente de coletor, $i_C(t)$. A indutância L_S , que faz parte do coletor, influi também no sobre-sinal em $v_{CE}(t)$, no intervalo em que o dispositivo é desligado. Verifica-se esta situação na queda dos sinais $v_{GE}(t)$ e $i_C(t)$, para a região de desligamento seguro [24].

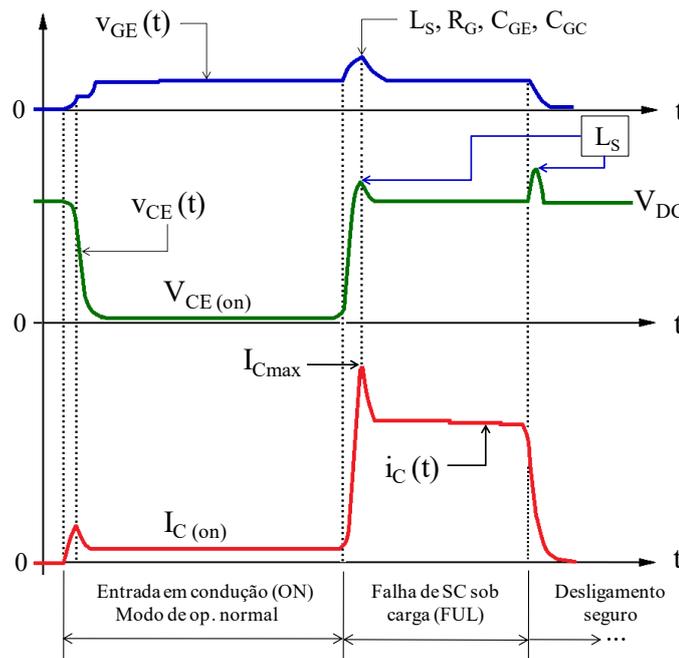


Figura 2.7 – Influência de parâmetros do IGBT nos sinais v_{GE} , v_{CE} e i_C – modos N e SC [24].

2.4 – Diagnóstico de falhas de curto-circuito

No diagnóstico de falhas de curto-circuito em interruptores de conversores de potência, são empregadas diferentes técnicas, que serão apresentadas neste item. Os artigos pesquisados apresentam ênfase aos conversores do tipo inversor fonte de tensão. Em [4] tem-se uma revisão da literatura sobre métodos de diagnóstico de falhas em VSI, dentre elas as falhas de curto-circuito nos seus interruptores. Estes métodos utilizam técnicas como RN, Lógica *Fuzzy*, reconfiguração de sistemas e modelagem do conversor com base em teorias como *Bond Graph* dentre outras.

As falhas de curto-circuito em interruptores são difíceis de detectar, principalmente devido ao pequeno intervalo de tempo entre o seu início e a ocorrência da falha, o que inviabiliza métodos de detecção baseados em *software*. Por esta razão, a maior parte dos métodos de diagnóstico deste tipo de falha é baseada em *hardware* [5].

As variáveis comumente utilizadas no diagnóstico de falhas de curto-circuito em interruptores são: tensão de *gate* ou de coletor dos interruptores, tensões de saída do inversor, correntes de fase, obtidas através de medidas, adaptação (condicionamento de sinais, conversão A/D e D/A) e armazenamento de dados.

Um dos trabalhos pioneiros para o DF em inversores é apresentado em [25] – um sistema especialista para a detecção, diagnóstico e monitoração de falhas. Este sistema tem como base uma árvore de falhas do sistema de acionamento de um motor CA, dentre elas as falhas nos transistores de potência [25]. O ponto de partida deste sistema especialista, a definição prévia das falhas do sistema, permite montar uma estratégia de busca de sintomas, sinais de diagnóstico que definem os tipos de falhas. Se os sintomas não são disponíveis ao usuário para definir o diagnóstico, o sistema especialista opera em um segundo nível de estratégia, baseada na topologia do sistema.

Em um estudo sobre os diferentes tipos de falhas em um acionamento de um MIT por um VSI trifásico, foram destacadas as falhas de curto-circuito nos seus diodos e transistores [18]. Neste trabalho foram simuladas situações de falha para se determinar o estresse nos componentes do inversor e para avaliar as condições de operação pós-falhas. Os resultados foram utilizados para a melhoria da proteção do sistema e para a melhoria do diagnóstico de falhas.

Em geral, um diagnóstico de falhas em um sistema de acionamento é definido para ser executado em três etapas, como mostra a Figura 2.8 [13]. A etapa 1, *detecção e identificação da falha*, consiste nas medições, condicionamento de sinais e armazenamento de dados e deve

ser realizada tão logo a falha ocorra. A etapa 2, *isolação da falha*, requer um mecanismo de tolerância à falha, como por exemplo, um braço de um inversor que substitui aquele com um interruptor em falha. Na etapa 3 ocorre a *substituição do elemento danificado*, para se garantir a continuidade de operação do equipamento.

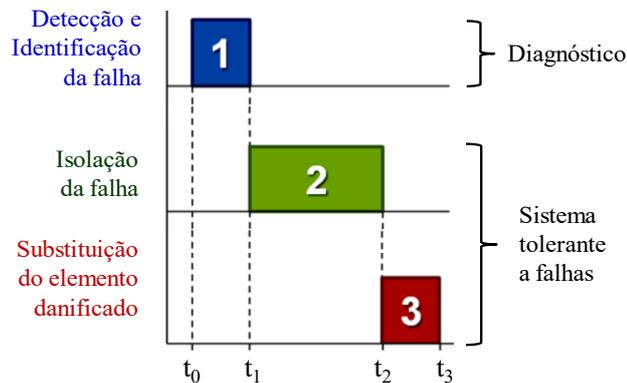


Figura 2.8 – Etapas de reconfiguração em um sistema de acionamento de MIT sob falhas [13].

A Figura 2.9 apresenta um exemplo de sistema tolerante a falhas com redundância dinâmica. Na ocorrência de falhas, este sistema possibilita a continuidade em operação do equipamento [13]. Podem ser utilizados vários módulos de reserva para substituir o danificado. O uso desta técnica garante flexibilidade à operação do sistema. Para níveis elevados de potência não é recomendado o uso de muitos módulos, devido ao grande volume de energia processada. Para esta situação recomenda-se o uso de menos módulos ao custo de mais processamento de informação e de mais tempo de resposta dinâmica do diagnóstico.

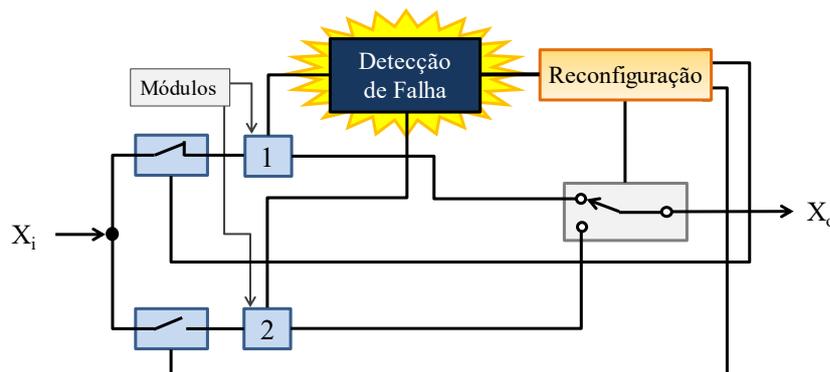


Figura 2.9 – Sistema tolerante a falhas com redundância dinâmica [13].

A seguir são apresentadas técnicas de diagnóstico de falhas de curto-circuito em interruptores de um conversor de potência, levando em conta as variáveis de diagnóstico, o método utilizado, a precisão do diagnóstico e a dificuldade de implementação, dentre outros.

2.4.1 – Diagnóstico de falhas de curto-circuito com sinais de chaveamento

O sinal de chaveamento, aplicado ao terminal *gate* de interruptores como o MOSFET e o IGBT, pode ser utilizado como variável no diagnóstico de falhas de circuito aberto e de curto-circuito, como verificado em alguns trabalhos. O uso da tensão de *gate* para diagnosticar falhas de curto-circuito em um IGBT leva em conta a degradação de seus parâmetros elétricos e construtivos na ocorrência de sobrecorrente. A Figura 2.10 representa a resposta da tensão de *gate* do IGBT com falha de curto-circuito.

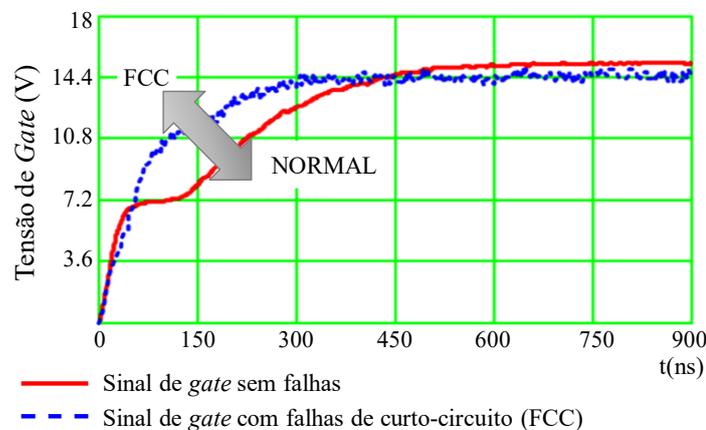


Figura 2.10 – Tensão de *gate* de um IGBT em operação normal e com falhas de SC [13].

O esquema de detecção de falhas deste método é apresentado na Figura 2.11, com base na medição do sinal de *gate*. O sinal V_{GE}^* representa o sinal de *gate* do IGBT sem a interferência induzida causada pela indutância L_e do emissor. Este sinal de disparo do interruptor durante o intervalo de entrada em condução proporciona o sinal P_1 , sinal de saída do circuito detector de janela. Neste circuito os limites da janela são formados com base nos níveis de tensão V_T e $V_T + 5V$, dos circuitos comparadores C_1 e C_2 . O sinal P_1 é utilizado para gerar um sinal dente-de-serra P_2 , que é comparado com os limiares de detecção (V_{Z1} , V_{Z2} e V_{Z3} , Figura 2.12a). Um circuito lógico de decisão gera então uma matriz de resposta (Figura 2.12b) sobre os possíveis estados do IGBT: operação sem falhas (normal), em curto-circuito (*short-circuit*, SC) ou com falha de circuito aberto (*open circuit*, OC).

Esta técnica, aplicada a um inversor trifásico acionando um MIT, apresenta como ponto forte a redução do tempo de detecção da falha no diagnóstico de falhas de circuito aberto e de curto-circuito em IGBTs. Este mecanismo de detecção deve atuar em um tempo menor do que o intervalo de substituição do módulo com falha. As suas desvantagens são: não é aplicável a

qualquer interruptor de potência e a medida da tensão v_{Le2} , que atenua a interferência induzida causada pelo emissor do IGBT (L_e), acrescenta um sensor extra.

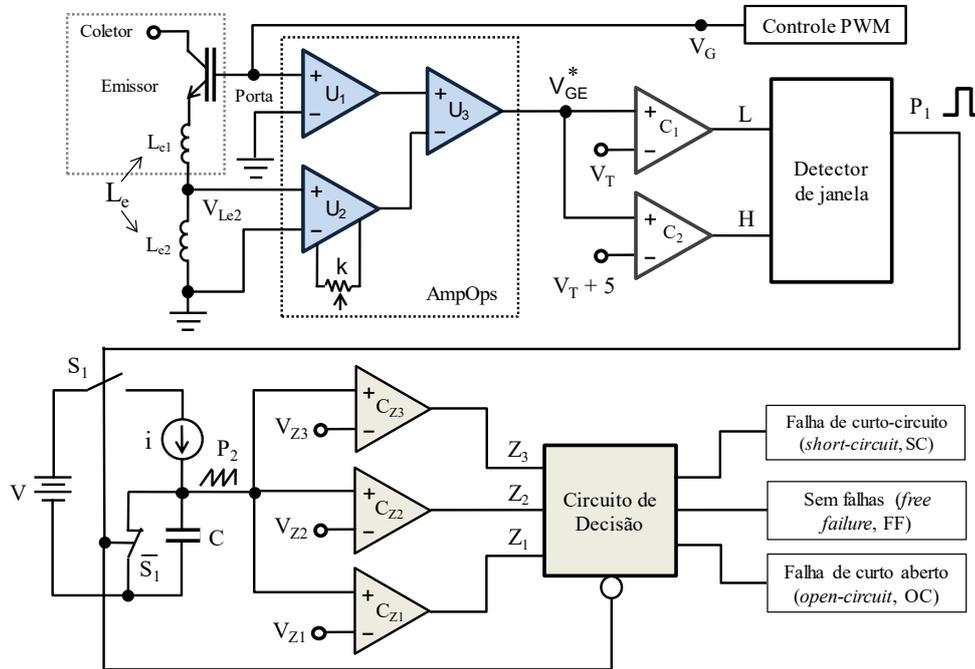
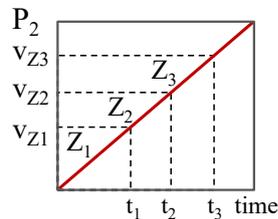


Figura 2.11 – Detecção de falhas no IGBT, pelo sinal de *gate* (entrada em condução) [13].



(a)

| Z_1 | Z_2 | Z_3 | Decisão |
|-------|-------|-------|---------|
| 1 | 0 | 0 | SC |
| 1 | 1 | 0 | Normal |
| 1 | 1 | 1 | OC |
| 0 | 0 | 0 | CI |

CI: condição inicial.

(b)

Figura 2.12 – (a) Limites de detecção de falhas. (b) Matriz de diagnóstico de falhas [13].

Com o uso dos sinais de disparo, $v_{GG}(t)$, e de gatilho, $v_{GE}(t)$, de um IGBT, outra técnica detecta falha de SC no mesmo [26]. No diagrama de blocos da Figura 2.13, têm-se um circuito subtrator dos sinais $v_{GG}(t)$ e $v_{GE}(t)$ e um circuito detector de falha de SC. Quando ocorre a falha de SC, a tensão de *gate* é grampeada para se reduzir a corrente de SC, sendo desligada suavemente para reduzir a tensão $v_{CE}(t)$ devido à queda de I_C e da indutância de dispersão.

O esquema deste circuito é apresentado na Figura 2.14. A tensão de saída do amplificador diferencial ou subtrator é dada por (2.2), se $R_2 = R_1$. Esta tensão é entregue a um circuito integrador, detector de falha de curto-circuito, cujo sinal de saída, v_{FO} , é dado por (2.3). Esta relação é válida se a frequência do sinal medido for maior do que a frequência de corte (o circuito tende a atuar como integrador de tensão).

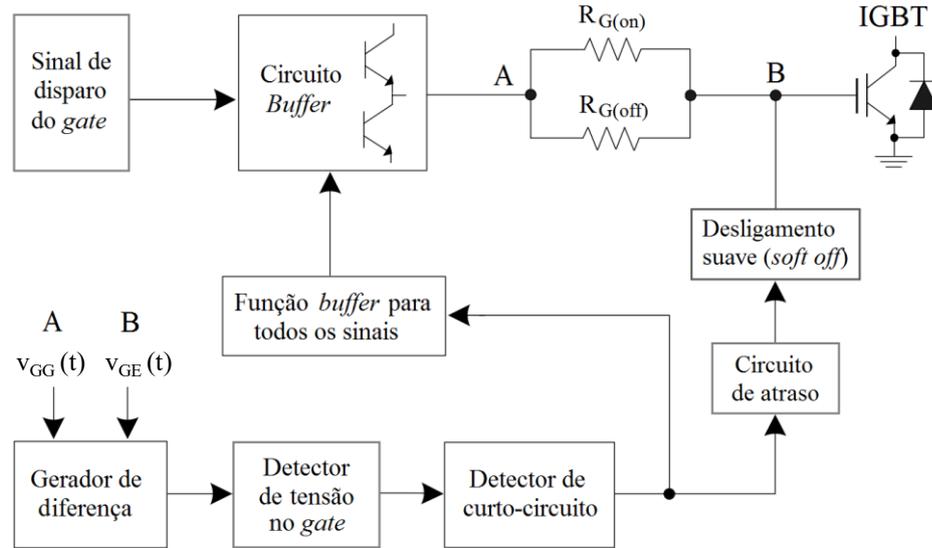


Figura 2.13 – Diagrama de blocos e circuito de detecção de falhas com o uso da tensão de gate [26].

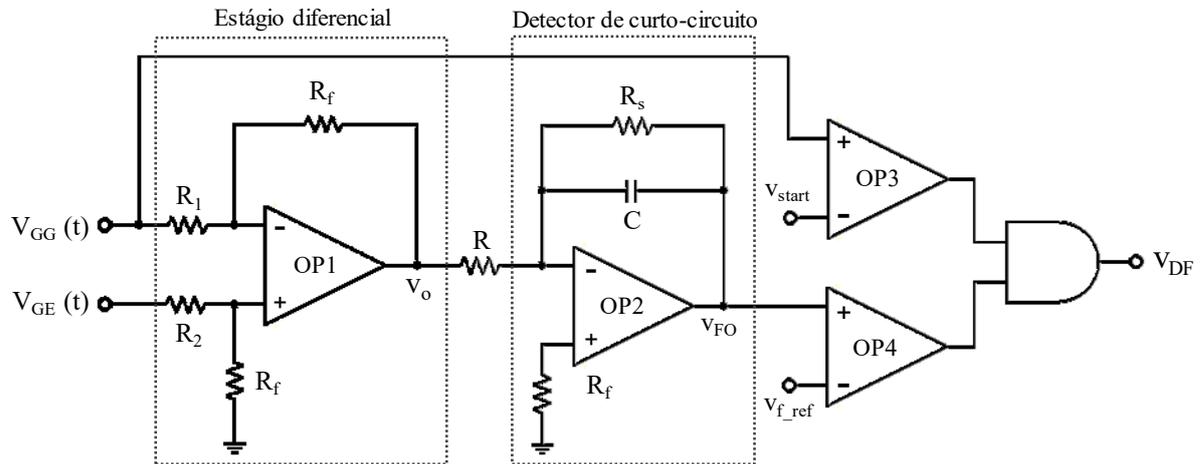


Figura 2.14 – Circuito detector de falhas de curto-circuito em um IGBT [26].

$$v_o = \left(\frac{R_f}{R_1}\right) \cdot (v_{GG} - v_{GE}) \quad (2.2)$$

$$v_{FO} = -\frac{1}{RC} \int_0^t v_o dt \quad (2.3)$$

Este último é comparado com o sinal de referência do amplificador operacional OP4 e, em conjunto com a ação do comparador OP4, possibilita detectar falha de curto-circuito no IGBT através do sinal V_{DF} . Esta técnica foi utilizada somente em simulações, mas apresentou resultados que embasam a sua implementação. A principal vantagem desta técnica é a simplicidade do circuito de diagnóstico de falha, que dispensa o uso de circuitos dedicados de medição das variáveis envolvidas.

Outro método utiliza o sinal de erro do circuito de comando para o diagnóstico de falhas de curto-circuito nos interruptores MOSFETs de um VSI monofásico em ponte e nos enrolamentos de um motor *brushless* de ímã permanente [7]. Na Figura 2.15 é apresentado um circuito de acionamento do interruptor de potência superior do braço T₁-T₄, onde o interruptor MOSFET T₁ é acionado pelo sinal de um *driver*, o CI IR2125. É utilizado um circuito de tempo, via pino ERR, para o sinal de corrente. Por este circuito de tempo é programado o intervalo entre a detecção de sobrecorrente e o desligamento do *driver*.

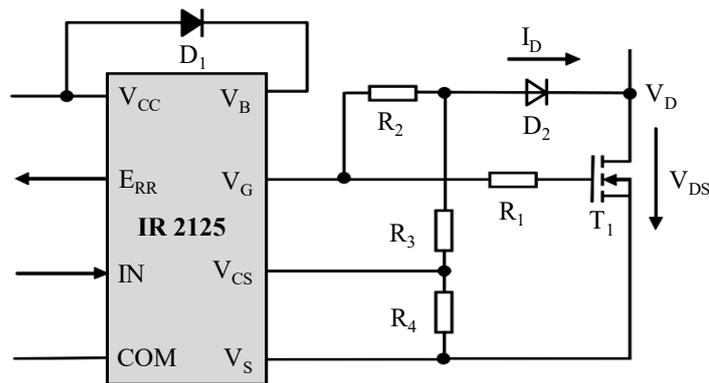


Figura 2.15 – Circuito de *driver* com a função de DF para o interruptor superior do braço T₁-T₄ [7].

Quando há sobrecorrente no MOSFET, a tensão V_{CS} do CI IR2125, definida por (2.4), excede o seu limite de aproximadamente 230 mV. Um circuito de proteção é acionado, a tensão V_G se anula e o interruptor T₁ é desligando. Um algoritmo de identificação de falhas distingue as falhas de curto-circuito nos interruptores das falhas nos enrolamentos do motor *brushless* CA. Para a medição das correntes, foi necessária uma placa dedicada para cada braço do inversor. Essa alternativa minimiza o uso de sensores de tensão sobre os interruptores para a verificação do estado ligado e limita os valores de classificação de falhas.

$$V_{CS} = \frac{R_4}{R_3 + R_4} \cdot (V_D + V_{DS}) \quad (2.4)$$

2.4.2 – Diagnóstico de falhas com o uso de Inteligência Artificial

O diagnóstico de falhas em interruptores de conversores de potência também pode ser efetuado com a aplicação de modelos que empregam técnicas de Inteligência Artificial (IA), tais como: redes neurais, sistemas *Fuzzy*, algoritmos genéticos, modelos *Bond Graph*, etc.

Através de algoritmos de regras é efetuado o diagnóstico de falhas de circuito aberto e de curto-circuito nos interruptores de um conversor de potência. São utilizadas como variáveis de diagnóstico a tensão e a corrente de fase, na carga, na saída do inversor, no barramento CC ou nos componentes reativos, como capacitores de filtragem e indutores.

Um algoritmo com regras de determinação do tipo de falha nos interruptores e a sua localização em um VSI trifásico é apresentado em [27]. Para estudos de simulação, na Figura 2.16, F_{SC} representa um interruptor para simular falhas de curto-circuito e F_{OC} para falhas de circuito aberto. Os sinais eficazes em p. u. das tensões de saída do inversor - componente fundamental - foram utilizados no algoritmo. Esta técnica, que utiliza IA para o diagnóstico, tem como outra desvantagem a necessidade de se medir com precisão o conteúdo harmônico das tensões de saída. Erros nas medições provocariam erro no diagnóstico. Não é necessário o uso de sensores de corrente no inversor e isto é a sua vantagem.

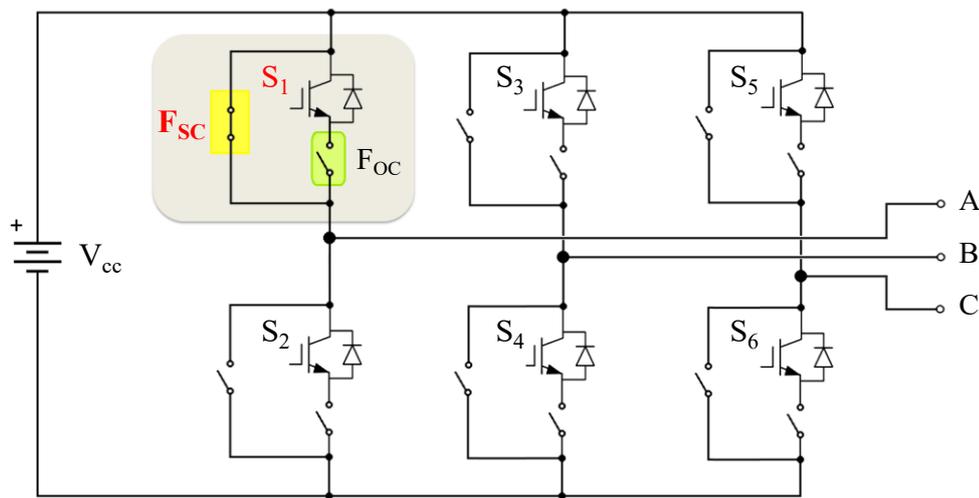


Figura 2.16 – Esquema de DF de circuito aberto e SC nos interruptores de um VSI trifásico [27].

Outro método de diagnóstico de falhas com algoritmos em RN é aplicado em um VSI trifásico a quatro interruptores, como apresentado na Figura 2.17 [28]. São detectadas falhas de circuito aberto e de curto-circuito nos interruptores deste conversor, além de ser localizado o interruptor sob falha. Um controlador de diagnóstico utiliza como variáveis as correntes de fase, convertidas nas componentes alfa e beta ($I_{s\alpha}$ e $I_{s\beta}$), e a corrente do barramento CC (I_{cc}). Elas determinam o código de saída do algoritmo (CT), identificador do tipo de falha – como mostra a Figura 2.18. A Tabela 2.1 apresenta os estados destas variáveis e os casos de falha.

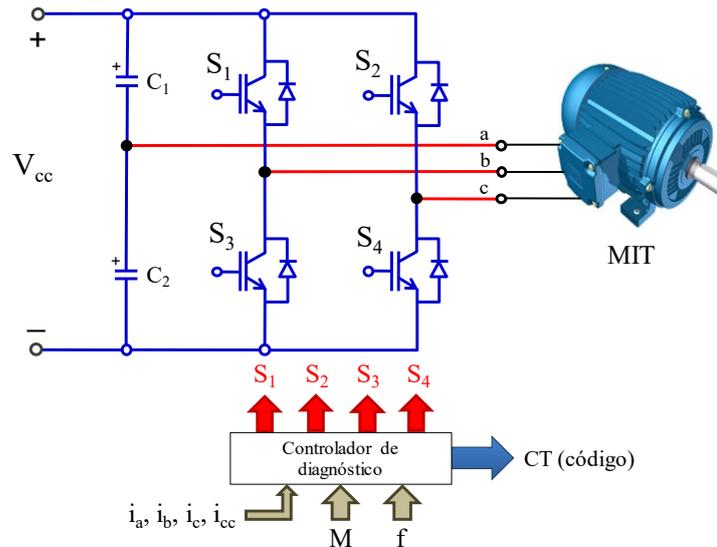


Figura 2.17 – Esquema de diagnóstico de falhas em um VSI trifásico a 4 interruptores [28].

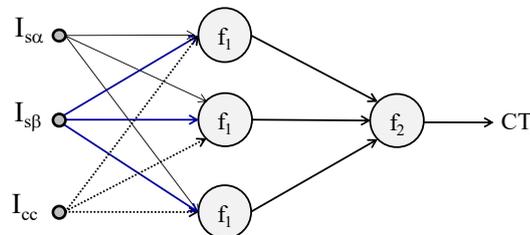


Figura 2.18 – Diagnóstico de falhas através de RN: geração do código C_T [28].

Tabela 2.1 – Correntes $I_{s\alpha}$, $I_{s\beta}$ e I_{cc} - casos de falhas e diagnóstico por RN [28].

| $I_{s\alpha}$ | $I_{s\beta}$ | I_{cc} | Combinação | Código CT | Caso de falha |
|---------------|--------------|----------|------------|-----------|-------------------------|
| -1 | 0 | 0 | 1 | 0.1 | S_1 aberto |
| 1 | 0 | 1 | 2 | 0.2 | S_1 em curto-circuito |
| 1 | 0 | 0 | 3 | 0.3 | S_2 aberto |
| -1 | 0 | 1 | 4 | 0.4 | S_2 em curto-circuito |
| 1 | -1 | 0 | 5 | 0.5 | S_3 aberto |
| -1 | 1 | 1 | 6 | 0.6 | S_3 em curto-circuito |
| -1 | 1 | 0 | 7 | 0.7 | S_4 aberto |
| 1 | -1 | 1 | 8 | 0.8 | S_4 em curto-circuito |
| Outros casos | | | | 1 | Normal |

Esta mesma estratégia foi aplicada a um inversor de três níveis, com neutro grampeado (*Neutral Point Clamped*, NPC) acionando um MIT. A estrutura do VSI utilizando o neutro grampeado permite obter vários níveis de tensão através da conexão das suas fases a um banco de capacitores em série. Os sinais de diagnóstico também são as correntes $I_{s\alpha}$ e $I_{s\beta}$ do MIT e I_{cc} do barramento CC [29]. Em [28] e [29] foram atingidos bons resultados para a técnica de diagnóstico de falhas de circuito aberto e de curto-circuito, com o uso de sensores de corrente e de uma placa dedicada de processamento de sinais juntamente com o MATLAB®/Simulink.

A complexidade do algoritmo e a dependência das variáveis do MIT (correntes $I_{s\alpha}$ e $I_{s\beta}$) constituem dificuldades de aplicação desta estratégia.

Em um sistema de acionamento de um MIT, foram utilizados como variáveis de diagnóstico de falhas de circuito aberto e de curto-circuito os sinais de torque, corrente e tensão de fase [14]. Um modelo do sistema foi construído, bem como um algoritmo em RN que classifica e isola as falhas com uma taxa de acerto bastante elevada. O principal ponto negativo desta técnica constitui o uso de sete variáveis de entrada para o algoritmo: três sinais de tensão, três sinais de corrente e um sinal de torque. Além disso, a extração de informação destes sinais é trabalhosa, sendo necessárias várias características estatísticas dos mesmos, como valores máximo e mínimo, valores médios, de mediana e desvio-padrão.

Com o uso da Transformada *Wavelet* das tensões de fase e de RN em um diagnóstico de falhas, foram detectadas, isoladas e classificadas as falhas de circuito aberto e de curto-circuito nos interruptores de um VSI trifásico [30]. O método desenvolvido se apresentou eficiente, mas com uma desvantagem: o longo tempo no processamento das RN, o que compromete o uso de técnicas de reconfiguração do circuito.

Uma proposta de detecção e isolamento de falhas de circuito aberto e de curto-circuito para dispositivos IGBTs utiliza RN em um modelo de VSI trifásico com carga indutiva [31]. O método de controle permite simular situações de operação em modo normal e em modo de falha. Foram monitoradas as correntes e tensões de saída e os seus valores médios armazenados em um banco de dados. Através dos valores médios destes sinais e da sua função de entropia obteve-se uma matriz de dados para a classificação e a isolamento de falhas. O desempenho do diagnóstico é avaliado em função do tempo para se detectar a falha. A principal vantagem desta proposta é a possibilidade de se modificar a função de entropia, o que pode simplificar a estrutura da RN para o diagnóstico de falhas. Apesar da robustez das RN com relação ao banco de dados, ocorre uma limitação: não são detectadas falhas desconhecidas. Para superar este problema é necessário um modelo preciso do sistema, bem como o modelo das falhas.

Em um VSI trifásico multinível foi empregada uma técnica de diagnóstico de falhas nos interruptores com a aplicação de RN [9] [32]. As variáveis de diagnóstico são as tensões de fase de saída do inversor. Com a Transformada de Fourier destas tensões foram classificadas as falhas de curto-circuito e de circuito aberto nos interruptores. Além disso, foi efetuada a reconfiguração do sistema. A aplicação de IA no diagnóstico de falhas apresenta vantagens: as falhas de circuito aberto e de curto-circuito são diagnosticadas com rapidez, sendo necessários aproximadamente seis ciclos da rede. O seu uso dispensa a necessidade de construir um modelo

matemático do sistema, o que diminui o tempo de desenvolvimento do projeto de diagnóstico, bem como os custos. Uma desvantagem é: para diminuir o tempo de detecção de falhas de curto-circuito torna-se essencial o uso de sinais de corrente do inversor.

A análise do espectro de frequência dos sinais de corrente na carga foi utilizada em um método de diagnóstico de falhas aplicado a VSI monofásico, para conexão de sistemas fotovoltaicos à rede CA [33]. São identificadas diversas falhas nos componentes do VSI, dentre elas as falhas de circuito aberto e de curto-circuito em seus interruptores. O método, utilizado em simulação, detecta a ocorrência de falha de curto-circuito, mas apresenta a limitação de não a localizar (em qual interruptor ocorreu). Isto se deve ao fato de que os dados de assinatura para ambas as falhas são muito similares.

Através da Transformada Rápida de *Park* e controle vetorial foi construído um modelo para simulação dos vetores de corrente de linha de um MIT alimentado por um VSI trifásico. Estas simulações fornecem as assinaturas para o diagnóstico de falhas de curto-circuito e de circuito aberto, localizando também o interruptor danificado [34]. Uma limitação nesta técnica é que as falhas não são detectadas em tempo real. Para contornar isto os autores sugerem utilizar as componentes CC dos vetores de Park das correntes de linha do motor trifásico.

Em um método de diagnóstico de falhas (DF), empregando lógica *Fuzzy*, foram efetuadas simulações tendo como variáveis de diagnóstico as tensões de fase de um VSI trifásico [35]. É feita a Transformada de Fourier (FFT) destas tensões, da qual são gerados os dados de uma matriz de regras. Como pontos positivos, podem ser destacados: 1) detecta em modo *on-line* o tipo de falha e a sua localização, como mostra o diagrama de blocos da Figura 2.19 e 2) a matriz de regras necessita de um conjunto pequeno de dados. Como desvantagem, o processo de tratamento das variáveis de entrada é complexo.

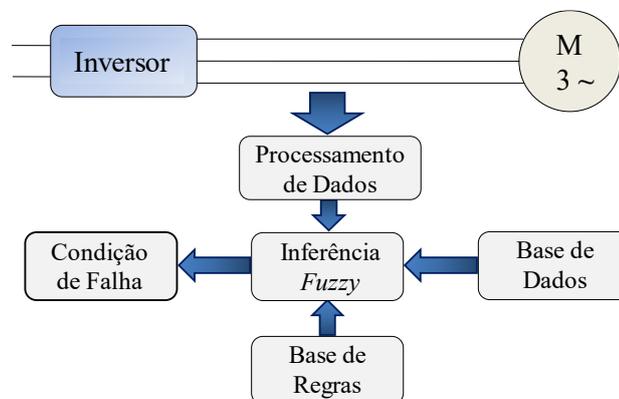


Figura 2.19 – Método de DF Fuzzy aplicado a um MIT alimentado por um VSI [35].

Empregando as tensões de saída e a análise dos sinais PWM em um domínio independente do tempo, denominado de espaço de tensão (*voltage space*), outra proposta de diagnóstico detecta e localiza falhas em interruptores de um VSI trifásico [36]. A Figura 2.20 representa a isolação de falhas de curto-circuito para cada interruptor. Cada zona de localização de falha é denominada de zona proibida. A Tabela 2.2 mostra as coordenadas das zonas proibidas de operação, onde a situação é de falha de curto-circuito. Estas zonas são independentes das mudanças na carga e da frequência PWM aplicada aos interruptores, o que constitui a principal vantagem deste método, o qual pode ser utilizado em sistemas de malha fechada. A dificuldade do processo de definição das coordenadas de operação dos interruptores do VSI constitui uma desvantagem deste método, compensada pelo bom desempenho demonstrado também em resultados experimentais.

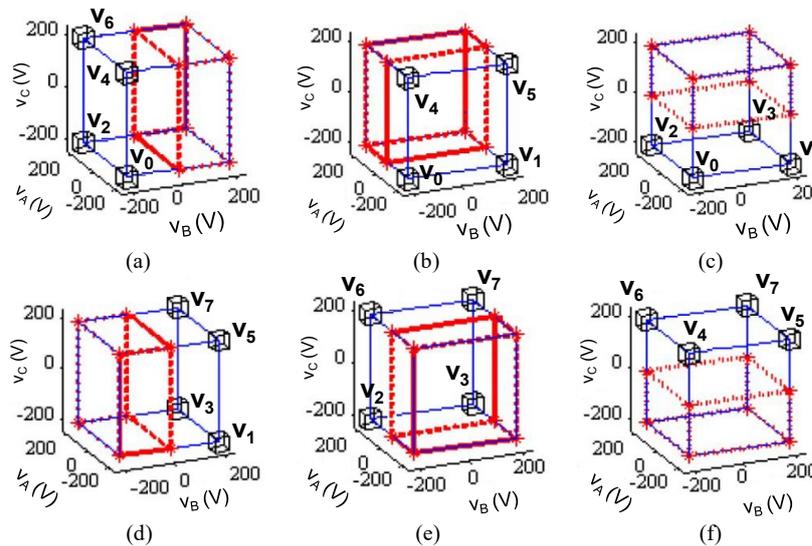


Figura 2.20 – Isolação de falhas de SC para os interruptores S_1 a S_6 com o método “*voltage space*”. (a) Falha em S_1 ; (b) falha em S_3 ; (c) falha em S_5 ; (d) falha em S_2 ; (e) falha em S_4 e (f) falha em S_6 [36].

Tabela 2.2 – Coordenadas das zonas proibidas de operação (falhas de curto-circuito) [36].

| Interruptor (S_j) em curto-circuito | Zona de Localização (F_j) |
|---|-------------------------------|
| S_1 | {0,2,4,6} |
| S_2 | {1,3,5,7} |
| S_3 | {0,1,4,5} |
| S_4 | {2,3,6,7} |
| S_5 | {0,1,2,3} |
| S_6 | {4,5,6,7} |

Um trabalho utilizando um algoritmo implementado em FPGA apresenta uma técnica de diagnóstico de falhas de circuito aberto e de curto-circuito no interruptor de um conversor *Boost* [37]. Esta técnica utiliza uma estrutura híbrida com dois subsistemas, um para diagnóstico

rápido e outro para diagnóstico robusto. Nesta técnica, a variação da corrente no indutor do conversor é o sinal de diagnóstico, não sendo utilizados sensores adicionais. Como vantagens desta técnica, citam-se o bom desempenho, a redução de interfaces e a minimização do custo do equipamento. Para o diagnóstico de falha de SC, o algoritmo de diagnóstico rápido apresenta erro para valores grandes de ciclo de trabalho, o que representa uma desvantagem.

2.4.3 – Diagnóstico de falhas por modelagem e análise paramétrica do conversor

A modelagem dos semicondutores e dos componentes passivos do conversor é outro recurso utilizado no diagnóstico de falhas em interruptores. Um exemplo de aplicação é a modelagem de um VSI monofásico em meia-ponte pelo método HBG (*Hybrid Bond Graph*). Este método consiste em uma descrição gráfica do circuito [38], como mostra a Figura 2.21, modelo para simulação no MATLAB® Simulink. A partir do modelo HBG é obtida uma matriz de assinatura de falhas que determina o número mínimo de detectores para a localização de falhas no conversor. Esta matriz é formada a partir dos parâmetros a_1 (interruptor superior do braço do VSI, S_1) e a_2 (interruptor inferior, S_2). Em cada interruptor o parâmetro a_i assume os valores: 1 para ligado e 0 para aberto. A partir desta matriz constrói-se a Tabela 2.3, que fornece o diagnóstico de operação.

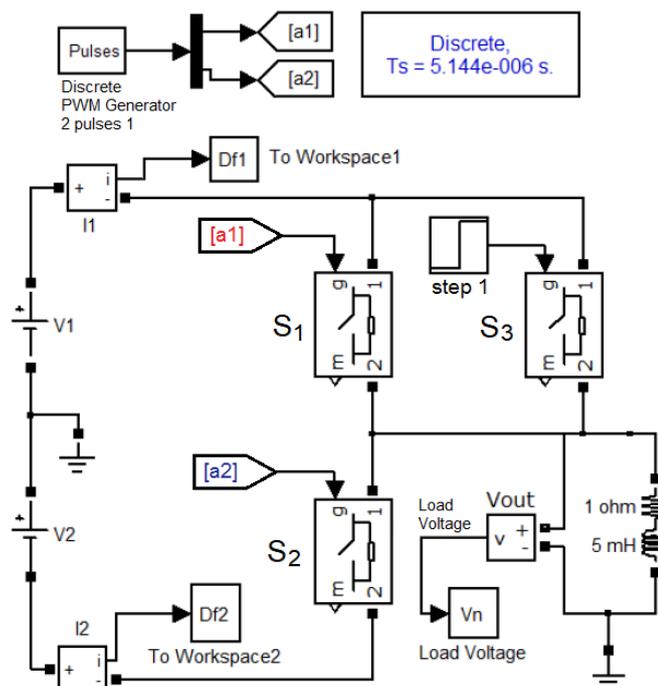


Figura 2.21 – Modelo HBG de um VSI monofásico em meia-ponte [38].

Tabela 2.3 – Tabela de diagnóstico do VSI em meia-ponte [38].

| a_1 | a_2 | Diagnóstico |
|-------|-------|--------------------------|
| 0 | 0 | Falha de circuito aberto |
| 0 | 1 | Sem falhas |
| 1 | 1 | Falha de curto-circuito |
| 1 | 0 | Sem falhas |

Em outras aplicações de diagnóstico com o modelo HBG, desta vez em um VSI monofásico em ponte, foram modelados como carga um motor CC e uma carga RL [39], [40]. O objetivo nestes métodos foi detectar e isolar falhas de circuito aberto e de curto circuito nos interruptores do inversor. Os resultados obtidos por simulação mostraram a eficácia deste método: ele foi capaz de detectar e isolar as falhas. O modelo HBG proporciona rapidez no diagnóstico e pode ser executado com sistemas de naturezas diferentes, como sistemas mecatrônicos.

Um método de diagnóstico de falhas de circuito aberto e de curto-circuito nos interruptores de um VSI trifásico é apresentado em [41], baseada em *Bond Graph* (BG). O inversor está representado na Figura 2.22 e o modelo *Bond Graph* para os seus interruptores é apresentado na Figura 2.23. Disto resulta o modelo BG do inversor, apresentado na Figura 2.24.

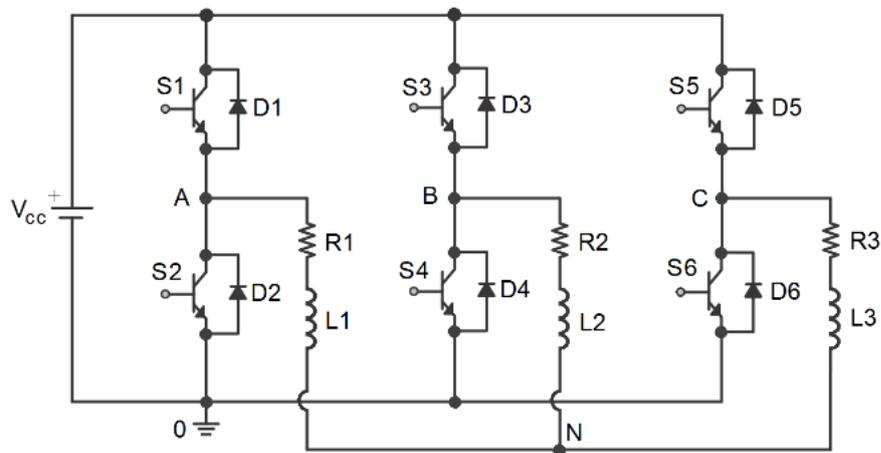
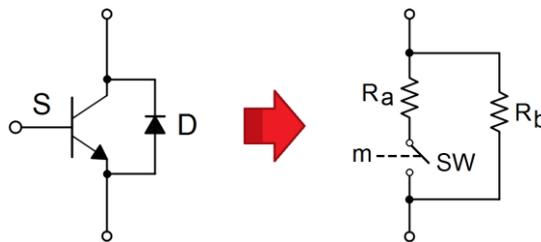


Figura 2.22 - Circuito de um inversor trifásico em ponte [41].

Figura 2.23 – Modelo *Bond Graph* para um interruptor com diodo em antiparalelo [41].

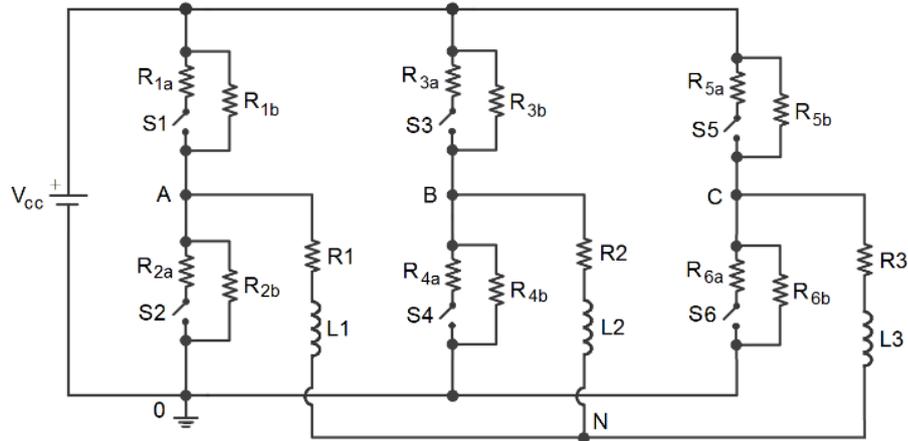


Figura 2.24 – Conversão de um VSI trifásico ao modelo equivalente *Bond Graph* [41].

Foram definidas com o uso deste método doze falhas para os interruptores, sendo seis para falhas de curto-circuito e seis para falhas de circuito aberto, conforme exposto na Tabela 2.4. Como desvantagem, apenas as falhas de circuito aberto foram localizadas com exatidão, das simulações efetuadas. Uma vantagem é a possibilidade de identificar falhas em outros componentes do sistema.

Tabela 2.4 – Situações de falha do inversor da Figura 2.22 [41].

| Falha | Descrição |
|-------|---|
| F1 | Falha de circuito aberto em S_1 ou falha de curto-circuito em S_2 |
| F2 | Falha de curto-circuito em S_1 ou falha de circuito aberto em S_2 |
| F3 | Falha de circuito aberto em S_3 ou falha de curto-circuito em S_4 |
| F4 | Falha de curto-circuito em S_3 ou falha de circuito aberto em S_4 |
| F5 | Falha de circuito aberto em S_5 ou falha de curto-circuito em S_6 |
| F6 | Falha de curto-circuito em S_5 ou falha de circuito aberto em S_6 |

2.4.4 – Diagnóstico de falhas com reconfiguração do circuito e operação estendida

A reconfiguração do circuito e a supressão do interruptor em falha são estratégias utilizadas em técnicas de diagnóstico de falhas em interruptores de conversores de potência. A operação do conversor no modo de reconfiguração, denominada operação estendida, possibilita a continuidade de operação do mesmo na presença de falhas.

Em [42] são apresentadas topologias de acionamento de MIT, tolerantes a falhas de circuito aberto e de curto-circuito. Foram utilizados dispositivos adicionais como fusíveis e interruptores auxiliares, como TRIACs. Foi realizada uma análise comparativa das estruturas, levando em conta aspectos construtivos e de custos.

Em [8] é apresentada uma técnica de diagnóstico integrando detecção, identificação e compensação de falhas de circuito aberto e de curto circuito em um VSI trifásico acionando um MIT. Foi efetuada a comparação entre a topologia original e a compensada. A reconfiguração do sistema traz um custo adicional em relação ao conversor na topologia padrão. Este custo é compensado pelo tempo adicional de operação pós-falha.

Em outra técnica de diagnóstico de falhas, nos interruptores de um VSI trifásico com o uso de reconfiguração (Figura 2.25a) foram tratadas as falhas de circuito aberto e de curto-circuito [12]. Este inversor é reconfigurado na ocorrência de falhas, como se vê na Figura 2.25b, através de um algoritmo de controle. As funções deste algoritmo são: detecção e localização da falha, isolamento dos interruptores em falha, reconfiguração do sistema com o uso de dispositivos TRIACs e redefinição do chaveamento PWM para os interruptores após a ocorrência das falhas.

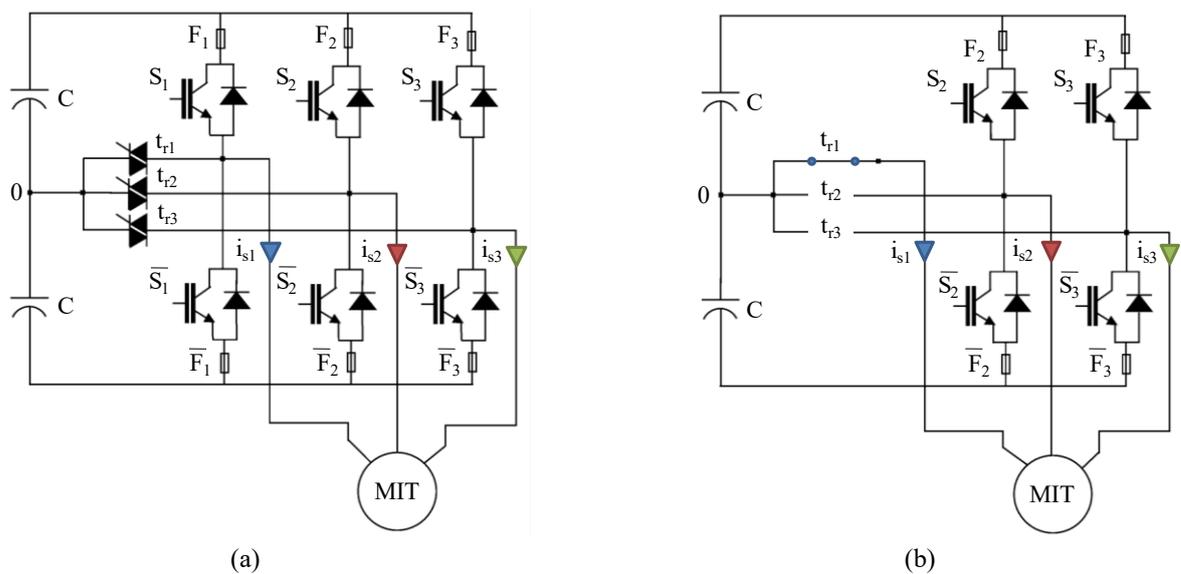


Figura 2.25 – VSI em: (a) modo normal; (b) modo de falha e com reconfiguração [12].

Em um método de diagnóstico de falhas de SC em interruptores aplicado ao acionamento de um motor CC sem escovas (*brushless DC*), são propostas funções de identificação de falhas e a reconfiguração do sistema [43]. Na ocorrência de falha de SC em um ou em dois interruptores de um mesmo braço do inversor, a sua topologia é alterada. O braço defeituoso é isolado através da atuação de fusíveis rápidos e um interruptor bidirecional (TRIAC) assume o seu lugar. O processo de reconfiguração é apresentado na Figura 2.26, onde, na situação pós-falha, o TRIAC T_f está conectado do ponto central do braço defeituoso, C_y , ao central do barramento CC, C_x .

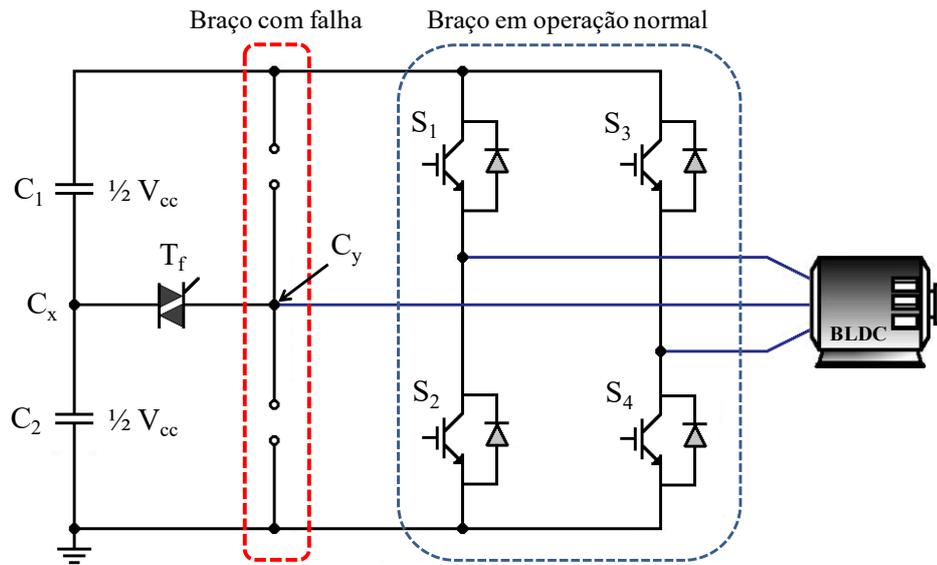


Figura 2.26 – Reconfiguração com TRIAC e desligamento da fase com falha [43].

Um controle digital tolerante a falhas, com três DSPs de ponto fixo, é empregado em um motor síncrono de ímã permanente (*Permanent Magnet Synchronous Motor*, PMSM), alimentado por um VSI [44]. As variáveis de diagnóstico são as tensões de saída do inversor. Através da ação um grupo de TRIACs (Figura 2.27), o braço do VSI com falha é substituído por um redundante.

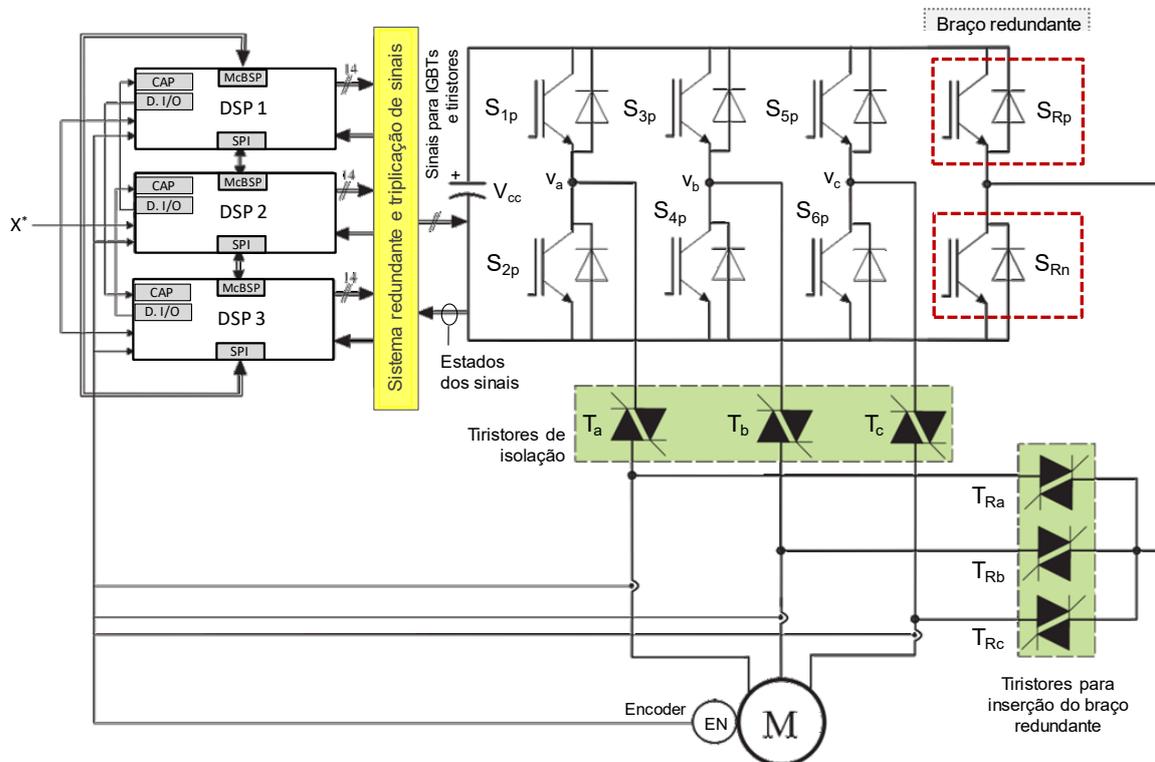


Figura 2.27 – Arquitetura do acionamento do PMSM pelo VSI, com tolerância a falhas [44].

Ocorrendo a falha de curto-circuito em um interruptor, S_{1p} , como mostra a Figura 2.28a, todos os outros são desligados, para que a corrente de curto-circuito se anule. Esta situação é apresentada na Figura 2.28b. Após este transitório, o braço redundante é inserido ao inversor e os pulsos de comandos são ativados e redirecionados para a alimentação do PMSM.

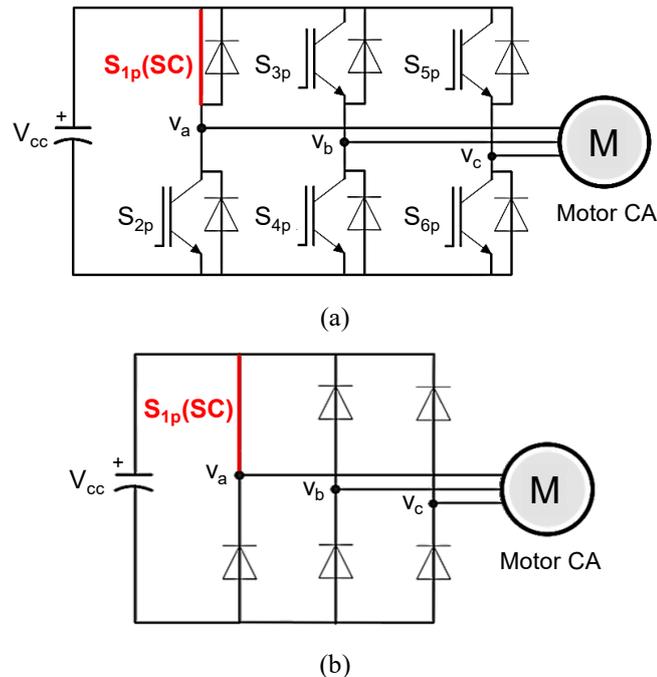


Figura 2.28 – (a) VSI trifásico, com o interruptor S_{1p} em curto-circuito. (b) Interruptores do VSI desligados pelo controle com tolerância a falhas [44].

Interruptores bidirecionais também foram empregados em [45] para a isolação do braço com interruptores IGBTs, com falha de curto-circuito, em um VSI trifásico. O instante da substituição do dispositivo é determinado pelo cruzamento da corrente do motor por zero. Nesse momento ocorre a reconfiguração do circuito determinada por um circuito de controle.

Em [11] as variáveis para o diagnóstico de falhas de curto-circuito nos interruptores de um conversor CC-CC são $i_{cc}(t)$, corrente do barramento CC, e $v_m(t)$, tensão do primário do transformador isolador (Figura 2.29). Este conversor sob falha pode ser reconfigurado em um conversor meia-ponte assimétrico (*Asymmetrical Half-Bridge*, AHB), na Figura 2.30. A estratégia adotada consiste na combinação dos sinais de chaveamento com a corrente do barramento CC e com a componente magnética do primário do transformador de isolação. Estes sinais são utilizados em um circuito lógico de diagnóstico de falhas de curto-circuito. O circuito lógico alimenta um controlador DSP, o qual reconfigura o circuito do conversor e faz a compensação da tensão de saída. Resultados de simulação e experimentais são apresentados e validam os estudos teóricos desenvolvidos, comprovando a eficácia do método.

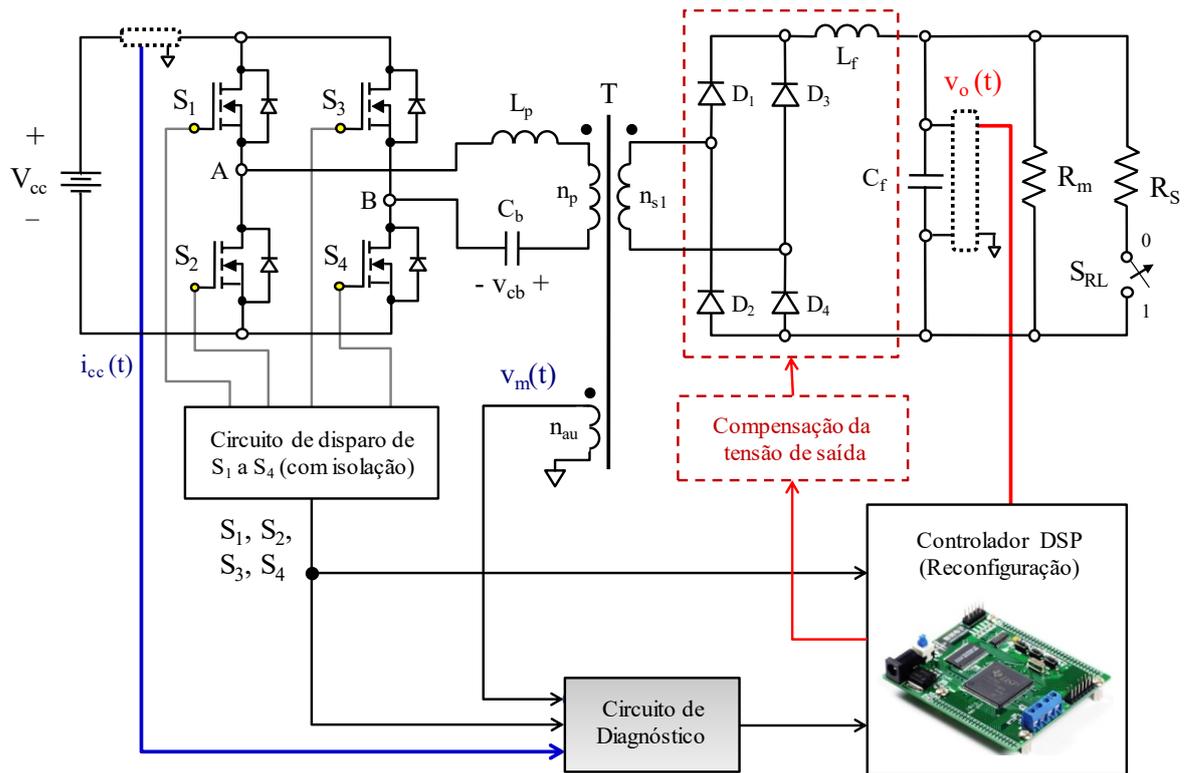


Figura 2.29 – Conversor CC-CC em ponte reconfigurado: esquema completo [11].

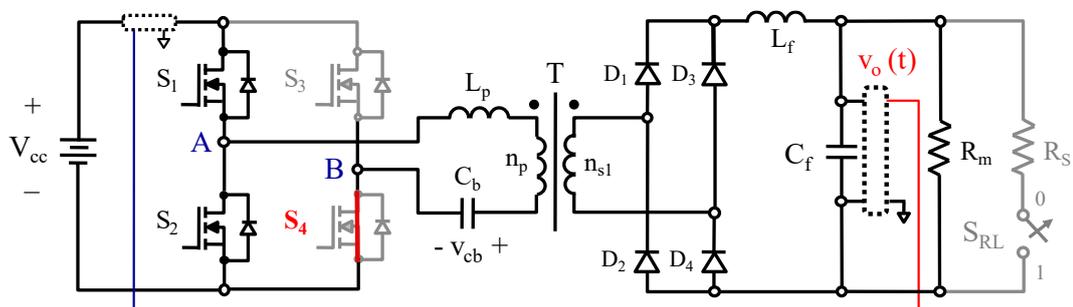


Figura 2.30 – Conversor CC-CC em ponte com reconfiguração: falha de SC em Q4 [11].

2.4.5 – Síntese das técnicas de diagnóstico de falhas de curto-circuito em VSI

Neste item são apresentadas tabelas que descrevem e caracterizam os principais métodos de diagnóstico de falhas de curto-circuito nos interruptores de um VSI. A Tabela 2.5 mostra uma comparação entre os principais métodos de diagnóstico e isolamento destas falhas com base em verificação de limites, regras, uso de RN, redes Bayesianas e QHBG¹ [36]. São utilizados os seguintes critérios, para cada método: complexidade, velocidade de atuação, precisão e robustez.

¹ QHBG: *Quantitative Hybrid Bond Graph-based*, método de diagnóstico e isolamento de falhas em tempo real.

Tabela 2.5 – Comparação entre métodos de diagnóstico e isolamento de falhas de SC [36].

| Métodos de diagnóstico e isolamento de falhas | Complexidade | Velocidade de atuação | Precisão | Robustez |
|--|---------------------|------------------------------|-----------------|-----------------|
| <i>Verificação de limites</i> | Simples | Boa | Boa | Ruim |
| <i>Baseado em regras</i> | Moderada | Moderada | Boa | Ruim |
| <i>Redes neurais</i> | Alta | Baixa | Moderada | Boa |
| <i>Redes Bayesianas</i> | Alta | Baixa | Moderada | Boa |
| <i>QHBG</i> | Moderada | Moderada | Ruim | Boa |

Seguindo a metodologia adotada por [21] propõe-se a Tabela 2.6. Nesta tabela os artigos estudados na revisão da literatura são agrupados de acordo com as técnicas utilizadas nos métodos de diagnóstico de falhas de curto-circuito. Esta tabela mostra, para cada método, as variáveis de diagnóstico utilizadas, os procedimentos, a viabilidade de implementação, a confiabilidade e as vantagens e desvantagens.

Tabela 2.6 – Síntese dos principais métodos de diagnóstico de falhas de curto-circuito nos interruptores de conversores de potência.

| Método | Referências | Variáveis | Procedimentos | Dificuldade de implementação | Vantagens (▲) e desvantagens (▼) |
|---|-------------|---|---|------------------------------|--|
| Diagnóstico de falhas de curto-circuito com sinais de chaveamento | [13] | Tensão de <i>gate</i> (IGBT) | - Medição da influência da variação da capacitância <i>gate</i> -dreno na tensão de <i>gate</i> | Alta | ▲ Detecção prévia da falha → facilita a reconfiguração do circuito ▼ Não é aplicável a qualquer interruptor de potência ▼ Acréscimo de sensor extra, devido ao indutor que atenua a interferência induzida do sinal de disparo |
| | [26] | Sinais V_{GG} e V_{GE} no circuito de <i>gate</i> (IGBT) | - Circuito de detecção formado por: 1) circuitos analógicos, com diferenciador, integrador e comparador e 2) circuito digital | Média | ▲ Simplicidade do circuito de diagnóstico ▲ Dispensa o uso de circuitos dedicados de medição das variáveis de diagnóstico |
| | [7] | Sinal de erro do circuito de comando | - Desligamento da tensão de <i>gate</i> no circuito de comando do interruptor, quando um valor limite de tensão é atingido no CI do <i>driver</i> | Média | ▲ Minimiza o uso de sensores de tensão sobre os interruptores ▼ Necessita de placas com sensor de corrente por fase ▼ Necessita de um circuito de tempo para o diagnóstico de falhas de curto-circuito e de um algoritmo para distinguir as falhas de SC nos enrolamentos do motor <i>brushless</i> e nos interruptores do VSI |
| Diagnóstico de falhas com o uso de Inteligência Artificial | [27] | Tensões de saída do VSI | - Medição do valor eficaz da componente fundamental em p.u. das tensões de saída do inversor | Média | ▲ Não é necessário o uso de sensores de corrente no inversor ▼ Necessidade de se medir com precisão o conteúdo harmônico das tensões de saída. Erros nas medições provocariam erro no diagnóstico |
| | [28] [29] | Correntes do motor trifásico e do barramento CC | - Um controlador, através de RN, determina o código de DF do interruptor, pela combinação das variáveis | Alta | ▲ Bom desempenho no diagnóstico, baixos índices de erro ▼ Algoritmo de DF complexo e requer o uso de sensores de corrente e de uma placa dedicada ao processamento de sinais |
| | [14] | Sinais de torque, correntes e tensões de fase | - Uso de RN em simulação para definir o diagnóstico, detectando e isolando falhas de circuito aberto e de SC nos interruptores | Alta | ▲ Boa precisão e rapidez do diagnóstico ▲ Detecção das falhas em tempo real ▼ É necessária a modelagem do MIT para a elaboração do algoritmo em RN ▼ Uso de muitas variáveis para definir o diagnóstico |
| | [30] | Tensões de fase | - Uso da Transformada <i>Wavelet</i> das tensões de fase: definição das assinaturas para as falhas nos interruptores | Alta | ▲ Eficiência no diagnóstico, na detecção e isolamento das falhas de circuito aberto e de SC nos interruptores de um VSI trifásico ▼ Tempo longo no processamento das RN, que pode ser compensado com o uso de processadores de alta performance |
| | [31] | Correntes e tensões de saída (valores médios) de um VSI trifásico | - Utilizando RN e as tensões de saída do inversor, foi projetado um modelo de DF e efetuadas simulações para construção de uma matriz de dados de classificação de falhas | Alta | ▲ Possibilidade de modificação da função de entropia: aumentar a precisão e exatidão do diagnóstico de falhas ▼ Apesar da robustez das RN com relação ao banco de dados, ocorre uma limitação: não são detectadas falhas desconhecidas |

SC: *short circuit* (curto-circuito). DF: diagnóstico de falha(s).

Tabela 2.6 – Síntese dos principais métodos de diagnóstico de falhas de curto-circuito nos interruptores de conversores de potência (continuação).

| Método | Referências | Variáveis | Procedimentos | Dificuldade de implementação | Vantagens (▲) e desvantagens (▼) |
|--|-------------|--|---|------------------------------|---|
| Diagnóstico de falhas com o uso de Inteligência Artificial (continuação) | [9] [32] | Tensões de saída do inversor | - Medidas das tensões de fase e uso de IA em um VSI trifásico multinível e uso de FFT das tensões de saída para a classificação das falhas de circuito aberto e de curto-circuito | Alta | ▲ Reconfiguração do sistema e rapidez no diagnóstico de falhas ▲ O uso de IA dispensa a construção de modelo matemático ▼ Para reduzir o tempo de detecção de falhas de SC é necessário utilizar sinais de corrente do inversor |
| | [33] | Corrente na carga | - Uso da assinatura dos sinais de corrente na carga (espectro de frequência) | Alta | ▼ Limitação: não localizar as falhas de curto-circuito e de circuito aberto, uma vez que os dados de assinatura das mesmas são muito similares |
| | [34] | Correntes de linha de um MIT | - Uso da Transformada de Park e controle vetorial - construção de um modelo para simulação e obtenção das assinaturas para o diagnóstico e localização de falhas de circuito aberto e de SC | Alta | ▲ É possível contornar esta limitação com a utilização das componentes CC dos vetores de Park das correntes de linha do MIT ▼ As falhas não são detectadas em tempo real |
| | [35] | Tensões de fase de um VSI trifásico | - Simulações tendo como variáveis de DF as tensões de fase (análise FFT) de um VSI: formação de uma matriz de regras. | Alta | ▲ Detecção em modo <i>on-line</i> o tipo de falha e a sua localização ▼ Necessário o uso de DSP e FFT online para a obtenção do espectro dos sinais de interesse para o diagnóstico |
| | [36] | Tensões de saída do VSI e sinais PWM | - Isolação de falhas de SC no método “ <i>voltage space</i> ” e construção de regras com as coordenadas de zonas proibidas de operação dos interruptores (falha de SC) | Alta | ▲ Este método é independente da frequência PWM dos sinais de comando e das mudanças na carga, o que permite a operação em malha fechada |
| | [37] | Corrente no indutor de um conversor Boost | - Um algoritmo é implementado em FPGA, para verificação da variação da corrente no indutor (conversor Boost) | Alta | ▲ Bom desempenho e redução de interfaces (os algoritmos de controle são gravados em um único <i>chip</i>) ▲ Minimização de custos |
| Diagnóstico de falhas por modelagem e análise paramétrica do conversor | [38] | Parâmetros que descrevem graficamente os interruptores | - Modelagem de um VSI com o método HBG (<i>Hybrid Bond Graph</i>) - Construção de uma matriz para determinar o número mínimo de detectores para a localização de falhas | Alta | ▲ Bons resultados de diagnóstico para um VSI monofásico (simulação) com carga resistiva ▼ O modelo HBG apresenta limitações, não se aplicando para simular falhas de circuito aberto para uma carga indutiva |
| | [41] | Parâmetros que descrevem graficamente os interruptores | - Modelagem dos interruptores de um VSI trifásico e definição de 12 falhas para os interruptores (SC e circuito aberto) | Alta | ▼ Das simulações efetuadas, apenas as falhas de circuito aberto foram localizadas com exatidão |
| | [39] [40] | Parâmetros que descrevem graficamente os interruptores | - Estudo da modelagem dos interruptores e componentes passivos de um VSI monofásico | Alta | ▲ O uso da modelagem Bond Graph é vantajosa porque pode ser aplicada a sistemas de natureza diferente (eletrônico, mecânico, térmico), tornando o diagnóstico mais globalizado |

Tabela 2.6 – Síntese dos principais métodos de diagnóstico de falhas de curto-circuito nos interruptores de conversores de potência (continuação).

| Método | Referências | Variáveis | Procedimentos | Dificuldade de implementação | Vantagens (▲) e desvantagens (▼) |
|---|-------------|--|---|------------------------------|--|
| Diagnóstico de falhas com reconfiguração do circuito e operação estendida | [42] | Tensão de saída e componente dq da corrente do MIT | - Estudo sobre topologias de reconfiguração e métodos de controle para VSI trifásicos, sob falhas de circuito aberto e de SC. - Análise comparativa, levando em conta aspectos construtivos e de custos. | Alta | ▲ Habilidade de isolar a falha em um braço do VSI e substituir o mesmo (reconfiguração), garantindo a continuidade de operação ▼ A confiabilidade é alta, dependendo da topologia e do controle utilizado ▼ Aumento de custos do conversor e uso de dispositivos adicionais, como fusíveis e interruptores auxiliares (SCRs, IGBTs e TRIACs) |
| | [8] | Tensão e corrente de fase, tensão e corrente do barramento CC | - São utilizados interruptores auxiliares e fusíveis para a detecção, identificação e compensação da falha de SC | Alta | ▲ Compensação do custo adicional pelo tempo adicional de operação pós-falha ▼ Reconfiguração: traz um custo adicional |
| | [12] | Tensão de erro entre as tensões da geração do sinal PWM dos interruptores | - Uso de um algoritmo de controle, que usa um sinal de erro para redefinir o chaveamento PWM dos interruptores após a ocorrência das falhas (reconfiguração) - Uso de interruptores auxiliares e fusíveis para a detecção, identificação e compensação das falhas de SC e de circuito aberto | Alta | ▼ Aumento de custos do conversor ▼ Uso de dispositivos adicionais, como fusíveis e interruptores auxiliares (SCRs, IGBTs e TRIACs) |
| | [43] | Sinais de comando da carga: motor <i>Brushless DC</i> | - Falhas de SC em um ou em dois interruptores do mesmo braço do VSI: fusíveis de ação rápida interrompem o mesmo e ocorre a reconfiguração do sistema através de uma chave bidirecional (TRIAC) | Média | ▲ A detecção e a identificação da falha são executadas rapidamente ▲ A reconfiguração é feita eficazmente |
| | [44] | Tensões de saída do VSI | - Na ocorrência de falhas de circuito aberto ou de SC, cada braço do VSI é substituído por um redundante - Na falha de SC os interruptores são desligados, para que a corrente de SC se anule | Alta | ▲ Bom desempenho do diagnóstico de falhas em condições extremas ▼ Número grande de interruptores auxiliares para a operação em modo de redundância ▼ Na falha de SC com o motor síncrono em baixa velocidade, a corrente de curto leva um longo tempo para se anular |
| | [45] | Correntes nas fases, para falhas de SC | - Uso de chaves bidirecionais para a substituição dos IGBTs em SC e fusíveis de atuação rápida para a isolação do braço do inversor onde ocorreu a falha | Alta | ▲ Precisão na reconfiguração do braço com falha de SC do VSI: uso do cruzamento por zero da corrente de referência do motor: ▲ A constante de tempo elétrica é menor do que a mecânica no MIT, o que torna ágil a etapa de reconfiguração (controle vetorial com boa resposta dinâmica) |
| | [11] | Corrente do barramento CC e a tensão do primário do transformador isolador | - O DF de SC nos interruptores combina os sinais de chaveamento com a corrente do <i>link</i> CC e com a componente magnética do primário do transformador de isolação - Um circuito lógico alimenta um controlador DSP, para definir o DF | Alta | ▲ O conversor sob falha (inversor monofásico em ponte) pode ser reconfigurado em um conversor meia-ponte assimétrico |

2.5 – Conclusão

A Figura 2.31 sintetiza os métodos de diagnóstico de falhas de curto-circuito nos interruptores de um conversor, abordados na revisão da literatura. Nesta figura são destacados os métodos utilizados no diagnóstico e as variáveis envolvidas.

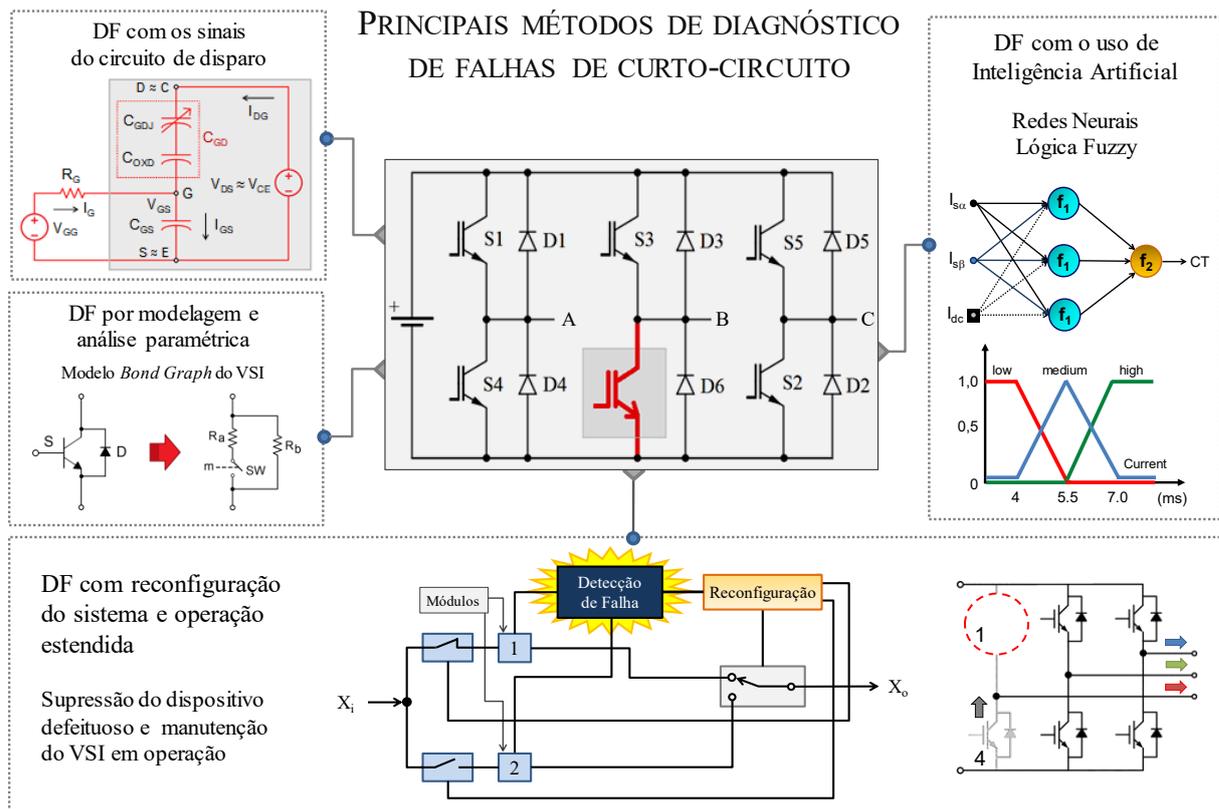


Figura 2.31 – Síntese gráfica das técnicas de diagnóstico de falhas de SC nos interruptores de um VSI.

Alguns métodos estudados utilizam as seguintes ferramentas de IA: Redes Neurais, Lógica Fuzzy, sistemas especialistas, etc. Com o uso de IA às vezes é necessário construir algoritmos complexos. Outros métodos utilizam o recurso de reconfiguração do circuito após a ocorrência da falha no interruptor, o que traz um aumento de custos ao diagnóstico.

Os estudos realizados sobre estes métodos viabilizam e motivam a construção de uma técnica com novas contribuições ao diagnóstico de falhas de curto-circuito nos interruptores de conversores de potência. O objetivo é contribuir com a construção de um método que possa ser transformado em circuitos de decisão lógicos, otimizando os processos de detecção e localização da falha em tempo real.

3.1 – Introdução

Uma tomada de decisão, em qualquer processo, exige a escolha acertada de regras dentre várias alternativas. Os sistemas especialistas, por exemplo, executam suas tarefas através de suas ferramentas, as quais buscam de uma *base de conhecimento*² os dados necessários.

As informações obtidas de um banco de dados não se apresentam de forma organizada, estando algumas vezes, incompletas e imprecisas. Usualmente, um banco de dados pode apresentar um número excessivo de atributos para a tomada de uma decisão, dos quais uma parte é relevante e outra não. Dados irrelevantes são aqueles que não alteram o resultado de uma decisão, ou seja, não são necessários. Então, para uma eficiente tomada de decisão, é preciso construir um modelo que permita obter uma quantidade mínima e suficiente de dados relevantes.

O ato de observar uma quantidade de informações do mundo real e daí construir uma base de conhecimento possibilita organizar as informações obtidas em um Sistema de Informação (SI). Este Sistema de Informação pode ser representado por uma tabela [46]. O SI pode ter um conjunto de atributos fundamentais e um conjunto de atributos irrelevantes, como representado na Figura 3.1 [47].

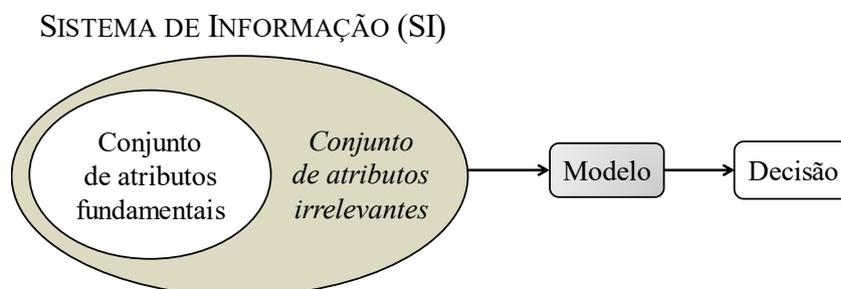


Figura 3.1 – Representação de um processo de modelagem a partir de um SI [47].

²As *bases de conhecimento* compreendem coleções de objetos, que são as conclusões a que um sistema deve alcançar e atributos, que são propriedades que caracterizam os objetos.

Uma ferramenta matemática que facilita a transformação de dados em conhecimento é denominada Teoria dos Conjuntos Aproximados (TCA) e conhecida, originalmente, como *Rough Sets Theory*. Introduzida pelo polonês Zdzislaw Pawlak em 1982, esta teoria possibilita o tratamento e a manipulação de incertezas e imprecisões de dados [17], [16], oferecendo um conjunto significativo de vantagens [48].

A TCA possui a propriedade de reduzir uma base de dados de um SI a um conjunto mínimo de atributos com a eliminação dos atributos irrelevantes [17]. Isto simplifica a construção de regras que descrevem o comportamento dos dados deste SI, as quais representam com fidelidade o sistema de conhecimento original.

A seguir são listadas aplicações da TCA, em diversas áreas da ciência [46], [49]:

- aprendizagem de regras de decisão;
- mineração de dados;
- processamento de sinais;
- sistemas especialistas e de suporte a decisão;
- seleção de atributos relevantes;
- triagem de sinal;
- reconhecimento de padrões e processamento de informações;
- extração de conhecimento de banco de dados e
- análise de conflitos.

3.2 – Sistema de Informação e de Decisão – exemplos

A representação dos dados utilizando a TCA é efetuada através de um SI contendo os objetos e seus respectivos atributos. Tais atributos são da mesma natureza para cada objeto do SI diferindo somente em valores nominais.

Os objetos do SI são dispostos em uma tabela de dados. Nesta tabela, as linhas contêm os objetos a serem analisados e as colunas contêm os seus respectivos atributos condicionais e de decisão. Em um SI podem existir vários atributos condicionais e vários de decisão. Geralmente é apresentado apenas um atributo de decisão, nesse caso, a última coluna.

A Tabela 3.1 apresenta, a título de exemplo, um banco de dados constituindo um SI para identificar clientes fraudadores de uma concessionária de energia elétrica [50]. Qualquer sistema real pode ter a sua representação como um SI semelhante a esta tabela, com as linhas indicando os objetos para análise e as colunas indicando os atributos.

Tabela 3.1 – Exemplo de Sistema de Informação (SI).

| Objetos (U) | Atributos Condicionais (C) | | | Atributo de Decisão (D) Fraudador |
|--------------------|---------------------------------|---------------------|--|--|
| | Tipo de ligacao (a_1) | Classe (a_2) | Media de consumo anual (a_3) | |
| Clientes | | | | |
| E1 | 1 | 1 | Normal | NÃO |
| E2 | 1 | 1 | Alta | SIM |
| E3 | 1 | 1 | Baixa | SIM |
| E4 | 2 | 1 | Normal | NÃO |
| E5 | 2 | 2 | Alta | NÃO |
| E6 | 2 | 1 | Baixa | SIM |

De modo formal, um SI é uma tabela de dados, descrito por (3.1). Na sequência são descritos os conjuntos de um SI.

$$SI = (U, A) \quad (3.1)$$

onde:

U : conjunto finito de objetos do sistema, no caso, os clientes da concessionária de energia elétrica, dados por (3.2);

A : conjunto dos atributos ou características dos objetos de U , definido por (3.3).

$$U = \{E_1, E_2, E_3, E_4, E_5, E_6\} \quad (3.2)$$

$$A = (U, C) \quad (3.3)$$

Em (3.3), C é o conjunto de atributos condicionais, que caracterizam o tipo de decisão lógica. Neste exemplo, a decisão lógica é: *o cliente é fraudador ou não?* Para este exemplo, o conjunto C está descrito em (3.4).

$$C = \{\text{Tipo_de_ligacao, Classe, Media_de_consumo_anual}\} \quad (3.4)$$

Uma convenção que se segue para os nomes dos atributos em tabelas de SI ou banco de dados relacionais é que não se utilize acentos e nem caracteres especiais, como se observa para os atributos de C em (3.4). A escrita dos atributos condicionais pode ser simplificada com a representação dos mesmos por uma letra e um índice numérico. Para o SI da Tabela 3.1, têm-se os atributos condicionais reescritos em (3.5).

$$C = \{a_1, a_2, a_3\} \quad (3.5)$$

O conjunto D , em (3.6), representa o conjunto de atributos de decisão, os quais definem se o cliente da concessionária é fraudador (atributo SIM) ou não (atributo NÃO). O conjunto de atributos de decisão D e o SI e formam o sistema de decisão (SD), o qual é definido por (3.7), onde $D \notin A$.

$$D = \{\text{Fraudador}\} \quad (3.6)$$

$$SD = (U; A \cup \{D\}) \quad (3.7)$$

Para cada atributo condicional pode existir mais de um valor nominal ou característica, bem como para cada atributo de decisão. Por exemplo, o atributo Tipo_de_ligacao (a_1), na Tabela 3.1, pode assumir os valores 1 ou 2, assim como o atributo Media_de_consumo_anual, que pode assumir os valores Normal, Alta ou Baixa.

Outro exemplo de SI é o que descreve o diagnóstico de falhas em um inversor de tensão, cujos atributos foram selecionados de um manual de operação do equipamento [51]. Em suas versões mais recentes, há um visor LCD nestes inversores onde o usuário pode verificar, dentre outros, os códigos indicativos de falhas, como mostra a Tabela 3.2. Nesta tabela são apresentadas algumas mensagens de falhas e alarmes no equipamento.

Tabela 3.2 – Inversor de tensão: códigos com mensagens para falhas e alarmes [51].

| Falha | Significado | Alarme | Significado |
|-------|---|--------|--|
| F0001 | Sobrecorrente | A0501 | Limite de corrente |
| F0002 | Sobretensão | A0502 | Limite de sobretensão |
| F0003 | Subtensão | A0503 | Limite de subtensão |
| F0004 | Sobretemperatura do inversor | A0504 | Sobretemperatura do inversor |
| F0005 | I^2t do inversor | A0505 | I^2t do inversor |
| F0011 | Sobretemperatura do motor por I^2t | A0506 | Ciclo de carga do inversor |
| F0051 | Falha de parâmetro EEPROM | A0511 | Sobretemperatura I^2t do motor |
| F0052 | Falha de Powerstack | A0541 | Identificação do motor ativo |
| F0060 | Asic Timeout | A0600 | Alarme de RTOS Overrun |
| F0070 | Erro de <i>setpoint</i> da placa de comunicação | A0910 | Regulador V_{cc-max} ativado |
| F0071 | Nenhum dado da USS (RS232 link) foi trocado durante o Off Time de telegrama | A0911 | Regulador V_{cc-max} ativado |
| F0072 | Nenhum dado da USS (RS485 link) foi trocado durante o off Time de telegrama | A0920 | Parâmetros ADC não ajustados apropriadamente |
| F0080 | Entrada analógica – perda de sinal de entrada | A0921 | Parâmetros DAC não ajustados apropriadamente |
| F0085 | Falha externa | A0922 | Nenhuma carga aplicada ao inversor |

A Tabela 3.3 apresenta o SI deste inversor, dado por $A = (U, C)$, que contém dados de inspeção de falhas (10 situações), com base nas informações do fabricante, disponíveis na Tabela 3.2. Para a montagem deste SI, foram escolhidos três tipos de falhas:

- 1) Sobrecorrente (SC), com os atributos a_1 , a_2 e a_3 ;
- 2) Sobretensão (ST+), com os atributos a_4 e a_5 e
- 3) Subtensão (ST-), com os atributos a_6 e a_7 .

Os atributos condicionais, a_1 , a_2 , a_3 , a_4 , a_5 , a_6 e a_7 , descritos na Tabela 3.3, caracterizam alguns tipos de falha do inversor de frequência. Estes atributos assumem os valores: 1 (equivalente a SIM) e 0 (equivalente a NÃO). Cada um destes atributos indica uma possível causa para as falhas, como mostra a Tabela 3.4. Esta tabela representa os valores nominais dos atributos declarados no sistema de decisão da Tabela 3.3.

Tabela 3.3 – SI para diagnóstico de falhas em um inversor – situações de operação [51].

| U | Atributos Condicionais (C) | | | | | | | Atributo de Decisão (D) |
|-----------|--------------------------------|-------|-------|-------|-------|-------|-------|-----------------------------|
| Situações | a_1 | a_2 | a_3 | a_4 | a_5 | a_6 | a_7 | Tipo de falha |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | SC |
| 2 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | ST+ |
| 3 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | ST- |
| 4 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | SC e ST+ |
| 5 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | ST+ |
| 6 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | SC e ST- |
| 7 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | ST+ |
| 8 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | ST+ |
| 9 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | SC e ST+ |
| 10 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | ST- |

Tabela 3.4 – Valores nominais dos atributos do SI da Tabela 3.3.

| Atributo | Descrição | Valor nominal | |
|-----------------------|---------------|---|------------------------|
| Atributos de Condição | a_1 | Potência do motor não corresponde à do inversor | 1: ocorrência da falha |
| | a_2 | Curto no motor ou cabos | |
| | a_3 | Falha à terra | |
| | a_4 | Tensão da rede de alimentação muito alta | 0: falha não ocorre |
| | a_5 | Motor em modo regenerativo (rampas curtas ou o motor é tracionado pela carga) | |
| | a_6 | Queda de energia | |
| | a_7 | Incremento de carga além dos limites especificados | |
| Atributo de Decisão | Tipo de falha | Falha de sobrecorrente (atributos a_1 , a_2 e a_3) | SC |
| | | Falha de sobretensão (atributos a_4 e a_5) | ST+ |
| | | Falha de subtensão (atributos a_6 e a_7) | ST- |

Para a situação de falha 1 da Tabela 3.3, tem-se $a_1 = 1$, $a_2 = 1$ e $a_3 = 1$. Os outros atributos, a_4 , a_5 , a_6 e a_7 , assumem valor zero. Tendo somente estes atributos com o valor '1', fica identificada somente a falha de sobrecorrente no inversor.

Do SI descrito pela Tabela 3.3, tem-se os seguintes conjuntos:

$U = \{1, 2, 3, 4, 5, 6, 7, 8, 9, 10\}$, conjunto de objetos ou registros (situações de falha em um inversor de frequência);

$C = \{a_1, a_2, a_3, a_4, a_5, a_6, a_7\}$, conjunto de atributos condicionais;

$D = \{\text{Tipo_de_falha}\}$, atributo de decisão.

Um SI incorporando um atributo de decisão é denominado de *sistema de decisão*, identificado por (3.8), onde D constitui o conjunto de atributos de decisão.

$$SD = (U, C \cup D) \quad (3.8)$$

3.3 – Indiscernibilidade de dados

Para o SI $A = (U, C)$ da Tabela 3.3, a classificação dos objetos é feita considerando-se os estados dos atributos que informam a decisão a ser tomada: SIM (ou 1) e NÃO (ou zero).

Levando em conta os atributos condicionais (C) de um SI $A = (U, C)$, para todo subconjunto de atributos $B \subseteq C$ existe uma relação de equivalência associada, ou seja, qualquer subconjunto B de A determina uma relação binária $I(B)$ em U , denominada de *relação de indiscernibilidade* [48], definida como (3.9).

$$(x, y) \in I(B) \text{ se e somente se } c(x) = c(y) \quad (3.9)$$

para todo $c \in A$, where $c(x)$ denota o valor de um atributo c do elemento x .

Como visto por (3.9), x e y são indiscerníveis entre si para todo atributo de B . Se existe uma relação de indiscernibilidade entre dois objetos, esta situação indica que todos os valores de seus atributos são iguais em relação ao subconjunto de atributos B , i.e., não podem ser diferenciados entre si. A relação de indiscernibilidade pode ser denominada também de relação de equivalência, na qual os objetos são similares. Da Tabela 3.3, $U/IND_A(B)$ é a notação que representa o conjunto de todas as classes de equivalência determinadas por $IND_A(B)$. O conjunto $U/IND_A(B)$ é denominado conjunto quociente de U pela relação $IND_A(B)$.

Da base de dados apresentada na Tabela 3.3, entre várias possíveis combinações, os subconjuntos obtidos dos atributos condicionais $\{a_1, a_2, a_3, a_4, a_5, a_6, a_7\}$ são:

$\{a_1\}, \{a_2\}, \{a_3\}, \{a_4\}, \{a_5\}, \{a_6\}, \{a_7\}, \{a_1, a_2\}, \{a_1, a_3\}, \{a_1, a_4\}, \{a_1, a_5\}, \{a_1, a_6\}, \{a_1, a_7\},$
 $\{a_2, a_3\}, \{a_2, a_4\}, \{a_2, a_5\}, \{a_2, a_6\}, \{a_2, a_7\}, \{a_3, a_4\}, \{a_3, a_5\}, \{a_3, a_6\}, \{a_3, a_7\}, \{a_4, a_5\},$
 $\{a_4, a_6\}, \{a_4, a_7\}, \{a_5, a_6\}, \{a_5, a_7\}, \{a_6, a_7\}, \{a_1, a_2, a_3\}, \{a_1, a_2, a_4\}, \{a_1, a_2, a_5\}, \{a_1, a_2, a_6\},$
 $\{a_1, a_2, a_7\}, \{a_2, a_3, a_4\}, \{a_2, a_3, a_5\}, \{a_2, a_3, a_6\}, \{a_2, a_3, a_7\}, \{a_3, a_4, a_5\}, \{a_3, a_4, a_6\}, \{a_3, a_4, a_7\},$
 $\{a_4, a_5, a_6\}, \{a_4, a_5, a_7\}$ e $\{a_5, a_6, a_7\}$.

Para o SI mostrado na Tabela 3.3, têm-se algumas classes de equivalência, $U/IND_A(B)$, dos possíveis subconjuntos $B \subseteq C$:

$$U/IND_A(\{a_1\}) = \{\{1, 4, 6\}, \{2, 3, 5, 7, 8, 9, 10\}\}$$

$$U/IND_A(\{a_2\}) = \{\{1, 6\}, \{2, 3, 4, 5, 7, 8, 9, 10\}\}$$

$$U/IND_A(\{a_3\}) = \{\{1, 9\}, \{2, 3, 4, 5, 6, 7, 8, 10\}\}$$

$$U/IND_A(\{a_4\}) = \{\{4, 7, 8, 9, 10\}, \{1, 2, 3, 5, 6\}\}$$

$$U/IND_A(\{a_5\}) = \{\{2, 5, 7, 10\}, \{1, 3, 4, 6, 8, 9\}\}$$

$$U/IND_A(\{a_6\}) = \{\{6\}, \{1, 2, 3, 4, 5, 7, 8, 9, 10\}\}$$

$$U/IND_A(\{a_7\}) = \{\{3\}, \{1, 2, 4, 5, 6, 7, 8, 9, 10\}\}$$

$$U/IND_A(\{a_1, a_2\}) = \{\{1, 6\}, \{4\}, \{2, 3, 5, 7, 8, 9, 10\}\}$$

$$U/IND_A(\{a_2, a_3\}) = \{\{1\}, \{6\}, \{9\}, \{2, 3, 4, 5, 7, 8, 10\}\}$$

$$U/IND_A(\{a_3, a_4\}) = \{\{1\}, \{9\}, \{7, 8, 10\}, \{2, 3, 5, 6\}\}$$

$$U/IND_A(\{a_4, a_5\}) = \{\{1, 3, 6\}, \{2, 5\}, \{4, 8, 9\}, \{7, 10\}\}$$

$$U/IND_A(\{a_1, a_2, a_3\}) = \{\{1\}, \{4\}, \{6\}, \{9\}, \{2, 3, 5, 7, 8, 10\}\}$$

$$U/IND_A(\{a_2, a_3, a_5\}) = \{\{1\}, \{6\}, \{9\}, \{4, 7, 10\}, \{2, 3\}\}$$

Exemplificando, a relação de indiscernibilidade para o atributo a_4 , em (3.10) indica tensão da rede de alimentação muito alta, com dois conjuntos elementares indiscerníveis:

$$U/IND_A(\{a_4\}) = (\{1, 2, 3, 5, 6\}, \{4, 7, 8, 9, 10\}) \quad (3.10)$$

No primeiro conjunto, as situações de falha de sobretensão têm o valor 0 (zero), ou seja, não ocorrem. No segundo conjunto as situações 4, 7, 8, 9 e 10 assumem o valor 1, indicando falha de sobretensão e subtensão (para a situação 10, atributo de decisão ST-). Esta última situação indica um erro de detecção, pois não está de acordo com as definições das causas de falhas mostradas na Tabela 3.4.

3.4 – Aproximações de conjuntos

Como foi verificado da Tabela 3.3, as situações de falha 7 e 10 são indiscerníveis, mas possuem atributo de decisão diferente. Isto gera imprecisão de dados no sentido de se classificar o tipo de falha no SI do inversor.

Agrupando os objetos do SI da Tabela 3.3 de acordo com as características do atributo de decisão, obtém-se a Tabela 3.5, com o acréscimo de novas linhas. Das linhas 1 à 4 desta tabela, estão agrupadas as situações de falha de sobrecorrente (situações 1, 4, 6 e 9). Na sequência, são agrupadas as situações de falha de sobretensão (linhas 2, 11, 5, 7, 8 e 13). E, por fim, estão as linhas onde ocorre falha de subtensão (linhas 3, 12 e 10).

Tabela 3.5 – Situações de falha no inversor de frequência agrupadas pelo atributo de decisão.

| (U) | Atributos Condicionais (C) | | | | | | | Atributo de Decisão (D) |
|----------|----------------------------|----------------|----------------|----------------|----------------|----------------|----------------|-------------------------|
| Situação | a ₁ | a ₂ | a ₃ | a ₄ | a ₅ | a ₆ | a ₇ | Tipo de falha |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | SC |
| 4 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | SC e ST+ |
| 6 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | SC e ST- |
| 9 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | SC e ST+ |
| 2 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | ST+ |
| 4' = 11 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | SC e ST+ |
| 5 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | ST+ |
| 7 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | ST+ |
| 8 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | ST+ |
| 9' = 13 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | SC e ST+ |
| 3 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | ST- |
| 6' = 12 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | SC e ST- |
| 10 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | ST- |

As novas linhas inseridas na Tabela 3.5 se devem ao diagnóstico simultâneo de falhas de sobrecorrente e sobretensão (SC e ST+) e de sobrecorrente e subtensão (SC e ST-). As linhas 11, 12 e 13 da Tabela 3.5 equivalem, respectivamente, às linhas 4, 6 e 9 da Tabela 3.3.

Um Sistema de Informação como o da Tabela 3.3 pode ser extenso, desnecessariamente, por pelo menos dois motivos: 1) quando elementos “iguais” estão representados repetidamente e 2) quando alguns atributos condicionais são supérfluos ou irrelevantes.

A definição das tomadas de decisão em um SI é feita com base em uma questão: que características dos atributos condicionais definem o atributo de decisão? A resposta será esclarecida a seguir, com o estudo da *aproximação de conjuntos*.

Para definir o tipo de falha no inversor, como sendo SC, ST+ ou ST-, nota-se pela Tabela 3.5 que não há uma resposta única para esta questão. Observando as situações 7 e 10, indicadas em negrito, verifica-se que estas possuem os mesmos atributos condicionais, mas diferenciam-se no atributo de decisão: ST+ e ST-, respectivamente. Este subconjunto, $I = \{7, 10\}$ do SI $A = (U, C)$ contém elementos indiscerníveis, pois os seus atributos não são suficientes para distinguir o atributo de decisão.

Das outras situações de falha no inversor inspecionado pode-se afirmar que:

- as situações identificadas por 1, 4, 6 e 9 indicam falha de sobrecorrente (SC);
- as situações indicadas por 2, 11, 5, 7, 8 e 13 indicam falha de sobretensão (ST+);
- as situações 3, 10 e 12 indicam falha de subtensão (ST-).

Nesses casos se aplica com propriedade a TCA, cujo ponto forte é a classificação de objetos. Com o uso de suas propriedades é possível encontrar o número mínimo de atributos para a construção de regras de diagnóstico de falhas do presente SI [17], [52].

Isto é possível com a separação dos atributos irrelevantes do SI reduzindo-se, portanto, a quantidade de atributos de falha necessários para classificar o atributo de decisão.

3.4.1 – Tipos de aproximações

Seja $A = (U, C)$ um SI e $B = \{a_1, a_2, a_3, \dots, a_n\}$. Tendo $B \subseteq C$ e $X \subseteq U$, sendo X o conjunto de n objetos ou registros relacionados a B , X é encontrado por meio das informações dos atributos de B .

Os objetos que em um SI não são especificados através dos dados disponibilizados são classificados pela TCA através de dois conceitos: 1) Aproximação Inferior e 2) Aproximação Superior.

Define-se a Aproximação Inferior de X em relação a B por (3.11).

$$\underline{B}(X) = \{(x \in U) | U / IND_A(B) \subseteq X\} \quad (3.11)$$

Assim, os objetos ou registros de $\underline{B}(X)$ são classificados *com certeza* membros de X , com o uso do conjunto de atributos de B . O conjunto X é definido como impreciso ou aproximado (*rough*), se sua região de fronteira (RF) é diferente do conjunto vazio ($RF(X) \neq 0$). E X é definido como preciso (*crisp*) se o conjunto for vazio ($RF(X) = 0$).

Por exemplo, pelos dados da Tabela 3.5, escolhendo como atributo de decisão a falha de SOBRETENSÃO (ST+), tem-se o conjunto X , cujos objetos de U são dados em (3.12). A situação 7 é incerta de acordo com a Tabela 3.5. A Aproximação Inferior do presente SI é definida por (3.13).

$$X = \{2, 5, 7, 8, 11, 13\} \quad (3.12)$$

$$\underline{B}(X) = \{\{2\}, \{5\}, \{8\}, \{11\}, \{13\}\} \quad (3.13)$$

Observando-se a Tabela 3.5, verifica-se que os elementos de $\underline{B}(X)$ têm os atributos de condição que permitem o diagnóstico preciso de falha de sobretensão, ST+.

A Aproximação Superior, dada por (3.14), é compreendida como a região onde estão os elementos *possíveis membros* de X . Com o mesmo atributo de decisão, têm-se elementos de X que levam a uma decisão diferente.

$$\overline{B}(X) = \{(x \in U) \mid U/IND_A(B) \cap X \neq 0\} \quad (3.14)$$

Para a falha de sobretensão (ST+), tem-se a Aproximação Superior, dada por (3.15).

$$\overline{B}(X) = \{\{2\}, \{11\}, \{5\}, \{8\}, \{13\}, \{7,10\}\} \quad (3.15)$$

A região de fronteira (RF) é a diferença entre $\overline{B}(X)$ e $\underline{B}(X)$, denotada por $RF(X)$, em (3.16) e (3.17), que identifica os *objetos impossíveis de serem encontrados* em X .

$$RF(X) = \overline{B}(X) - \underline{B}(X) = \{\{2\}, \{11\}, \{5\}, \{8\}, \{13\}, \{7,10\}\} - \{\{2\}, \{11\}, \{5\}, \{8\}, \{13\}\} \quad (3.16)$$

$$RF(X) = \overline{B}(X) - \underline{B}(X) = \{7,10\} \quad (3.17)$$

A Figura 3.2 apresenta graficamente as aproximações em forma de conjuntos, como visto no exemplo anterior [53]. Fora da região de X pode-se definir o conjunto que identifica os objetos não pertencentes a X , expressos por (3.18).

$$E = U - \bar{B}(X) \quad (3.18)$$

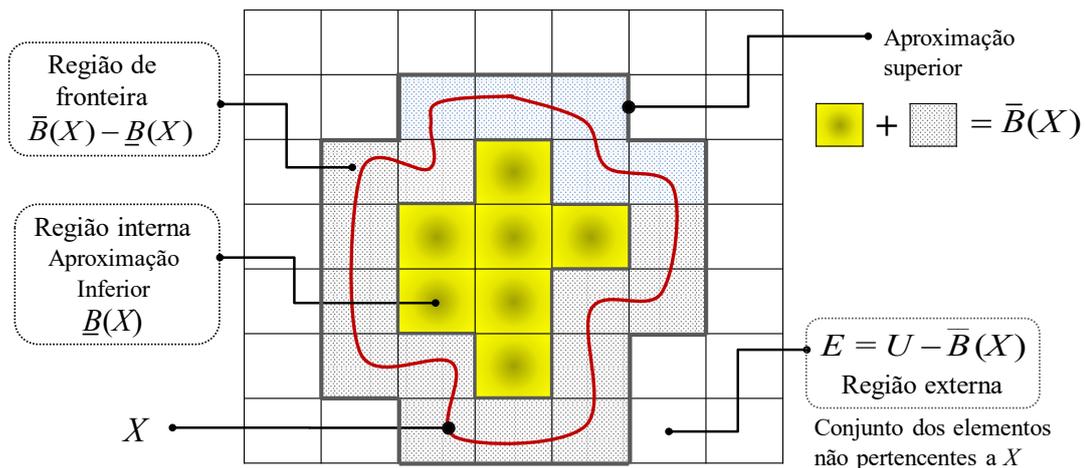


Figura 3.2 – Tipos de regiões de aproximação [53].

Verificando a Tabela 3.5, constata-se que há igualdade de atributos entre as situações de falha na situação 4 com 11, 6 com 12 e 9 com 13. De (3.18), verifica-se a seguir que as situações 1, 3 e 6 não são classificadas como falhas de sobretensão, conforme se verifica pela Tabela 3.5.

$$E = U - \bar{B}(X)$$

$$= \{\{1\}, \{2\}, \{3\}, \{4\}, \{5\}, \{6\}, \{7\}, \{8\}, \{9\}, \{10\}\} - \{\{2\}, \{11\}, \{5\}, \{8\}, \{13\}, \{7, 10\}\} = \{\{1\}, \{3\}, \{6\}\}$$

A Figura 3.3 mostra as aproximações construídas com o atributo de decisão falha de sobretensão (ST+). A região interna mostra a Aproximação Inferior, onde se detecta *com certeza* falhas de sobretensão no inversor, descrita pelas situações 2, 4, 5, 8 e 9 da Tabela 3.3. Na região de fronteira, Aproximação Superior de X , o diagnóstico é *duvidoso*, descrito pelas situações 7 e 10: falha de ST+ ou ST-. Finalmente, fora da região de fronteira se encontram as situações onde *não ocorre* falha de sobretensão, somente subtensão ou sobrecorrente (linhas 1, 3 e 6 da Tabela 3.3).

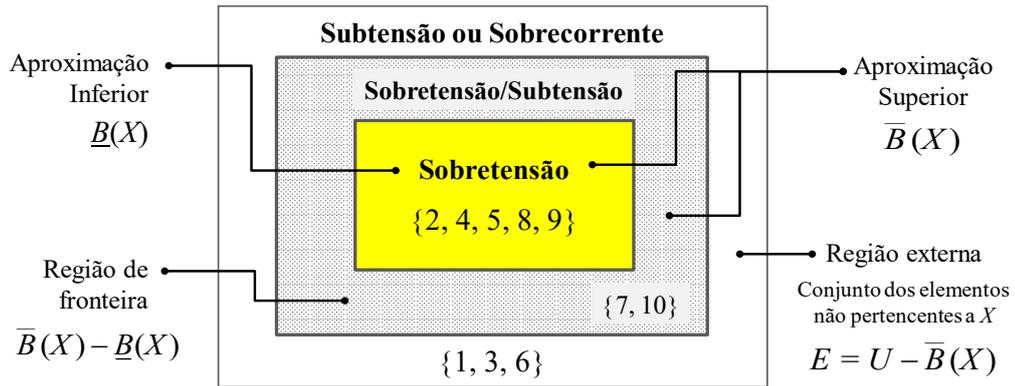


Figura 3.3 – Aproximações destacadas em forma de conjuntos.

3.4.2 – Avaliação da qualidade das aproximações

As aproximações obtidas dos dados de um SI têm a medida de sua qualidade caracterizada numericamente a partir dos seus próprios elementos. A precisão (*accuracy*) de aproximação do conjunto \$X\$ por \$B\$, associada a todo conjunto \$X \subseteq U\$ em um SI é dada pelo coeficiente \$\alpha_B(X)\$, em que \$X\$ constitui o conjunto de objetos ou registros relacionados a \$B\$ [46]. As medidas de uma aproximação descrevem o quanto o conjunto \$X\$ pode ser representado em \$B\$. Três parâmetros para medição da qualidade de sistemas de decisão foram propostos por Pawlak [17], [16], [46]:

- 1) Qualidade de imprecisão ou de incerteza;
- 2) Qualidade da Aproximação Superior;
- 3) Qualidade da Aproximação Inferior.

A descrição e o cálculo dos coeficientes \$\alpha_B(X)\$ de cada uma destes parâmetros são efetuados a seguir.

a) Coeficiente da qualidade de imprecisão ou de incerteza

Conhecido também como *coeficiente de imprecisão* de \$X\$ é calculado por (3.19).

$$\alpha_B(X) = \frac{|\underline{B}(X)|}{|\overline{B}(X)|} \quad (3.19)$$

A razão entre os módulos de \$\underline{B}(X)\$ e \$\overline{B}(X)\$, conjuntos não-vazios, representa respectivamente a cardinalidade das aproximações inferior e superior.

O fator $\alpha_B(X)$ se encontra entre 0 e 1. Para $\alpha_B(X) = 1$, X é dito preciso (*crisp*) em relação ao conjunto de atributos do conjunto B . Para $\alpha_B(X) < 1$, X é classificado como impreciso (*rough*). Para $X = \{2, 11, 5, 7, 8 \text{ e } 13\}$, tem-se, de (3.19):

$$\alpha_B(X) = \frac{|B(X)|}{|\overline{B}(X)|} = \frac{|\{2, 11, 5, 8, 13\}|}{|\{2, 11, 5, 7, 8, 13, 10\}|} = \frac{5}{7} = 0,7143$$

Logo, há precisão de 71,43% de X em relação a B . A precisão encontrada acima mensura o conhecimento sobre o conjunto X , que é influenciada também pela extensão da região de fronteira. Para uma maior região de fronteira, menor é a precisão [17].

b) Coeficiente da qualidade da Aproximação Superior

Denotado por $\alpha_{B-sup}(X)$, este fator identifica percentualmente todos os objetos que podem possivelmente ser classificados como pertencentes ao conjunto X . Ele é expresso por (3.20), onde U representa a cardinalidade do conjunto de objetos do SI, sendo $U \neq 0$.

$$\alpha_{B-sup}(X) = \frac{|\overline{B}(X)|}{|U|} \quad (3.20)$$

$$\alpha_{B-sup}(X) = \frac{|\{2, 11, 5, 7, 8, 13, 10\}|}{|\{1, 2, 3, 4, 5, 6, 7, 8, 9, 10\}|} = \frac{7}{10} = 0,7$$

Do cálculo anterior, verifica-se que 70% das situações de falha de U podem possivelmente ser classificadas como falhas de sobretensão.

c) Coeficiente da qualidade da Aproximação Inferior

Este coeficiente, denotado por $\alpha_{B-inf}(X)$, indica o percentual de todos os objetos que com certeza pertencem a X . A sua expressão é dada por (3.21).

$$\alpha_{B-inf}(X) = \frac{|B(X)|}{|U|} \quad (3.21)$$

$$\alpha_{B-\text{inf}}(X) = \frac{|\{2, 11, 5, 8, 13\}|}{|\{1, 2, 3, 4, 5, 6, 7, 8, 9, 10\}|} = \frac{5}{10} = 0,5$$

O cálculo realizado acima indica que 50% de U com certeza pertence a X .

3.5 – Redução de atributos do SI

O conhecimento existente sobre um SI pode ser insuficiente ou excessivo, ocasionando medidas pouco precisas. Quando é exagerado ocorrem informações supérfluas, ou seja, nem todas são necessárias para se classificar a base de conhecimento [50].

Em um SI a organização dos dados não deve apresentar redundâncias. Caso isto ocorra, a extração de regras fica mais complicada devido ao maior esforço computacional [52]. Para reduzir o SI busca-se o tratamento destas redundâncias, processo este denominado de redução de atributos, redução do conhecimento ou redução da informação. Este processo ocorre sem a alteração da relação de indiscernibilidade. Isto significa que, com este conjunto mínimo de atributos, denominado *reduo* do SI, mantêm-se as mesmas propriedades de conhecimento do sistema original.

A redução ou simplificação de atributos em tabelas de decisão passa por alguns processos [54], citados também em [50] e [55]:

- 1) processo de redução de atributos de condição, através do cálculo do *reduo*, proporcionando a eliminação de atributos dispensáveis;
- 2) eliminação de linhas ou regras de decisão idênticas;
- 3) redução de exemplos idênticos;
- 4) cálculo e composição do conjunto básico da tabela de decisão;
- 5) agrupamento dos exemplos e composição do conjunto final de regras.

Para a aplicação do processo (2), obtém-se da Tabela 3.5 as seguintes situações de linhas idênticas, destacadas na Tabela 3.6:

- linha 4 com linha 11;
- linha 6 com linha 12;
- linha 9 com linha 13;
- linha 2 com linha 5 e
- linha 7 com linha 10.

Tabela 3.6 – Situações de linhas idênticas para falhas no inversor de frequência.

| (U) | Atributos Condicionais (C) | | | | | | | Atributo de Decisão (D) |
|----------|----------------------------|----------------|----------------|----------------|----------------|----------------|----------------|-------------------------|
| Situação | a ₁ | a ₂ | a ₃ | a ₄ | a ₅ | a ₆ | a ₇ | Tipo de falha |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | SC |
| 4 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | SC e ST+ |
| 6 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | SC e ST- |
| 9 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | SC e ST+ |
| 2 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | ST+ |
| 4' = 11 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | SC e ST+ |
| 5 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | ST+ |
| 7 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | ST+ |
| 8 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | ST+ |
| 9' = 13 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | SC e ST+ |
| 3 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | ST- |
| 6' = 12 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | SC e ST- |
| 10 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | ST- |

Considerando-se os 5 casos de linhas idênticas na Tabela 3.6, aplica-se a redução destas linhas e obtém-se uma tabela simplificada do SI do inversor, reduzida a um número mínimo de 8 linhas. Esta tabela é a Tabela 3.7, cujas linhas de dados U foram renumeradas em ordem crescente. Estas linhas de dados são distintas e indicam os tipos de falha que definem o atributo de decisão (D).

Tabela 3.7 – Linhas reduzidas de falha no inversor, agrupadas pelo atributo de decisão.

| (U) | Atributos Condicionais (C) | | | | | | | Atributo de Decisão (D) |
|----------|----------------------------|----------------|----------------|----------------|----------------|----------------|----------------|-------------------------|
| Situação | a ₁ | a ₂ | a ₃ | a ₄ | a ₅ | a ₆ | a ₇ | Tipo de falha |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | SC |
| 2 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | ST+ |
| 3 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | ST- |
| 4 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | SC e ST+ |
| 5 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | SC e ST- |
| 6 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | ST+ ou ST- ? |
| 7 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | ST+ |
| 8 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | SC e ST+ |

Na linha 6 da Tabela 3.7 ocorre uma situação de incerteza, ou seja, o diagnóstico é duvidoso: a falha no inversor é de sobretensão (ST+) ou de subtensão (ST-)? A linha 6 foi obtida das linhas idênticas 7 e 10 da Tabela 3.5, que indicam tipos de falha diferentes.

3.6 – Função de discernibilidade

A função de discernibilidade de um SI, $F_A(B)$, constitui uma função booleana com m variáveis, pela qual se pode determinar o menor conjunto de atributos, necessário para distinguir uma classe de equivalência das demais [17]. A função de discernibilidade é obtida a partir da matriz de discernibilidade do SI. É definida matematicamente por (3.22), a qual gera uma expressão booleana do tipo “produto-da-soma”.

$$F_A(b_1^*, b_2^*, \dots, b_m^*) = \bigwedge \left\{ \bigvee m_D^*(i, j) \mid i, j = 1, 2, \dots, n, \quad m_D(i, j) \neq 0 \right\} \quad (3.22)$$

Onde

\wedge : operador *and* ou produto;

\vee : operador *or* ou soma e

$$m_D^*(i, j) = \bigwedge \{ b^* \mid b \in m_D(i, j) \}.$$

Considerando o conjunto de atributos $B = \{a_1, a_2, a_3, a_4, a_5, a_6, a_7\}$, da tabela original do SI (Tabela 3.5) e sua tabela reduzida (Tabela 3.7), é obtido o conjunto de todas as classes de equivalência, determinadas por B sobre A , em conformidade com (3.23). Estas classes estão apresentadas na Tabela 3.8.

$$U / IND_A(B) = \{\{1\}, \{2\}, \{3\}, \{4\}, \{5\}, \{6\}, \{7\}, \{8\}\} \quad (3.23)$$

Tabela 3.8 – Classes de equivalência, determinadas por B sobre A .

| Classes | Atributos Condicionais (C) | | | | | | |
|-----------------|--|----------------|----------------|----------------|----------------|----------------|----------------|
| | Possíveis causas diagnosticadas de falhas em um Inversor de Frequência | | | | | | |
| | a ₁ | a ₂ | a ₃ | a ₄ | a ₅ | a ₆ | a ₇ |
| CI ₁ | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| CI ₂ | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| CI ₃ | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| CI ₄ | 1 | 0 | 0 | 1 | 0 | 0 | 0 |
| CI ₅ | 1 | 1 | 0 | 0 | 0 | 1 | 0 |
| CI ₆ | 0 | 0 | 0 | 1 | 1 | 0 | 0 |
| CI ₇ | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| CI ₈ | 0 | 0 | 1 | 1 | 0 | 0 | 0 |

Com base na Tabela 3.8 se constrói a matriz de discernibilidade, $M_D(B)$, em (3.24), onde $1 \leq i, j \leq n$, para $i, j = 1, 2, \dots, n$ e para o subconjunto B , CI é a classe de equivalência composta pelos objetos do SI indiscerníveis entre si. A matriz $M_D(B)$, representada na Tabela 3.9, é simétrica, $n \times n$, com n igual a 8. Cada elemento dessa matriz constitui um conjunto de atributos condicionais de B que provocam a diferenciação dos objetos das classes de equivalência com relação aos seus valores nominais de atributos.

$$m_D(i, j) = \{b \in B \mid B(CI(i)) \neq B(CI(j))\} \quad (3.24)$$

Tabela 3.9 – Elementos da Matriz de discernibilidade $M_D(B)$.

| | CI ₁ | CI ₂ | CI ₃ | CI ₄ | CI ₅ | CI ₆ | CI ₇ | CI ₈ |
|-----------------|---|--|--|---|---|---------------------------------|-----------------|-----------------|
| CI ₁ | ϕ | | | | | | | |
| CI ₂ | a ₁ , a ₂ , a ₃ , a ₅ | ϕ | | | | | | |
| CI ₃ | a ₁ , a ₂ , a ₃ , a ₇ | a ₅ , a ₇ | ϕ | | | | | |
| CI ₄ | a ₂ , a ₃ , a ₄ | a ₁ , a ₄ , a ₅ | a ₁ , a ₄ , a ₇ | ϕ | | | | |
| CI ₅ | a ₃ , a ₆ | a ₁ , a ₂ , a ₅ , a ₆ | a ₁ , a ₂ , a ₆ , a ₇ | a ₂ , a ₄ , a ₆ | ϕ | | | |
| CI ₆ | a ₁ , a ₂ , a ₃ , a ₄ , a ₅ , | a ₄ | a ₄ , a ₅ , a ₇ | a ₁ , a ₅ | a ₁ , a ₂ , a ₄ , a ₅ , a ₆ | ϕ | | |
| CI ₇ | a ₁ , a ₂ , a ₃ , a ₄ , | a ₄ , a ₅ | a ₄ , a ₇ | a ₁ | a ₁ , a ₂ , a ₄ , a ₆ | a ₅ | ϕ | |
| CI ₈ | a ₁ , a ₂ , a ₄ | a ₃ , a ₄ , a ₅ | a ₃ , a ₄ , a ₇ | a ₁ , a ₃ | a ₁ , a ₂ , a ₃ , a ₄ , a ₆ | a ₃ , a ₅ | a ₃ | ϕ |

Para encontrar os componentes de cada elemento da matriz $M_D(B)$, seja, por exemplo, o elemento $m_D(3,2)$. Em conformidade com (3.24) e a Tabela 3.8, os atributos discerníveis de $m_D(3,2)$ são encontrados através da comparação entre os atributos das classes CI_3 e CI_2 na Tabela 3.8, o que resulta nos atributos a_5 e a_7 .

A partir da Tabela 3.9 obtém-se a função de discernibilidade $F_A(B)$ aplicando-se o operador “or” ou “+” para os atributos contidos dentro de cada célula da matriz de discernibilidade. Entre as células dessa matriz utiliza-se o operador “and” ou “.”. Logo resulta uma expressão booleana de “produto-da-soma”, apresentada em (3.25).

$$\begin{aligned}
F_A(B) = & (a_1 + a_2 + a_3 + a_5) \cdot (a_1 + a_2 + a_3 + a_7) \cdot (a_2 + a_3 + a_4) \\
& \cdot (a_3 + a_6) \cdot (a_1 + a_2 + a_3 + a_4 + a_5) \cdot (a_1 + a_2 + a_3 + a_4) \cdot (a_1 + a_2 + a_4) \\
& \cdot (a_5 + a_7) \cdot (a_1 + a_4 + a_5) \cdot (a_1 + a_2 + a_5 + a_6) \cdot (a_4) \cdot (a_4 + a_5) \\
& \cdot (a_3 + a_4 + a_5) \cdot (a_1 + a_4 + a_7) \cdot (a_1 + a_2 + a_6 + a_7) \cdot (a_4 + a_5 + a_7) \cdot (a_4 + a_7) \\
& \cdot (a_3 + a_4 + a_7) \cdot (a_2 + a_4 + a_6) \cdot (a_1 + a_5) \cdot (a_1) \cdot (a_1 + a_3) \cdot (a_1 + a_2 + a_4 + a_5 + a_6) \\
& \cdot (a_1 + a_2 + a_4 + a_6) \cdot (a_1 + a_2 + a_3 + a_4 + a_6) \cdot (a_5) \cdot (a_3 + a_5) \cdot (a_3)
\end{aligned} \tag{3.25}$$

Esta expressão é simplificada através da aplicação de teoremas, propriedades e postulados da álgebra Booleana e Mapas de Veitch-Karnaugh. De (3.10) resulta a expressão da função de discernibilidade em sua forma minimizada, conforme (3.26).

$$F_A(B) = a_1.a_3.a_4.a_5 \tag{3.26}$$

A função $F_A(B)$ obtida determina o conjunto mínimo de atributos que discernem as classes constituídas pela totalidade das classes de equivalência da relação $IND_A(B)$.

3.7 – Reduto do SI e redução de atributos

O Reduto é um conjunto com o menor número de atributos de um SI, os quais são necessários para conservar as mesmas propriedades do SI quando ele está constituído com todos os seus atributos. Em outras palavras, o Reduto classifica objetos ou classes sem alterar a representação do conhecimento de um SI.

Sabendo-se que os atributos do SI são encontrados em $B = \{a_1, a_2, a_3, a_4, a_5, a_6, a_7\}$ e tendo a função de discernibilidade definida por (3.26), pode-se definir o conjunto de Redutos desta função, o qual é expresso por (3.27).

$$RED_A(B) = \{a_1, a_3, a_4, a_5\} \tag{3.27}$$

Dado um SI $A = (U, C)$, um Reduto de B sobre A constitui um conjunto de atributos B^* , onde $B^* \subseteq B$ e todos os atributos $c \in (B - B^*)$ são dispensáveis. De acordo com (3.28), prova-se em (3.29) que os redutos que foram encontrados através dos procedimentos de redução do SI são redutos do SI original, apresentado na Tabela 3.5.

$$U/IND_A(B) = U/IND_A(B^*) \quad (3.28)$$

$$U/IND_A(B) = U/IND_A(B^*) = \{\{1\}, \{2\}, \{3\}, \{4\}, \{5\}, \{6\}, \{7,10\}, \{8\}, \{9\}\} \quad (3.29)$$

Na Tabela 3.10 é mostrado o SI após a redução de atributos, de acordo com o reduto encontrado em (3.27). A linha 6 desta tabela é resultante das linhas idênticas 7 e 10 na Tabela 3.5, com o uso de 7 atributos idênticos e um diagnóstico de falha duvidoso (ST+ ou ST- ?). Na Tabela 3.10, que utiliza somente 4 atributos, foi definido o diagnóstico ST+ (falha de sobretensão) para a linha 6 (da linha 7 da Tabela 3.6). A linha 3 na Tabela 3.10, que indica falha de subtensão, apresenta todos os atributos com 0 (zero), constituindo uma regra inconsistente.

Tabela 3.10 – Novo SI, de acordo com $RED_A(B) = \{a_1, a_3, a_4, a_5\}$.

| (U) Situação | Atributos Condicionais (C) | | | | Atributo de Decisão (D) |
|-----------------|----------------------------|----------------|----------------|----------------|----------------------------|
| | a ₁ | a ₃ | a ₄ | a ₅ | Tipo de falha |
| 1 | 1 | 1 | 0 | 0 | SC |
| 2 | 0 | 0 | 0 | 1 | ST+ |
| 3 | 0 | 0 | 0 | 0 | ST- |
| 4 | 1 | 0 | 1 | 0 | SC e ST+ |
| 5 | 1 | 0 | 0 | 0 | SC e ST- |
| 6 | 0 | 0 | 1 | 1 | ST+ |
| 7 | 0 | 0 | 1 | 0 | ST+ |
| 8 | 0 | 1 | 1 | 0 | SC e ST+ |

Observa-se ainda, na Tabela 3.10, a ausência dos atributos a₆ e a₇, que indicam falha de subtensão (ST-). Isto se explica pelo fato de que das 13 (treze) situações de falhas, indicadas na Tabela 3.5, apenas a situação da linha 3 indica com certeza uma situação de subtensão. A situação da linha 10, também na Tabela 3.5, é duvidosa, uma situação de falha irrelevante em relação às outras, sendo minimizada pela simplificação da função de discernibilidade $F_A(B)$.

3.8 – Geração de regras do SI

Pelo método de redução aplicado ao SI do inversor, foi possível reduzir os seus atributos a somente 4, dados por a₁, a₃, a₄, a₅. Estes atributos mínimos podem ser descritos por regras de classificação, extraídas do novo SI. A transformação de um reduto em regras está descrita na Tabela 3.11. Estas regras descrevem a dependência do atributo de decisão {Tipo_de_falha} com relação a $B^* = \{a_1, a_3, a_4, a_5\}$, sendo representadas então no formato “Se ... então...”.

Tabela 3.11 – Regras de classificação geradas a partir do reduto $RED_A(B) = \{a_1, a_3, a_4, a_5\}$.

| Regras | Estados de a_1, a_3, a_4, a_5 e determinação da falha |
|----------------|--|
| R ₁ | SE $a_1 = 1$ E $a_3 = 1$ E $a_4 = 0$ E $a_5 = 0$ ENTÃO Falha = SC |
| R ₂ | SE $a_1 = 1$ E $a_3 = 0$ E $a_4 = 1$ E $a_5 = 0$ ENTÃO Falha = SC e ST+ |
| R ₃ | SE $a_1 = 1$ E $a_3 = 0$ E $a_4 = 0$ E $a_5 = 0$ ENTÃO Falha = SC |
| R ₄ | SE $a_1 = 0$ E $a_3 = 1$ E $a_4 = 1$ E $a_5 = 0$ ENTÃO Falha = SC e ST+ |
| R ₅ | SE $a_1 = 0$ E $a_3 = 0$ E $a_4 = 0$ E $a_5 = 1$ ENTÃO Falha = ST+ |
| R ₆ | SE $a_1 = 0$ E $a_3 = 0$ E $a_4 = 1$ E $a_5 = 1$ ENTÃO Falha = ST+ |
| R ₇ | SE $a_1 = 0$ E $a_3 = 0$ E $a_4 = 1$ E $a_5 = 0$ ENTÃO Falha = ST+ |
| R ₈ | SE $a_1 = 0$ E $a_3 = 0$ E $a_4 = 0$ E $a_5 = 0$ ENTÃO Falha = ? (regra inconsistente) |

As regras válidas para classificação de falha (R₁ à R₇) são ditas *consistentes* ou *determinísticas*. A regra R₈ não é válida para a classificação deste SI. Regras deste tipo são denominadas de *inconsistentes* ou *não-determinísticas*.

3.9 – Conclusão

Este capítulo apresentou os aspectos básicos da Teoria de Conjuntos Aproximados (TCA), também conhecida como *Rough Sets Theory* (RST), e um exemplo de aplicação para o diagnóstico de falhas em um inversor de frequência.

No SI utilizado como exemplo, foi utilizado para a montagem do banco de dados um manual de instruções de operação de um inversor de frequência. Desse manual, foram extraídos os dados que indicam as possíveis causas de falhas como sobrecorrente, sobretensão, subtensão, sobretemperatura, etc.

Em seguida foi determinada a indiscernibilidade entre os objetos, os tipos de aproximações dos conjuntos de dados e a qualidade de cada aproximação. A última etapa foi a redução do SI e a geração de regras.

O uso da técnica de redução de atributos tornou mais eficiente o processo de classificação do tipo de falha do inversor inspecionado. O SI original, visto na Tabela 3.5, contava com 7 atributos condicionais, sendo necessários 6 operadores *and* para se definir o diagnóstico de determinada falha. Com o uso da TCA, são necessários apenas 3 operadores *and*, o que minimizou o uso de *hardware* no diagnóstico de falhas do inversor.

CAPÍTULO 4

DIAGNÓSTICO DE FALHAS DE CURTO-CIRCUITO NOS INTERRUPTORES DE UM INVERSOR COM O USO DA TCA

4.1 – Introdução

Este capítulo apresenta a técnica e a estratégia de diagnóstico de falhas de curto-circuito (SC) nos interruptores de um inversor monofásico em ponte, utilizando a Teoria de Conjuntos Aproximados, TCA. São expostos os principais resultados das simulações numéricas do inversor nos modos de operação normal (N) e em SC, através do *software* OrCad[®], com o uso da ferramenta PSpice[®] A/D [56]. O tipo de falha investigado, curto-circuito nos interruptores, é justificado aqui pelo menor número de trabalhos de pesquisa envolvendo este tema e também ao desafio de diagnóstico, mais difícil de ser implantado em simulações e experimentalmente.

4.2 – Estrutura do VSI

A Figura 4.1 apresenta o modelo do circuito de potência do inversor para as avaliações computacionais dos seus modos de operação. Para a detecção de falha de curto-circuito em um dos interruptores do VSI e para a proteção de seus demais componentes, foi acrescentado à sua estrutura um circuito limitador de corrente, localizado no barramento CC, formado pelo resistor R_S , conectado em paralelo com um interruptor auxiliar, designado por S_5 .

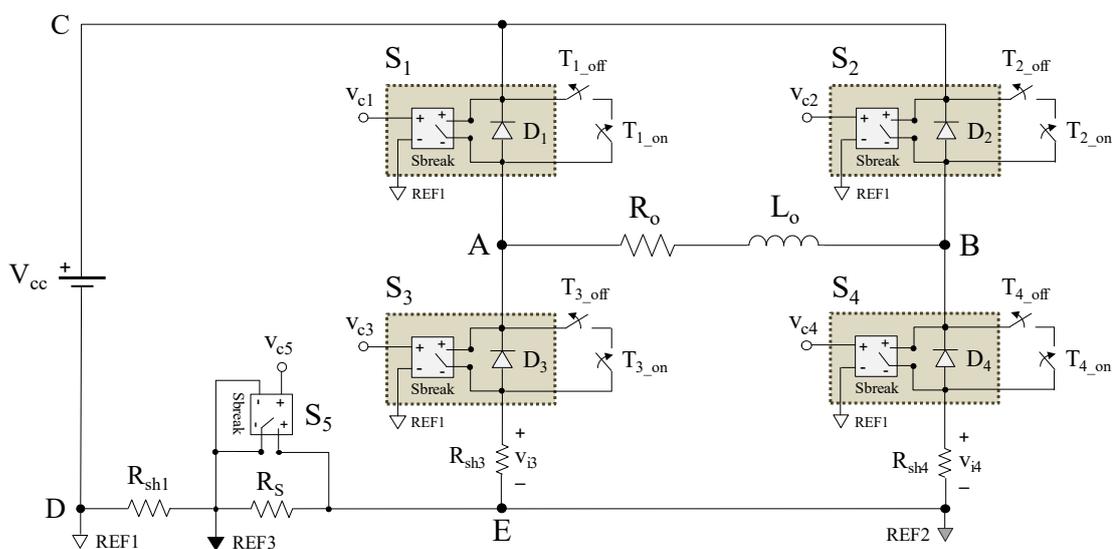


Figura 4.1 – Esquema inicial do VSI utilizado nas simulações.

Para as simulações do inversor, os seus interruptores S_i ($i = 1$ a 4) e o interruptor auxiliar, S_5 , são ideais e controlados por tensão. Eles são representados na Figura 4.1 pelo componente *Sbreak* do simulador. Os interruptores do VSI são constituídos pela conexão em paralelo do componente *Sbreak*, com um diodo de retorno. As tensões de comando, aplicadas diretamente ao terminal de controle de cada interruptor, são nomeadas por v_{ci} ($i = 1$ a 4). Verifica-se, também na Figura 4.1, que a cada interruptor S_i do inversor são conectados em paralelo dois interruptores, T_{i_off} e T_{i_on} ($i = 1$ a 4), em série. Esses interruptores são utilizados para provocar as situações de falhas de SC e os seus tempos de fechamento, t_{on} , e de abertura, t_{off} , são diferentes.

Um resistor *shunt*, R_{sh1} , em série com R_S , é utilizado para a medição da corrente do barramento CC. Nos resistores *shunt* R_{sh3} e R_{sh4} é realizada a medição das correntes nos interruptores S_1 a S_4 , para cada braço do VSI. As correntes de SC em S_1 e S_3 e a corrente em S_2 e S_3 em modo N são medidas no resistor *shunt* R_{sh3} . A corrente nos interruptores S_1 e S_4 em modo N e as correntes de SC em S_2 e S_4 são medidas no resistor *shunt* R_{sh4} . Os sinais de tensão v_{i3} e v_{i4} , nos resistores R_{sh3} e R_{sh4} respectivamente, são proporcionais às correntes dos interruptores S_1 a S_4 nos modos N e SC.

4.3 – Sinais de operação do VSI

Para a verificação dos modos de operação do VSI, optou-se pelo uso dos sinais de tensão de comando v_{ci} ($i = 1$ a 4), as correntes dos interruptores S_1 a S_4 , (i_1 a i_4), e a corrente da carga do VSI, (i_o). Estes sinais são coletados e inseridos em uma tabela, na seguinte sequência:

- 1) *instantes de amostragem*, t_a : é uma variável auxiliar, dada por $t_a = f(T_s)$, sendo T_s o período da frequência de chaveamento dos interruptores do VSI;
- 2) *tensão de comando dos interruptores*, v_{c1} a v_{c4} . Estas tensões apresentam dois níveis lógicos: 1 (um) para ligar o interruptor e 0 (zero) para desligar o interruptor;
- 3) *correntes nos interruptores*, i_1 a i_4 : podem assumir os valores lógicos 0 (quando nulas ou próximas de zero); I_N , para valores próximos ou iguais ao valor da corrente nominal I_n , no modo N e I_{SC} , valor máximo da corrente de curto-circuito, no modo SC;
- 4) *corrente na carga*, i_o , a qual assume o valor lógico 0 (zero) ou excursiona entre os valores lógicos 0 e $\pm I_N$.

As formas de onda para o modelo do circuito da Figura 4.1, obtidas em simulação para o modo de operação normal, carga indutiva, são apresentadas na Figura 4.2. As correntes nos

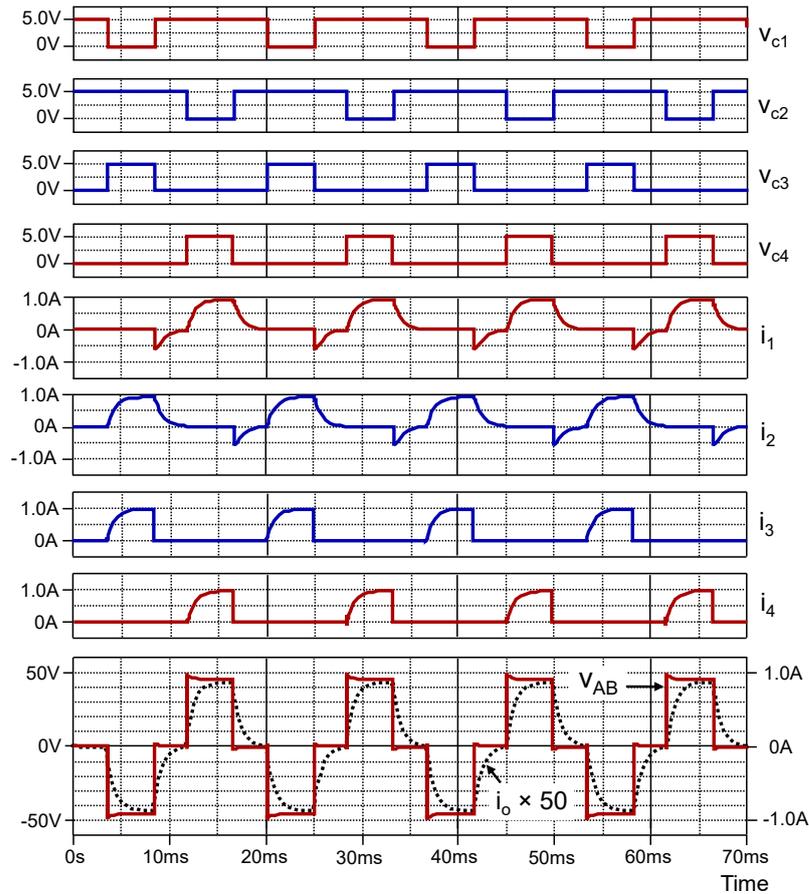


Figura 4.2 – Sinais de operação extraídos do inversor (simulação).

interruptores do VSI são não-lineares. Os intervalos em que as correntes i_1 e i_2 são negativas são devidos à condução do diodo de retorno dos interruptores S_1 e S_2 respectivamente. O sinal da tensão de saída, $v_{AB}(t)$ constitui uma onda quase-quadrada, assumindo três valores: $+V_{AB\max}$, $-V_{AB\max}$ e 0 (zero). Este sinal é obtido por uma modulação com deslocamento de fase (*phase shift modulation*, PSM), aplicada aos interruptores S_1 a S_4 , verificada pelas formas de onda v_{c1} a v_{c4} , na Figura 4.2. Para se evitar um curto-circuito no barramento CC, as tensões de comando dos interruptores de cada braço do inversor são complementares: v_{c1} com v_{c3} e v_{c2} com v_{c4} .

As amplitudes da tensão $v_{AB}(t)$ são definidas de acordo com os interruptores do VSI em condução. Ela é positiva para o par de interruptores S_1 e S_4 em condução e negativa no intervalo de condução do par de interruptores S_2 e S_3 , de acordo com a Figura 4.2. Nos intervalos em que somente os interruptores S_1 e S_2 estão em condução, a tensão $v_{AB}(t)$ é nula. Nesta condição a fonte V_{cc} não é conectada à carga, pois os interruptores S_3 e S_4 estão abertos. O período do sinal de tensão $v_{AB}(t)$ é dado por $T_s = 16,67$ ms.

4.4 – Estratégia de amostragem

A tensão $v_{AB}(t)$ cujo sinal é representado idealmente na Figura 4.3, é usada como referência para a definição dos instantes de amostragem dos sinais que definem os modos de operação do inversor. Os seus valores de pico, $\pm v_{AB \max}$, são definidos por:

$$\pm (V_{cc} - 2 \times V_F - 2 \times V_{RDSon} - V_{Rsh1}), \text{ onde:}$$

V_{cc} é o valor da tensão de entrada do barramento CC;

V_F e $V_{RDS on}$ são, respectivamente, a queda de tensão direta e a queda de tensão na resistência de condução $R_{DS on}$, em cada interruptor do VSI em condução;

V_{Rsh1} é o valor da queda de tensão no resistor *shunt* R_{sh1} .

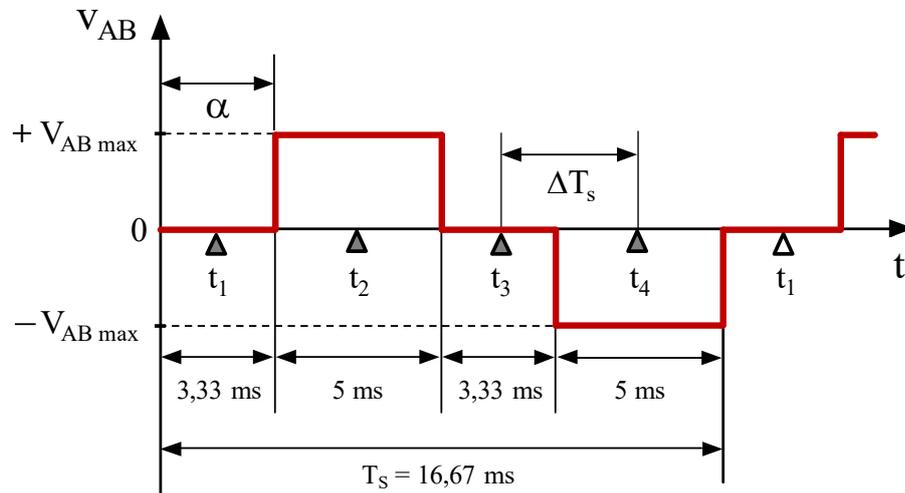


Figura 4.3 – Forma de onda da tensão de saída (v_{AB}) do VSI.

A amostragem destes sinais é efetuada em intervalos fixos ΔT_s , definidos por $T_s/4$, em 4 instantes, t_1 a t_4 , por período T_s , definidos por (4.1).

$$t_a = f(T_s) = t_{n+1} = t_n + \Delta T_s = t_n + T_s/4 \quad (4.1)$$

O primeiro instante de amostragem (t_1), na Figura 4.3, é o ponto médio do primeiro segmento da tensão v_{AB} . O valor de t_1 é encontrado por $t_1 = 3,33/2 \text{ ms} = 1,67 \text{ ms}$.

Os instantes seguintes são encontrados por (4.1), como por exemplo, o instante t_2 :

$$\begin{aligned} t_2 &= t_1 + \Delta T_s \\ &= 1,67 \text{ ms} + 0,25 \times 16,67 \text{ ms} = 5,83 \text{ ms}. \end{aligned}$$

4.5 – Modos de operação do VSI

4.5.1 – Estrutura do inversor

A partir deste item faz-se uma avaliação do inversor funcionando em modo normal (N) e no modo com falhas isoladas de curto-circuito (SC) em seus interruptores. A estrutura da Figura 4.4 constitui um modelo idealizado do circuito elétrico do VSI para o modo N, no intervalo onde os interruptores S_1 , S_4 e S_5 recebem sinal de comando. Nesta estrutura estão inseridos os circuitos com as seguintes funções:

- (1) circuito sensor de corrente, bloco B₁: medição da corrente do barramento CC;
- (2) circuito comparador, bloco B₂: limitação de corrente do barramento CC a um valor de referência e
- (3) circuitos optoacoplador e *driver*, blocos B₃ e B₄: comando do interruptor auxiliar S_5 .

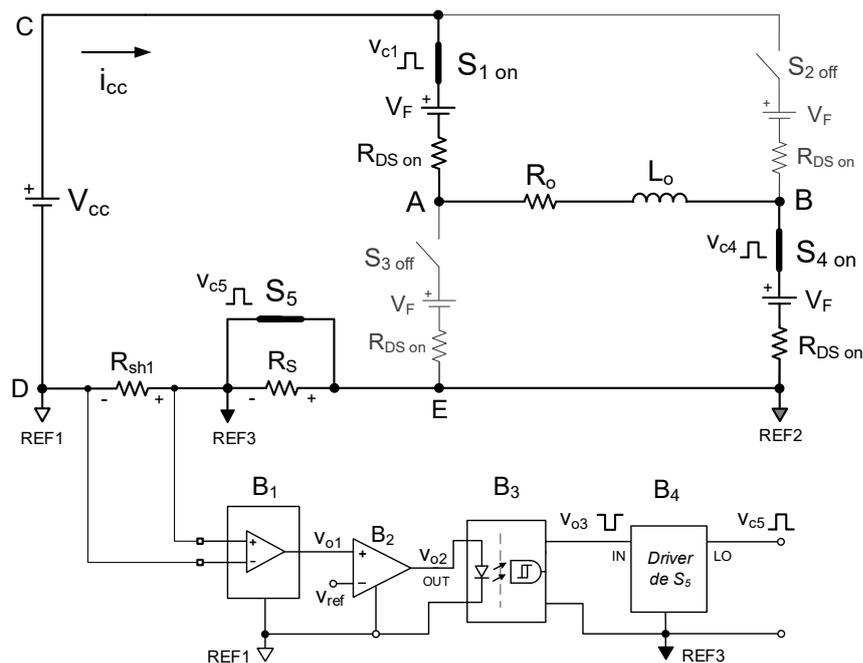


Figura 4.4 – Circuito elétrico do VSI – etapa com S_1 e S_4 em condução (modo N).

O circuito limitador de corrente é formado pelo resistor R_s , limitador de corrente, conectado em paralelo com o interruptor S_5 , o qual é desligado na ocorrência de falha de SC em um dos interruptores do VSI. No circuito da Figura 4.4 a corrente do barramento CC, i_{cc} , tem o percurso CABEDC e circula por: fonte V_{cc} , par de interruptores em condução (S_1 e S_4), carga R_o - L_o , interruptor auxiliar S_5 e resistor R_{sh1} . No circuito do bloco B₁, ocorre o condicionamento da corrente do barramento CC. O seu sinal de saída, v_{o1} , é comparado no

circuito B₂ com o sinal de referência v_{ref} , resultando o sinal v_{o2} . Este sinal é isolado eletricamente através do optoacoplador, bloco B₃, cujo sinal de saída é v_{o3} , condicionado no bloco B₄. Neste bloco é obtido o sinal v_{c5} , para o comando do interruptor auxiliar S₅.

Para o circuito do VSI apresentado na Figura 4.4, adotou-se:

- 1) valor médio da tensão de entrada, nos terminais C e D, $V_{cc} = 48$ V;
- 2) parâmetros da carga, $R_o = 47 \Omega$ e $L_o = 47$ mH;
- 3) tensão direta sobre cada interruptor em condução, $V_F = 1,0$ V;
- 4) resistência de condução de cada interruptor $R_{DS(on)} = 0,18 \Omega$, extraído da folha de dados do MOSFET IRF 640 [57].

No modo N, tem-se, para uma carga resistiva, o valor máximo e nominal da corrente nos interruptores do VSI. Este valor é calculado por (4.2).

$$I_n = \frac{V_i - 2 \times V_F}{R_o + (2 \times R_{DS})} = \frac{48 - 2 \times 1,0}{47 + (2 \times 0,18)} = 0,97 \text{ A} \quad (4.2)$$

O cálculo da corrente do barramento CC, efetuado em (4.2), é um importante parâmetro para se definir os modos de operação do VSI. Na ocorrência de falha de SC em um de seus interruptores, a corrente do barramento CC assume um valor maior. Este valor, dado por (4.3), é limitado ao dobro da corrente nominal e estabelecido em função do resistor limitador, R_S .

$$I_{SC} = 2 \times I_n \cong 2 \times 0,97 \text{ A} \cong 2,0 \text{ A} \quad (4.3)$$

4.5.2 – VSI em operação normal (N)

Inicialmente, faz-se uma avaliação do VSI funcionando sem falhas (modo N). Das simulações computacionais foi coletado um conjunto de valores instantâneos dos sinais de operação, anotados em uma tabela. Estes valores são anotados com base nos sinais da Figura 4.5, da série de amostragem (t_1 a t_4): tensões de comando (v_{c1} a v_{c4}), correntes nos interruptores do inversor (i_1 a i_4), corrente na carga (i_o) e tensão de carga (v_{AB}). Na Figura 4.5, a corrente na carga é positiva para os interruptores S₁ e S₄ em condução e negativa para S₂ e S₃ conduzindo.

Na Tabela 4.1 são apresentados os estados dos sinais de operação, do intervalo de amostragem t_1 a t_4 , em conformidade com os valores instantâneos das formas de onda da Figura 4.5. Por convenção, as tensões de comando v_{ci} ($i = 1$ a 4) apresentam os níveis de tensão alto, (~ 5 V, nível lógico 1, interruptor ligado) e baixo (~ 0 V, nível lógico 0, interruptor desligado).

Para as correntes i_i ($i = 1$ a 4), seus valores instantâneos são representados pelo valor lógico 0, quando nulas ou próximas de zero e pelo valor lógico I_N , para valores iguais ou próximos do nominal, I_N . Para a corrente na carga, i_o , são representados os valores lógicos 0, $+I_N$ e $-I_N$. Os estados das variáveis da Tabela 4.1 caracterizam o modo de operação normal do VSI, identificado na última coluna como $\delta = N$ (operação normal).

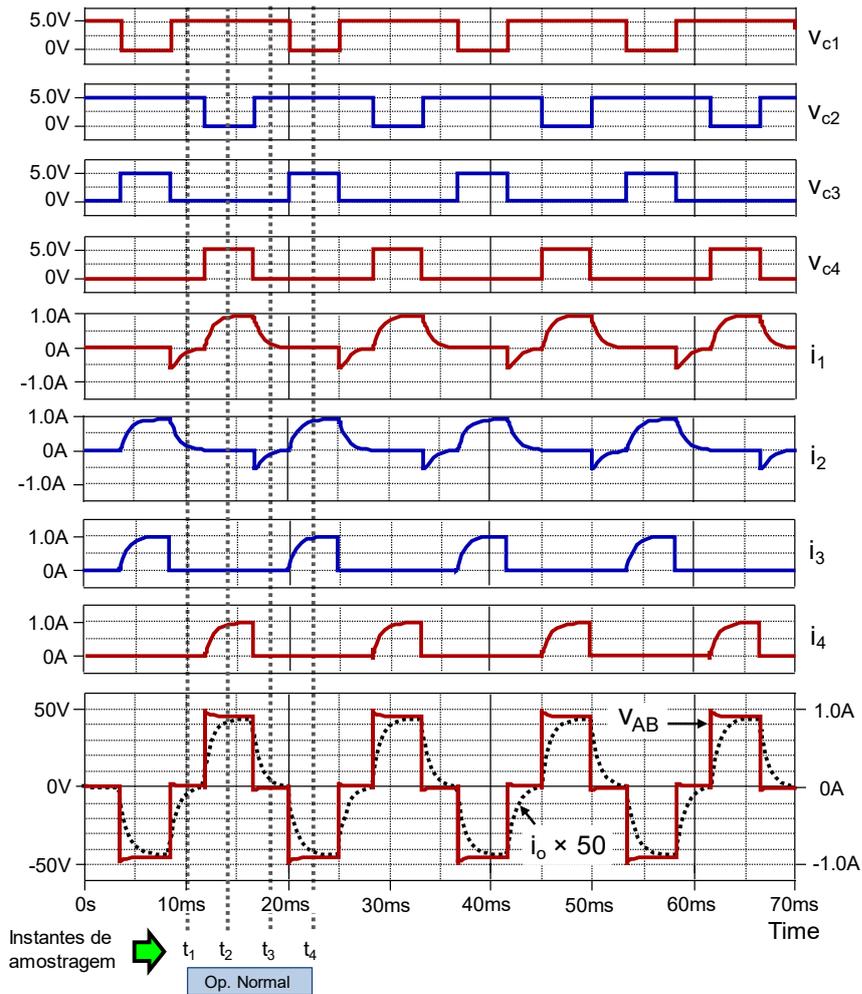


Figura 4.5 – Sinais de operação do VSI no modo normal (N), com carga indutiva.

Tabela 4.1 – Medidas para operação normal do VSI.

| t_a | Sinais de operação do VSI | | | | | | | | | δ |
|-------|---------------------------|----------|----------|----------|-------|-------|-------|-------|--------|----------|
| | v_{c1} | v_{c2} | v_{c3} | v_{c4} | i_1 | i_2 | i_3 | i_4 | i_o | |
| t_1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | N |
| t_2 | 1 | 0 | 0 | 1 | I_N | 0 | 0 | I_N | I_N | N |
| t_3 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | N |
| t_4 | 0 | 1 | 1 | 0 | 0 | I_N | I_N | 0 | $-I_N$ | N |

4.5.3 – VSI em operação com falha de SC

A Figura 4.6 mostra o circuito equivalente do VSI para o intervalo em que os interruptores S_2 e S_3 recebem sinal de comando, no qual foi introduzida em simulação uma falha de curto-circuito no interruptor S_1 . Ocorre uma corrente de curto-circuito entre os terminais C e E do inversor, definida em (4.4).

$$I_{SC} = \frac{V_i - V_F}{R_S + R_{sh1} + Z_{CA} + Z_{AF}} \quad (4.4)$$

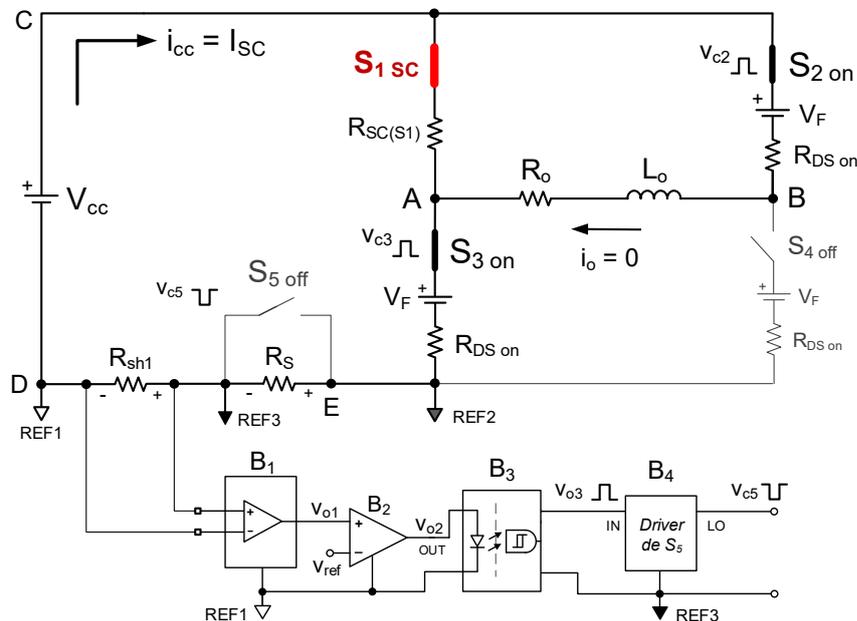


Figura 4.6 – Circuito do VSI – etapa com falha de SC no interruptor S_1 e com S_3 em condução.

A resistência R_S é inserida no circuito, com a abertura de S_5 , para limitar o valor de I_{SC} , assim que a corrente no barramento atinge o valor limite estabelecido em (4.3). A corrente de curto-circuito em S_1 , dada por (4.4), tem o seguinte percurso: fonte V_{cc} , as impedâncias Z_{CA} e Z_{AE} , e os resistores R_S (limitador) e R_{sh1} (resistor *shunt*).

Na Figura 4.6 a impedância no ramo AE é $R_{DS(on)}$, de S_3 em condução. A impedância equivalente do ramo CA resulta da associação de $R_{SC(S1)}$, de S_1 em curto-circuito, em paralelo com as impedâncias dos ramos CB e AB, em série. A impedância Z_{CB} é representada pela resistência $R_{DS(on)}$, de S_2 em condução e Z_{AB} pela carga Z_o . Tendo que $Z_o \gg R_{DS(S2)}$ e $R_{SC(S1)} \ll [Z_o]$, o cálculo da impedância Z_{CA} , definido por (4.5), resulta em um valor aproximadamente igual ao valor de $R_{SC(S1)}$.

$$Z_{CA} = R_{SC(S1)} // [Z_o + R_{DS(S2)}] \cong R_{SC(S1)} \quad (4.5)$$

Para o cálculo de (4.5), o valor de R_{SC} , resistência de curto-circuito de cada interruptor, foi arbitrado para $0,01 \Omega$, valor utilizado nas simulações. Este valor é tomado como base na resistência dos terminais do dispositivo, por exemplo, um IGBT, como se vê na Figura 4.7 [58]. Com os terminais C e E do IGBT em curto-circuito, a resistência do dispositivo fica restrita aos parâmetros $R_{CC'}$, $R_{EE'}$ e $R_{E''E'}$. Esta resistência é dada por (4.6) e definida como $1,8 \text{ m}\Omega$ em [58].

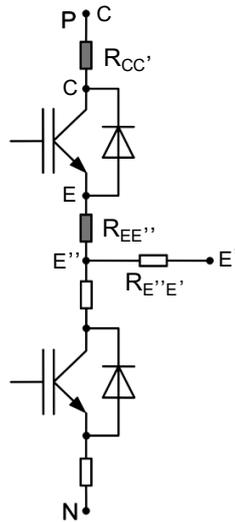


Figura 4.7 – Circuito equivalente de um módulo de 2 IGBTs, com as resistências de condução [58].

$$R_{SC} = R_{CC'} + R_{EE''} + R_{E''E'} \quad (4.6)$$

Substituindo-se, em (4.4), os valores de Z_{CA} e Z_{AE} obtém-se $I_{S1(SC)}$, em (4.7), que também circula por S_3 , no ramo AE. Em (4.7), $I_{S3 \text{ lim}}$ é um valor limite para a corrente de SC, em função do valor de pico da corrente nominal nos interruptores, dada por (4.3).

$$I_{S1(SC)} = I_{S3 \text{ lim}} = \frac{V_i - V_F}{R_S + R_{sh1} + R_{SC(S1)} + R_{DS(S3)}} \quad (4.7)$$

O valor adotado em (4.7) tem por objetivo limitar o valor da corrente de curto-circuito a um nível seguro para proteção dos demais interruptores do inversor. Além disso, propicia ajustar a níveis menores o ganho dos sensores de corrente utilizados, o que assegura tensões de saída dos blocos B_1 e B_2 (Figura 4.6) na faixa de 0 a 5 V. Com o valor limite de corrente definido em (4.7), determina-se o valor de R_S . Para isto reescreve-se (4.7) como em (4.8).

$$R_S = \frac{V_i - V_F - I_{S3 \text{ lim}} \times (R_{sh1} + R_{SC(S1)} + R_{DS(S3)})}{I_{S3 \text{ lim}}} \quad (4.8)$$

Substituindo-se os valores em (4.8), obtém-se o valor do resistor limitador R_S , dado por 23,94 ohms. O cálculo de R_S em (4.8) pode ser simplificado, considerando-se que a soma das resistências R_{sh1} , $R_{SC(S1)}$ e $R_{DS(S3)}$ constitui um valor muito pequeno. Assim, tem-se, por (4.9):

$$R_S = \frac{V_i - V_F}{I_{S3 \text{ lim}}} = \frac{48 - 1,0}{2,0} = 23,5 \Omega \quad (4.9)$$

Ressalta-se que o limitador de corrente tem, também, a função de proteção de sobrecorrente para qualquer interruptor em operação normal que estiver conectado ao braço onde se encontra o interruptor defeituoso.

4.5.3.1 – Circuito limitador de corrente de curto-circuito

O funcionamento do circuito limitador de corrente de SC é descrito a seguir, com base nas Figuras 4.8a e 4.8b – etapas com falha de SC no interruptor S_1 .

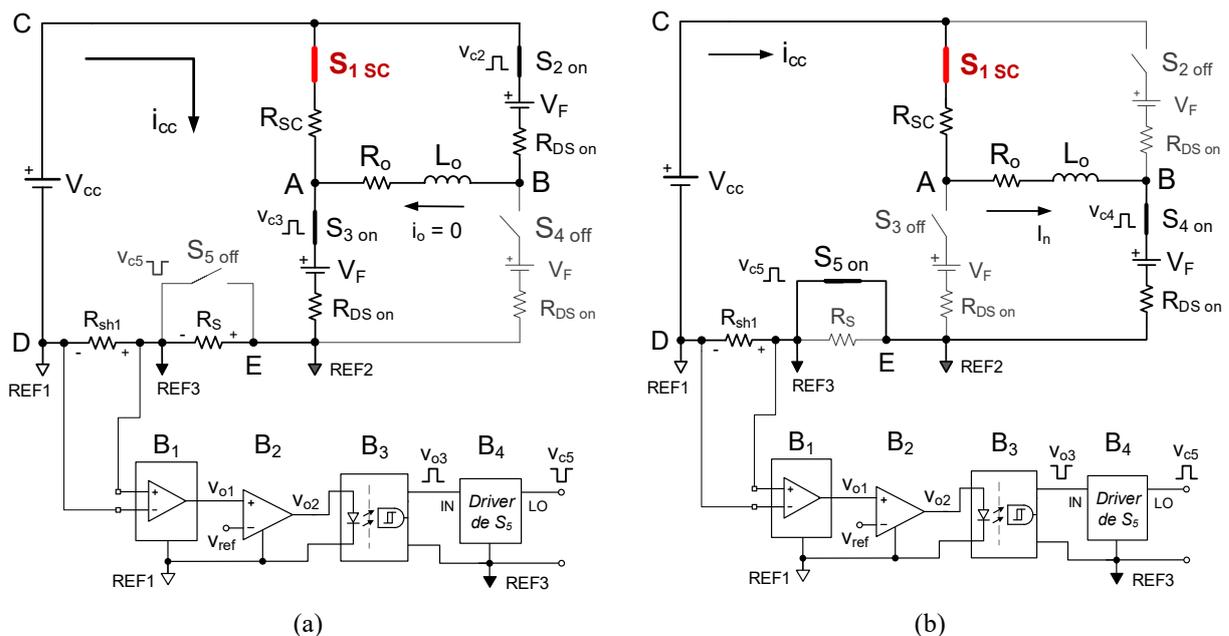


Figura 4.8 – (a) Circuito do VSI – etapa com falha de SC no interruptor S_1 , com S_2 e S_3 comandados. (b) Etapa de falha de SC no interruptor S_1 , com o interruptor S_4 em condução.

- A corrente de curto-circuito em S_1 (I_{SC} , na Figura 4.8a), circula pela fonte V_{cc} , pela impedância Z_{CA} (R_{SC}), pelo interruptor em operação normal (S_3) e pelos resistores R_S e R_{sh1} ;
- através de um sensor de corrente (bloco B_1), uma amostra da corrente I_{SC} é convertida em tensão (v_{o1}) e comparada com um sinal de referência de tensão para o limite de corrente de SC (v_{ref}), no amplificador operacional (B_2);
- na ocorrência de sobrecorrente no VSI, a saída de B_2 fica em nível alto, pois $v_{o1} > v_{ref}$. Então o interruptor S_5 é desligado, pois o sinal v_{c5} , na saída do *driver* (B_4) fica em nível baixo;
- na Figura 4.8b, o circuito equivalente do VSI representa uma situação em que S_1 está em SC, no intervalo em que este interruptor e S_4 recebem comando para ligar. Não ocorre curto-circuito no barramento CC e, no circuito comparador, tem-se $v_{o1} < v_{ref}$ e o seu sinal de saída, v_{o2} , em nível baixo. Com isto o interruptor auxiliar S_5 é ligado. A corrente circula pela fonte V_{cc} , por S_1 , em curto-circuito, por S_4 e por S_5 . Nesta configuração não ocorre queda de tensão no resistor R_S e a tensão na carga não se altera. Neste intervalo, o VSI tem as mesmas características de sua operação em modo normal (N).

4.5.4 – Falhas isoladas de curto-circuito nos interruptores do inversor

As condições de falhas isoladas de curto-circuito nos interruptores do VSI foram construídas adotando-se a seguinte sequência: S_1 , S_2 , S_3 e S_4 . Estas falhas consistem na ocorrência de curto-circuito em somente um interruptor por vez. Para cada interruptor é proposta uma tabela de dados contendo os valores das variáveis de diagnóstico para os instantes de amostragem estabelecidos na seção 4.4. Devido à simetria do VSI serão apresentadas as situações de curto-circuito somente em um de seus braços, dos interruptores S_1 e S_3 .

a) Interruptor S_1 em falha de curto-circuito

Os sinais de operação para o interruptor S_1 em falha de SC são apresentados na Figura 4.9. A corrente na carga, i_o , é apresentada no último oscilograma com um fator de escala 1:25, para facilitar a sua visualização. Nesta figura são apresentados três intervalos para os sinais do VSI, sendo dois no modo N e um no modo SC. O segundo intervalo de amostragem ocorre na faixa de 25 a 52 ms, designado como “Modo SC”, contendo os instantes (t_1 , t_2 , t_3 , t_s , t_4) e t_1 do ciclo seguinte, destacados em negrito. Em t_s é ligado o interruptor S_3 e ocorre a falha de SC no braço S_1 - S_3 . O interruptor S_5 é desligado e é introduzido o resistor R_S no percurso da corrente I_{SC} . No instante t_4 , observa-se que somente os interruptores S_2 e S_3 têm sinal de comando. O circuito equivalente do VSI para esta condição é visto na Figura 4.8a. A corrente de curto-

A partir do instante t_1 , o interruptor está em SC. Em t_2 verifica-se que a corrente nos interruptores S_1 e S_4 é nominal, uma vez que estes recebem sinal de comando: $v_{c1} = v_{c4} = 1$. Esta condição caracteriza uma falsa operação normal do VSI, como ilustrado na Figura 4.8b (circuito equivalente) e pelas formas de onda da Figura 4.9. A corrente do VSI, nominal, tem o seguinte percurso: fonte V_{cc} , interruptor S_1 , carga R_o-L_o , interruptores S_4, S_5 e resistor R_{sh1} . No instante t_3 , verifica-se na Figura 4.9 e na Tabela 4.2 que somente os interruptores S_1 e S_2 têm sinal de comando. Assim, a fonte V_{cc} não é conectada à carga e a corrente na mesma e nos interruptores S_1 a S_4 é nula. A falha de SC somente é diagnosticada com certeza no instante t_4 da Tabela 4.2. Neste instante apenas os interruptores S_2 e S_3 recebem sinal de comando e as correntes i_1 e i_3 apresentam o valor limite I_{SC} , mesmo com o interruptor S_1 sem sinal de comando. Logo, a corrente que circula pelos interruptores S_1 e S_3 é a mesma, a corrente de curto-circuito, I_{SC} , condição vista no circuito equivalente do VSI, Figura 4.8a.

A corrente de SC entre os terminais C e E do VSI é limitada ao valor I_{SC} pela atuação do circuito de proteção. Constata-se também em t_4 que a tensão na carga é nula (ver a Figura 4.9, formas de onda), pois não circula corrente na mesma. O diagnóstico de referência δ , ao qual é atribuído o valor “SC” para o interruptor S_1 em SC, é caracterizado e definido pelas variáveis de diagnóstico da Tabela 4.2. A partir deste ponto estas variáveis serão denominadas *variáveis de diagnóstico*.

A Figura 4.10 mostra, para o interruptor S_1 permanentemente em SC, as formas de onda: i_{S1} , V_{ref} , V_{o1} e V_{o2} , para as etapas de operação do VSI representadas na Figura 4.8. O sinal v_{o1} , imagem da corrente i_{S1} , é comparado com o sinal de referência v_{ref} no comparador de tensão (bloco B₂), cuja saída é o sinal v_{o2} .

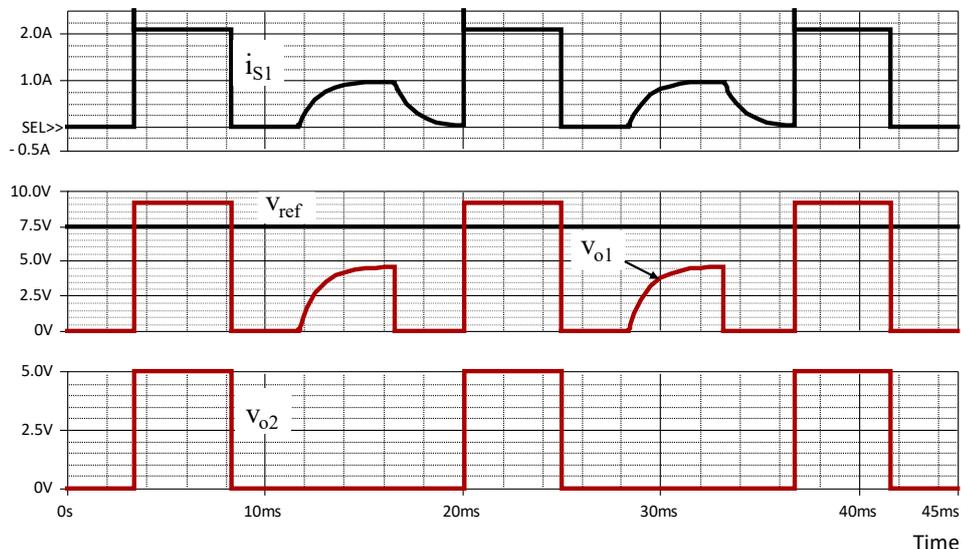


Figura 4.10 – Formas de onda dos sinais i_{S1} , V_{ref} , V_{o1} e V_{o2} para o interruptor S_1 em SC.

Nos intervalos em que $v_{o1} > v_{ref}$ o sinal v_{o2} está em nível alto, situação que corresponde ao instante t_4 da Tabela 4.2, para o diagnóstico correto da falha de SC em S_1 .

b) Interruptor S_3 em falha de curto-circuito

A Figura 4.11 apresenta as formas de onda dos sinais de operação do VSI, impostas em simulação, onde, no intervalo de 40 ms a 60 ms, o interruptor S_3 está em curto-circuito. Em conformidade com os valores instantâneos desta figura, na Tabela 4.3 é descrito este intervalo, para o diagnóstico de falha de curto-circuito no interruptor S_3 .

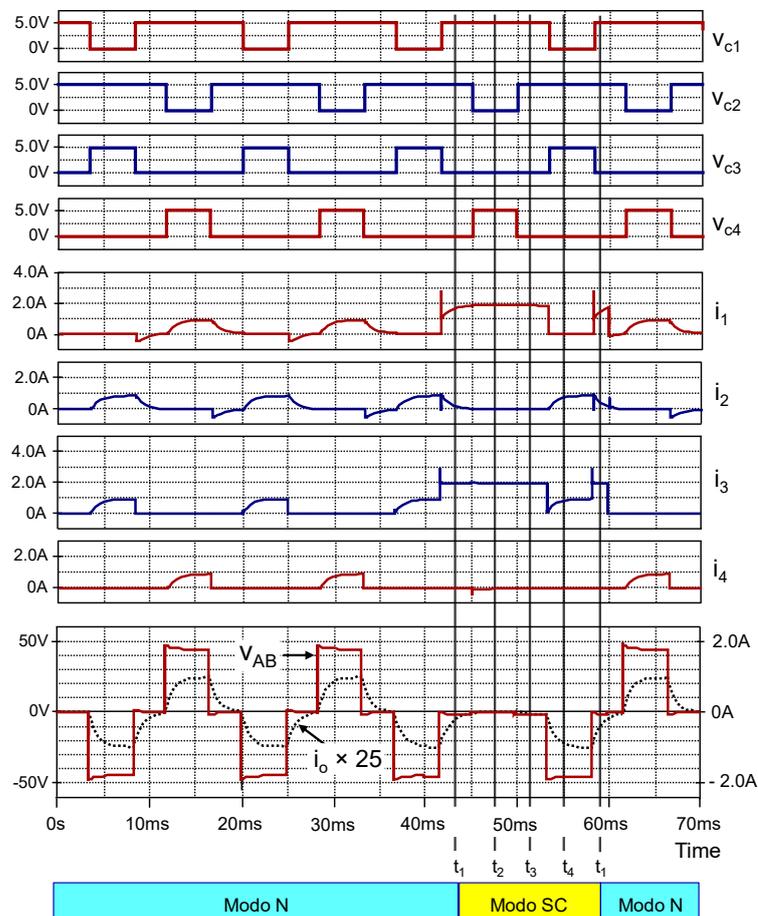


Figura 4.11 – Sinais de operação do VSI (carga indutiva): intervalo de falha de SC no interruptor S_3 (modo SC).

Tabela 4.3 – Medidas das condições de falha de SC no interruptor S_3 .

| t_a | Variáveis de diagnóstico | | | | | | | | | δ |
|-------|--------------------------|----------|----------|----------|----------|-------|----------|-------|--------|----------|
| | v_{c1} | v_{c2} | v_{c3} | v_{c4} | i_1 | i_2 | i_3 | i_4 | i_o | |
| t_1 | 1 | 1 | 0 | 0 | I_{sc} | 0 | I_{sc} | 0 | 0 | SC |
| t_2 | 1 | 0 | 0 | 1 | I_{sc} | 0 | I_{sc} | 0 | 0 | SC |
| t_3 | 1 | 1 | 0 | 0 | I_{sc} | 0 | I_{sc} | 0 | 0 | SC |
| t_4 | 0 | 1 | 1 | 0 | 0 | I_N | I_N | 0 | $-I_N$ | SC |
| t_1 | 1 | 1 | 0 | 0 | I_{sc} | 0 | I_{sc} | 0 | 0 | SC |

Pela análise das linhas da Tabela 4.3 localiza-se com certeza a falha de SC em S_3 quando $v_{c3} = 0$, ou seja, com a ausência de sinal de comando. Esta condição ocorre nas linhas dos instantes de amostragem (t_1 , t_2 e t_3) e t_1 no próximo ciclo. Os circuitos equivalentes do inversor para estes instantes estão apresentados nas Figuras 4.12a e 4.12b, onde a corrente de curto-circuito circula por S_1 e S_3 . No instante t_4 a corrente em S_3 é igual à corrente nominal, uma vez que os sinais de comando ativos são v_{c2} e v_{c3} , como se verifica na Figura 4.13. Por esta linha não se identifica falha de curto-circuito em S_3 e, novamente, esta condição constitui uma falsa operação normal do inversor.

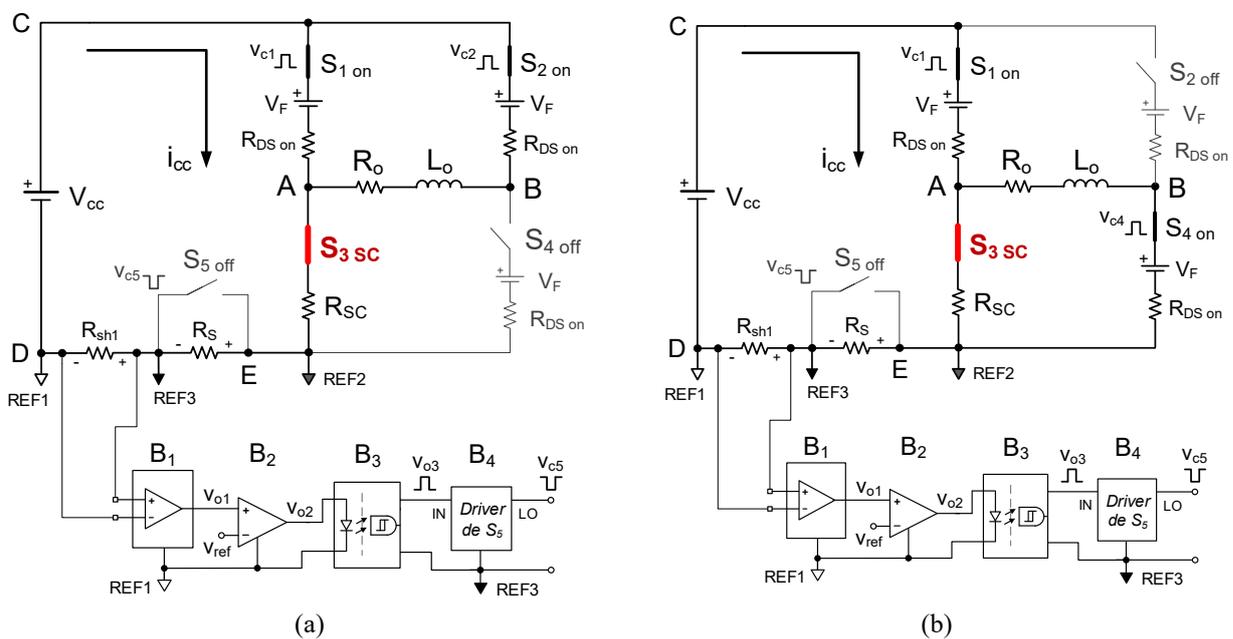


Figura 4.12 – Circuitos equivalentes do VSI: (a) etapa com falha de SC no interruptor S_3 e interruptores S_1 e S_2 comandados. (b) etapa com falha de SC em S_3 e S_1 e S_4 comandados.

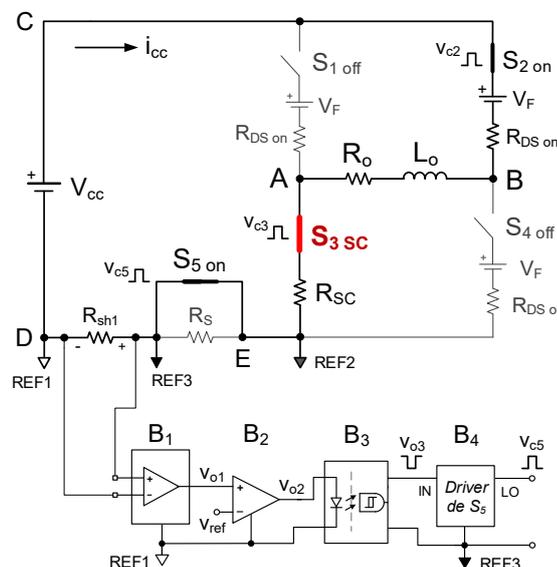


Figura 4.13 – Circuito do VSI – etapa com o interruptor S_3 em curto-circuito e S_2 e S_3 comandados.

A Figura 4.14 mostra as formas de onda: i_{S3} , V_{ref} , V_{o1} e V_{o2} , para o interruptor S_3 permanentemente em curto-circuito. Nos intervalos em que $V_{o1} > V_{ref}$ o sinal V_{o2} apresenta nível alto, situação que corresponde aos instantes de amostragem (t_1 , t_2 e t_3) e t_1 no próximo ciclo, da Tabela 4.3, para o diagnóstico correto da falha de SC no interruptor S_3 .

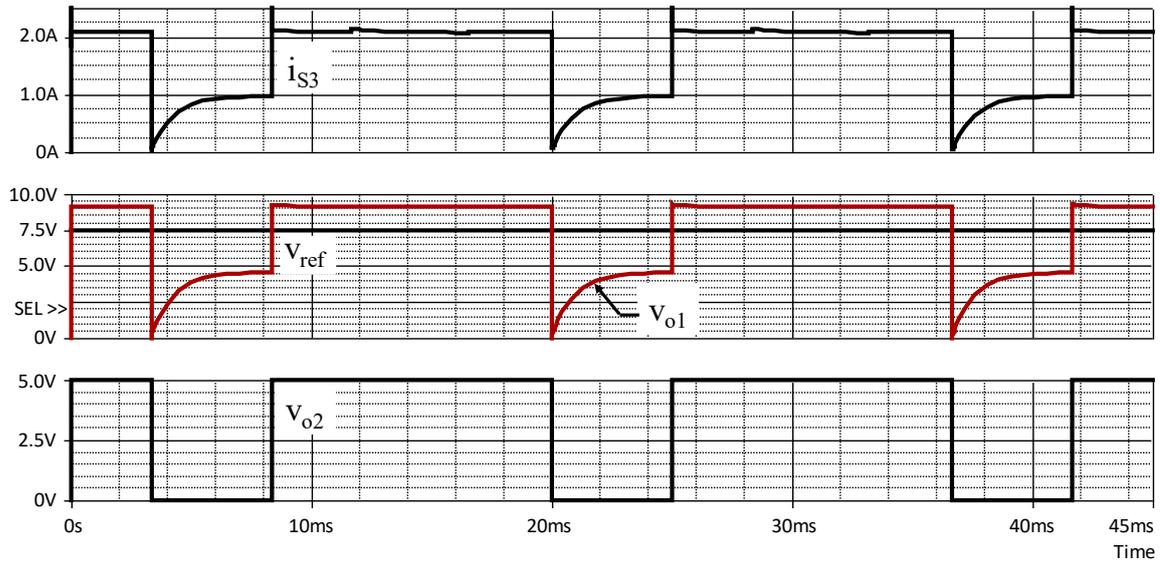


Figura 4.14 – Formas de onda dos sinais i_{S3} , V_{ref} , V_{o1} e V_{o2} para o interruptor S_3 em SC.

4.5.5 – Tensão eficaz e potência máxima na carga

A tensão na carga, de acordo com a modulação imposta aos interruptores do VSI, tem a sua forma de onda definida pela Figura 4.15. O seu valor máximo, levando-se em conta a queda de tensão direta V_F para cada par de interruptores em condução, é:

$$V_{AB \max} = V_{cc} - 2 \times V_F = 48 \text{ V} - 2 \times (1 \text{ V}) = 46 \text{ V}.$$

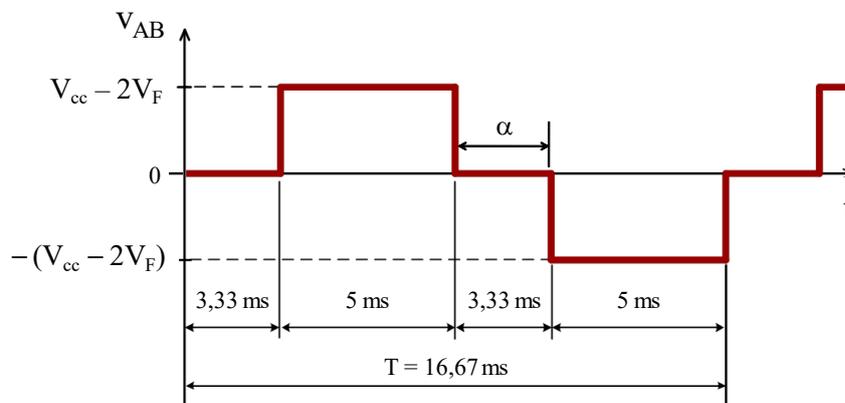


Figura 4.15 – Forma de onda da tensão v_{AB} do VSI monofásico em ponte.

A resistência da carga R_o - L_o , definida com o valor de 47 ohms, estabelece uma corrente nominal e máxima de aproximadamente 1A, de acordo com (4.10). Com o objetivo de realizar os testes de diagnóstico de SC em bancada com segurança e com menores riscos de danos aos outros componentes do VSI, foi definido em (4.11) um limite de corrente de SC de duas vezes o valor de pico da corrente nominal da carga.

$$I_n = \frac{V_{AB}}{R_o} = \frac{V_i - 2 \times V_F}{R_o} = \frac{48 - 2 \times (1,0)}{47} = \frac{46}{47} = 0,98 \text{ A} \quad (4.10)$$

$$I_{sc} = 2 \times I_n \cong 2 \times 1,0 \text{ A} \cong 2,0 \text{ A} \quad (4.11)$$

O valor eficaz da tensão na carga é definido por (4.12), a partir de sua forma de onda, apresentada na Figura 4.15 [59]. O período de $v_{AB}(t)$ é de 16,67 ms $\alpha = 3,33$ ms é o intervalo em que esta tensão é nula.

$$v_{AB \text{ RMS}} = \sqrt{\frac{1}{T} \int_{T/2+\alpha}^T (v_{AB}(t))^2 dt} = v_{AB \text{ max}} \times \sqrt{\left(1 - \frac{2\alpha}{T}\right)} \quad (4.12)$$

$$\text{Com o uso de (4.12) obtém-se } v_{AB \text{ RMS}} = 46 \times \sqrt{\left(1 - \frac{2 \times 3,33 \text{ ms}}{16,67 \text{ ms}}\right)} = 35,65 \text{ V}$$

A potência instantânea na carga resistiva é dada por (4.13). O seu valor máximo é encontrado em (4.14), com $i_o = I_n$, obtida em (4.10).

$$P_o = R_o \times i_o^2 \quad (4.13)$$

$$P_{o \text{ max}} = R_o \times I_n^2 = 47 \times 0,98^2 = 45,14 \text{ W} \quad (4.14)$$

4.5.6 – Potência dissipada no resistor limitador

No resistor limitador R_S ocorre dissipação de energia, mas somente no transitório de falha curto-circuito para qualquer interruptor do VSI. Para o cálculo da potência eficaz (RMS) dissipada em R_S considere-se, por exemplo, a forma de onda de corrente durante o transitório de curto-circuito em S_1 , situação ilustrada no circuito equivalente da Figura 4.16.

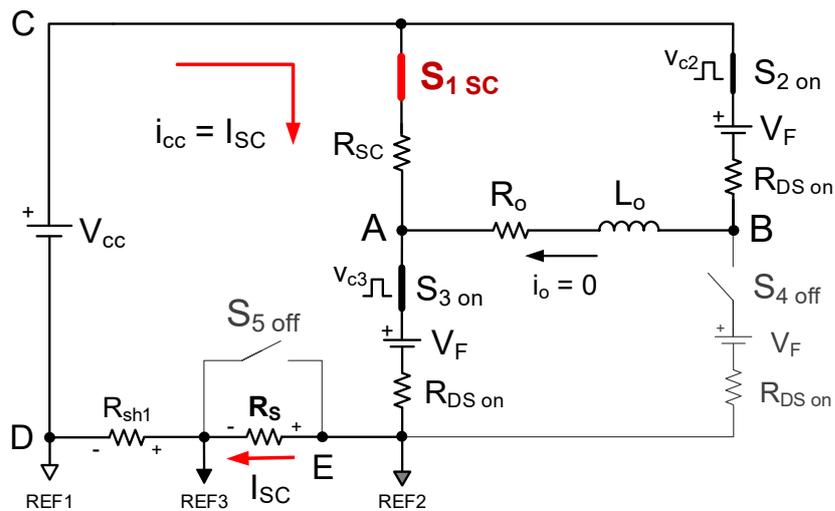


Figura 4.16 – Circuito do VSI – etapa para falha de SC no interruptor S_1 , com S_2 e S_3 comandados.

A Figura 4.17 apresenta as formas de onda de corrente na carga R_o - L_o e no resistor R_s , para uma simulação de um transitório de SC em S_1 . Durante o transitório de curto-circuito, a corrente no resistor R_s assume os valores de 0 (zero) e I_{SC} , limitada ao valor de $2 \times I_N$.

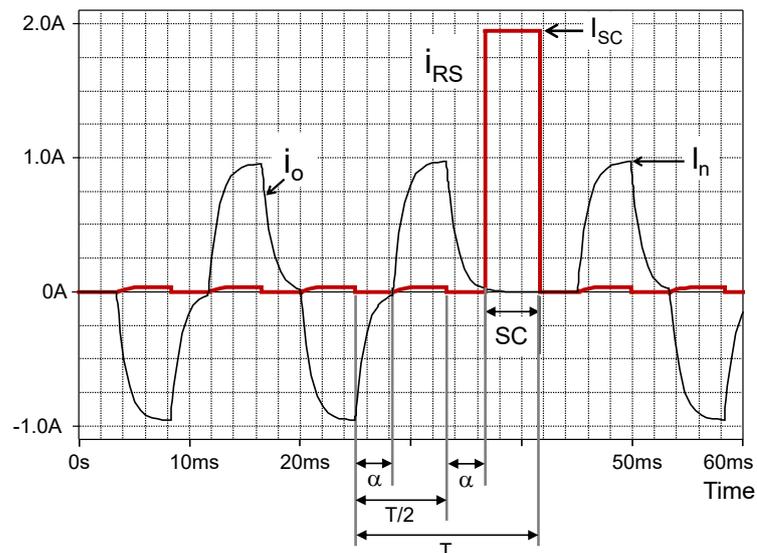


Figura 4.17 – Sinais de i_{R_o} e i_{R_s} : cálculo da potência RMS no resistor R_s .

Das Figuras 4.9 e 4.17 extraem-se: $T = 16,67$ ms, $\alpha = 3,33$ ms e $I_{SC} = 1,94$ A. A corrente eficaz no resistor R_s é calculada por (4.15).

$$I_{R_s \text{ RMS}} = \sqrt{\frac{1}{T} \int_{T/2+\alpha}^T (i_{R_s}(t))^2 dt} = I_{SC} \times \sqrt{\left(\frac{1}{2} - \frac{\alpha}{T}\right)} \quad (4.15)$$

$$\text{Substituindo-se os valores, obtém-se: } I_{R_s \text{ RMS}} = 1,94 \times \sqrt{\left(\frac{1}{2} - \frac{3,33 \text{ ms}}{16,67 \text{ ms}}\right)} = 1,06 \text{ A}$$

A potência ativa ou média em R_s é obtida por (4.16). Com $R_s = 23,94$ ohms e $I_{R_s \text{ RMS}} = 1,06$ A, obtém-se $P_{R_s} = 26,9$ W.

$$P_{R_s} = R_s \times I_{R_s \text{ RMS}}^2 \quad (4.16)$$

A primeira forma de onda da Figura 4.18 comprova o valor calculado da corrente no resistor R_s , para a simulação do interruptor S_1 permanentemente em curto-circuito. A potência instantânea de R_s , $W(R_s)$, e a sua potência média, $\text{AVG}(W(R_s))$, são apresentadas no segundo oscilograma desta figura. O sinal de P_{R_s} converge para o valor calculado de 26,9 W.

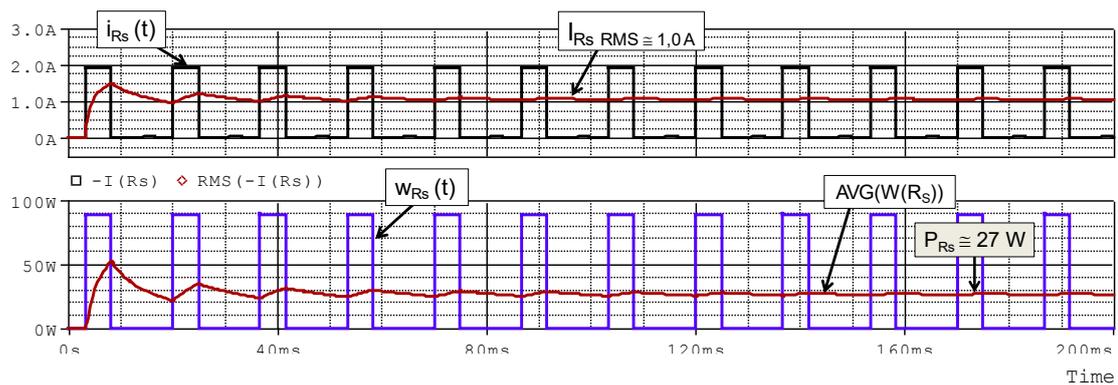


Figura 4.18 – Corrente eficaz, potência instantânea e média no resistor limitador R_s .

4.6 – O uso da TCA no diagnóstico de falhas de curto-circuito no VSI

As variáveis de diagnóstico para falhas isoladas de curto-circuito (SC) nos interruptores do inversor contêm valores que são usados para a construção de seu Sistema de Informação (SI). Estas variáveis, as tensões de comando e as correntes dos interruptores e a corrente de carga constituem os atributos condicionais do SI. São representados por este SI os intervalos de operação do VSI em modo normal e em modo de falha de curto-circuito para cada um dos interruptores, na sequência de S_1 a S_4 . Os dados das variáveis, no formato atributo-valor, são inseridos em uma tabela, a qual é adicionada uma coluna (D), onde estão os atributos de decisão do SI do inversor. Com isto, esta tabela se converte em um sistema de decisão (SD), como apresentado na Tabela 4.4. Esta tabela está em sua forma reduzida, com apenas 20 linhas, após um processo de simplificação e a eliminação de linhas de operação normal do inversor.

Tabela 4.4 – Sistema de Decisão do VSI: falhas isoladas de curto-circuito nos interruptores S_1 a S_4 .

| (U) | Atributos condicionais: variáveis de diagnóstico (C) | | | | | | | | | Atributo de Decisão (D) | Interruptores em condução (E) |
|-----|--|-----|-----|-----|-----------------|-----------------|-----------------|-----------------|------------------|-------------------------|---------------------------------|
| | Vc1 | Vc2 | Vc3 | Vc4 | i ₁ | i ₂ | i ₃ | i ₄ | i _o | | |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SC (S ₁) | x |
| 2 | 1 | 0 | 0 | 1 | I _N | 0 | 0 | I _N | I _N | SC (S ₁) | S ₁ e S ₄ |
| 3 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SC (S ₁) | x |
| 4 | 0 | 1 | 1 | 0 | I _{SC} | 0 | I _{SC} | 0 | 0 | SC (S ₁) | S ₁ e S ₃ |
| 5 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SC (S ₁) | x |
| 6 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SC (S ₂) | x |
| 7 | 0 | 1 | 1 | 0 | 0 | I _N | I _N | 0 | - I _N | SC (S ₂) | S ₂ e S ₃ |
| 8 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SC (S ₂) | x |
| 9 | 1 | 0 | 0 | 1 | 0 | I _{SC} | 0 | I _{SC} | 0 | SC (S ₂) | S ₂ e S ₄ |
| 10 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SC (S ₂) | x |
| 11 | 1 | 1 | 0 | 0 | I _{SC} | 0 | I _{SC} | 0 | 0 | SC (S ₃) | S ₁ e S ₃ |
| 12 | 1 | 0 | 0 | 1 | I _{SC} | 0 | I _{SC} | 0 | 0 | SC (S ₃) | S ₁ e S ₃ |
| 13 | 1 | 1 | 0 | 0 | I _{SC} | 0 | I _{SC} | 0 | 0 | SC (S ₃) | S ₁ e S ₃ |
| 14 | 0 | 1 | 1 | 0 | 0 | I _N | I _N | 0 | - I _N | SC (S ₃) | S ₂ e S ₃ |
| 15 | 1 | 1 | 0 | 0 | I _{SC} | 0 | I _{SC} | 0 | 0 | SC (S ₃) | S ₁ e S ₃ |
| 16 | 1 | 0 | 0 | 1 | I _N | 0 | 0 | I _N | I _N | SC (S ₄) | S ₁ e S ₄ |
| 17 | 1 | 1 | 0 | 0 | 0 | I _{SC} | 0 | I _{SC} | 0 | SC (S ₄) | S ₂ e S ₄ |
| 18 | 0 | 1 | 1 | 0 | 0 | I _{SC} | 0 | I _{SC} | 0 | SC (S ₄) | S ₂ e S ₄ |
| 19 | 1 | 1 | 0 | 0 | 0 | I _{SC} | 0 | I _{SC} | 0 | SC (S ₄) | S ₂ e S ₄ |
| 20 | 1 | 0 | 0 | 1 | I _N | 0 | 0 | I _N | I _N | SC (S ₄) | S ₁ e S ₄ |

Para a obtenção da Tabela 4.4 foram adotados os seguintes procedimentos:

- agrupamento das linhas onde ocorre falha de SC, dispensando as linhas onde a operação do inversor é normal;
- verificação das formas de onda de simulação para os casos onde ocorre falha de SC;
- redução das linhas idênticas para cada caso de falha de SC da tabela do SI.

As linhas da Tabela 4.4 contêm os dados dos instantes de amostragem dos intervalos de falha de SC de cada interruptor. Parte desta tabela é constituída pelos dados das Tabelas 4.2 e 4.3 e as outras linhas se obtêm através das medidas das condições de falha de SC nos interruptores S_2 e S_4 .

A coluna (E), a qual não faz parte do sistema de decisão, foi adicionada para facilitar o entendimento e análise do SD, no sentido de identificar os interruptores em condução para cada instante de amostragem e o percurso da corrente no inversor. Algumas linhas desta coluna indicam que não há corrente nos interruptores do VSI, quando somente os interruptores S_1 e S_2 recebem sinal de comando. Nesta situação, marcada com “x” na tabela, a fonte V_{cc} não é conectada à carga R_o - L_o do VSI.

Na coluna do atributo de decisão ocorrem situações em que, com certeza, ocorre a falha de curto-circuito nos interruptores, onde a corrente é identificada por I_{SC} . O diagnóstico, falha de curto-circuito, é escrito em negrito, $SC(S_n)$, onde S_n indica o interruptor em falha. No barramento CC ocorre a falha de SC na condição em que um determinado interruptor, conectado ao braço do interruptor em SC, é disparado pelo seu sinal de comando. Percebe-se, na Tabela 4.4, que o interruptor com falha de curto-circuito não recebe sinal de comando, como:

- o interruptor S_1 , na linha 4, onde S_1 e S_3 conduzem;
- o interruptor S_2 , na linha 9, onde S_2 e S_4 conduzem;
- o interruptor S_3 , nas linhas 11, 12, 13 e 15, onde S_1 e S_3 conduzem;
- o interruptor S_4 , nas linhas 17, 18 e 19, onde S_2 e S_4 conduzem.

A seguir, efetua-se a redução das linhas da Tabela 4.4 para os casos de linhas idênticas durante os intervalos de falha de SC impostos aos interruptores S_1 , S_2 , S_3 e S_4 . Ocorrem várias situações de linhas idênticas e em algumas não há indicação de falha de SC, pois não aparece a sobrecorrente, definida pelo parâmetro I_{SC} , projetado para $2 \times I_N$. Estas situações são descritas na Tabela 4.5, onde a última coluna identifica a falha de curto-circuito (" $2 \times I_N$ ") ou que somente os interruptores S_1 e S_2 recebem sinal de comando e ocorre curto-circuito na carga ("x").

Tabela 4.5 – Situações de linhas idênticas para a Tabela 4.4.

| Caso | Linhas idênticas | Sobre-corrente ($2 \times I_N$) |
|------|---|--------------------------------------|
| 1 | 1, 3 e 5, do transitório de SC em S_1 | x |
| 2 | 6, 8 e 10, do transitório de SC em S_2 | x |
| 3 | 11, 13 e 15, do transitório de SC em S_3 | S_1 e S_3 |
| 4 | 17 e 19, do transitório de SC em S_4 | S_2 e S_4 |
| 5 | 1, do transitório de SC em S_1 com a linha 6, do transitório de SC em S_2 | x |
| 6 | 2, do transitório de SC em S_1 com as linhas 16 e 20, do transitório de SC em S_4 | x |
| 7 | 7, do transitório de SC em S_2 com a linha 14, do transitório de SC em S_3 | x |

Após os procedimentos mencionados, a Tabela 4.4 fica então reduzida a 9 linhas. Esta tabela simplificada do SI, com as linhas da coluna de dados U renumeradas em ordem crescente é mostrada na Tabela 4.6. Em algumas linhas desta tabela há situações de incerteza, onde não se pode concluir que há falha de SC no interruptor – casos das linhas 1, 2 e 4, em destaque.

Tabela 4.6 – Sistema de Informação do VSI - Falhas isoladas de curto-circuito.

| (U) | Atributos condicionais: variáveis de diagnóstico (C) | | | | | | | | | (D) | Interruptores em condução (E) |
|-----|--|-----|-----|-----|-----------------|-----------------|-----------------|-----------------|------------------|----------------------|---------------------------------|
| | Vc1 | Vc2 | Vc3 | Vc4 | i1 | i2 | i3 | i4 | io | | |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SC (S ₁) | x |
| 2 | 1 | 0 | 0 | 1 | I _N | 0 | 0 | I _N | I _N | SC (S ₁) | S ₁ e S ₄ |
| 3 | 0 | 1 | 1 | 0 | I _{SC} | 0 | I _{SC} | 0 | 0 | SC (S ₁) | S ₁ e S ₃ |
| 4 | 0 | 1 | 1 | 0 | 0 | I _N | I _N | 0 | - I _N | SC (S ₂) | S ₂ e S ₃ |
| 5 | 1 | 0 | 0 | 1 | 0 | I _{SC} | 0 | I _{SC} | 0 | SC (S ₂) | S ₂ e S ₄ |
| 6 | 1 | 1 | 0 | 0 | I _{SC} | 0 | I _{SC} | 0 | 0 | SC (S ₃) | S ₁ e S ₃ |
| 7 | 1 | 0 | 0 | 1 | I _{SC} | 0 | I _{SC} | 0 | 0 | SC (S ₃) | S ₁ e S ₃ |
| 8 | 1 | 1 | 0 | 0 | 0 | I _{SC} | 0 | I _{SC} | 0 | SC (S ₄) | S ₂ e S ₄ |
| 9 | 0 | 1 | 1 | 0 | 0 | I _{SC} | 0 | I _{SC} | 0 | SC (S ₄) | S ₂ e S ₄ |

O diagnóstico de ocorrência de SC em um dos interruptores é realizado, com certeza, se a corrente no mesmo é igual à I_{SC}, corrente de sobrecarga no resistor limitador R_S. Este resistor só atua no circuito do VSI quando o valor limite de I_{SC}, igual a 2 x I_N, é atingido. A corrente I_{SC} circula sempre por dois interruptores do VSI, como se verifica, por exemplo, na linha 9 da Tabela 4.6, situação de falha de SC no interruptor S₄.

4.6.1 – Função de Discernibilidade do SI

Seja o subconjunto de atributos $B \subseteq C$, do SI apresentado na Tabela 4.6, onde $B = \{V_{c1}, V_{c2}, V_{c3}, V_{c4}, i_1, i_2, i_3, i_4, i_o\}$. Obtém-se, de acordo com (4.17), o conjunto de todas as classes de equivalência, determinadas por B sobre A , indicadas na Tabela 4.7.

$$U/IND_A(B) = \{\{1\}, \{2\}, \{3\}, \{4\}, \{5\}, \{6\}, \{7\}, \{8\}, \{9\}\} \quad (4.17)$$

A partir desta tabela, se obtém a matriz de discernibilidade, $M_D(B)$, em (4.18), onde $1 \leq i, j \leq n$, para $i, j = 1, 2, \dots, n$ e para o subconjunto B CI é a classe de equivalência, composta por objetos do SI indiscerníveis entre si. Esta matriz é simétrica e de dimensões 9 x 9 e está representada na Tabela 4.8.

Tabela 4.7 – Classes de equivalência do SI, determinadas por B sobre A .

| (U) | Atributos condicionais: variáveis de diagnóstico (C) | | | | | | | | |
|-------|--|----------|----------|----------|----------|----------|----------|----------|--------|
| | V_{c1} | V_{c2} | V_{c3} | V_{c4} | i_1 | i_2 | i_3 | i_4 | i_o |
| CI1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| CI2 | 1 | 0 | 0 | 1 | I_N | 0 | 0 | I_N | I_N |
| CI3 | 0 | 1 | 1 | 0 | I_{SC} | 0 | I_{SC} | 0 | 0 |
| CI4 | 0 | 1 | 1 | 0 | 0 | I_N | I_N | 0 | $-I_N$ |
| CI5 | 1 | 0 | 0 | 1 | 0 | I_{SC} | 0 | I_{SC} | 0 |
| CI6 | 1 | 1 | 0 | 0 | I_{SC} | 0 | I_{SC} | 0 | 0 |
| CI7 | 1 | 0 | 0 | 1 | I_{SC} | 0 | I_{SC} | 0 | 0 |
| CI8 | 1 | 1 | 0 | 0 | 0 | I_{SC} | 0 | I_{SC} | 0 |
| CI9 | 0 | 1 | 1 | 0 | 0 | I_{SC} | 0 | I_{SC} | 0 |

$$m_D(i, j) = \{b \in B \mid B(CI(i)) \neq B(CI(j))\} \quad (4.18)$$

Tabela 4.8 – Componentes da Matriz de Discernibilidade $M_D(B)$ para o SI do VSI.

| | CI ₁ | CI ₂ | CI ₃ | CI ₄ | CI ₅ | CI ₆ | CI ₇ | CI ₈ | CI ₉ |
|-----------------|------------------------------------|--|---|---|---|---|---|---------------------|-----------------|
| CI ₁ | ϕ | | | | | | | | |
| CI ₂ | V_{c2}, V_{c4}, i_1, i_4 e i_o | ϕ | | | | | | | |
| CI ₃ | V_{c1}, V_{c3}, i_1 e i_3 | $V_{c1}, V_{c2}, V_{c3}, V_{c4}, i_1, i_3, i_4$ e i_o | ϕ | | | | | | |
| CI ₄ | V_{c1}, V_{c3}, i_2, i_3 e i_o | $V_{c1}, V_{c2}, V_{c3}, V_{c4}, i_1, i_2, i_3, i_4$ e i_o | i_1, i_2, i_3 e i_o | ϕ | | | | | |
| CI ₅ | V_{c2}, V_{c4}, i_2 e i_4 | i_1, i_2, i_4 e i_o | $V_{c1}, V_{c2}, V_{c3}, V_{c4}, i_1, i_2, i_3$ e i_4 | $V_{c1}, V_{c2}, V_{c3}, V_{c4}, i_2, i_3, i_4$ e i_o | ϕ | | | | |
| CI ₆ | i_1 e i_3 | $V_{c2}, V_{c4}, i_1, i_3, i_4$ e i_o | V_{c1} e V_{c3} | $V_{c1}, V_{c3}, i_1, i_2, i_3$ e i_o | $V_{c2}, V_{c4}, i_1, i_2, i_3$ e i_4 | ϕ | | | |
| CI ₇ | V_{c2}, V_{c4}, i_1 e i_3 | i_1, i_3, i_4 e i_o | V_{c1}, V_{c2}, V_{c3} e V_{c4} | $V_{c1}, V_{c2}, V_{c3}, V_{c4}, i_1, i_2, i_3$ e i_o | i_1, i_2, i_3 e i_4 | V_{c2} e V_{c4} | ϕ | | |
| CI ₈ | i_2 e i_4 | $V_{c2}, V_{c4}, i_1, i_2, i_4$ e i_o | $V_{c1}, V_{c3}, i_1, i_2, i_3$ e i_o | $V_{c1}, V_{c3}, i_2, i_3, i_4$ e i_o | V_{c2}, V_{c4}, i_2 e i_4 | i_1, i_2, i_3 e i_4 | $V_{c2}, V_{c4}, i_1, i_2, i_4$ e i_o | ϕ | |
| CI ₉ | V_{c1}, V_{c3}, i_2 e i_4 | $V_{c1}, V_{c2}, V_{c3}, V_{c4}, i_1, i_2, i_4$ e i_o | i_1, i_2, i_3 e i_4 | i_2, i_3, i_4 e i_o | V_{c1}, V_{c2}, V_{c3} e V_{c4} | $V_{c1}, V_{c3}, i_1, i_2, i_3$ e i_4 | $V_{c1}, V_{c2}, V_{c3}, V_{c4}, i_1, i_2, i_3$ e i_4 | V_{c1} e V_{c3} | ϕ |

Em conformidade com (4.16) e a Tabela 4.7, o elemento $m_D(3,9)$ da matriz $M_D(B)$, por exemplo, possui os atributos discerníveis encontrados através da comparação entre os atributos das classes CI_3 e CI_9 . Estes atributos são: i_1, i_2, i_3 e i_4 .

A função $F_A(B)$, denominada função de discernibilidade do SI, é obtida da matriz de discernibilidade, com a aplicação do operador lógico “+” (*or*) aos atributos de cada um de seus elementos. Para as operações entre os elementos de $M_D(B)$ é utilizado o operador lógico “.” (*and*). Destas operações resulta em (4.19) a função de discernibilidade $F_A(B)$, uma expressão booleana do tipo “produto-da-soma”.

$$\begin{aligned}
F_A(B) = & ((v_{c2} + v_{c4} + i_1 + i_4 + i_0) \cdot (v_{c1} + v_{c3} + i_1 + i_3) \cdot (v_{c1} + v_{c3} + i_2 + i_3 + i_0) \\
& \cdot (v_{c2} + v_{c4} + i_2 + i_4) \cdot (i_1 + i_3) \cdot (v_{c2} + v_{c4} + i_1 + i_3) \cdot (i_2 + i_4) \cdot (v_{c1} + v_{c3} + i_2 + i_4) \\
& \cdot (v_{c1} + v_{c2} + v_{c3} + v_{c4} + i_1 + i_3 + i_4 + i_0) \cdot (v_{c1} + v_{c2} + v_{c3} + v_{c4} + i_1 + i_2 + i_3 + i_4 + i_0) \\
& \cdot (i_1 + i_2 + i_4 + i_0) \cdot (v_{c2} + v_{c4} + i_1 + i_3 + i_4 + i_0) \cdot (i_1 + i_3 + i_4 + i_0) \\
& \cdot (v_{c2} + v_{c4} + i_1 + i_2 + i_4 + i_0) \cdot (v_{c1} + v_{c2} + v_{c3} + v_{c4} + i_1 + i_2 + i_4 + i_0) \\
& \cdot (i_1 + i_2 + i_3 + i_0) \cdot (v_{c1} + v_{c2} + v_{c3} + v_{c4} + i_1 + i_2 + i_3 + i_4) \cdot (v_{c1} + v_{c3}) \\
& \cdot (v_{c1} + v_{c2} + v_{c3} + v_{c4}) \cdot (v_{c1} + v_{c3} + i_1 + i_2 + i_3 + i_0) \cdot (i_1 + i_2 + i_3 + i_4) \\
& \cdot (v_{c1} + v_{c2} + v_{c3} + v_{c4} + i_2 + i_3 + i_4 + i_0) \cdot (v_{c1} + v_{c3} + i_1 + i_2 + i_3 + i_0) \\
& \cdot (v_{c1} + v_{c2} + v_{c3} + v_{c4} + i_1 + i_2 + i_3 + i_0) \cdot (v_{c1} + v_{c3} + i_2 + i_3 + i_4 + i_0) \\
& \cdot (i_2 + i_3 + i_4 + i_0) \cdot (v_{c2} + v_{c4} + i_1 + i_2 + i_3 + i_4) \cdot (i_1 + i_2 + i_3 + i_4) \\
& \cdot (v_{c2} + v_{c4} + i_2 + i_4) \cdot (v_{c1} + v_{c2} + v_{c3} + v_{c4}) \cdot (v_{c2} + v_{c4}) \cdot (i_1 + i_2 + i_3 + i_4) \\
& \cdot (v_{c1} + v_{c3} + i_1 + i_2 + i_3 + i_4) \cdot (v_{c2} + v_{c4} + i_1 + i_2 + i_4 + i_0) \\
& \cdot (v_{c1} + v_{c2} + v_{c3} + v_{c4} + i_1 + i_2 + i_3 + i_4) \cdot (v_{c1} + v_{c3}))
\end{aligned} \tag{4.19}$$

A função $F_A(B)$ em (4.19) pode ser simplificada com a aplicação de teoremas, propriedades e postulados da Álgebra Booleana. Isto permite obter o conjunto mínimo de atributos para a classificação das situações de falhas isoladas de SC nos interruptores do VSI. Assim, em sua forma mínima, esta função fica reduzida a uma soma de mintermos, de acordo com (4.20).

$$\begin{aligned}
F_A(B) = & i_1 \cdot i_2 \cdot v_{c1} \cdot v_{c2} + i_1 \cdot i_2 \cdot v_{c1} \cdot v_{c4} + i_1 \cdot i_2 \cdot v_{c2} \cdot v_{c3} + i_1 \cdot i_2 \cdot v_{c3} \cdot v_{c4} \\
& + i_1 \cdot i_4 \cdot v_{c1} \cdot v_{c2} + i_1 \cdot i_4 \cdot v_{c1} \cdot v_{c4} + i_1 \cdot i_4 \cdot v_{c2} \cdot v_{c3} + i_1 \cdot i_4 \cdot v_{c3} \cdot v_{c4} \\
& + i_2 \cdot i_3 \cdot v_{c1} \cdot v_{c2} + i_2 \cdot i_3 \cdot v_{c1} \cdot v_{c4} + i_2 \cdot i_3 \cdot v_{c2} \cdot v_{c3} + i_2 \cdot i_3 \cdot v_{c3} \cdot v_{c4} \\
& + i_3 \cdot i_4 \cdot v_{c1} \cdot v_{c2} + i_3 \cdot i_4 \cdot v_{c1} \cdot v_{c4} + i_3 \cdot i_4 \cdot v_{c2} \cdot v_{c3} + i_3 \cdot i_4 \cdot v_{c3} \cdot v_{c4}
\end{aligned} \tag{4.20}$$

4.6.2 - Redução de atributos

Após a simplificação da função $F_A(B)$ em (4.19), verifica-se para o SI em estudo a obtenção de 16 mintermos, em (4.20), cada um denominado de reduto. O reduto consiste em um conjunto mínimo de atributos, essenciais para a classificação de objetos ou classes. Os redutos não alteram a representação do conhecimento, preservando rigorosamente as propriedades do SI [47].

Para um Sistema de Informação A , um reduto de B sobre A é um conjunto de atributos B^* , onde $B^* \subseteq B$, com todos os atributos $C \in (B - B^*)$ dispensáveis. Assim, $U/IND_A(B) = U/IND_A(B^*)$, o conjunto constituído pelo(s) termo(s) mínimos da função de discernibilidade $F_A(B)$, determina os redutos de B .

4.6.3 - Teste dos subconjuntos ou redutos do SI

Os 16 redutos de $F_A(B)$, R_{d1} a R_{d16} , obtidos em (4.18), viabilizam o diagnóstico das falhas isoladas de SC nos interruptores S_i ($i = 1$ a 4) do inversor. Devido à facilidade de aquisição e medida das tensões de comando de S_3 e S_4 , referenciadas ao potencial de referência REF2 do inversor, optou-se por utilizar de $F_A(B)$ somente o último reduto, R_{d16} , dado por (4.21). Os atributos condicionais de R_{d16} são as correntes (i_3 e i_4) e as tensões (v_{c3} e v_{c4}), que, juntamente com o atributo de decisão (D), formam a Tabela 4.9.

$$R_{d16} = i_3 \cdot i_4 \cdot v_{c3} \cdot v_{c4} \quad (4.21)$$

Tabela 4.9 – Sistema de Informação com os atributos condicionais do Reduto R_{d16} .

| (U) | Atributos de Condição (C) | | | | Atributo de Decisão (D) |
|-----|---------------------------|----------|----------|----------|-------------------------|
| | i_3 | i_4 | v_{c3} | v_{c4} | |
| 1 | 0 | 0 | 0 | 0 | SC (S_1) |
| 2 | 0 | I_N | 0 | 1 | SC (S_1) |
| 3 | I_{sc} | 0 | 1 | 0 | SC (S_1) |
| 4 | I_N | 0 | 1 | 0 | SC (S_2) |
| 5 | 0 | I_{sc} | 0 | 1 | SC (S_2) |
| 6 | I_{sc} | 0 | 0 | 0 | SC (S_3) |
| 7 | I_{sc} | 0 | 0 | 1 | SC (S_3) |
| 8 | 0 | I_{sc} | 0 | 0 | SC (S_4) |
| 9 | 0 | I_{sc} | 1 | 0 | SC (S_4) |

A Tabela 4.9 representa um subconjunto de atributos condicionais que mantêm as mesmas propriedades do SI original, apresentado na Tabela 4.4, o qual mostra as situações de falhas isoladas de SC. A Tabela 4.9 pode ser simplificada, com a eliminação das linhas 1, 2 e 4, as quais não apresentam a ocorrência da sobrecorrente I_{SC} . Obtém-se a Tabela 4.10, reduzida a somente 6 linhas, as quais confirmam o diagnóstico de falha de SC nos interruptores do VSI.

Tabela 4.10 – Sistema de Informação com os atributos do Reduto R_{d16} .

| (U) | Atributos de Condição (C) | | | | Atributo de Decisão (D) |
|-----|---------------------------|----------|----------|----------|-------------------------|
| | i_3 | i_4 | v_{c3} | v_{c4} | |
| 3 | I_{SC} | 0 | 1 | 0 | SC (S_1) |
| 5 | 0 | I_{SC} | 0 | 1 | SC (S_2) |
| 6 | I_{SC} | 0 | 0 | 0 | SC (S_3) |
| 7 | I_{SC} | 0 | 0 | 1 | SC (S_3) |
| 8 | 0 | I_{SC} | 0 | 0 | SC (S_4) |
| 9 | 0 | I_{SC} | 1 | 0 | SC (S_4) |

4.7 – Diagnóstico de falhas de curto-circuito

4.7.1 – Circuito de diagnóstico digital

Com base na Tabela 4.10 é possível construir expressões lógicas que permitam a detecção e a localização da falha de SC em qual interruptor do inversor. Para isto, os atributos condicionais do reduto R_{d16} , redesignados como $A = i_3$, $B = i_4$, $C = v_{c3}$ e $D = v_{c4}$, são reescritos na Tabela 4.11. Aos atributos condicionais A e B são atribuídos os conteúdos 1 e 0 (nível alto e baixo, respectivamente), de acordo com a convenção:

para A e B iguais a $2 \times I_N \rightarrow$ nível alto (1), situação representando SC no interruptor;

para A e B iguais a 0 \rightarrow nível baixo (0), indicando corrente nula.

Tabela 4.11 – Sistema de Informação de R_{d16} para a montagem de expressões lógicas.

| (U) | Atributos de Condição (C) | | | | Atributo de Decisão (D) |
|-----|---------------------------|---|---|---|-------------------------|
| | A | B | C | D | |
| 3 | 1 | 0 | 1 | 0 | SC (S_1) |
| 5 | 0 | 1 | 0 | 1 | SC (S_2) |
| 6 | 1 | 0 | 0 | 0 | SC (S_3) |
| 7 | 1 | 0 | 0 | 1 | SC (S_3) |
| 8 | 0 | 1 | 0 | 0 | SC (S_4) |
| 9 | 0 | 1 | 1 | 0 | SC (S_4) |

Uma expressão lógica é obtida da Tabela 4.11, na forma de soma de produtos ou soma de mintermos: a função de diagnóstico δ . Esta função realiza o diagnóstico – detecção e localização – de falha de SC em um dos interruptores do inversor. A função δ , renomeada δ_{SC} , é escrita em (4.22) e, após a sua simplificação, é reescrita como em (4.23).

$$\delta_{SC} = A\bar{B}C\bar{D} + \bar{A}B\bar{C}D + A\bar{B}\bar{C}\bar{D} + A\bar{B}C\bar{D} + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} \quad (4.22)$$

$$\delta_{SC} = A\bar{B}\bar{C} + A\bar{B}\bar{D} + \bar{A}B\bar{C} + \bar{A}B\bar{D} \quad (4.23)$$

O circuito de diagnóstico de falha que representa a função δ_{SC} em (4.23) é digital, construído com funções lógicas básicas, como mostra o esquema da Figura 4.19. Os sinais de entrada deste circuito são as tensões v_{i3} , v_{i4} , v_{c3} , v_{c4} e seus valores complementares. Os sinais v_{i3} e v_{i4} representam os sinais das correntes i_3 e i_4 , após o seu condicionamento.

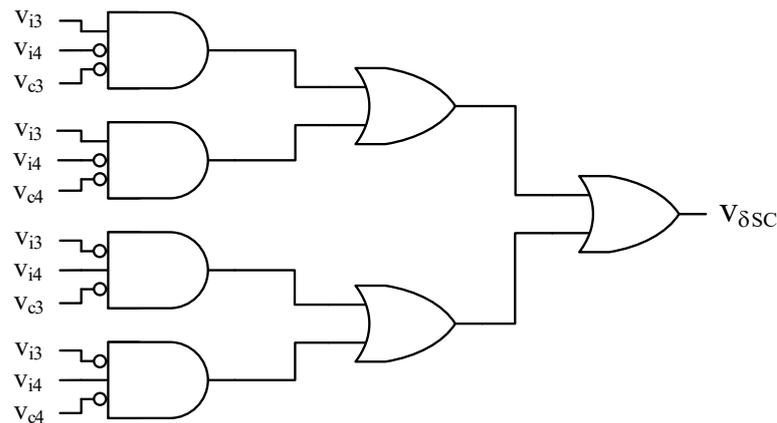


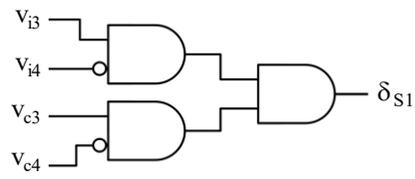
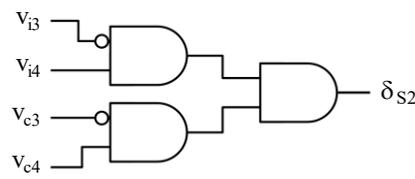
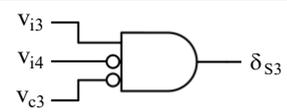
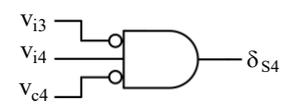
Figura 4.19 – Circuito lógico resultante: função de diagnóstico, δ_{SC} .

A função δ_{SC} contém, implicitamente, as funções que proporcionam a identificação do interruptor em falha de SC no VSI. A composição da função de localização de falha de SC de cada interruptor é feita a partir da Tabela 4.11. Cada linha desta tabela apresenta uma função lógica que viabiliza a localização da falha de SC. As duas primeiras linhas desta tabela contêm, respectivamente, as funções de localização de falha para os interruptores S_1 e S_2 . Elas são compostas por quatro variáveis lógicas, como por exemplo, a função $\delta_{S1} = A\bar{B}C\bar{D}$, para a localização de falha de SC no interruptor S_1 .

Para os interruptores S_3 e S_4 , após simplificação, obtêm-se funções com apenas três variáveis lógicas, das 4 últimas linhas da Tabela 4.11. As funções de localização, δ_{S1} a δ_{S4} , e

seus respectivos circuitos lógicos, construídos com o uso de funções lógicas básicas, estão apresentados na Tabela 4.12.

Tabela 4.12 – Funções de diagnóstico de falhas isoladas de curto-circuito nos interruptores do VSI.

| Interruptor em falha | Função de localização de falha de SC | Bloco lógico resultante |
|----------------------|---|---|
| S_1 | $\delta_{S_1} = A\bar{B}\bar{C}\bar{D}$ |  |
| S_2 | $\delta_{S_2} = \bar{A}B\bar{C}\bar{D}$ |  |
| S_3 | $\delta_{S_3} = A\bar{B}\bar{C}$ |  |
| S_4 | $\delta_{S_4} = \bar{A}B\bar{D}$ |  |

4.7.2 – Simulação dos circuitos de detecção e localização e falhas de SC

Para a verificação do diagnóstico de falhas isoladas de SC nos interruptores do VSI, foi efetuada uma simulação do seu circuito de potência e do sistema de DF. As falhas de SC foram impostas aos interruptores S_i ($i = 1$ a 4), nos seguintes intervalos: SC (S_1): de 60 a 80 ms; SC (S_2): de 100 a 120 ms; SC (S_3): de 140 a 160 ms e SC (S_4): de 180 a 200 ms. Na Figura 4.20 são apresentadas as formas de onda das correntes nos interruptores do inversor, i_1 a i_4 , e da função δ_{SC} .

Observa-se Figura 4.20 o sincronismo entre as correntes nos interruptores e sinal de saída δ_{SC} , nos intervalos de duração da falha de SC. O sinal de saída δ_{SC} diagnostica, portanto, a ocorrência da falha de SC de cada interruptor do VSI bem como delimita o tempo de duração desta falha. As Figuras 4.21a–d mostram o sincronismo entre os sinais $v_{\delta S_1}$ a $v_{\delta S_4}$, dos circuitos lógicos de localização e o sinal δ_{SC} , do circuito de detecção de falhas de SC. Com o inversor operando no modo Normal (N), os sinais apresentam nível lógico baixo no sinal de saída. No modo de falha (SC) o nível lógico de saída é alto.

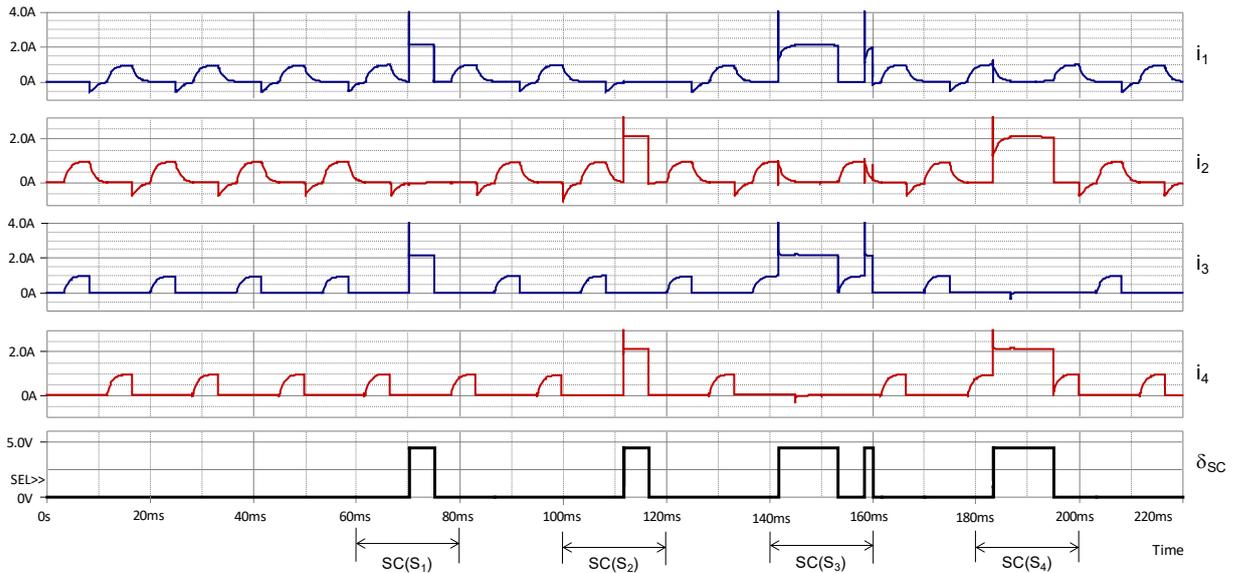


Figura 4.20 – Correntes (i_1 a i_4) do VSI e sinal de saída do circuito de DF, função δ_{SC} .

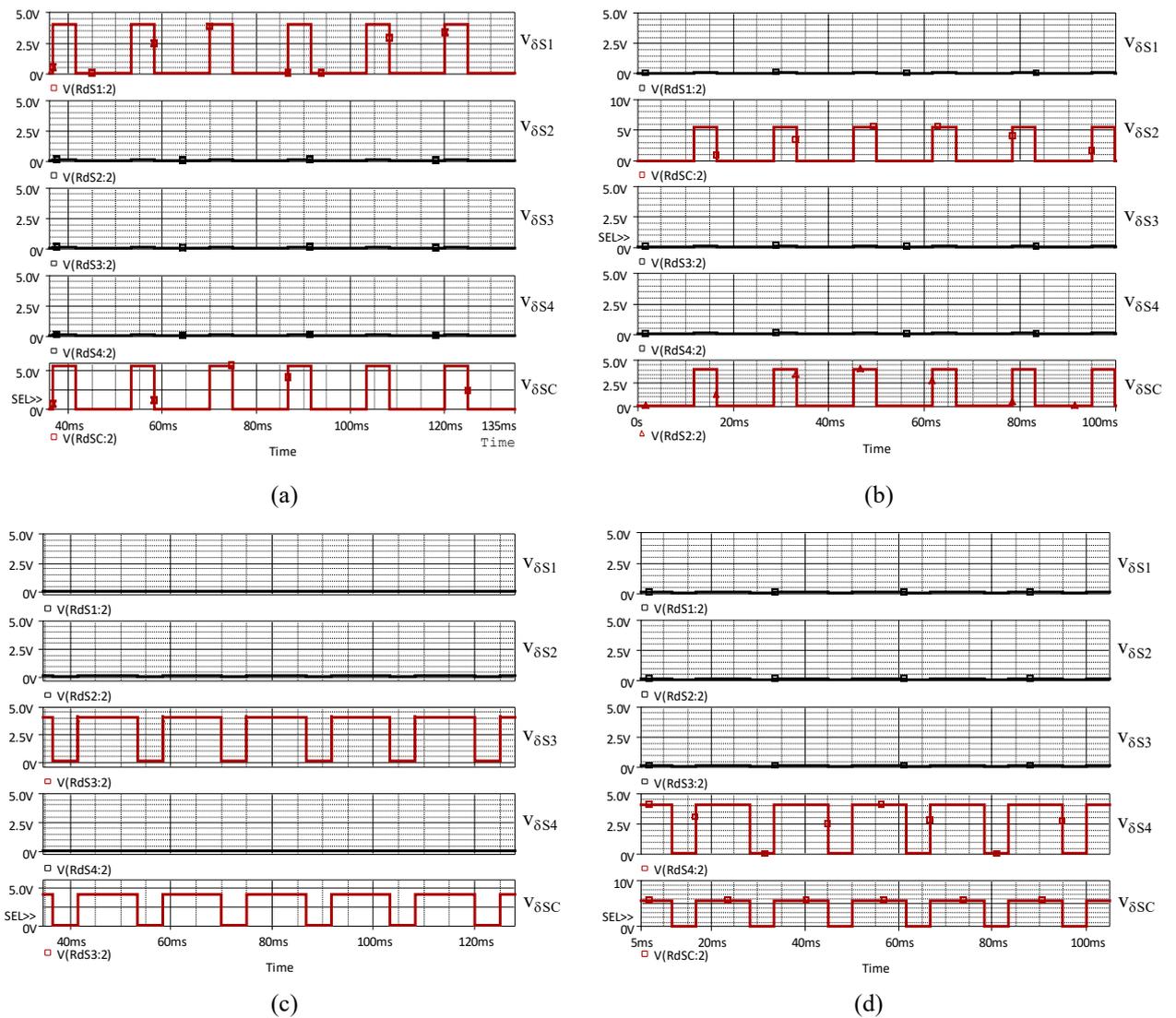


Figura 4.21 – Sincronismo entre os sinais de localização ($v_{\delta S1}$ a $v_{\delta S4}$) e de detecção ($v_{\delta SC}$) de falhas de curto-circuito nos interruptores do VSI.

As Figuras 4.22 e 4.23 apresentam os resultados de simulação das formas de onda dos sinais de detecção e de localização de falha de SC nos interruptores S_1 e S_3 , respectivamente.

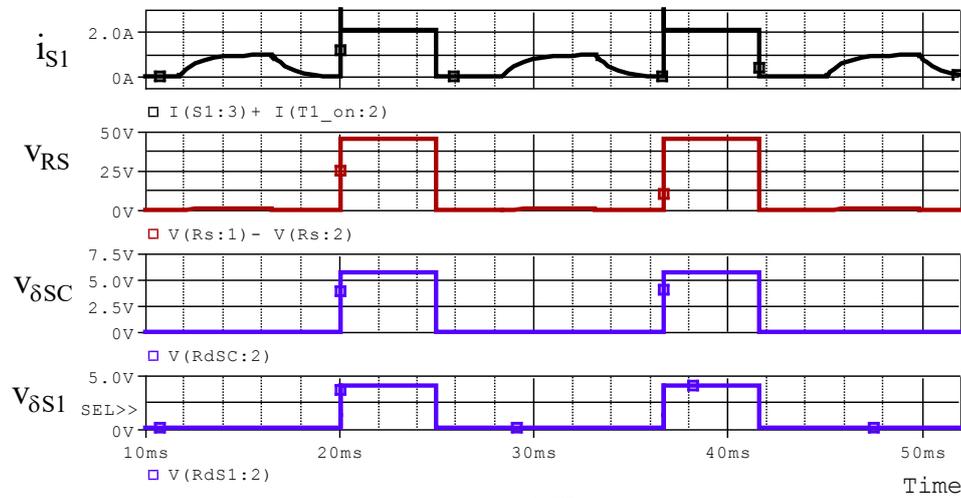


Figura 4.22 – Formas de onda dos sinais de detecção e de localização de falha de SC em S_1 .

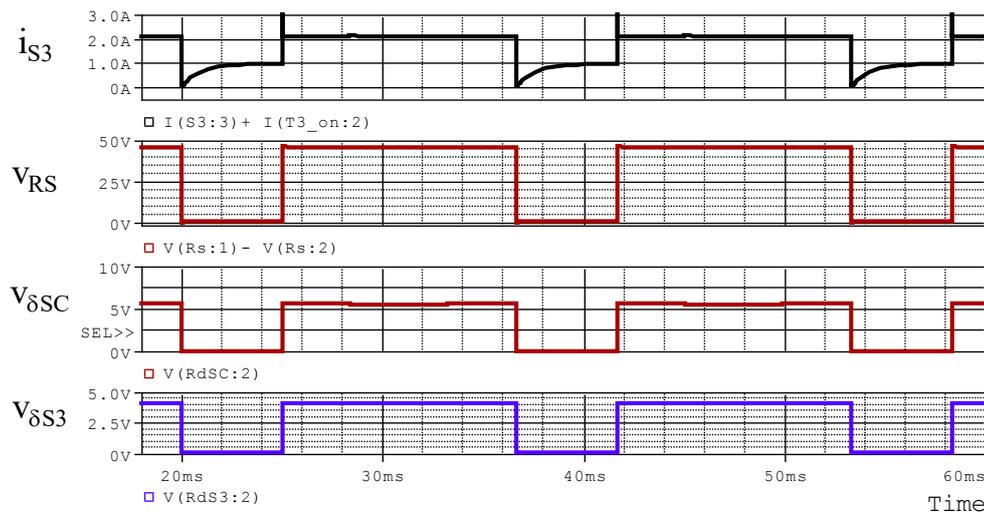


Figura 4.23 – Formas de onda dos sinais de detecção e de localização de falha de SC em S_3 .

4.8 – Conclusões

Um método de diagnóstico foi apresentado neste capítulo, para falhas de curto-circuito nos interruptores de um inversor monofásico em ponte, utilizando a TCA. Durante os testes executados através de simulações, um circuito de proteção acrescentado ao VSI limita a corrente de curto-circuito no barramento CC, para proteger os seus componentes. Foram efetuadas simulações do inversor, em operação normal (N) e em curto-circuito (SC) e

amostrados os valores das tensões de comando, das correntes nos interruptores e na carga. Com estes valores foram construídas tabelas que descrevem o comportamento do VSI.

Através da TCA obteve-se uma função de diagnóstico para detectar falhas de curto-circuito em um dos interruptores. Esta função, minimizada, contém um mínimo de redutos, simplificando a construção de regras de decisão. Com os sinais de duas correntes e duas tensões de comando dos interruptores foi possível a construção de regras de diagnóstico e de circuitos lógicos simples, que detectam e localizam falhas de SC.

O principal ganho deste método de diagnóstico é a geração de um conjunto mínimo de dados para a construção de regras de decisão. Isto traz benefícios como a redução de custos e a simplificação de circuitos de aquisição/medidas do sistema. Os resultados obtidos, por simulação, confirmam a estratégia adotada para o diagnóstico de curto-circuito nos interruptores do inversor.

PROTÓTIPO E RESULTADOS EXPERIMENTAIS

5.1 – Introdução

Neste capítulo são apresentados os circuitos do protótipo do VSI, os cálculos para a especificação dos seus componentes e os resultados experimentais para o inversor operando nos modos normal e de falha de curto-circuito. Estes resultados estão em concordância com os resultados de simulação apresentados no capítulo 4 e alguns deles foram destacados no texto para efeito de comparação.

A construção do protótipo teve início após a etapa dos testes computacionais do método de diagnóstico de falha de SC, com o uso da Teoria de Conjuntos Aproximados (TCA). Para a verificação do funcionamento do VSI sob falhas individuais de SC em seus interruptores, foram executados diversos testes, cujos resultados validam o método de diagnóstico desenvolvido.

5.2 – Construção do protótipo do VSI

A Figura 5.1 apresenta o diagrama completo do inversor. Na Figura 5.1a são mostrados os circuitos de potência, comando do interruptor auxiliar S_5 (proteção do VSI) e de condiciona-

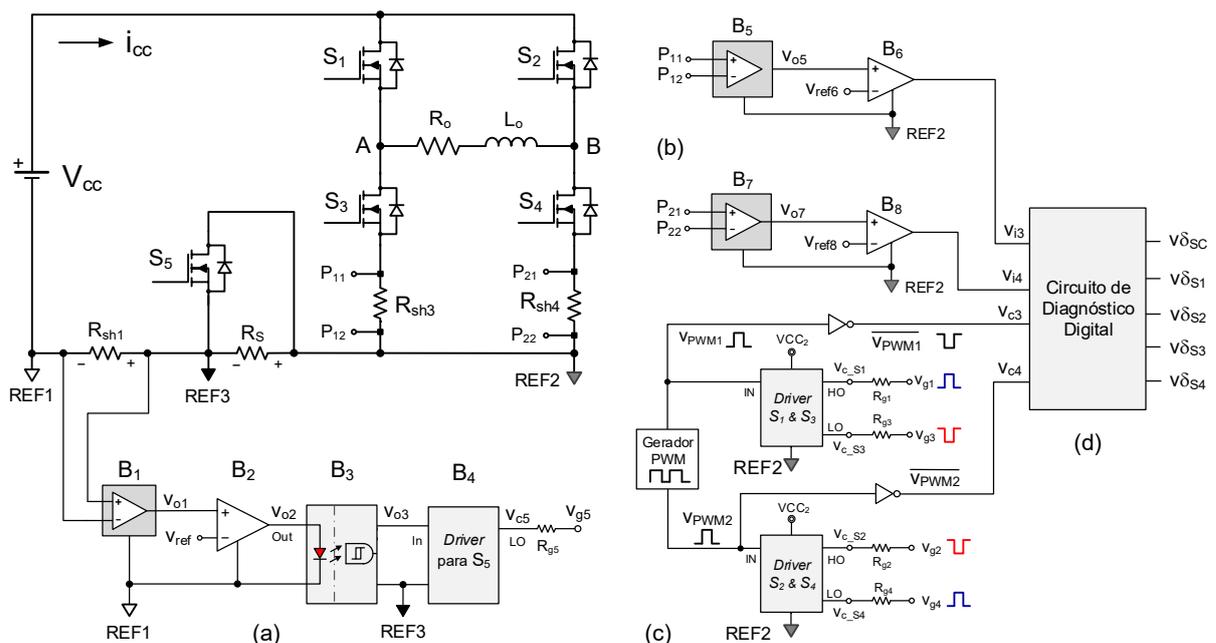


Figura 5.1 – Esquema completo do VSI – circuitos de: (a) potência e de proteção; (b) condicionamento das tensões em R_{sh3} e R_{sh4} ; (c) comando dos interruptores S_1 a S_4 ; (d) diagnóstico digital.

mento da corrente i_{cc} . Nos resistores *shunt* R_{sh3} e R_{sh4} são medidas as correntes dos braços do inversor. Os circuitos de condicionamento destas correntes são vistos na Figura 5.1b, cujos sinais de saída, v_{i3} e v_{i4} , são condicionados e utilizados na detecção e localização das falhas de SC dos interruptores S_1 a S_4 do inversor. Os circuitos de comando destes interruptores, com o uso de modulação PWM, são vistos na Figura 5.1c. No bloco da Figura 5.1d está inserida a parte digital do circuito de diagnóstico, cujos sinais de entrada são as tensões v_{i3} , v_{i4} , v_{c3} , v_{c4} e seus valores complementares. Os sinais de saída deste bloco são as funções de diagnóstico e de localização das falhas de curto-circuito, respectivamente δ_{SC} e $(\delta_{S1}$ a $\delta_{S4})$. Os circuitos das Figuras 5.1b, 5.1c e 5.1d, apresentados de forma simplificada em diagramas de blocos, serão apresentados detalhadamente nas seções seguintes.

5.2.1 – Parâmetros do circuito de potência

O esquema do circuito de potência do VSI, na configuração monofásica em ponte, é apresentado na Figura 5.2. Um circuito limitador de corrente, em destaque nesta figura, foi inserido no barramento CC, para a proteção dos demais componentes do VSI durante os testes de diagnóstico de falha de SC. Os parâmetros do inversor são apresentados na Tabela 5.1. O valor médio da tensão de entrada do inversor (barramento CC) foi fixado em 48 V, um valor típico de sistemas de telecomunicações e de gerenciamento de energia em CC, por exemplo.

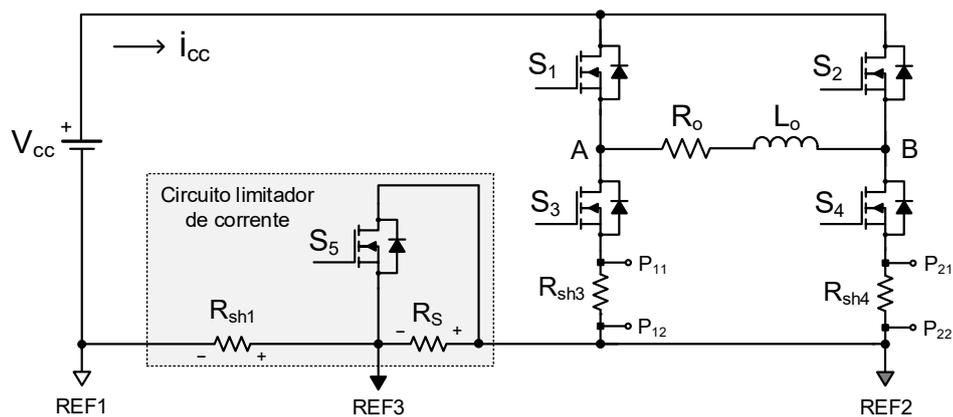


Figura 5.2 – Circuito de potência do VSI com o limitador de corrente de curto-circuito.

Tabela 5.1 - Componentes e parâmetros do protótipo.

| | |
|--|-------------|
| Interruptores (MOSFET), $S_1 - S_5$ | IRF640 |
| Tensão de entrada (barramento CC), V_{cc} | 48 V |
| Resistência da carga, R_o | 47 Ω |
| Indutância da carga, L_o ($R_S(L_o)$ (série) = 4,2 Ω) | 46,96 mH |
| Frequência de chaveamento, f_s | 60 Hz |

5.2.2 – Aspecto geral da bancada

A Figura 5.3 mostra o aspecto da bancada de trabalho, onde estão dispostos os equipamentos e circuitos utilizados: osciloscópio digital, fonte para o barramento CC, gerador de sinal, fontes CC simétricas, circuitos do VSI (em destaque) e os componentes R_s e R_o (resistores variáveis). O indutor da carga, L_o , obtido da associação em paralelo de um grupo de 4 indutores, é montado sob a bancada, apresentado na Figura 5.4.

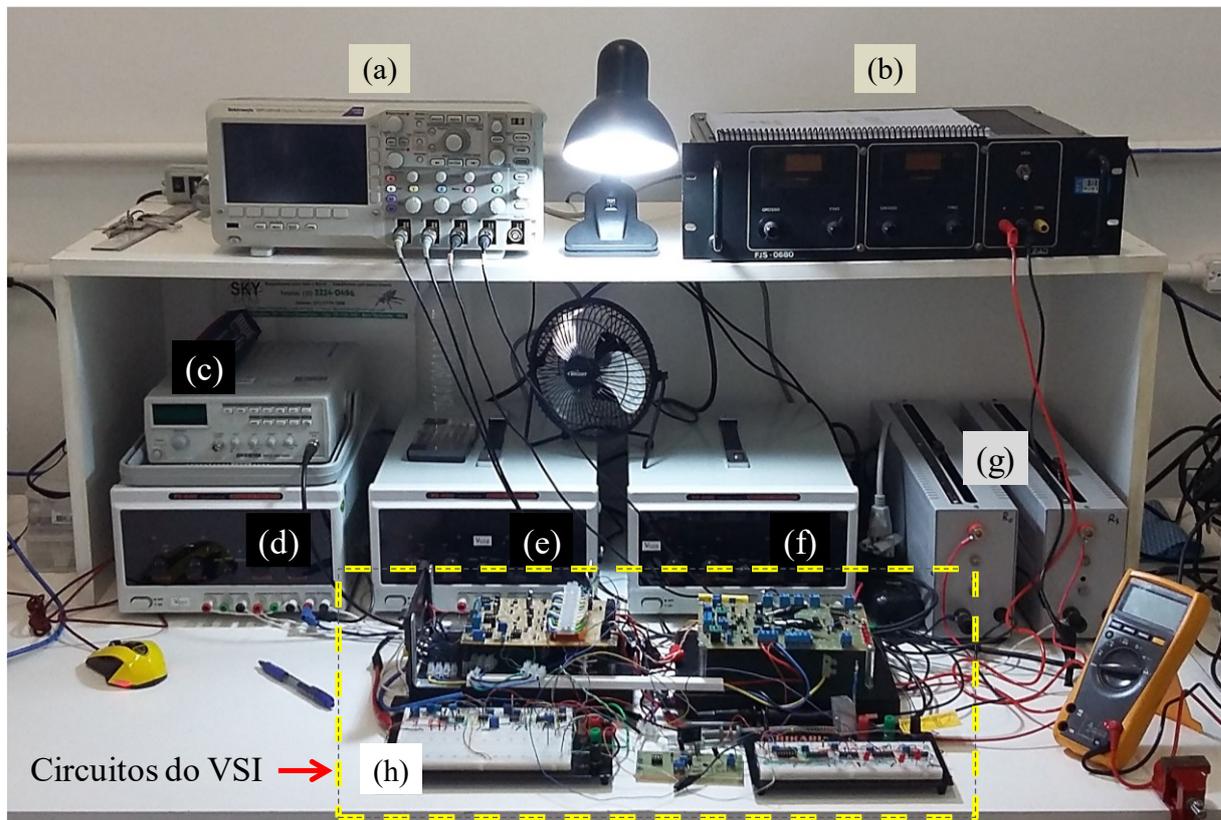


Figura 5.3 – Disposição dos equipamentos, circuitos e componentes na bancada. (a) Osciloscópio. (b) Fonte de tensão - barramento CC. (c) Gerador de sinais. (d), (e) e (f): fontes de tensão CC simétricas. (g) Resistores: R_o (carga) e R_s (circ. limitador). (h) Circuitos de: potência; sinais de comando e diagnóstico de falha de SC do VSI.

A Figura 5.5 apresenta o aspecto de todos os circuitos do inversor, montados em placas de circuito impresso e em *protoboard*. As placas de circuito impresso contêm os circuitos de potência do inversor e de condicionamento de sinais de diagnóstico de falhas de SC. A placa de potência do VSI contém também o circuito de *driver* dos seus interruptores, S_1 a S_4 .

Os circuitos em *protoboard* compreendem os circuitos de geração de sinais de comando com modulação por deslocamento de fase, comando do interruptor auxiliar e o circuito de diagnóstico de falhas de SC nos interruptores do VSI.

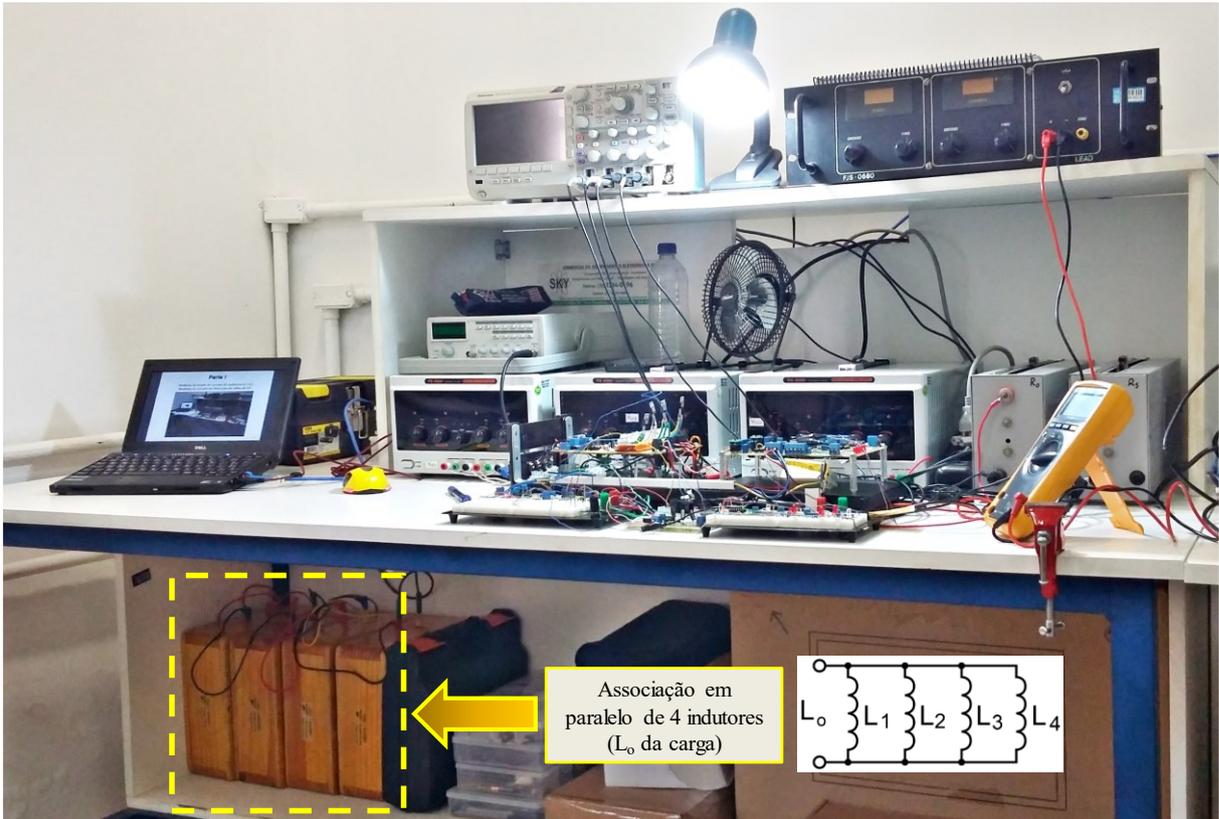


Figura 5.4 – Montagem e conexões do indutor da carga, L_o , sob a bancada.

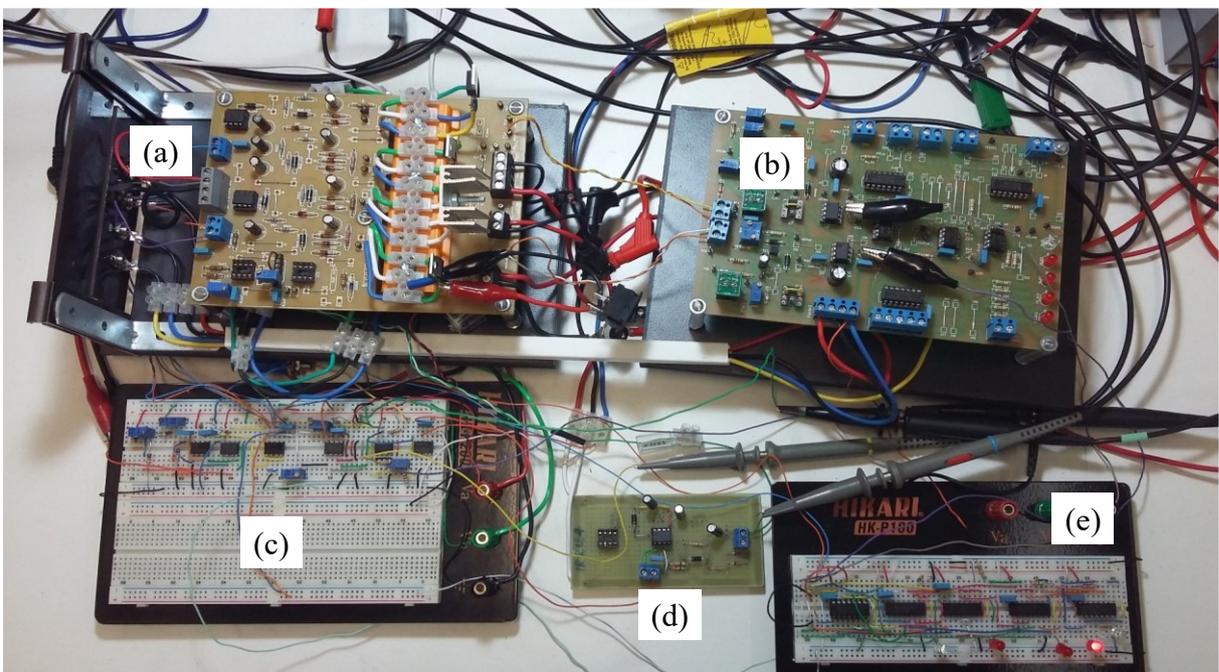


Figura 5.5 – Placas e circuitos para o DF de curto-circuito nos interruptores do VSI. (a) Placa de potência do VSI. (b) Placa com circuitos de condicionamento dos sinais de DF. (c) Circuito de conformação dos sinais de comando do VSI. (d) Circuito de comando do interruptor auxiliar S_5 . (e) Circuito de diagnóstico de falhas de SC do VSI.

5.3 – Circuitos do VSI

5.3.1 – Circuito de potência do VSI

O circuito de potência do inversor foi construído em uma placa de circuito impresso, com base no esquema apresentado na Figura 5.6. Os componentes R_s (resistor limitador), R_o e L_o (resistor e indutor da carga indutiva) são conectados externamente à placa de potência.

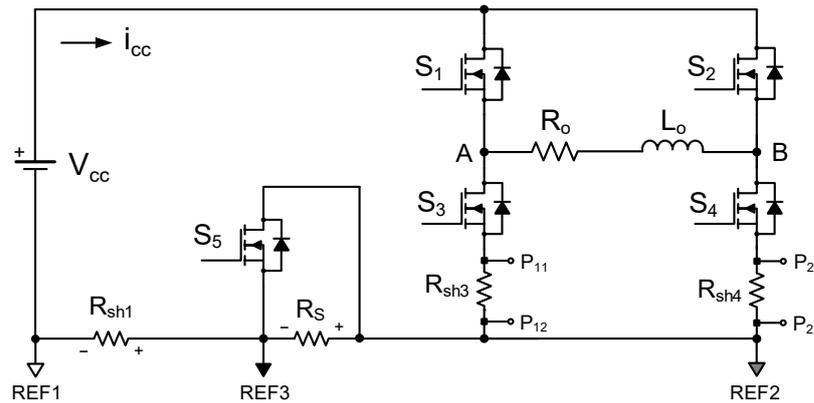


Figura 5.6 – Placa de potência: circuito do VSI com o limitador de corrente de curto-circuito.

A Figura 5.7 apresenta uma vista parcial da placa de circuito impresso que contém os circuitos de potência do inversor e o circuito de *driver* dos seus interruptores. O circuito de comando do interruptor auxiliar S_5 , que fazia parte desta placa, foi montado posteriormente em uma placa separada, que aparece em destaque no plano inferior da Figura. 5.7.

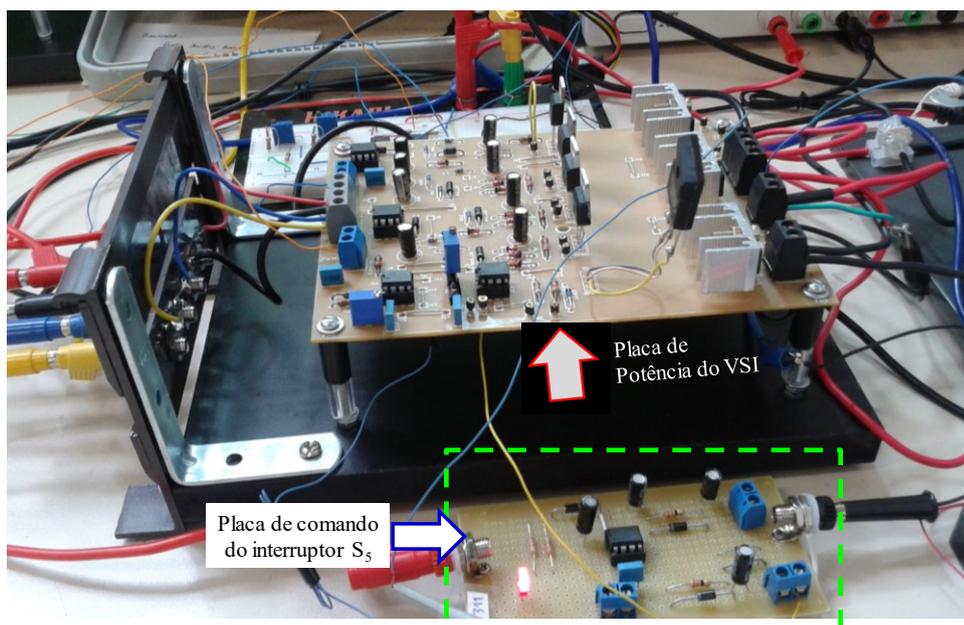


Figura 5.7 – Vista das placas de potência do VSI e do circuito de comando do interruptor auxiliar (S_5).

A placa de potência atual é apresentada na Figura 5.8, onde foram fixados conectores para os interruptores S_1 a S_4 do VSI, facilitando a sua substituição durante os testes de falha de SC. Com esta alteração, por questão de espaço, os resistores *shunt* R_{sh1} , R_{sh3} e R_{sh4} foram deslocados para a parte inferior da placa.

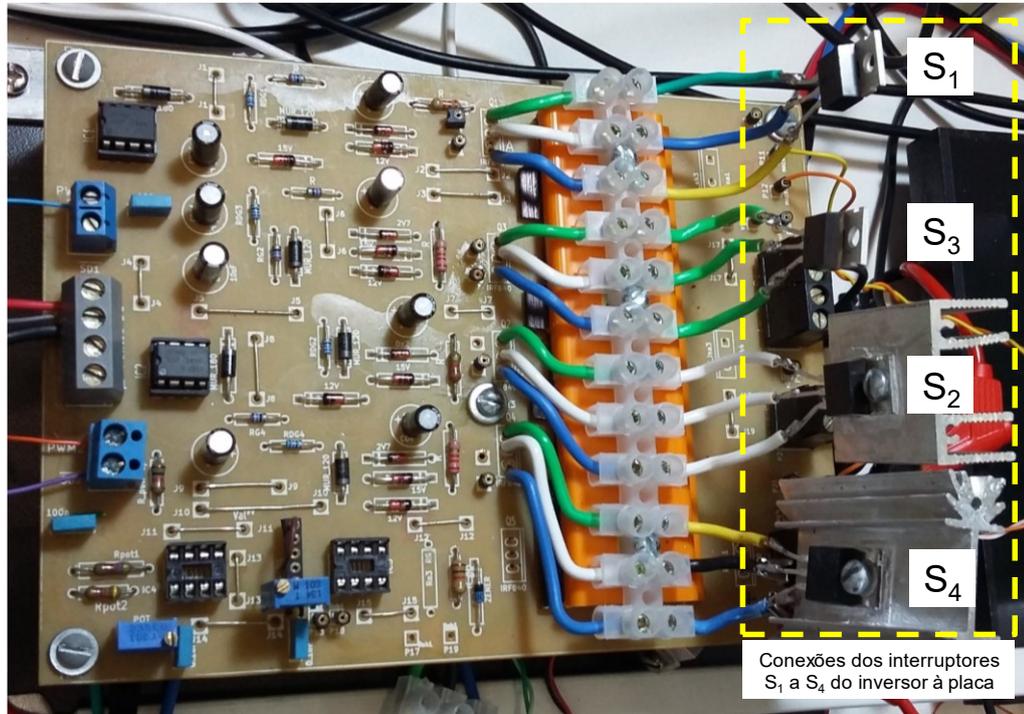


Figura 5.8 – Vista parcial da placa de potência, com destaque para as conexões dos interruptores do VSI.

5.3.1.1 – Resistor limitador de corrente e componentes da carga R_o - L_o

O resistor limitador de corrente R_S (23,5 ohms) e o resistor da carga R_o (47 ohms) foram implementados com reostatos de 0 a 100 ohms (2,5 A / 500 W). Estes reostatos são adequados ao uso no protótipo, pois a corrente nominal na carga é de 1 A e a corrente máxima de SC para os testes do diagnóstico é de 2 A (o dobro do valor de pico da corrente nominal).

O indutor L_o da carga, cujo valor teórico é de 47 mH, foi obtido com a associação de 4 indutores de 185 mH em paralelo. A resistência série de cada indutor é de 20 ohms. Após a associação dos indutores L_i ($i = 1$ a 4), foi medida a sua indutância equivalente, encontrando-se $L_o = 46,96$ mH, em conformidade com (5.1).

$$\frac{1}{L_o} = \frac{1}{L_1} + \frac{1}{L_2} + \frac{1}{L_3} + \frac{1}{L_4} \quad (5.1)$$

5.3.1.2 – Interruptores do VSI e interruptor auxiliar

Os interruptores de potência utilizados para o VSI (S_1 a S_4) e para o interruptor auxiliar (S_5), são do tipo MOSFET de potência, canal N, especificamente o dispositivo IRF640 [57]. Este componente possui as características de tempo de comutação indicadas na Tabela 5.2.

Tabela 5.2 – Tempos de comutação do MOSFET IRF640 [57].

| | Parâmetro | Mín. | Tip. | Máx. | Unid. | Condições de teste |
|--------------|-------------------------------|------|------|------|-------|-------------------------|
| $t_{d(on)}$ | Tempo de atraso para ligar | - | 14 | - | ns | $V_{DD} = 100\text{ V}$ |
| t_r | Tempo de subida | - | 51 | - | | $I_D = 18,0\text{ A}$ |
| $t_{d(off)}$ | Tempo de atraso para desligar | - | 45 | - | | $R_G = 9,1\ \Omega$ |
| t_f | Tempo de descida | - | 36 | - | | $R_D = 5,4\ \Omega$ |

Fonte: IRF640 - Document Number: 91036. S15-2667- Rev. C, 16-Nov-15. Vishay Siliconix.

5.3.1.3 – Circuito de comando PWM dos interruptores do inversor

Para o comando dos interruptores do inversor foi utilizado o CI IR2184, da *International Rectifier* [60]. Este CI se aplica ao comando de interruptores do tipo MOSFET e IGBT, conectados em meia-ponte, como mostra a Figura 5.9, ou em ponte completa.

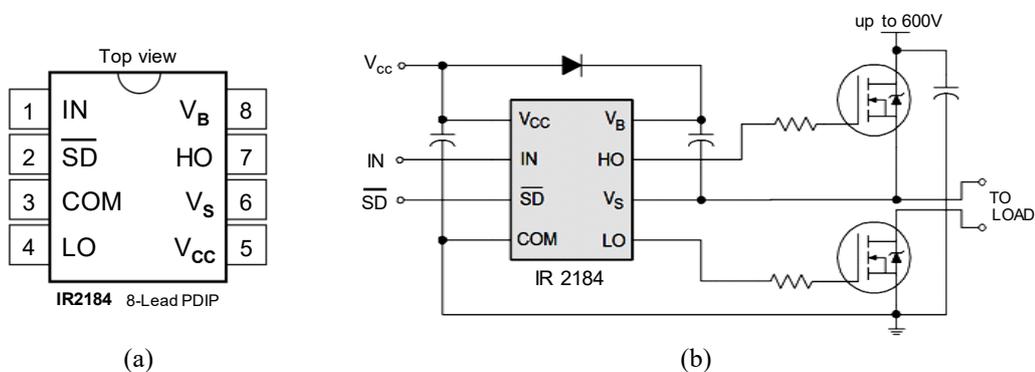


Figura 5.9 – (a) Pinagem do CI IR2184. (b) Inversor meia-ponte comandado pelo CI IR2184 [60].

As principais características do circuito de comando com o CI IR2184 são [61]: (1) é desenvolvido com a configuração *bootstrap* para interruptores operando em modo complementar; (2) produz internamente o sinal complementar e um tempo morto com intervalo fixo de aproximadamente 520 ns e (3) permite o uso de uma proteção externa, através do uso do pino 2 (\overline{SD} , *shut down*), que ativo em nível baixo, desabilita as saídas dos pinos 4 e 7 do CI.

No inversor monofásico em ponte completa os interruptores em cada braço operam de modo complementar, o que requer a geração de pulsos de comando com referências de tensão diferentes para os interruptores superiores do braço, S_1 e S_2 . Os interruptores inferiores do

inversor, S_3 e S_4 , estão conectados ao potencial de referência de tensão do inversor, REF2. Na Figura 5.10 é apresentado o circuito parcial de comando (ou *driver*) dos interruptores S_1 e S_3 (módulo 1).

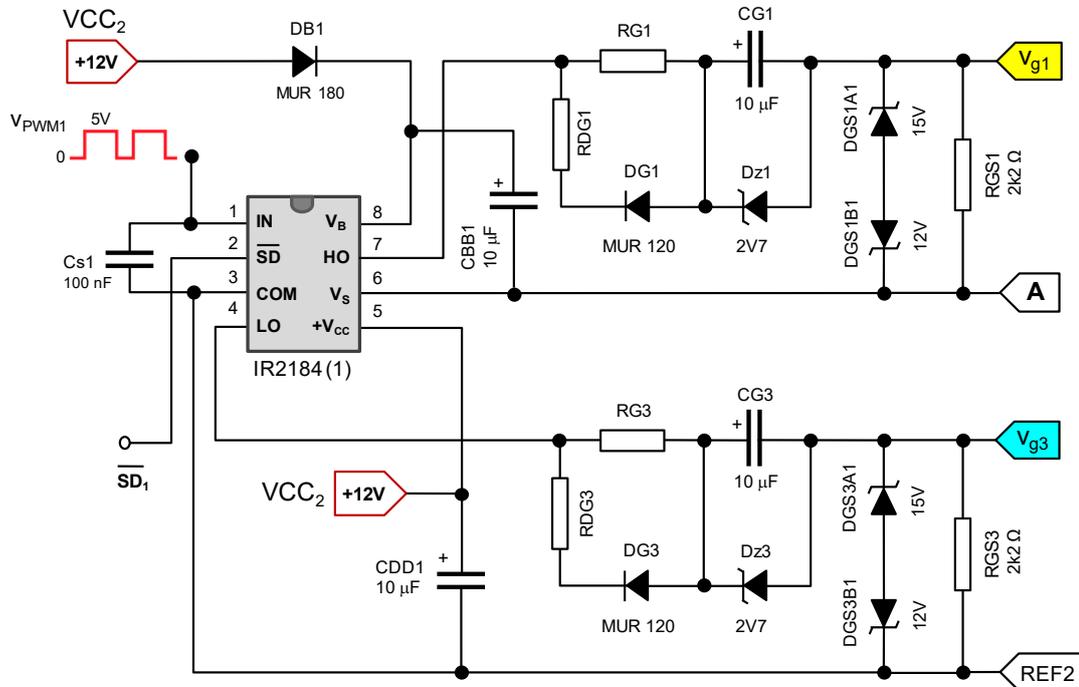


Figura 5.10 – Circuito de comando dos interruptores S_1 e S_3 do inversor fonte de tensão [61].

O segundo módulo do *driver*, para o comando de S_2 e S_4 , é idêntico ao módulo 1, devido à simetria do VSI. Os componentes adicionais nos circuitos de comando de cada interruptor, ligados aos pinos 3-4 e 6-7, foram dispostos de acordo com a metodologia adotada em [61]. O sinal do pino 1, V_{PWM1} , é obtido através de um circuito conformador de pulsos, os quais são modulados por deslocamento de fase (*phase shift modulation*). Os sinais dos pinos 7 (HO, *high side*) e 4 (LO, *low side*) são aplicados aos interruptores superior (S_1) e inferior (S_3) do braço do inversor, respectivamente. Com valor de pico em torno de 12 V, estes sinais são suficientes para garantir o disparo e a condução dos interruptores (MOSFETs) do inversor.

5.3.2 – Circuito de comando do interruptor auxiliar

O circuito de comando para o interruptor auxiliar S_5 , o qual faz parte do circuito limitador de corrente de curto-circuito, é apresentado na Figura 5.11. Para a montagem deste circuito de comando, foi utilizado também o CI IR2184.

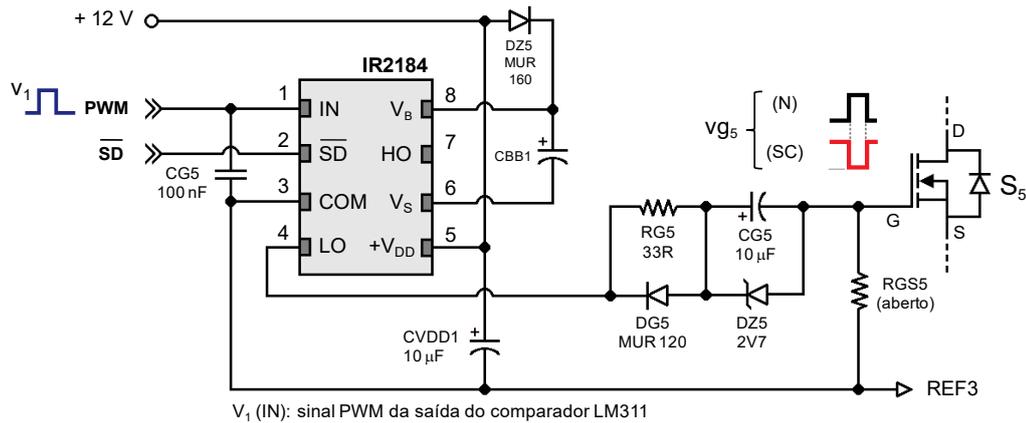


Figura 5.11 – Circuito de acionamento do interruptor auxiliar S_5 [61].

O sinal de comando é obtido no pino 4. A referência de tensão utilizada para o CI é a Ref. 3, obtida após o isolamento óptico do sinal v_{o2} , da saída do circuito comparador – bloco B₂, Figura 5.12. Como se verifica nesta figura, a referência de tensão REF3 é adotada para o terminal de fonte (S) do MOSFET utilizado como interruptor auxiliar (S_5).

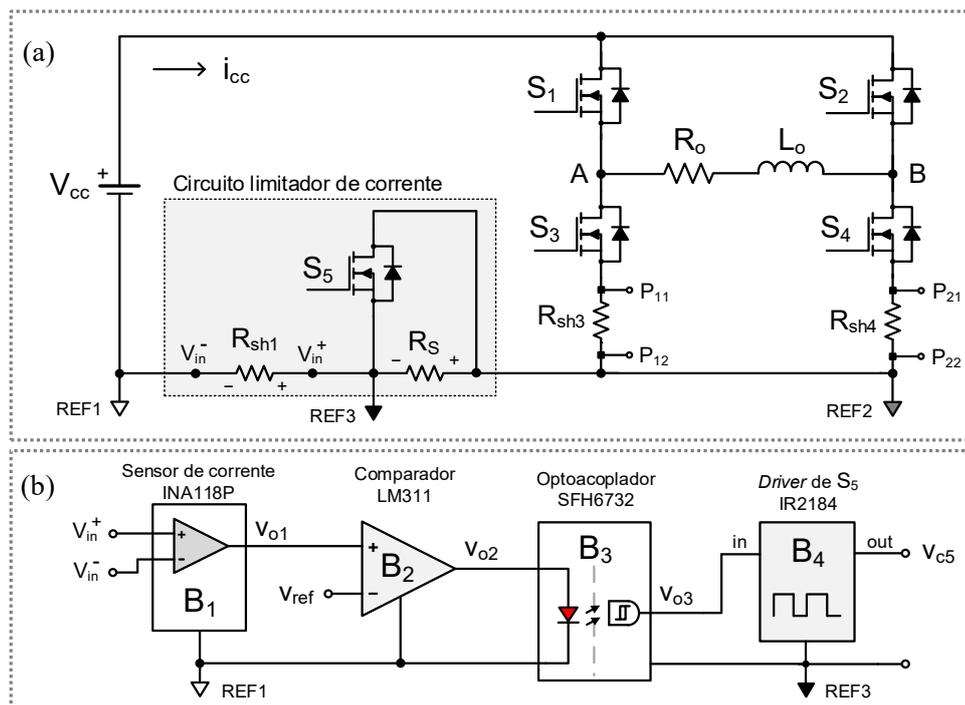


Figura 5.12 – (a) Circuito de potência do VSI. (b) Blocos B₁ a B₄: circuitos de condicionamento da corrente do barramento CC e de comando do interruptor auxiliar S_5 .

5.3.3 – Circuito de medição da corrente no barramento CC

A medição das correntes no barramento CC e nos interruptores S_3 e S_4 do VSI foi efetuada com o uso de CIs amplificadores de instrumentação. A corrente do barramento CC, i_{cc} , é medida através do CI INA118P [62], como visto na Figura 5.12, bloco B₁. Este CI é conectado ao

resistor *shunt* R_{sh1} através dos pinos 2 e 3, como visto na Figura 5.13a. O resistor *shunt* R_{sh1} tem encapsulamento TO-220, o que facilita a sua conexão à placa de circuito impresso [63]. A sua tensão de saída amplificada é disponível no pino 6. O sinal deste pino é entregue a um circuito comparador para a geração do sinal de comando do interruptor S_5 (Figura 5.13b).

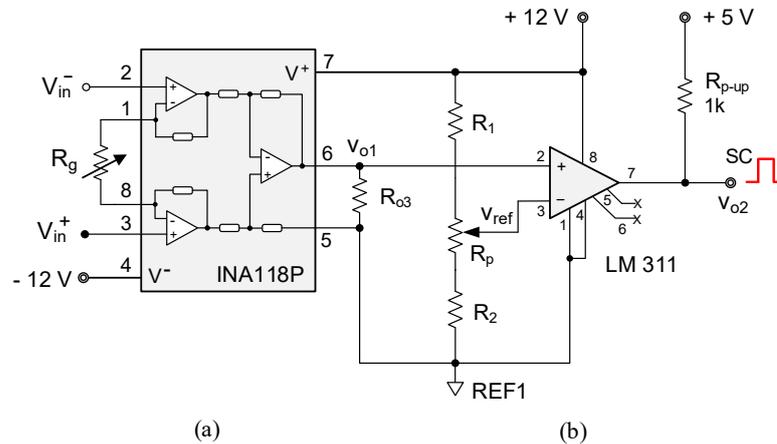


Figura 5.13 – (a) Circuito de medição de i_{cc} . (b) Comparador – geração do pulso PWM para S_5 .

Na Figura 5.14 é apresentado o diagrama interno do CI INA118P. Um resistor externo ajustável, R_G , conectado aos pinos 1 e 8, permite o ajuste do ganho (G), determinado pelo fabricante por (5.2), o qual também é definido pela razão entre a tensão de saída no pino 6, v_o , e a tensão v_{Rsh1} sobre o resistor R_{sh1} , conectado aos pinos 2 e 3.

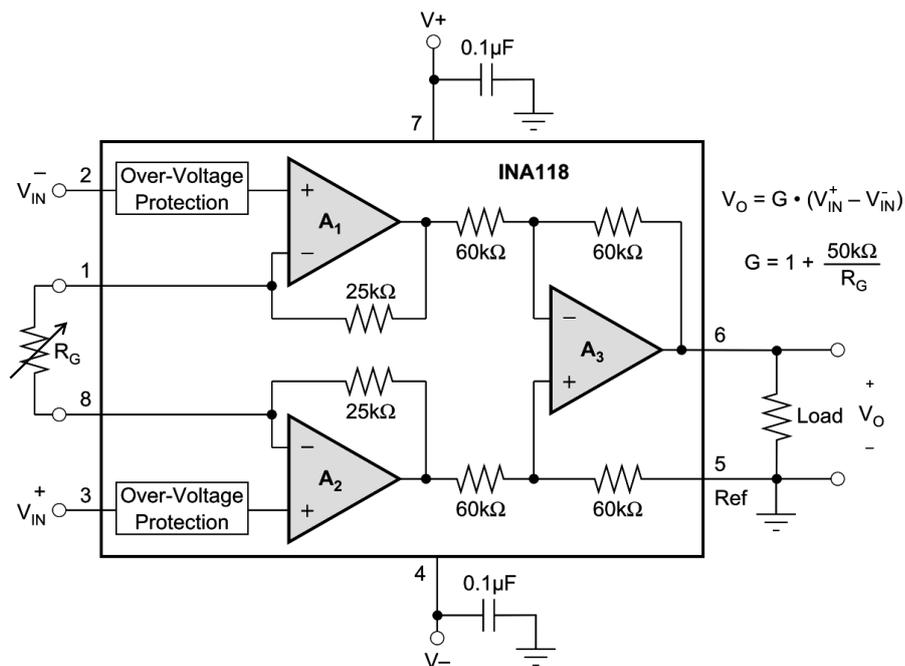


Figura 5.14 – Diagrama interno do CI INA118 e tabela com ganhos de tensão e resistor R_G correspondente [62].

$$G = \frac{v_o}{V_{Rsh1}} = 1 + \frac{50k}{R_G} \quad (5.2)$$

O valor da tensão v_{Rsh1} , no resistor *shunt* R_{sh1} , é calculado em função da corrente de curto-circuito de 2A. Nestas condições, para o resistor *shunt* R_{sh1} igual a 100 m Ω , tem-se a tensão sobre o mesmo dada por: $v_{Rsh1} = R_{sh1} \times I_{SC} = 100 \text{ m}\Omega \times 2\text{A} = 200 \text{ mV}$.

A partir de (5.2) obtém-se o valor da tensão v_o , em (5.3). Levando-se em conta que o CI INA118 é alimentado por uma tensão simétrica de $\pm 12 \text{ V}$, a tensão v_o será limitada a 10 V para a indicação de sobrecorrente no VSI. Em (5.4) tem-se o valor calculado para o ajuste do resistor R_G .

$$v_o = \left(1 + \frac{50k}{R_G} \right) \times v_{Rsh1} \quad (5.3)$$

$$R_G = \frac{50k}{\left(\frac{v_o}{v_{Rsh1}} - 1 \right)} = \frac{50k}{\left(\frac{10}{0,2} - 1 \right)} = 1020 \Omega \quad (5.4)$$

5.3.4 – Circuito de medição das correntes nos braços do VSI

Para a medição das correntes nos braços do inversor foi utilizado o CI INA193 [64], para o VSI nos modos N e SC. A Figura 5.15 mostra as conexões deste CI e do resistor *shunt* R_{sh3} , com o interruptor S_3 , por onde circula a corrente i_{s3} . As conexões para a medida da corrente no interruptor S_4 são as mesmas.

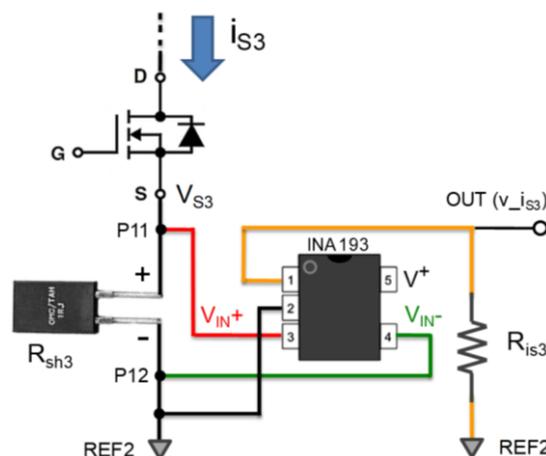


Figura 5.15 – Ligação do circuito do sensor de corrente com o CI INA193 ao braço do inversor.

A Figura 5.16a apresenta a disposição dos seus pinos e o tipo de encapsulamento, SOT-23. O esquema funcional do CI INA193 é apresentado na Figura 5.16b. O seu ganho de tensão é dado por $G = 20 \text{ V/V}$. Como este CI possui 5 pinos, é necessária uma adaptação de suas conexões, do soquete SOT23, para o soquete DIP8, como mostra a Figura 5.17.

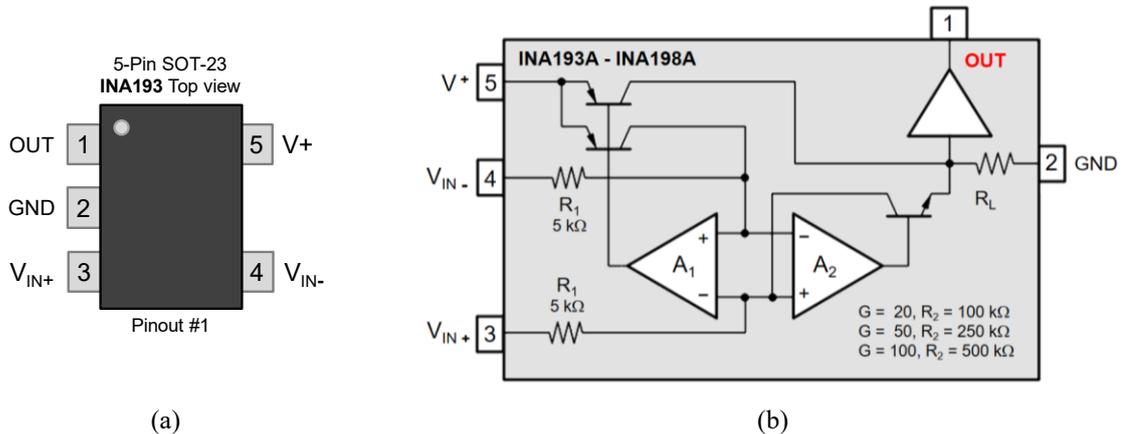


Figura 5.16. (a) Pinagem do CI INA193 – SOT-23, 5 pinos. (b) Esquema funcional [64].

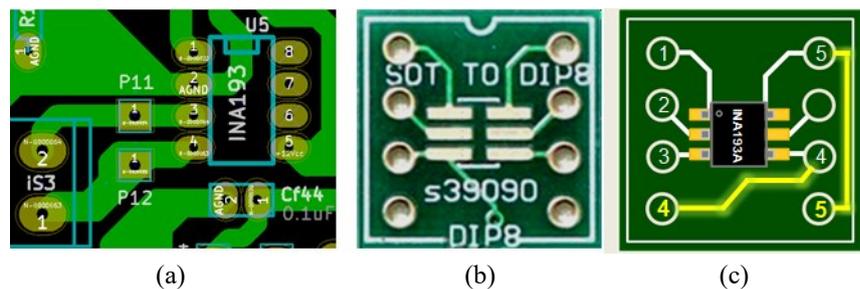


Figura 5.17 – (a) Conexão do CI INA193 na placa de condicionamento de sinais. (b) Aspecto do soquete SOT - DIP-8. (c) Adaptações do CI INA193 de 5 pinos ao soquete SOT - DIP8.

Seja uma corrente de curto circuito no interruptor S_1 , condição retratada na Figura 5.18, em que os interruptores S_2 e S_3 recebem sinal de comando e os interruptores S_4 e S_5 estão desligados. Nesta situação, tem-se $i_{S1_SC} = i_{S3_SC} = 2 \text{ A}$ (valor limitado por R_S). A tensão no resistor *shunt* R_{sh3} é dada por: $V_{Rsh3} = V_{P11-P12} = R_{sh3} \times i_{S3_SC} = 100 \text{ m}\Omega \times 2,0 \text{ A} = 200 \text{ mV}$.

Para um ganho $G = 20 \text{ V/V}$: $V_{iS3} (\text{pino } 1) = 20 \times 0,2 \text{ V} = 4,0 \text{ V}$.

5.3.5 – Circuito de aquisição e de condicionamento de sinais

Foi projetada uma placa para a aquisição e condicionamento dos sinais de diagnóstico, a qual possui sensores de corrente para o inversor em operação normal e com falha de curto-circuito em seus interruptores. Cada braço do inversor conta com uma interface de isolamento ótico.

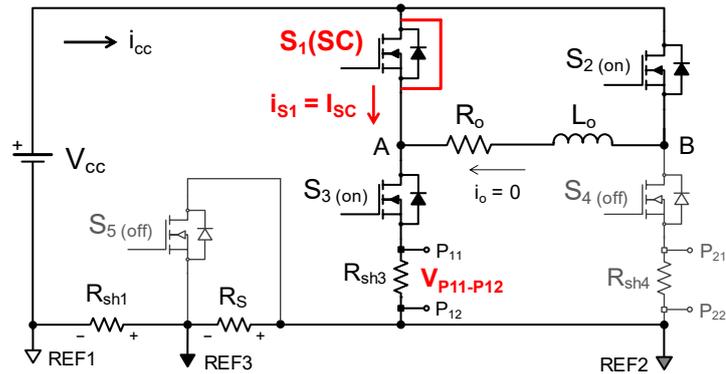


Figura 5.18 – Tensão nos terminais P₁₁ e P₁₂ do resistor shunt R_{sh3}, para SC no interruptor S₁.

5.3.5.1 – Circuitos da placa de aquisição e condicionamento de sinais

O sinal da corrente em cada braço do inversor, após a sua medição no CI INA193, é transmitido a um circuito de aquisição e condicionamento. Este processo obedece a 5 etapas, como mostra a Figura 5.19 (corrente no interruptor S₃). O mesmo se aplica para S₄.

- Etapa 1: o sinal do resistor *shunt* (R_{sh3}) é medido no CI INA193;
- Etapa 2: ajuste da tensão de referência v_{ref} para o CI comparador, LM311, através do CI LM317, regulador de tensão ajustável;
- Etapa 3: circuito *buffer* com o CI LM318, o qual minimiza interferências entre os estágios 1 e 4 (filtro RC);
- Etapa 4: filtragem do sinal de saída do CI INA193;
- Etapa 5: comparação entre os sinais v_{ref} e v_{iS3nf}, para geração do pulso que define o diagnóstico de falha de curto-circuito no interruptor, o sinal v_{i3}.

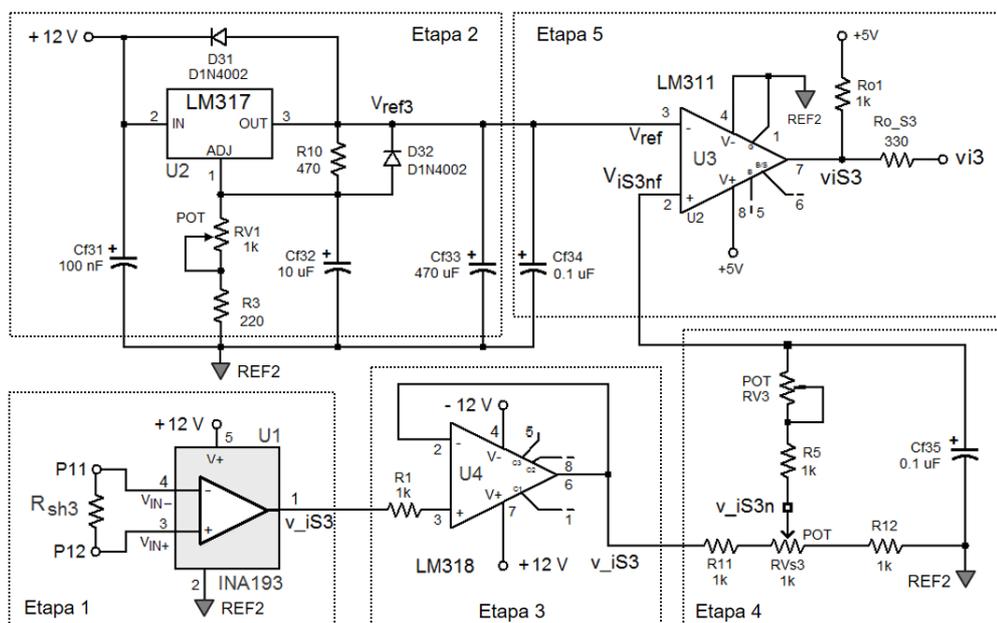


Figura 5.19 – Condicionamento da corrente no interruptor S₃.

5.3.6 – Circuito do optoacoplador

O isolamento óptico dos sinais do circuito de comando dos interruptores S_3 e S_4 foi efetuado através do optoacoplador SFH6732 - VISHAY® [65]. Este optoacoplador foi especificado e selecionado, dentre algumas opções, levando em conta questões de custo e de suas características, algumas destas sendo listadas neste texto:

- (1) circuito *buffer* em sua estrutura interna;
- (2) compatibilidade com os padrões lógicos TTL, LSTTL e CMOS;
- (3) faixa de alimentação de 4,5 V a 15 V;
- (4) baixa corrente de entrada (1,6 mA a 5 mA) e
- (5) taxa de transferência de 5 Mbits/s.

A pinagem do CI SFH6732, com encapsulamento DIP8, é apresentada na Figura 5.20 e as suas características de chaveamento estão apresentadas na Tabela 5.3.

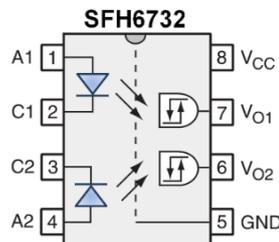


Figura 5.20 – Pinagem do CI optoacoplador SFH6732 [65].

Tabela 5.3 – Características de chaveamento do CI SFH6732 - VISHAY® [65].

| CARACTERÍSTICAS DE CHAVEAMENTO | | | | | | |
|--|-----------------------|-----------|------|------|------|-------|
| PARÂMETRO | CONDIÇÃO DE TESTE | SÍMBOLO | MIN. | TIP. | MÁ X | UNID. |
| Tempo de atraso de propagação para saída em nível lógico baixo | sem capacitor de pico | t_{PHL} | | 120 | | ns |
| | com capacitor de pico | t_{PHL} | | 115 | 300 | ns |
| | sem capacitor de pico | t_{PHL} | | 125 | | ns |
| | com capacitor de pico | t_{PHL} | | 90 | 300 | ns |
| Tempo de subida do sinal de saída | 10 % a 90 % | t_r | | 40 | | ns |
| Tempo de descida do sinal de saída | 10 % a 90 % | t_f | | 10 | | ns |

5.3.7 – Circuito de diagnóstico digital de falhas de curto-circuito

O circuito de diagnóstico, digital, para a detecção e localização das falhas de SC nos interruptores do VSI é apresentado na Figura 5.21.

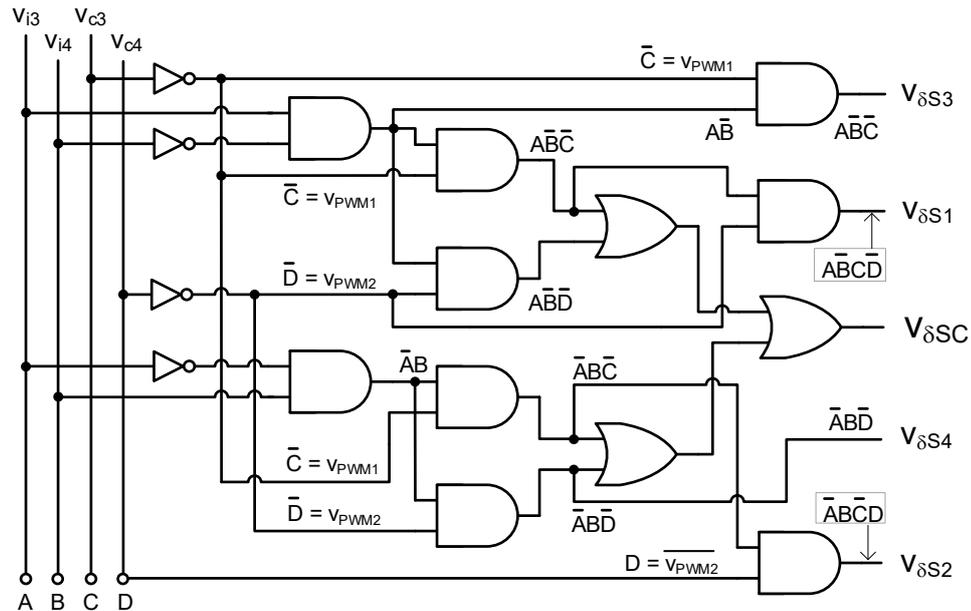


Figura 5.21 – Esquema do circuito digital de detecção e localização de falhas de SC no VSI.

Os seus sinais de entrada são as tensões v_{i3} , v_{i4} , v_{c3} , v_{c4} , renomeadas como A, B, C e D, e seus valores complementares. Os sinais de saída são as funções de localização das falhas de curto-circuito do VSI, $v_{\delta S1}$ a $v_{\delta S4}$, e a função de diagnóstico, $v_{\delta SC}$. Os sinais de tensão v_{i3} e v_{i4} são obtidos da conversão dos sinais de corrente i_3 e i_4 , após a sua medida nos resistores *shunt* R_{sh3} e R_{sh4} e adequado condicionamento. Estes sinais representam as correntes i_3 e i_4 , nos interruptores S_3 e S_4 do VSI, respectivamente, para os modos N e SC de operação. Para o modo N, os sinais v_{i3} e v_{i4} apresentam nível baixo (0 V) e, para o modo SC, nível alto (5 V). Os sinais v_{c3} e v_{c4} , digitais, constituem os sinais de comando dos interruptores S_3 e S_4 , obtidos após a inversão dos sinais de entrada v_{PWM1} e v_{PWM2} dos *drivers* dos interruptores S_1 a S_4 do VSI.

5.4 – Resultados Experimentais

Neste item são apresentadas as medidas das formas de onda: (1) das tensões de comando dos interruptores do VSI e do interruptor auxiliar (circuito de proteção); (2) da tensão e da corrente na carga e em outros pontos de interesse do circuito de potência; (3) dos circuitos de aquisição e de condicionamento de sinais e (4) dos sinais de diagnóstico de falhas isoladas de SC nos interruptores S_1 a S_4 . Estas medidas são apresentadas para a operação normal (N) e para a operação em modo de falha de curto-circuito (SC) do inversor.

A fim de se comparar os resultados experimentais com os resultados de simulação, foram selecionadas algumas formas de onda que representam situações de sobrecorrente no

barramento CC e de detecção e localização de falha de SC nos interruptores do VSI. Estes sinais estão listados na Tabela 5.4.

Tabela 5.4 – Listagem dos sinais de simulação e experimentais do VSI para efeitos de comparação.

| Situação e formas de onda | Resultado de simulação | Resultado Experimental |
|---|------------------------|------------------------|
| Interruptor S_1 em falha de SC: sinais i_{S1} , V_{ref} , V_{o1} e V_{o2} | Figura 4.10, pág. 66 | Figura 5.35, pág. 107 |
| Interruptor S_3 em falha de SC: sinais i_{S3} , V_{ref} , V_{o1} e V_{o2} | Figura 4.14, pág. 69 | Figura 5.36, pág. 108 |
| Falhas isoladas de SC (S_1 a S_4): sincronismo entre os sinais de localização ($v_{\delta S1}$ a $v_{\delta S4}$) e de detecção ($v_{\delta SC}$) | Figura 4.21, pág. 82 | Figura 5.42, pág. 112 |
| Diagnóstico de falha de SC em S_1 . Sinais: i_{S1} , V_{RS} , $V_{\delta SC}$ e $v_{\delta S1}$ | Figura 4.22, pág. 83 | Figura 5.37, pág. 109 |
| Diagnóstico de falha de SC em S_3 . Sinais: i_{S3} , V_{RS} , $V_{\delta SC}$ e $v_{\delta S3}$ | Figura 4.23, pág. 83 | Figura 5.40, pág. 110 |

5.4.1 - Medidas dos sinais de comando dos interruptores do VSI

A Figura 5.22 apresenta o esquema do circuito de comando dos interruptores do VSI. Os sinais v_{o1} e v_{o2} são obtidos em um circuito conformador de pulsos, por deslocamento de fase (*phase shifted*). As medidas efetuadas dos sinais v_{tri} (sinal triangular, obtido de um gerador de sinais), v_{c1} e v_{c2} (sinais de referência) e dos sinais v_{o1} e v_{o2} são efetuadas conforme o esquema da Figura 5.23.

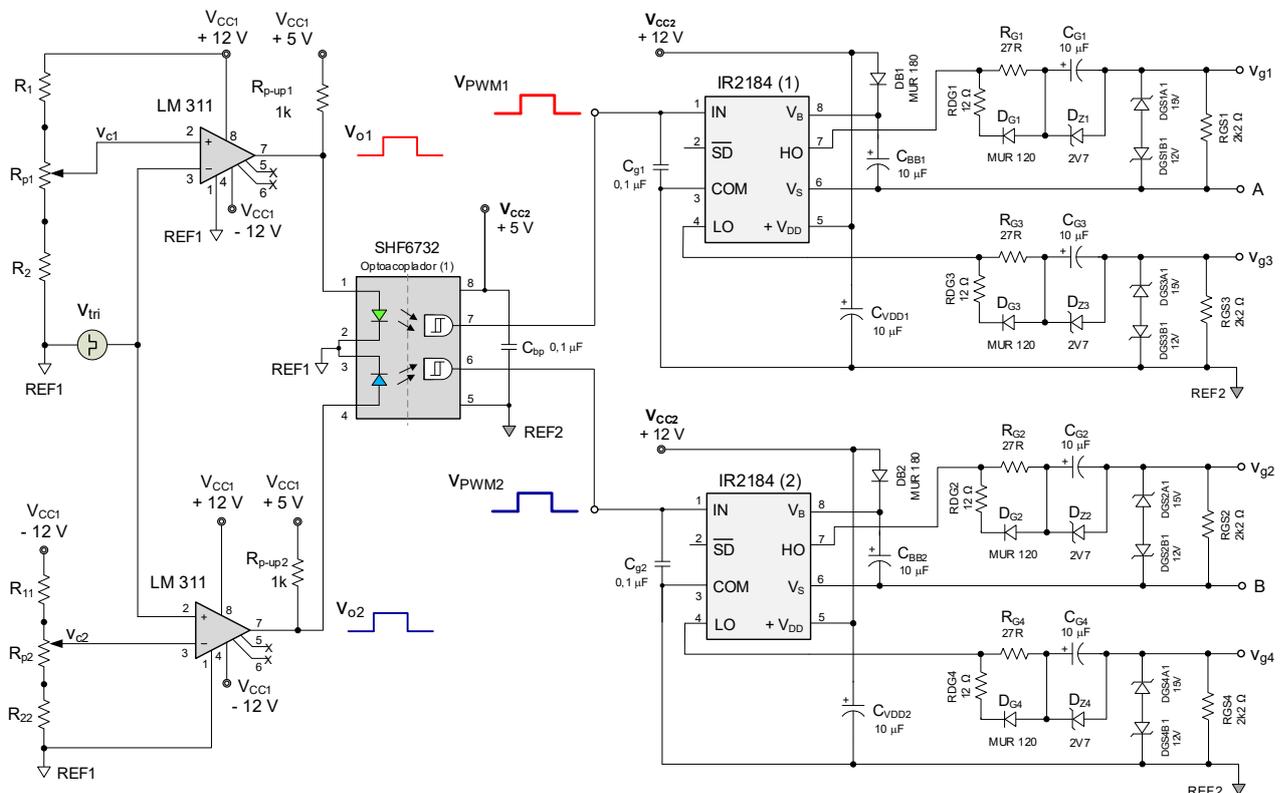


Figura 5.22 – Esquema do Drive IR2184 para comando dos interruptores do VSI.

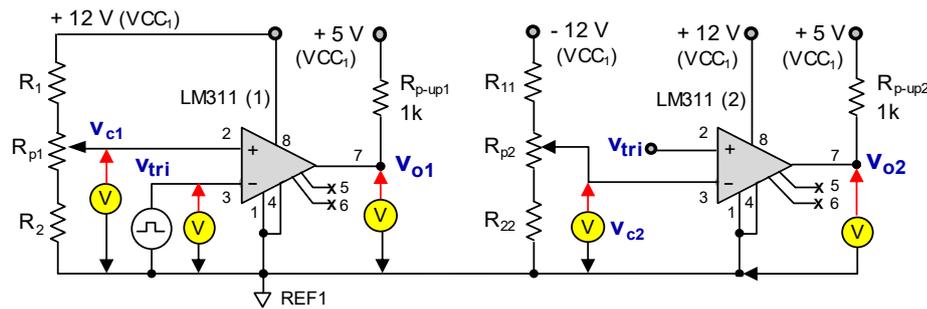
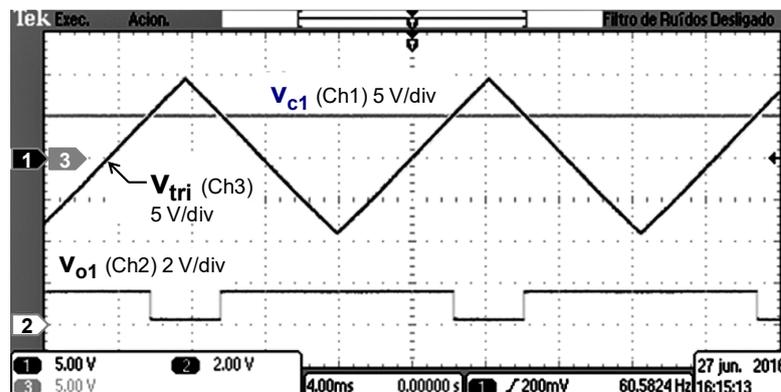


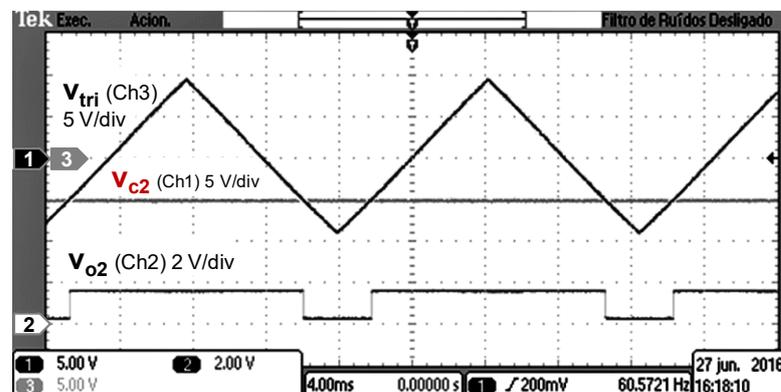
Figura 5.23 – Circuito conformador de pulsos: medidas dos sinais v_{tri} , v_{c1} , v_{c2} , v_{o1} e v_{o2} .

Nas Figuras 5.24 e 5.25 são apresentadas as formas de onda v_{o1} e v_{o2} , obtidas pela comparação dos sinais v_{tri} com v_{c1} e v_{tri} com v_{c2} , respectivamente. Estes sinais são aplicados nas entradas 1 e 4 do optoacoplador duplo SHF6732.

Os sinais v_{PWM1} e v_{PWM2} , obtidos nas saídas 7 e 6 do optoacoplador, respectivamente, são apresentados na Figura 5.25. Eles são os sinais de entrada para os CIs IR2184(1) e IR2184(2), respectivamente, do circuito de comando dos interruptores S_1 a S_4 do inversor, conforme apresentado na Figura 5.22.



(a)



(b)

Figura 5.24 – (a) Comparação dos sinais v_{tri} e v_{c1} e geração de v_{o1} . (b) Comparação de v_{tri} e v_{c2} e geração de v_{o2} .

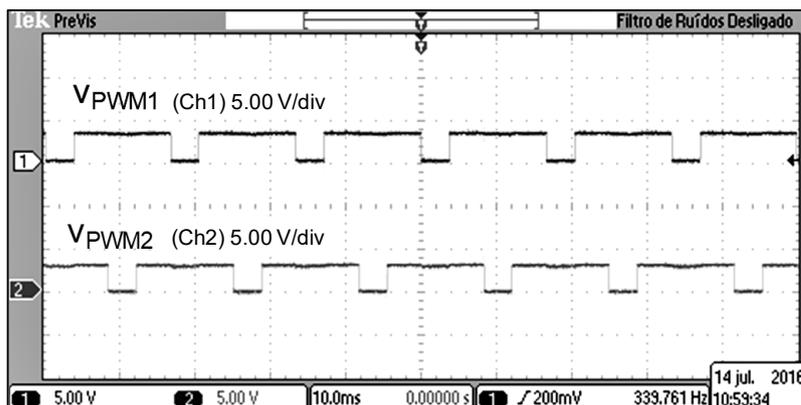


Figura 5.25 – Sinais de entrada (pino 1) dos CIs IR2184.

5.4.2 – Medidas dos sinais no circuito de potência do VSI

5.4.2.1 – Modo de operação Normal (N)

a) Formas de onda da tensão e da corrente na carga

Com os sinais de modulação no modo *phase shifted* impostos aos interruptores do VSI se obtém uma tensão quase-quadrada (v_{AB}) na carga conectada aos terminais A e B. Na Figura 5.26 estão dispostos os instrumentos para a medição de v_{AB} e da corrente na carga, i_o .

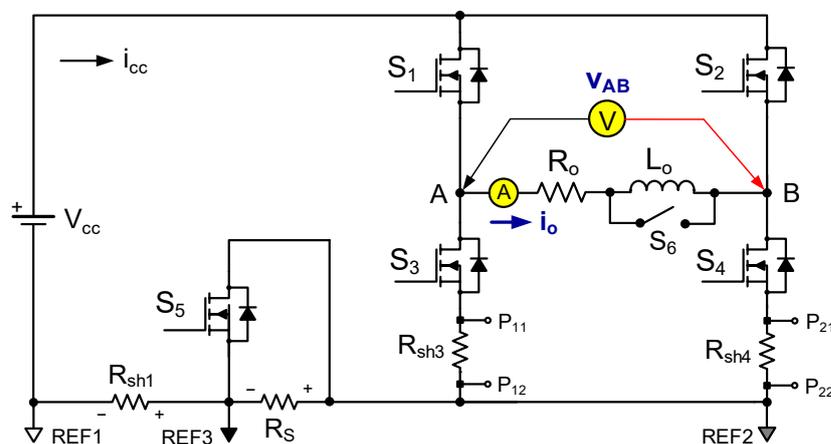


Figura 5.26 – Medição da tensão e da corrente na carga do VSI.

A formas de onda da tensão v_{AB} e da corrente i_o foram medidas para uma carga indutiva, com o interruptor manual S_6 , na Figura 5.26, aberto. Estes sinais estão representados na Figura 5.27. O valor de pico de v_{AB} é de aproximadamente 48V – esta redução é devida às quedas de tensão nos pares de interruptores em condução e no interruptor auxiliar, S_5 .

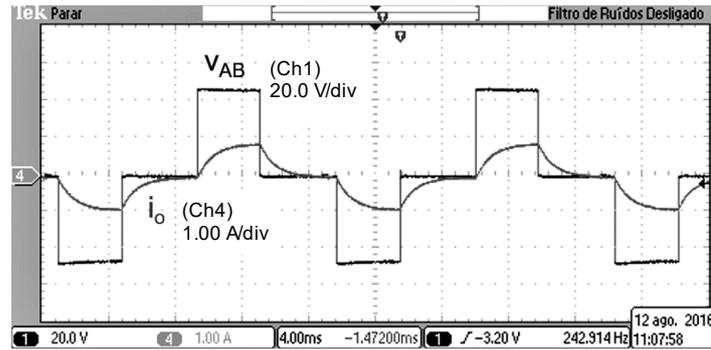


Figura 5.27 – Formas de onda da corrente i_o e da tensão na carga, v_{AB} , para o VSI no modo N.

b) Formas de onda da tensão no resistor limitador (v_{RS})

Com o objetivo de verificar a operação do circuito limitador de corrente, foram efetuadas medidas do sinal da tensão no resistor limitador R_S (v_{RS}), no modo de operação normal. Neste modo de operação, o interruptor auxiliar S_5 permanece ligado ininterruptamente.

O sinal v_{RS} foi medido em duas situações: com a corrente na carga (i_o) do VSI e com os sinais v_{g3} e v_{g4} , dos terminais de *gate* dos interruptores inferiores dos braços do VSI. Estas medidas estão apresentadas no esquema do circuito de potência da Figura 5.28. Com o interruptor manual S_6 fechado, obtém-se as medidas destes sinais com carga resistiva e, com S_6 aberto, com carga indutiva.

As formas de onda de i_o e da tensão v_{RS} são apresentadas para: carga resistiva, na Figura 5.29a, e carga indutiva, na Figura 5.29b, para o VSI operando no modo N. Em ambas as medidas, a corrente na carga tem o seu valor limitado a $\pm I_N$ e isto ocorre quando os pares de interruptores S_1 - S_4 e S_2 - S_3 do VSI estão em condução, juntamente com o interruptor auxiliar S_5 . O sinal da tensão no resistor R_S tem nível alto sempre que um par de interruptores do VSI conduz. O valor máximo desta tensão é próximo ao valor da tensão de saturação v_{DS} do interruptor S_5 .

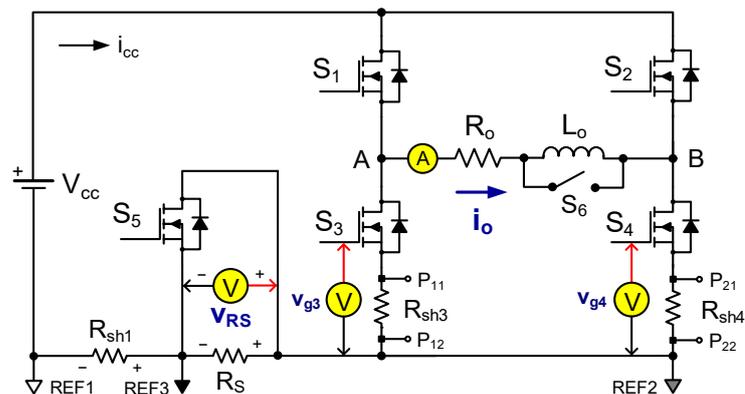


Figura 5.28 – Medição da corrente na carga, i_o , e da tensão v_{RS} .

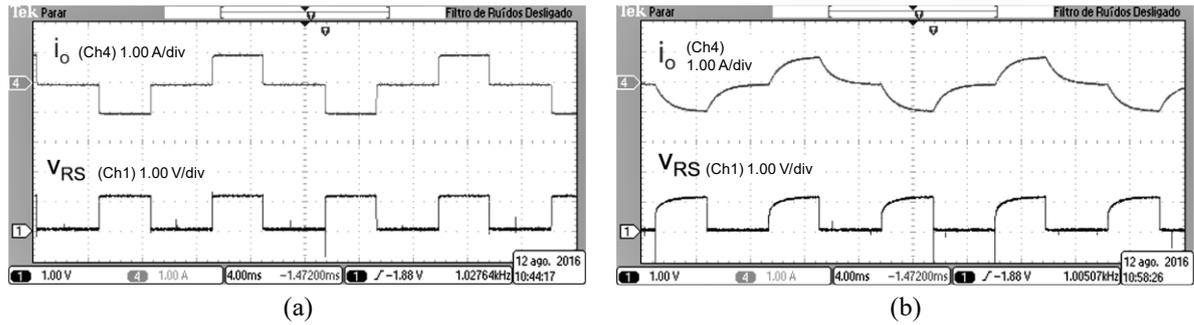


Figura 5.29 – Sinais da corrente i_o e da tensão V_{RS} , para: (a) carga resistiva e (b) carga indutiva.

As formas de onda de v_{g3} , v_{g4} e da tensão v_{RS} , para carga resistiva, são mostradas na Figura 5.30a. Os sinais v_{g3} e v_{g4} são modulados em conformidade com os sinais v_{c3} e v_{c4} , apresentados na Figura 5.30b (resultados de simulação). Observa-se que v_{c3} e v_{c4} apresentam nível alto simultaneamente com os sinais v_{c2} e v_{c1} , respectivamente. O sinal v_{RS} , na Figura 5.30a, apresenta nível alto igual à tensão de saturação v_{DS} do interruptor auxiliar S_5 , por onde circula a corrente do barramento CC do inversor.

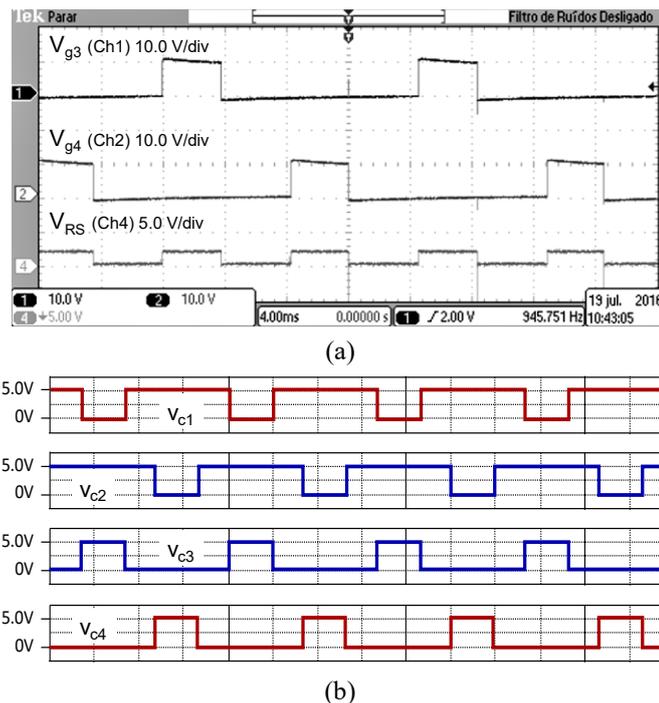


Figura 5.30 – Sinais das tensões v_{g3} , v_{g4} e v_{RS} . (b) Sinais de comando dos interruptores do VSI (simulação).

c) Formas de onda das tensões nos resistores shunt R_{sh3} e R_{sh4}

A Figura 5.31 apresenta as formas de onda das tensões nos resistores shunt R_{sh3} e R_{sh4} do VSI (carga resistiva). Elas representam as correntes nos interruptores S_3 e S_4 , respectivamente. No modo N, tem-se o valor de pico para estas tensões dado por: $V_{Rsh3 \max} = V_{Rsh4 \max} = I_N \times R_{sh} = 1A \times 100 \text{ m}\Omega = 100 \text{ mV}$.

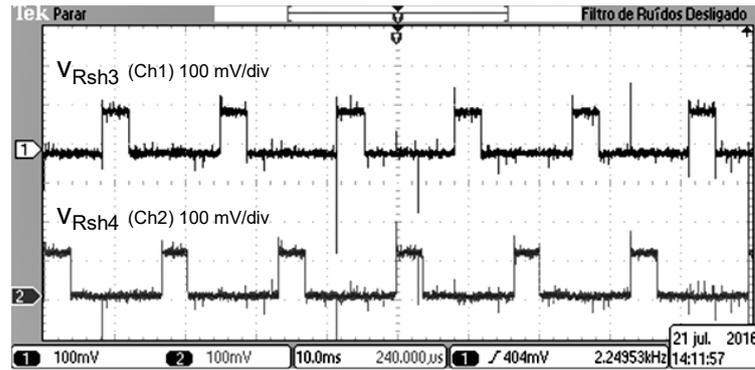


Figura 5.31 – Sinais das tensões v_{Rsh3} e v_{Rsh4} .

5.4.2.2 – Modo de operação com falha de curto-circuito (SC)

Neste item serão apresentadas, para o VSI operando no modo SC, as seguintes formas de onda: corrente no barramento CC, tensão v_{RS} no circuito de proteção, tensão de comando do interruptor auxiliar e tensões de saída do circuito de diagnóstico digital. Estas medidas são tomadas para cada interruptor do VSI em falha. Devido à simetria do VSI, são apresentadas somente as formas de onda referentes às falhas de SC dos interruptores do braço S_1 - S_3 .

a) Corrente no barramento CC: medição e limitação

No VSI, a corrente que circula em qualquer interruptor, nos modos N e SC, é a corrente do barramento CC, i_{cc} , como indicada no esquema da Figura 5.32. Neste esquema está destacado um circuito limitador de corrente, constituído pelos componentes: interruptor auxiliar S_5 , resistor limitador R_S e resistor shunt R_{sh1} .

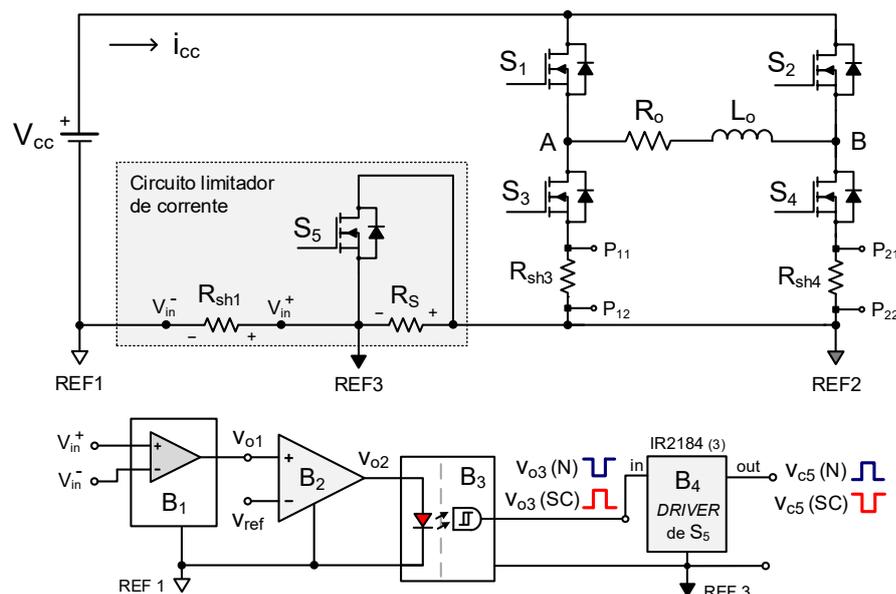


Figura 5.32 – Circuito de potência do VSI, com destaque para o circuito limitador de corrente.

A limitação da corrente do barramento CC é efetuada pelo resistor R_S . O circuito limitador opera com base na medição contínua da corrente i_{cc} , no resistor shunt R_{sh1} . No circuito B_1 , cujo sinal de saída é v_{o1} , ocorre o condicionamento desta corrente. No circuito B_2 o sinal v_{o1} é comparado com o sinal de referência v_{ref} . Desta comparação se obtém o sinal v_{o2} . O bloco B_3 , na Figura 5.32, faz o isolamento elétrico entre os sinais v_{o2} e v_{o3} , o qual é condicionado no bloco B_4 . Neste bloco se obtém o sinal de comando para o interruptor auxiliar S_5 (sinal v_{c5}).

No modo N, o interruptor S_5 opera ligado permanentemente, pois, em B_2 , $v_{o1} < V_{ref}$. Logo, o sinal de saída v_{o2} está em nível baixo, assim como o sinal v_{o3} , na entrada do *driver* B_4 . A saída de B_4 ocorre em nível alto, devido à função inversora do pino 4 do CI IR2184 (3).

No modo SC, ocorre uma sobrecorrente no barramento CC. Nesta condição, tem-se $v_{o1} > v_{ref}$ no comparador B_2 e os sinais v_{o2} e v_{o3} em nível alto. Com isso, o sinal de saída no driver B_4 , v_{c5} , está em nível lógico baixo. O interruptor auxiliar S_5 é desligado e o resistor limitador R_S é conectado ao caminho da corrente i_{cc} . O valor máximo da corrente i_{cc} será I_{SC} . Logo, os demais interruptores do VSI ficam protegidos pela ação do circuito limitador de corrente. A corrente de SC no barramento CC circula pelos resistores shunt R_{sh3} ou R_{sh4} , dos braços S_1 - S_3 , ou S_2 - S_4 , respectivamente, em função do interruptor que está em falha de SC.

As Figuras 5.33a e 5.33b apresentam, respectivamente, as formas de onda dos sinais v_{o2} e v_{c5} para as condições de SC nos interruptores S_1 e S_3 . Em ambas as figuras, o sinal v_{o2} está em nível alto nos intervalos designados por SC, quando ocorre o SC no barramento CC.

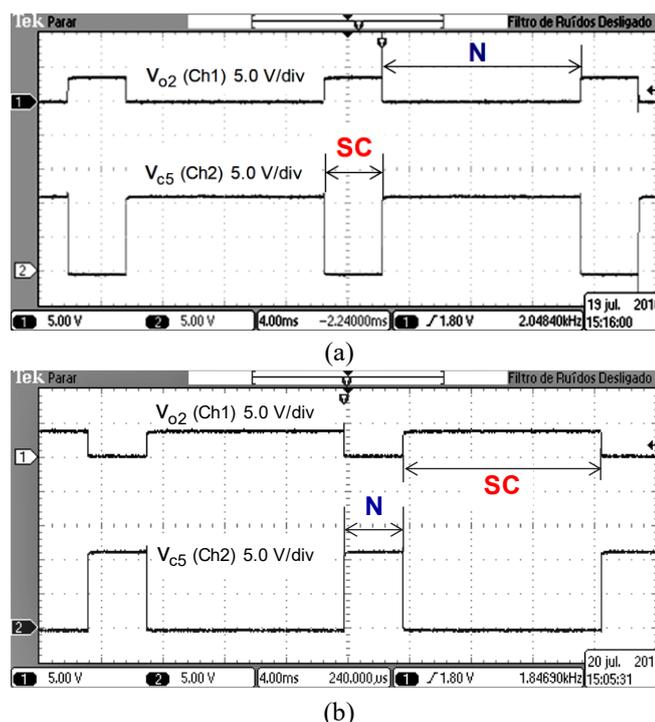


Figura 5.33 – Tensões v_{o2} , saída de B_2 , e v_{c5} , sinal de comando de S_5 , para (a) S_1 em SC; (b) S_3 em SC.

Para a condição de SC em S_1 (Figura 5.33a), nos intervalos SC os interruptores S_3 , no mesmo braço de S_1 e S_2 , no outro braço, recebem sinal de comando. O sinal de comando v_{c5} , em sincronismo com v_{o2} , está em nível baixo, o que desliga o interruptor S_5 . A corrente de SC é desviada para o resistor R_S , limitada a I_{SC} . Os sinais v_{o2} e v_{c5} também são complementares para o interruptor S_3 em SC, como se verifica na Figura 5.33b. A diferença na duração do intervalo de SC para os interruptores S_1 e S_3 é devida à modulação dos sinais de comando impostos aos interruptores do VSI.

b) Interruptor S_1 sob falha de SC

O circuito da Figura 5.34 apresenta a condição de falha de SC no interruptor S_1 . Os interruptores S_2 e S_3 recebem sinal de comando e os interruptores S_4 e S_5 estão desligados. A corrente no interruptor S_1 é também a corrente no barramento CC do VSI, ou seja, $i_{cc} = I_{SC}$. Foram medidos os seguintes sinais, apresentados na Figura 5.35: corrente no interruptor S_1 , i_{S1} ; tensões v_{ref} e tensões de saída v_{o1} e v_{o2} , dos blocos B_1 e B_2 , respectivamente.

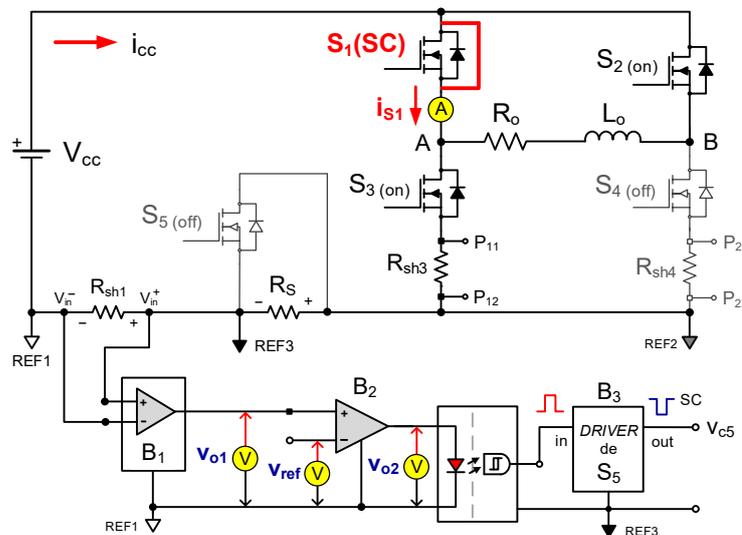


Figura 5.34 – Circuito do VSI com o interruptor S_1 em SC: medidas dos sinais i_{S1} , v_{ref} , v_{o1} e v_{o2} .

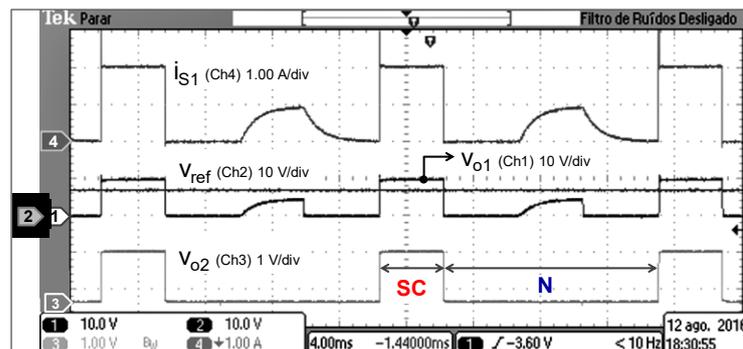


Figura 5.35 – Interruptor S_1 em SC: formas de onda dos sinais i_{S1} , v_{ref} , v_{o1} e v_{o2} .

O sinal v_{o1} , na saída do bloco B_1 , é uma amostra da corrente i_{S1} . No bloco B_2 ocorre continuamente a comparação entre os sinais v_{o1} e o sinal de referência, v_{ref} . Quando a tensão v_{o1} é maior do que v_{ref} , nos intervalos identificados por SC, o sinal de saída do comparador B_2 está em nível alto. Logo, é constatada a condição de curto-circuito no braço S_1 - S_3 do inversor. Nos intervalos SC, corrente i_{S1} fica limitada ao valor I_{SC} . O inversor opera no modo normal nos intervalos N da Figura 5.35, onde $v_{o1} < v_{ref}$ e a saída v_{o2} do comparador B_2 está em nível baixo. No barramento CC, a corrente i_{S1} tem o seu valor limitado ao valor nominal, I_n .

c) Interruptor S_3 sob falha de SC

A Figura 5.36 apresenta formas de onda para falha de SC no interruptor S_3 , o qual é o interruptor inferior do braço S_1 - S_3 . Os intervalos de curto-circuito em S_3 são diferentes dos apresentados para o interruptor S_1 , em função da modulação imposta no comando de S_1 a S_4 . Em razão da simetria do VSI, seriam obtidos resultados idênticos para as condições de falha de SC nos interruptores do braço S_2 - S_4 . A corrente i_{S3} é também a corrente do barramento CC, i_{cc} , limitada, no modo N, ao valor nominal I_n . Devido à operação adequada do sistema de proteção, a corrente no barramento CC é limitada ao valor I_{SC} , no modo SC.

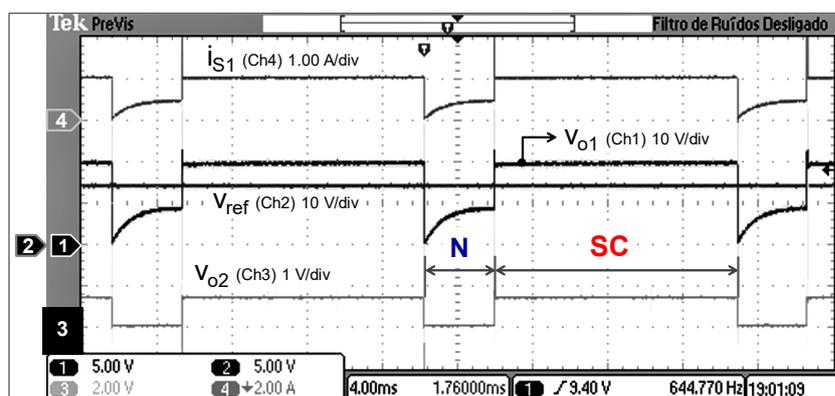


Figura 5.36 – Interruptor S_3 em SC: formas de onda dos sinais i_{S3} , v_{ref} , v_{o1} e v_{o2} .

5.4.3 – Detecção e localização de falhas de SC no VSI

O diagnóstico de falhas (DF) de SC para os interruptores do VSI é realizado com os sinais de detecção e localização da falha. Serão apresentados os sinais de detecção e de localização de falha de SC somente para os interruptores do braço S_1 - S_3 , em razão da estrutura simétrica do inversor.

5.4.3.1 – Diagnóstico de falha de SC no interruptor S_1

A Figura 5.37 apresenta, para o interruptor S_1 em condição de falha de SC: os sinais de detecção, $v_{\delta SC}$, o de localização, $v_{\delta S_1}$, e os sinais i_{S_1} , corrente no interruptor S_1 e v_{RS} , tensão no resistor limitador R_S . Estes sinais estão em sincronismo, nos intervalos identificados por N (operação normal) e SC (falha de SC).

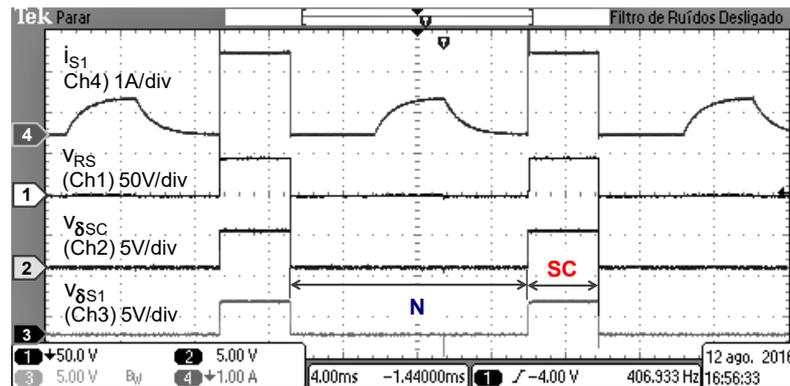


Figura 5.37 – Formas de onda dos sinais de detecção e de localização de falha de SC em S_1 .

No intervalo N, cujo circuito equivalente é o da Figura 5.38, os interruptores S_1 e S_4 recebem sinal de comando. Observa-se que, apesar da falha de SC no interruptor S_1 , a corrente i_{S_1} apresenta uma falsa operação normal do VSI, circulando pelo barramento CC, interruptores S_1 e S_4 e pela carga R_o - L_o . Neste intervalo, no trecho em que a corrente i_{S_1} é diferente de zero, a tensão v_{RS} é igual à tensão de saturação v_{DS} do interruptor S_5 . Os sinais $v_{\delta SC}$, de diagnóstico, e $v_{\delta S_1}$, de localização, apresentam nível baixo e, portanto, não se identifica a falha de SC no interruptor S_1 .

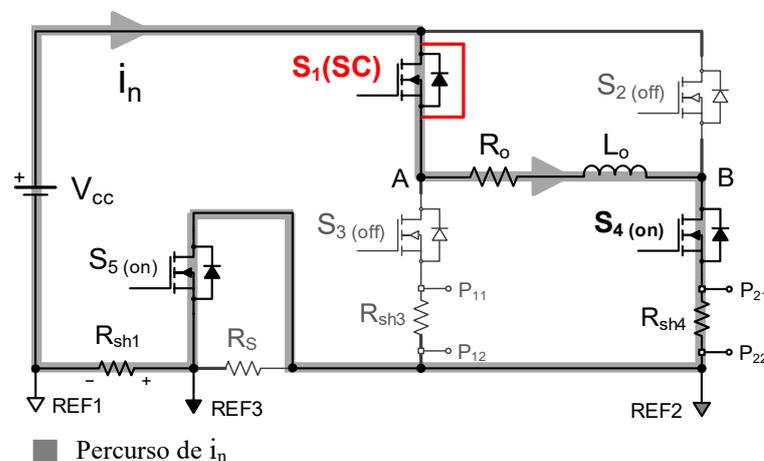


Figura 5.38 – Intervalo N: S_1 (em SC) e S_4 em condução.

Nos intervalos identificados por SC ocorre o curto-circuito no barramento CC, pelo braço S₁-S₃, pois o interruptor S₃ é ligado juntamente com S₂ (ver o circuito equivalente do VSI, Figura 5.39). A corrente i_{S1} circula pela fonte CC, pelo braço S₁-S₃, pelos resistores *shunt* R_{sh3}, R_{sh1} e pelo resistor limitador R_S. A corrente i_{S1} é limitada ao valor I_{SC}, através do resistor R_S, pois neste intervalo o interruptor S₅ recebe sinal de comando para desligar. Com isto a tensão V_{RS} apresenta nível alto, com um valor próximo ao valor da fonte CC. O diagnóstico de falha de curto-circuito no interruptor S₁ é efetuado com os sinais v_{δSC} e v_{δS1}, em nível lógico alto, como se verifica na Figura 5.37.

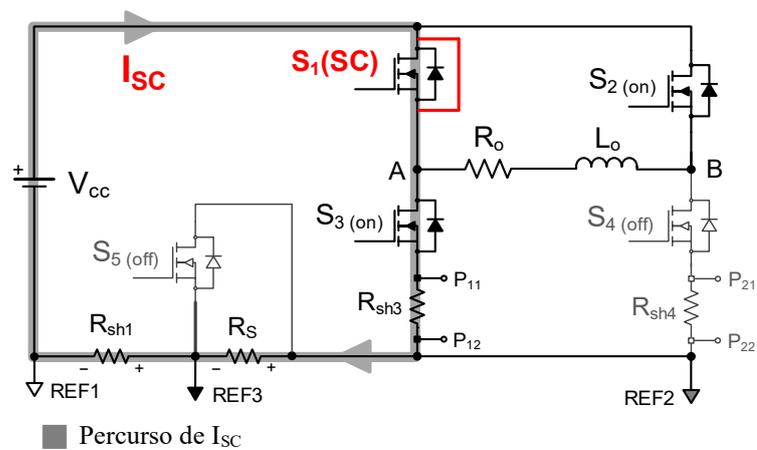


Figura 5.39 – Intervalo SC: S₁ (em SC) e S₃ em condução.

5.4.3.2 – Diagnóstico de falha de SC no interruptor S₃

Com os sinais apresentados na Figura 5.40 é realizado o diagnóstico de falha de SC no interruptor S₃. Estes sinais são a corrente i_{S3} e as tensões V_{RS}, v_{δSC} e v_{δS3}, todos sincronizados. Nos intervalos onde o VSI opera no modo N, estão em condução os interruptores S₂ e S₃ (em falha de SC), como mostra a Figura 5.41a.

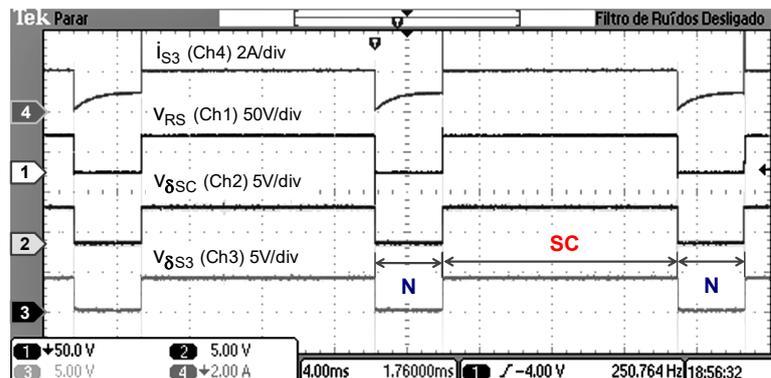
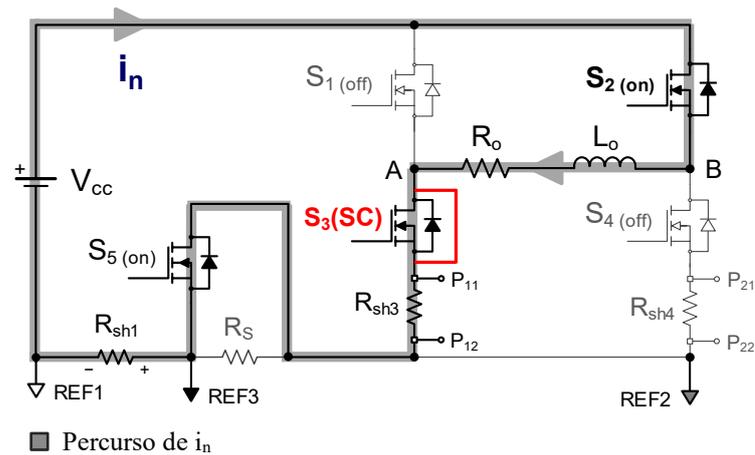
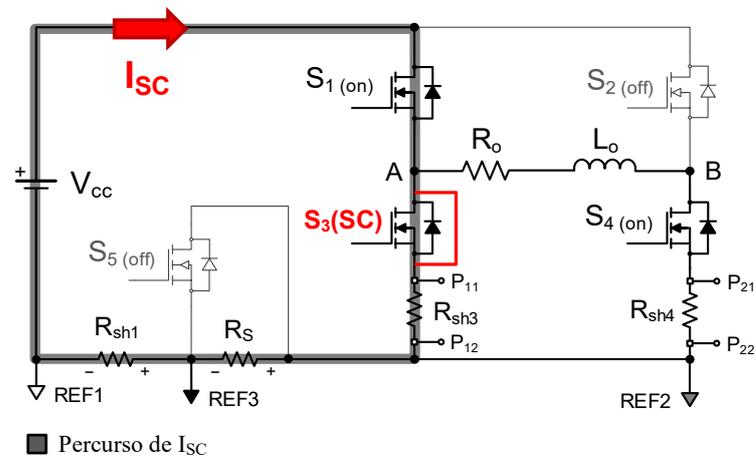


Figura 5.40 – Formas de onda dos sinais de detecção e de localização de falha de SC em S₃.

A corrente i_{S3} circula pelos interruptores S_2 e S_3 , pela carga R_o - L_o e pelo barramento CC e atinge o seu valor máximo nominal. A sua característica é normal, o que constitui uma falsa operação normal do VSI. No modo N, o interruptor auxiliar S_5 é ligado e, portanto, a sua tensão de saturação v_{DS} é aplicada sobre o resistor R_S . A falha de SC não é identificada nos intervalos N da Figura 5.40, pois os sinais $v_{\delta SC}$ e $v_{\delta S3}$ têm nível baixo.



(a)



(b)

Figura 5.41 – (a) Intervalo N: S_3 (em SC) e S_2 em condução. (b) Intervalo SC: S_3 (em SC) e S_1 em condução.

O curto-circuito no barramento CC ocorre quando é ligado o interruptor S_1 , estando o interruptor S_3 em SC. Na Figura 5.40, esta condição é confirmada nos intervalos identificados por SC. Com o interruptor auxiliar S_5 desligado a tensão v_{RS} tem um valor próximo ao da fonte V_{cc} . A corrente i_{S3} , limitada ao valor I_{SC} , tem o seguinte percurso (Figura 5.41b): fonte V_{cc} , braço S_1 - S_3 , resistores R_{sh3} , R_{sh1} e R_S . Com os sinais $v_{\delta SC}$ e $v_{\delta S3}$ em nível alto são realizadas a detecção e a localização da falha de SC no interruptor S_3 .

5.4.3.3 – Sinais de detecção e de localização de falhas isoladas de SC no VSI

Na Figura 5.42 são apresentados os sinais de localização, $v_{\delta S1}$ a $v_{\delta S4}$, e de diagnóstico, $v_{\delta SC}$, para os interruptores S_1 a S_4 em SC. Os sinais apresentam nível lógico baixo para operação do inversor no modo Normal (N) e nível lógico alto para operação no modo de falha (SC). Nos intervalos designados por SC confirma-se o diagnóstico de falha de SC nos interruptores S_1 a S_4 do VSI, com os sinais $v_{\delta S1}$ a $v_{\delta S4}$ e $v_{\delta SC}$ apresentando nível lógico alto.

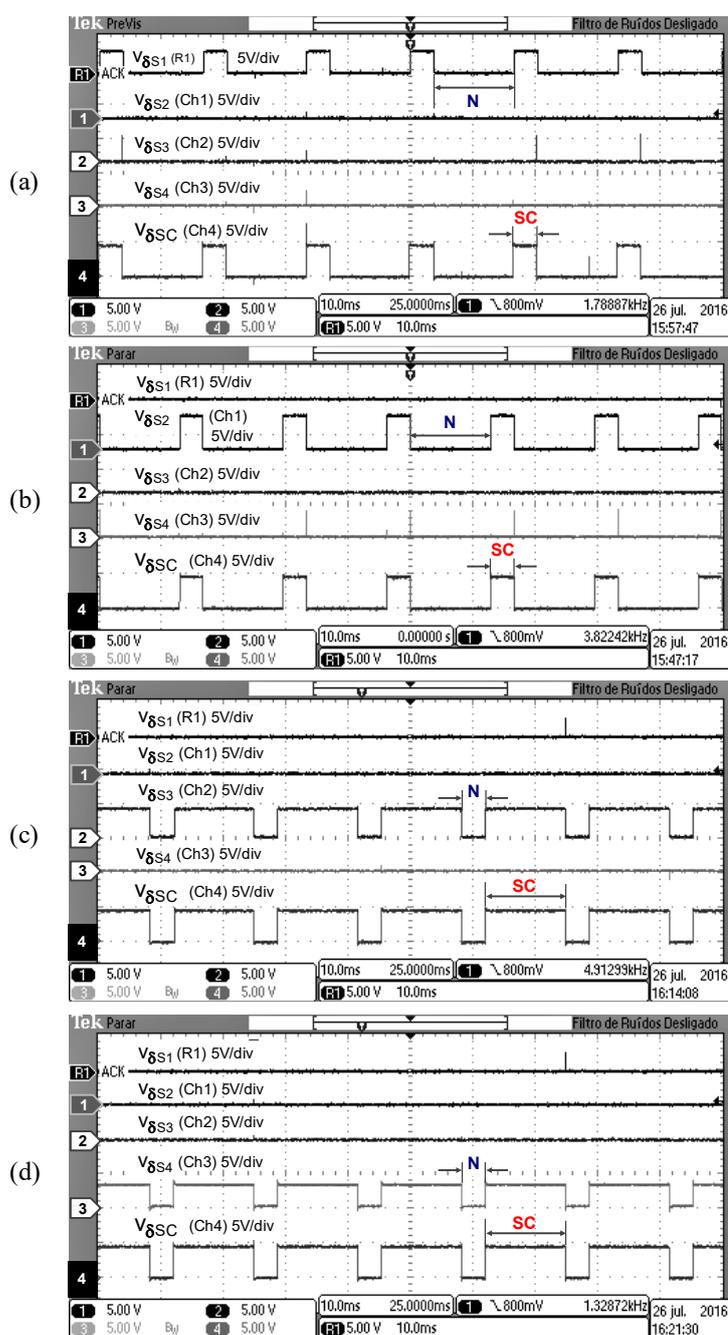


Figura 5.42 – Formas de onda dos sinais de localização ($v_{\delta S1}$ a $v_{\delta S4}$) e de detecção ($v_{\delta SC}$), para condições de falha de: (a) SC em S_1 ; (b) SC em S_2 ; (c) SC em S_3 e (d) SC em S_4 .

O VSI pode apresentar uma condição de falsa operação no modo N, quando um interruptor está em SC e recebe sinal de comando simultaneamente com um interruptor do outro braço. Assim, a falsa operação no modo N ocorre para: $S_1(\text{SC})$ e $S_4(\text{on})$; $S_3(\text{SC})$ e $S_2(\text{on})$; $S_2(\text{SC})$ e $S_3(\text{on})$; $S_4(\text{SC})$ e $S_1(\text{on})$.

5.5 – Conclusão

Neste capítulo foram apresentados os circuitos do protótipo do inversor, as especificações de seus componentes, os testes de diagnóstico de falhas de SC e os principais resultados experimentais. Ao circuito do inversor foi integrado um circuito de proteção, que limita a corrente de SC a um valor seguro. Com isso os testes de diagnóstico de falhas de SC são realizados sem o risco de danos aos demais componentes do VSI.

Nos resultados de simulação e experimentais para falha de SC nos interruptores do VSI verificou-se a presença de *spikes* em suas correntes. Tal situação ocorre para carga indutiva, como apresentado para as correntes dos interruptores S_1 e S_3 . A causa destes *spikes* não foi investigada neste trabalho e a sua ocorrência não comprometeu o diagnóstico de falhas de SC para os interruptores do inversor.

O circuito de diagnóstico para as falhas de SC nos interruptores do VSI, projetado com o uso da Teoria de Conjuntos Aproximados (TCA), é digital, ou seja, suas funções de diagnóstico são transformadas em circuitos lógicos básicos. Para a definição destas funções, foi realizada uma amostragem em instantes específicos, através de simulações, das variáveis utilizadas no diagnóstico. Em seguida foram empregadas as propriedades da TCA.

O circuito de diagnóstico obtido opera ininterruptamente, ou seja, a avaliação das variáveis de diagnóstico é realizada continuamente, bem como o diagnóstico (detecção e localização) das falhas de SC. Esta característica do circuito de diagnóstico digital minimiza atrasos na detecção e localização da falha de SC, que poderiam ocorrer se fossem utilizados algoritmos ou circuitos de processamento de sinais.

Os resultados experimentais comprovam a viabilidade do método. Os sinais de diagnóstico, digitais, apresentam sincronismo e permitem distinguir com facilidade os modos de operação do VSI, normal (N) e em falha de curto-circuito (SC).

CONCLUSÕES GERAIS

Esta tese de doutorado propôs um método de diagnóstico de falhas de curto-circuito (SC) para os interruptores de um inversor fonte de tensão (VSI). Este tipo de falha pode apresentar consequências graves ao funcionamento dos VSI, como por exemplo, um curto-circuito no barramento CC e a alteração no controle de sua corrente de fase. Na literatura são encontrados muitos trabalhos de pesquisa sobre a detecção e localização de falhas de SC em interruptores, utilizando diferentes metodologias e variáveis de diagnóstico. Um bom número destes métodos foi estudado no capítulo 2, onde, no final, são apresentadas tabelas que descrevem e caracterizam diversos métodos de diagnóstico de falhas de SC nos interruptores de conversores de potência, com ênfase nos VSI. Estas tabelas mostram, para cada método, as variáveis de diagnóstico e os procedimentos utilizados, a viabilidade de implementação, a confiabilidade e as vantagens e desvantagens. Dentre as desvantagens observadas, têm-se, por exemplo: não são aplicáveis a qualquer interruptor, quando os seus parâmetros são utilizados como variáveis de diagnóstico; podem ocorrer erros no diagnóstico, devido a erros na medição do conteúdo harmônico das tensões de saída do VSI, utilizadas como variáveis de diagnóstico; uso de algoritmos complexos e a aplicação de muitas variáveis para definir o diagnóstico.

No capítulo 3 foi apresentada a Teoria de Conjuntos Aproximados (TCA), a qual disponibiliza ferramentas matemáticas que permitem classificar objetos, eliminando-se dados redundantes. Através de exemplos, foram descritos os seus principais conceitos e propriedades. O capítulo 4 descreve a construção do método de diagnóstico de falhas de SC para os interruptores de um VSI com o uso da TCA. Foi efetuado um estudo, através de simulações, da operação do inversor para o qual foi adotada uma topologia monofásica em ponte. Um ponto importante desta etapa foi a escolha do tipo de modulação dos interruptores. Para facilitar a leitura dos estados das variáveis de diagnóstico, foi utilizada para os interruptores do VSI a modulação por deslocamento de fase. Da topologia do inversor, foram definidas como variáveis de diagnóstico aquelas que melhor descrevem o seu funcionamento, nos modos de operação normal (N) e de falhas de curto-circuito (SC) nos seus 4 interruptores. Estas variáveis, ao todo 9, são: as tensões de comando e as correntes nos interruptores e a corrente na carga. Através de simulações computacionais, foram amostrados os valores destas variáveis, convertidos em

níveis lógicos digitais. Foram construídas tabelas de dados contendo os instantes de amostragem das variáveis e os seus valores instantâneos. Estas tabelas constituem o Sistema de Informação (SI) do inversor. A este SI foi inserida uma coluna com os atributos de decisão (que definem a ocorrência da falha de SC para cada interruptor) e se obtém então o Sistema de Decisão (SD). Em seguida, foram aplicadas as propriedades da TCA à tabela do SD, e por um processo de redução, resultou um número reduzido de apenas 4 variáveis ou redutos, para definir o diagnóstico de falhas de SC. Estas variáveis são: 2 amostras das correntes e 2 amostras das tensões de comando dos interruptores do VSI. Este é um dos ganhos de destaque da TCA, a obtenção dos redutos. Outro ganho proporcionado pelo uso da TCA é a simplificação das regras de diagnóstico, construídas e representadas no formato “SE... ENTÃO...”, o que produz algoritmos simples, em forma de funções lógicas. Para o SI do inversor, estas funções foram implementadas através de circuitos lógicos básicos, o que permite dizer que o circuito de diagnóstico produzido é estritamente digital.

No capítulo 5 são descritos os circuitos de potência do VSI e os cálculos para a especificação dos seus componentes, os circuitos de condicionamento de sinais de diagnóstico e os circuitos de diagnóstico de falhas de SC. Além disso são apresentados os resultados experimentais e discussões sobre os mesmos. Os circuitos de potência do inversor e de condicionamento de sinais de diagnóstico foram montados em placa de circuito impresso. Na placa de potência do VSI foram feitas algumas adaptações ao longo dos testes realizados, descritas no texto. A maior dificuldade na construção e medição desta placa se relacionou à questão de referenciais de tensão. Foi necessário o uso de três referências. Foram utilizados optoacopladores no protótipo do VSI para a isolação elétrica de sinais de comando dos interruptores S_1 a S_4 e do auxiliar, S_5 . Os resultados experimentais apresentaram conformidade com os resultados de simulação do capítulo 4 e, para efeito de comparação, alguns deles foram destacados no texto.

Este método, comparado a outros, é uma alternativa cujo resultado final é o sistema de detecção e localização de falhas de curto-circuito, construído por blocos lógicos simples, onde as variáveis de diagnóstico são representadas no formato digital. Um aspecto importante do uso da TCA neste método de diagnóstico se baseia no fato de que não se utilizam algoritmos e técnicas de IA durante a operação do VSI. Outra questão importante diz respeito a realização do diagnóstico: este é efetuado continuamente com as medidas instantâneas dos sinais digitais de diagnóstico. A amostragem em instantes específicos dos sinais de diagnóstico foi necessária somente para o estudo dos modos de operação do VSI e para a aplicação da TCA no diagnóstico de falhas de SC em seus interruptores.

O uso de TCA traz benefícios ao processo de diagnóstico, como simplicidade, rapidez e redução de custos. Os resultados de simulação e experimentais dos circuitos lógicos de detecção e de localização se mostraram coerentes e confiáveis, viabilizando e validando o método.

Finalmente, são colocadas aqui sugestões para trabalhos futuros, utilizando este método de diagnóstico de falhas de SC nos interruptores de um VSI com o uso da TCA:

- 1 – testar o uso de técnicas de modulação diferentes para os interruptores;
- 2 – empregar uma frequência de chaveamento dos interruptores mais alta;
- 3 – utilizar uma topologia de VSI tolerante a falhas;
- 4 – utilizar uma topologia de VSI trifásica. Um bom desempenho deste método de diagnóstico nesta topologia traria muitos benefícios a diversos processos industriais.
- 5 – utilizar uma carga regenerativa e avaliar o desempenho do diagnóstico nesta situação. A polaridade da tensão no resistor *shunt* R_{sh1} , no barramento CC, seria alterada em função da inversão do sentido da corrente i_{cc} , o que iria demandar um procedimento adequado para se amostrar esta corrente.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] B. K. Bose, *Modern Power Electronics and AC Drives*, Upper Saddle River: Prentice Hall Inc., 2002.
- [2] B. K. Bose, "Evaluation of modern power semiconductor devices and future trends of converters," *IEEE Transactions on Industry Applications*, vol. 28, pp. 403 - 413, march/april 1992, pp. 403-413.
- [3] S. Yang, A. Bryant, P. Mawby, D. Xiang, L. Ran and P. Tavner, "An Industry-Based Survey of Reliability in Power Electronic Converters," *IEEE Transactions on Industry Applications*, vol. 47, pp. 1441-1451, May-June 2011.
- [4] F. W. Fuchs, "Some Diagnosis Methods for Voltage Source Inverters In Variable Speed Drives with Induction Machines - A Survey," in *Proc. IEEE Industrial Electronics Society 29th Annual Conf.*, Roanoke, VA, USA, 2003, pp. 1378-1385.
- [5] B. Lu and S. K. Sharma, "A Survey of IGBT Fault Diagnostic Methods for Three-Phase Power Inverters," in *International Conference on Condition Monitoring and Diagnosis, CMD*, Beijing, China, 2008, pp. 756-763.
- [6] B. Mirafzal, "Survey of Fault-Tolerance Techniques for Three-Phase Voltage Source Inverters," *IEEE Transactions on Industrial Electronics*, vol. 61, october 2014, pp. 5192 - 5202.
- [7] J. Zhu, N. Ertugrul and W. L. Soong, "Detection and Remediation of Switch Faults on a Fault Tolerant Permanent Magnet Motor Drive with Redundancy," in *2nd IEEE Conference on Industrial Electronics and Applications, ICIEA*, 2007, pp. 96-101.
- [8] R. Ribeiro, C. Jacobina, E. da Silva and A. Lima, "Compensation strategies in the PWM-VSI topology for a fault tolerant induction motor drive system," in *4th IEEE International Symposium on Diagnostics for Electric Machines, Power Electronics and Drives, SDEMPED*, 2003, pp. 211-216.
- [9] S. Khomfoi and L. Tolbert, "Fault Diagnosis and Reconfiguration for Multilevel Inverter Drive Using AI-Based Techniques," *IEEE Transactions on Industrial Electronics*, vol. 54, December 2007, pp. 2954-2968.
- [10] B. Welchko, T. Lipo, T. Jahns and S. Schulz, "Fault tolerant three-phase AC motor drive topologies: a comparison of features, cost, and limitations," *IEEE Transactions on Power Electronics*, vol. 19, July 2004, pp. 1108-1116.
- [11] X. Pei, S. Nie and Y. Kang, "Switch Short-Circuit Fault Diagnosis and Remedial Strategy for Full-Bridge DC-DC Converters," *IEEE Transactions on Power Electronics*, vol. 30, February 2015.
- [12] R. de Araujo Ribeiro, C. Jacobina, E. da Silva and A. Lima, "Fault-tolerant voltage-fed PWM inverter AC motor drive systems," *IEEE Transactions on Power Electronics*, vol. 51, pp. 439- 446, April 2004, pp. 439- 446.

- [13] M. A. Rodríguez-Blanco, A. Claudio-Sanches, D. Theilliol, L. G. Vela-Valdés, P. Sibaja-Terán, L. Hernández-González and J. Aguayo-Alquicira, "A Failure-Detection Strategy for IGBT Based on Gate-Voltage Behavior Applied to a Motor Drive System," *IEEE Transactions on Industrial Electronics*, vol. 58, pp. 1625-1633, 2011.
- [14] M. A. Masrur, Z. Chen and Y. Murphey, "Intelligent diagnosis of open and short circuit faults in electric drive inverters for real-time applications," *Power Electronics, IET*, vol. 3, no. March, p. 279–291, 2010.
- [15] M. Alavi, D. Wang and M. Luo, "Fault diagnosis in voltage-fed PWM motor drives based on discrete voltage states," in *Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE*, 2013, pp. 7370-7375.
- [16] Z. PAWLAK, "Rough Sets," *International Journal of Computer and Information Sciences*, vol. 11, pp. 341-356, 1982.
- [17] Z. PAWLAK, *Rough Set: Theoretical aspects of reasoning about data*, vol. 9, London: Kluwer Academic Publishers, 1991.
- [18] D. Kastha and B. Bose, "Investigation of fault modes of voltage-fed inverter system for induction motor drive," *IEEE Transactions on Industry Applications*, vol. 30, pp. 1028-1038, July 1994.
- [19] R. L. d. A. Ribeiro, C. B. Jacobina, E. R. C. d. Silva and A. M. N. Lima, "Fault Detection of Open-Switch Damage in Voltage-Fed PWM Motor Drive Systems," *IEEE Transactions on Power Electronics*, vol. 18, pp. 587-593, March 2003.
- [20] B. A. Welchko, T. A. Lipo, T. M. Jahns and S. E. Schulz, "Fault Tolerant Three-Phase AC Motor Drive Topologies: A Comparison of Features, Cost, and Limitations," in *IEEE International Electric Machines and Drives Conference, IEMDC'03*, 2003, pp. 539 - 546.
- [21] B. Lu and S. K. Sharma, "A Literature Review of IGBT Fault Diagnostic and Protection Methods for Power Inverters," *IEEE Transactions on Industry Applications*, vol. 45, p. 1770 – 1777, September/October 2009.
- [22] J.-B. Lee and D.-S. Hyun, "Gate Voltage Pattern Analyze for Short-Circuit Protection in IGBT Inverters," in *IEEE Power Electronics Specialists Conference, PESC*, 2007, pp. 1913-1917.
- [23] B. G. Park, J. B. Lee and D. S. Hyun, "A Novel Short-Circuit Detecting Scheme Using Turn-On Switching Characteristic of IGBT," in *IEEE Industry Applications Society Annual Meeting - IAS '08*, 2008, pp. 1-5.
- [24] S. Musumeci, R. Pagano, A. Raciti, G. Belverde, C. Guastella and M. Melito, "A novel protection technique devoted to the improvement of the short circuit ruggedness of IGBTs," in *The 29th Annual Conference on Industrial Electronics Society, IECON '03*, 2003, pp. 1733-1738.
- [25] K. Debebe, V. Rajagopalan and T. S. Sankar, "Diagnosis and monitoring for AC drives," in *Conference Record of the 1992 IEEE Industry Applications Society Annual Meeting*, 1992, pp. 370-377.

- [26] M.-S. Kim, B.-G. Park, R.-Y. Kim and D.-S. Hyun, "A novel fault detection circuit for short-circuit faults of IGBT," in *Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2011, pp. 359-363.
- [27] G. Mahmoud, M. Masoud and I. El-Arabawy, "Inverter Faults In Variable Voltage Variable Frequency Induction Motor Drive," *Compatibility in Power Electronics, CPE*, pp. 1-6, 1 May-June 2007, pp. 1-6.
- [28] H. H. Lee, P. Q. Dzung, T. P. Hoa, L. M. Phuong and N. X. Bac, "Fault detection using ANN for four switch Three Phase Inverter fed induction motor drive," in *IEEE International Conference on Sustainable Energy Technologies, ICSET*, 2008, pp. 1239-1243.
- [29] H. H. Lee, P. Q. Dzung, T. P. Hoa, L. M. Phuong and N. X. Bac, "Fault detection using ANN for Three-level NPC Inverter fed induction motor drive," in *TENCON 2010 - IEEE Region 10 Conference*, 2010, pp. 2148-2153.
- [30] V. Prasannamoorthy and N. Devarajan, "Fault Detection and Classification in Power Electronic Circuits Using Wavelet Transform and Neural Network," *Journal of Computer Science*, pp. 95-100, 2011.
- [31] M. Alavi, M. Luo, D. Wang and H. Bai, "IGBT fault detection for three phase motor drives using neural networks," in *IEEE 17th Conference on Emerging Technologies & Factory Automation (ETFA)*, 2012, pp. 1-8.
- [32] S. Khomfoi, L. Tolbert and B. Ozpineci, "Cascaded H-bridge Multilevel Inverter Drives Operating under Faulty Condition with AI-Based Fault Diagnosis and Reconfiguration," in *IEEE International Electric Machines & Drives Conference, IEMDC*, 2007, pp. 1649-1656.
- [33] M. Gonzalez, B. Raison, S. Bacha and L. Bun, "Fault diagnosis in a grid-connected photovoltaic system by applying a signal approach," in *37th Annual Conference on IEEE Industrial Electronics Society, IECON*, 2011, pp. 1354-1359.
- [34] A. Mendes, A. Cardoso and E. Saraiva, "Voltage source inverter fault diagnosis in variable speed AC drives, by Park's vector approach," in *Seventh International Conference on Power Electronics and Variable Speed Drives*, 1998, pp. 538 - 543.
- [35] F. Khater, M. El-Sebah, M. Abu El-Sebah and M. Osama, "Fault Diagnostics in an Inverter Feeding an Induction Motor using Fuzzy Logic," *Journal of Electrical Systems and Information Technology*, pp. 1-8, October 2016.
- [36] M. Alavi, D. Wang and M. Luo, "Short-Circuit Fault Diagnosis for Three-Phase Inverters Based on Voltage-Space Patterns," *IEEE Transactions on Industrial Electronics*, vol. 61, pp. 5558-5569, october 2014.
- [37] M. Shahbazi, E. Jamshidpour, P. Poure, S. Saadate and M. R. Zolghadri, "Open and Short-Circuit Switch Fault Diagnosis for Nonisolated DC-DC Converters Using Field Programmable Gate Array," *IEEE Transactions on Industrial Electronics*, vol. 60, pp. 4136 - 4146, September 2013.

- [38] M. Alavi, M. Luo, D. Wang and D. Zhang, "Fault diagnosis for Power Electronic Inverters: A Model-Based Approach," in *IEEE International Symposium on Diagnostics for Electric Machines, Power Electronics & Drives (SDEMPED)*, 2011, pp. 221-228.
- [39] M. O. Aguilar-Justo and C. A. De Luna-Ortega, "FDI with hybrid bond graphs in the full bridge inverter," in *8th International Conference on Electrical Engineering Computing Science and Automatic Control (CCE)*, 2011, pp. 1-6.
- [40] M. O. Aguilar-Justo, A. Gárate-García and J. Gallegos-Ramirez, "Fault detection and isolation with hybrid bond graphs in a direct current drive," in *11th International Conference on Environment and Electrical Engineering (EEEIC)*, 2012.
- [41] B. M. Gonzáles-Contreras, L. Rullán-Lara, A. S. Claudio and L. G. Vela-Valdés, "Modelling, Simulation and Fault Diagnosis of the Three-Phase Inverter Using Bond Graph," in *IEEE International Symposium on Industrial Electronics, ISIE*, 2007, pp. 130 - 135.
- [42] B. A. Welchko, T. A. Lipo, T. M. Jahns and S. E. Schultz, "Fault tolerant three-phase AC motor drive topologies: a comparison of features, cost, and limitations," *IEEE Transactions on Power Electronics*, vol. 19, pp. 1108 - 1116, 2004.
- [43] B.-G. Park, T.-S. Kim, J.-S. Ryu and D.-S. Hyun, "Fault Tolerant Strategies for BLDC Motor Drives under Switch Faults," in *41st IAS Annual Meeting Industry Applications Conference*, 2006, pp. 1637-1641.
- [44] R. Errabelli and P. Mutschler, "A fault tolerant control and power electronic for a permanent magnet synchronous motor drive," in *Proceedings of the 14th European Conference on Power Electronics and Applications (EPE)*, 2011, pp. 1-10.
- [45] M. Rodriguez, A. Claudio, D. Theilliol, L. Vela and L. Hernandez, "A novel strategy to replace the damaged element for fault-tolerant induction motor drive," in *11th IEEE Power Electronics Congress, CIEP*, 2008, pp. 123-127.
- [46] Z. Pawlak, J. Grzymala-Busse and R. S. a. W. Ziarko, "Rough Sets," *Communications of the ACM*, vol. 38, pp. 89-95, 1995.
- [47] C. M. M. M. Patrício, Detecção de Fraude ou Erro de Medição em Grandes Consumidores de Energia Elétrica utilizando Rough Sets baseado em dados históricos e em dados em tempo real. Dissertação de Mestrado, Campo Grande: PPGEE/UFMS, 2005.
- [48] Z. Pawlak, "Rough set theory for intelligent industrial applications," in *Proceedings of the Second International Conference on Intelligent Processing and Manufacturing of Materials, 1999. IPMM '99*, 1999, pp. 37 - 44.
- [49] Y. Hassan and E. Tazaki, "Emergent rough set data analysis," *Journal: Kybernetes*, vol. 34, pp. 869-887, 2005.
- [50] J. E. C. Junior, Detecção de Fraudes em Unidades Consumidoras de Energia Elétrica Usando Rough Sets. Dissertação de Mestrado, Campo Grande: Universidade Federal de Mato Grosso do Sul – UFMS, 2005.
- [51] SIEMENS, "Inversor MICROMASTER 420 0,12 kW - 11 kW - Instruções de Operação," Erlangen - Federal Republic of Germany, 2001.

- [52] C. M. M. M. Patrício e J. O. P. Pinto, "Rough Sets - Técnica de Redução de Atributos e Geração de Regras para Classificação de Dados," em *XXVIII CNMAC – Congresso Nacional de Matemática Aplicada*, 2005, pp. 1-6.
- [53] A. S. A. Pessoa, *Mineração de Dados Meteorológicos pela Teoria dos Conjuntos Aproximativos na Previsão de Clima por Redes Neurais Artificiais*. Dissertação de Mestrado, São José dos Campos: INPE - Instituto Nacional de Pesquisas Espaciais, 2004.
- [54] Z. Pawlak, "Rough set approach to knowledge-based decision support," *European Journal of Operational Research*, pp. 48-57, 1997.
- [55] R. Rodrigues, *Análise Elétrica de Impedimentos Programados de Sistemas Elétricos Utilizando Fluxo de Potência e Rough Sets*. Dissertação de Mestrado, Curitiba: PPGEE/UFPR, 2010.
- [56] *OrCAD EE (PSpice) Designer 16.6 - Simulação avançada de circuitos e análise para circuitos de sinais analógicos*, Cadence Design Systems, Inc. All rights reserved worldwide. ed., 2014.
- [57] Inc., Vishay Intertechnology, *IRF640 SiHF640 - Power MOSFET*, Document Number: 91036, 2015.
- [58] AG, Infineon Technologies, *Application Note AN 2011-05. Industrial IGBT Modules - Explanation of Technical Information*, Infineon Technologies AG, 2015.
- [59] A. Ahmed, *Eletrônica de Potência*, São Paulo: Pearson Prentice Hall, 2000.
- [60] International Rectifier, *IR2184 Datasheet No. PD60174-D - Half-Bridge Driver*, International Rectifier, 2001.
- [61] R. A. Friedemann, *Conversor CA-CA para eletrodomésticos alimentados por tensão bi-volt*. Dissertação de Mestrado, Florianópolis: INEP - UFSC, 2007.
- [62] Burr-Brown, *INA118 - Precision, Low Power Instrumentation Amplifier*, Burr-Brown Corporation, 1998.
- [63] Bourns, *Series, Shunt Resistor - PWR220/PWR221 S*, Bourns, 2014.
- [64] Texas Instruments, *INA193A - Current shunt monitor*, Texas Instruments Incorporated, 2007.
- [65] Vishay Semiconductors, *Optocoupler, SFH6732 - High Speed - Doc. Number 83685*, Vishay Intertechnology, Inc., 2011.