UNIVERSIDADE FEDERAL DE ITAJUBÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Sistema On-line Não Invasivo para Predição de Danos de Isolamento em Motores Elétricos

Bruno Renó Gama

Itajubá, Dezembro de 2023

UNIVERSIDADE FEDERAL DE ITAJUBÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Bruno Renó Gama

Sistema On-line Não Invasivo para Predição de Danos de Isolamento em Motores Elétricas

Tese aprovada por banca examinadora em 15 de dezembro de 2023, conferindo ao autor o título de **Doutor em Ciências em Engenharia Elétrica.**

Banca Examinadora:
Prof. Dr. Wilson Cesar Sant'Ana (orientador)
Prof. Dr. Rondineli Rodrigues Pereira (coorientador)
Prof. Dr. Luiz Eduardo Borges da Silva
Prof. Dr. Robson Bauwelz Gonzatti
Dr. Erik Leandro Bonaldi
Dr. Carlos Eduardo Teixeira

Itajubá - MG
2023

Este trabalho é dedicado aos meus pais, Júlio e Geovana.

Agradecimentos

A Deus, pela vida e pela força nos momentos necessários.

Aos meus pais, Júlio e Geovana, ao meu irmão, Pedro, à minha avó, Raimunda, por todo o apoio e incentivo durante a realização deste trabalho.

À CAPES, à UNIFEI e ao Instituto Gnarus, pelo apoio financeiro para o desenvolvimento deste trabalho.

Aos professores Wilson, Luiz Eduardo e Rondineli, pela orientação ao longo do desenvolvimento da pesquisa.

À empresa PS Soluções, em especial, Erik e Levy, pela confiança e pelo apoio com laboratórios, equipamentos e materiais para a realização desta pesquisa.

Aos colegas de trabalho, Fred, Daniel, Gabriel, Ronny, Tiago, Isac, Carlos, Mateus, Fernanda, Adriano, Ramon, Carlos Gustavo, Anelise, Cássia, Rafaela, Bruno e Guilherme, pelas contribuições diretas e indiretas neste trabalho.

Aos amigos, Júlia, Eric, Haylemar, Taísa, Karina, Núbia e Luan, pelo companheirismo, conselhos e contribuições para este trabalho.

À equipe do laboratório de alta tensão da UNIFEI, pelo apoio durante a realização de ensaios para esta pesquisa.

À empresa Dyncir e ao técnico de eletrônica da UNIFEI, José Anderson, pelo suporte com as placas eletrônicas utilizadas neste trabalho.

A todos que contribuíram para a elaboração deste trabalho.

Resumo

É inquestionável a importância dos motores elétricos na indústria. Muitas dessas máquinas têm um papel crítico nos processos em que estão inseridas, portanto, uma parada não programada de um desses equipamentos pode comprometer o funcionamento de todo o sistema, acarretando riscos operacionais e consequentes perdas financeiras. Dentre as causas de avarias em motores de indução trifásicos, observa-se que de 26% a até 36% são ocasionadas por falhas de isolamento. A literatura propõe a técnica de análise por resposta em frequência (FRA, do inglês *Frequency Response Analysis*) como um método capaz de realizar o acompanhamento gradual do envelhecimento do isolamento, trazendo precocidade no diagnóstico com relação às técnicas tradicionais de monitoramento. No entanto, as metodologias atuais para análise *on-line* - com a máquina em funcionamento - além de serem invasivas, apresentam algumas limitações, como: falta de repetibilidade nas medições, influência de cargas paralelas ao ativo monitorado, reduzida área útil para análise do espectro. Nesse contexto, este trabalho propõe uma metodologia de análise para auxiliar no tratamento dos atuais desafios destacados pela literatura. O estudo também propõe um sistema de varreduras por acoplamento indutivo, garantindo um sistema de análise não invasivo, condição que facilita sua instalação em campo e consequente adoção pelo mercado. O sistema proposto utiliza o indicador estatístico ASLE (soma absoluta de erros logarítmicos, do inglês *Absolute Sum of Logarithmic Error*) para acompanhar a condição de isolação do motor. Foi realizado em laboratório um ensaio de envelhecimento de um motor de baixa tensão, o sistema proposto foi utilizado para acompanhamento do teste e constatou-se a evolução de 0,31 para 1,28 do índice ASLE, indicando a evolução da degradação do dielétrico. Em contrapartida, o acompanhamento feito com megômetro não apontou variações do parâmetro de resistência de isolamento, apresentando valores entre 300 GΩ e 400 GΩ. Também realizou-se um ensaio de envelhecimento de um motor de média tensão junto ao Laboratório de Alta Tensão (LAT) da Universidade Federal de Itajubá (UNIFEI). Nesse ensaio, o equipamento proposto apontou variações no indicador ASLE de 0,09 para 0,17 já na primeira semana, ao final no primeiro mês, o indicador apontava 0,21, já no final do ensaio, 1,03. O teste foi acompanhado com diversos equipamentos de mercado, dentre eles, o sistema de medição de descargas parciais, que apontou variações na taxa das descargas apenas após 24 dias de ensaio.

Palavras-chaves: falhas no isolamento de máquinas elétricas, manutenção preditiva, análise por resposta em frequência.

Abstract

The importance of electric motors in industry is undeniable. Many of these machines play a critical role in the processes in which they are integrated. Thus, an unplanned outage of one of these devices can disrupt the operation of the entire system, leading to operational risks and consequent financial losses. Among the causes of faults in three-phase induction motors, we observe that between 26% and 36% are caused by insulation failures. The literature suggests the Frequency Response Analysis (FRA) technique as a method capable of gradually monitoring insulation aging, offering early diagnosis compared to traditional monitoring techniques. However, current methodologies for online analysis - with the machine in operation - besides being invasive, present some limitations, such as: lack of repeatability in measurements, influence of parallel loads to the monitored asset, and reduced spectrum analysis area. In this context, this work proposes an analysis methodology to address current challenges highlighted in the literature. The study also proposes a sweep frequency system through inductive coupling, ensuring a non-invasive analysis system, a condition that simplifies its field installation and consequent market adoption. The proposed system uses the Absolute Sum of Logarithmic Error (ASLE) statistical indicator to monitor motor's insulation condition. A laboratory aging test of a low-voltage motor was carried out and the proposed system was used to monitor it, noting the ASLE index evolution from 0.31 to 1.28, indicating the progression of dielectric degradation. In contrast, the monitoring performed with a megometer showed no variations in the insulation resistance parameter, indicating values between 300 $G\Omega$ and 400 $G\Omega$. An aging test of a medium-voltage motor was also conducted at the Laboratório de Alta Tensão (LAT) of the Universidade Federal de Itajubá (UNIFEI). In this test, the proposed equipment pointed out variations in the ASLE indicator from 0.09 to 0.17 in the first week, reaching 0.21 at the end of the first month, and 1.03 by the end of the test. The test was monitored with various market equipment, among them, the partial discharge measurement system, which indicated variations in the discharge rate only after 24 days of testing.

Key-words: insulation failures in electrical machines, predictive maintenance, frequency response analysis.

Lista de ilustrações

Figura 2.1 – Fator de dissipação - Tangente Delta 27
Figura 2.2 – Exemplo de circuito para aplicação da técnica FRA 30
Figura A.1 – Comparação entre medição invasiva e intrusiva (A); não invasiva e intrusiva (B); invasiva e não intrusiva (C); não invasiva e não intrusiva (D) 42
Figura A.2 – Comparação entre medição não invasiva sem contato (A) e com contato (B) 42
Figura B.1 – Núcleos e medidor LCR utilizado nas análises 45
Figura C.1 – Fluxograma do *firmware* 51
Figura C.2 – Fluxograma do algoritmo de seleção de ganhos para placa de leitura de corrente 52
Figura C.3 – Fluxograma do algoritmo de varreduras 54
Figura C.4 – Tela de sinais no tempo 55
Figura C.5 – Tela de varreduras 55
Figura C.6 – Tela de análise estatística 56
Figura C.7 – Desenho da estrutura mecânica do equipamento desenvolvido 56
Figura C.8 – Vista explodida do case para bobina de leitura 57
Figura C.9 – Vista explodida do case para bobina de injeção 58
Figura C.10 – Vista explodida do case para as placas eletrônicas 58
Figura C.11 – Fotografia da estrutura mecânica desenvolvida para o equipamento . . 59
Figura C.12 – Fotografia da placa desenvolvida para medição da tensão do motor . . 59
Figura C.13 – Sinal de saída da placa para uma entrada de 13 Vpp e 1 kHz 60
Figura C.14 – Sinal de saída da placa para uma entrada de 13 Vpp e 1 MHz 60
Figura C.15 – Fotografia da placa para medição da corrente de alta frequência 61
Figura C.16 – Sinal de saída da placa para entrada de 13 Vpp e 1 kHz 62
Figura C.17 – Sinal de saída da placa para entrada de 13 Vpp e 1 MHz 62
Figura C.18 – Fotografia da placa desenvolvida para injeção de sinais de alta frequência 63
Figura C.19 – Sinal de saída da placa para entrada de 100 mV_{pp} e 1 kHz. 64
Figura C.20 – Sinal de saída da placa para entrada de 100 mV_{pp} e 1 MHz 64
Figura C.21 – Espectros obtidos com cargas resistivas 65

Lista de tabelas

Tabela 2.1 – Estatística de falhas em motores de indução trifásico 20
Tabela 2.2 – Tensões para aplicação do teste IR e PI 24
Tabela B.1 – Informações gerais dos núcleos magnéticos 44
Tabela B.2 – Cálculo da área e do comprimento do caminho magnético dos núcleos . 46
Tabela B.3 – Cálculo da impedância e permeabilidade magnética dos núcleos 46
Tabela C.1 – Especificações do circuito de injeção 49
Tabela C.2 – Especificações do circuito de leitura de corrente 49
Tabela C.3 – Especificações do circuito de leitura de tensão do motor 50

Lista de abreviaturas e siglas

ADC	Conversor Analógico-Digital (*Analog-to-Digital Converter*)
ASLE	Soma Absoluta de Erros Logarítmicos (*Absolute Sum of Logarithic Error*)
CFA	Amplificador de Realimentação de Corrente (*Current-Feedback Amplifier*)
CIGRE	*Conseil International des Grands Réseaux Electriques*
CSV	Valores Separados por Vírgulas (*Comma-Separated Values*)
DAC	Conversor Digital-Analógico (*Digital-to-Analog Converter*)
DF	Fator de Dissipação (*Dissipation Factor*)
EPRI	*Electric Power Research Institute*
FPGA	Arranjo de Portas Programáveis em Campo (*Field Programmable Gate Array*)
FRA	Análise por Resposta em Frequência (*Frequency Response Analysis*)
GPIO	Entrada/Saída de Propósito Geral (*General Purpose Input/Output*)
IESTI	Instituto de Engenharia de Sistemas e Tecnologias da Informação
IFRA	Análise por Resposta em Frequência por Impulso (*Impulse Frequency Response Analysis*)
IR	Resistência de Isolamento (*Insulation Resistance*)
IS	Espectroscopia de Impedância (*Impedance Spectroscopy*)
LAT	Laboratório de Alta Tensão
MIT	Motor de Indução Trifásico
PCI	Placa de Circuito Impresso
PD	Descargas Parciais (*Partial Discharge*)
PI	Índice de Polarização (*Polarization Index*)

PRPD	Padrão de Descargas Parciais Resolvido em Fase (*Phase Resolved Partial Discharge*)
RAM	Memória de Acesso Aleatório (*Random-Acess Memory*)
SFRA	Análise por Resposta em Frequência por Varredura (*Sweep Frequency Response Analysis*)
SFTP	*Secure File Transfer Protocol*
SNR	Relação Sinal-Ruído (*Signal-to-Noise Ratio*)
SPI	Interface Periférica Serial (*Serial Peripheral Interface*)
SSH	*Secure Shell Protocol*
SoC	Sistema em um Circuito Integrado (*System-on-Chip*)
TC	Transformador de Corrente
UNIFEI	Universidade Federal de Itajubá
VLF	*Very Low Frequency*

Sumário

1 INTRODUÇÃO 14
1.1 Motivação e contextualização 14
1.2 Estabelecimento dos problemas 16
1.3 Hipótese e objetivos 16
1.4 Contribuições 17
1.5 Metodologia de pesquisa 18
1.6 Organização do trabalho 19

2 REVISÃO BIBLIOGRÁFICA 20
2.1 Contextualização 20
2.2 Fatores responsáveis pelo envelhecimento do isolamento de motores elétricos 21
2.3 Técnicas convencionais utilizadas para detecção de falhas em isolamento de motores 22
2.3.0.1 Inspeção visual 23
2.3.0.2 Resistência de isolamento e Índice de polarização 23
2.3.1 Teste Hipot DC 25
2.3.2 Teste Hipot AC 26
2.3.3 Fator de dissipação (Tangente δ) 26
2.3.4 Descargas Parciais 28
2.4 Análise por Resposta em Frequência 29
2.4.1 Funcionamento da técnica FRA 29
2.4.1.1 Uso de indicadores estatísticos com a técnica FRA 30
2.4.2 Considerações sobre máquinas rotativas 31
2.4.3 FRA *off-line* 32
2.4.4 FRA *on-line* 33

3 CONCLUSÕES 37

APÊNDICES 40

APÊNDICE A – DEFINIÇÕES E ESCLARECIMENTOS DE TERMOS-CHAVE 41
A.1 Monitoramento *off-line* e *on-line* 41
A.2 Sistema de medição invasivo e não invasivo 41

A.3 Considerações finais sobre os termos adotados no trabalho 43

APÊNDICE B – ESTUDOS REALIZADOS COM NÚCLEOS MAGNÉTICOS 44
B.1 Informações gerais dos núcleos 44
B.2 Medições de parâmetros com LCR 45

APÊNDICE C – DESENVOLVIMENTO DO SISTEMA DE VARREDURAS 48
C.1 Introdução 48
C.2 Desenvolvimento do *hardware* 48
C.2.1 Especificações para o circuito de condicionamento analógico 48
C.2.2 Especificações para o circuito digital 50
C.3 Desenvolvimento do *firmware* e do *software* de análise 51
C.3.1 Desenvolvimento do *firmware* 51
C.3.2 Desenvolvimento do *software* de análise 53
C.3.2.1 Algoritmo de varreduras 53
C.3.2.2 Telas do *software* de análise 54
C.4 Desenvolvimento da estrutura mecânica 56
C.5 Ensaios de validação do sistema 59
C.5.1 Ensaio com circuito para medição da tensão do motor 59
C.5.2 Ensaio com circuito para medição de corrente 61
C.5.3 Ensaio com circuito para injeção de sinais de alta frequência 63
C.5.4 Ensaio de medição de cargas resistivas 64

APÊNDICE D – PUBLICAÇÕES DO AUTOR REALIZADAS DURANTE O PERÍODO DE DOUTORAMENTO . . 67
D.1 Artigos completos publicados em periódicos 67
D.2 Capítulos de livros publicados 67
D.3 Trabalhos completos publicados em anais de congressos 68

REFERÊNCIAS 69

ANEXOS 74

ANEXO A – ARTIGO PUBLICADO NA EDIÇÃO DE FEVEREIRO DE 2021 DA REVISTA IEEE ACCESS *FPGA PROTOTYPING USING THE STEMLAB BOARD WITH APPLICATION ON FREQUENCY RESPONSE ANALYSIS OF ELECTRIC MACHINERY* 75

ANEXO B – ARTIGO PUBLICADO NA EDIÇÃO DE DEZEMBRO DE 2021 DA REVISTA SENSORS *ONLINE FREQUENCY RESPONSE ANALYSIS OF ELECTRIC MACHINERY THROUGH AN ACTIVE COUPLING SYSTEM BASED ON POWER ELECTRONICS* 93

1 Introdução

1.1 Motivação e contextualização

Diversos estudos apontam que grande parcela das avarias observadas em máquinas elétricas são ocasionadas por danos no isolamento. Em um estudo detalhado realizado com 7500 motores pelo EPRI (*Electric Power Research Institute*), concluiu-se que 37% de todas as falhas observadas foram ocasionadas por danos nos enrolamentos estatóricos (1). Outras pesquisas afirmam que de 26% a até 36% das falhas em motores de indução trifásicos são decorrentes de problemas com a isolação (2). Já com relação a geradores elétricos, existe um estudo feito pelo CIGRE (*Conseil International des Grands Réseaux Electriques*) durante 10 anos com 1200 máquinas, onde se constatou que 56% de todas as falhas ocorridas foram ocasionadas por danos no isolamento do equipamento (3) (4).

Existem diversas técnicas utilizadas para analisar a condição do dielétrico de máquinas elétricas, como resistência de isolamento, índice de polarização, fator de dissipação, hipot DC, hipot AC, entre outras (1) (5) (6). Entretanto, elas possuem a desvantagem de detectarem apenas danos em estágios já avançados, sem conseguir acompanhar progressivamente a deterioração do isolamento do equipamento. Desta forma, é proposta a utilização da técnica de análise por resposta em frequência (FRA, do inglês *Frequency Response Analysis*) para acompanhamento da condição de isolação da máquina (7) (8). A análise da máquina é feita através do levantamento periódico do espectro de impedância do equipamento. Conforme o espectro sofre alterações com o tempo, um especialista consegue identificar a formação de uma falha e realizar seu acompanhamento.

Uma das aplicações mais relevantes da técnica FRA é para a detecção de danos em transformadores, que atualmente é feita com a máquina *off-line*[1], ou seja, desenergizada. A norma IEEE-STD-C57 (2013) (9) descreve toda a instrumentação necessária para a realização dos ensaios, bem como as técnicas recomendadas para análise dos dados. A utilização da técnica para máquinas rotativas ainda é experimental e mais comum em ensaios acadêmicos. Uma justificativa para a baixa adesão do método em motores e geradores é a complexidade do comportamento dos enrolamentos da máquina em alta frequência (10). Outro desafio na análise de máquinas rotativas é que o posicionamento do rotor influencia os resultados, prejudicando a repetibilidade das medições (11).

Apesar dos desafios, existem estudos que apontam a detecção de curto-circuito entre fases, entre espiras, e entre fase e terra com a técnica FRA *off-line* (12) (13) (14). Outros trabalhos apontam o uso do método para detecção de falhas de barra quebrada

[1] Termo definido no Apêndice A

(15) e danos no estator e no rotor (16).

Existem alguns estudos que envolvem a aplicação da técnica FRA *on-line*[1], ou seja, com a máquina energizada. A grande vantagem dessa abordagem é a possibilidade de monitoramento contínuo do equipamento sem a necessidade de desligá-lo para realizar as medições. Isso elimina o período de inatividade do equipamento, reduz o risco de não identificar falhas entre as medições e auxilia no planejamento de paradas para a manutenção da máquina.

Um dos maiores desafios para a aplicação *on-line* da técnica é o acoplamento entre a máquina a ser analisada, que pode operar com até milhares de volts, e o equipamento de medição que opera com apenas algumas dezenas de volts. Gomez-Luna et al. (2013) (17) apresentam uma solução que utiliza um acoplamento capacitivo; no entanto, o acoplamento realizado com componentes passivos produz um efeito de sombra nas medições, esse efeito é ocasionado pela influência que o próprio acoplamento produz nas medições, limitando a área útil de análise do espectro (18). Em Sant'Ana (2016) (19), um acoplamento do tipo C-L-C foi adotado. Esse modelo mostrou-se superior ao filtro capacitivo, garantindo uma maior atenuação da tensão aplicada ao sistema de análise, sem comprometer a área útil de análise do espectro. O trabalho conclui que existe um compromisso entre o grau de proteção do sistema de análise e a área útil do espectro, sendo uma escolha do projetista qual dessas duas variáveis priorizar.

Uma estratégia para ampliar a área útil de análise do espectro é proposta por Sant'Ana *et al.* (2021) (20). O estudo introduz um filtro ativo para acoplar o sistema de varreduras à máquina em análise. Esse acoplamento, fundamentado na eletrônica de potência, assegura, em teoria, a proteção do sistema de varreduras e elimina o efeito sombra no espectro. Na prática, parte do espectro ainda é afetada pelo filtro, e as varreduras *on-line* demonstraram ser mais ruidosas em comparação às varreduras *off-line*, dificultando a análise visual dos espectros.

Outro problema observado é o grau de intrusão[1] e invasão[1] do equipamento de análise na instalação elétrica do ativo monitorado. Para funcionamento, o sistema necessita de um contato direto com as fases da máquina sob análise, condição que pode proporcionar riscos à instalação elétrica durante eventual falha do equipamento de varreduras.

Não obstante as questões levantadas, o ponto mais problemático do sistema apresentado é a inexistência de um filtro passa-baixas entre a rede de alimentação e o sistema de análise. Conforme apontado por Perisse *et al.* (2007) (21) e Mayora *et al.* (2021) (22), sem esse componente, os sinais injetados podem não ser direcionados exclusivamente à máquina alvo, mas também a outras cargas conectadas paralelamente à fonte de alimentação do dispositivo em análise.

O estudo de Neti *et al.* (2017) (23) busca solucionar o desafio das cargas parale-

las empregando um TC (transformador de corrente) para medir a corrente efetivamente injetada na máquina em análise. No entanto, a abordagem apresenta duas limitações: em primeiro lugar, utiliza um filtro capacitivo para o acoplamento entre as fases do equipamento em exame e o sistema de varreduras, algo que, conforme discutido anteriormente, restringe uma parcela do espectro de análise, além de ser uma abordagem invasiva; em segundo lugar, embora reduza os problemas com cargas de baixa impedância em paralelo ao equipamento, a capacidade de medição do sistema permanece condicionada à sensibilidade do TC utilizado.

1.2 Estabelecimento dos problemas

Considerando o contexto apresentado, foram identificados cinco principais desafios enfrentados atualmente para a aplicação da técnica FRA *on-line* em máquinas elétricas:

- Garantir o acoplamento seguro entre o sistema de varreduras e a máquina sob análise.
- Garantir a repetibilidade das medições, mesmo diante de variações no posicionamento do rotor.
- Eliminar ou minimizar o efeito sombra causado pelo uso de filtros passivos e ativos no sistema de varreduras.
- Eliminar ou minimizar a influência de cargas paralelas conectadas à fonte de alimentação do ativo monitorado.
- Utilização de um sistema de varreduras menos invasivo para instalação em ambiente industrial, reduzindo os riscos de eventuais falhas do equipamento de monitoramento.

1.3 Hipótese e objetivos

São duas hipóteses levantadas nesta pesquisa. A hipótese central sugere que, realizando-se as varreduras através do ramo de aterramento da máquina sob análise, é possível solucionar quatro dos cinco problemas levantados anteriormente: permitir o acoplamento seguro entre sistema de varreduras e máquina sob análise, melhorar a repetibilidade das medições, aumentar a área útil do espectro, reduzir a influência de cargas paralelas.

A segunda hipótese sugere que, através do uso de acoplamentos indutivos, é possível realizar as varreduras de forma não invasiva e sem prejuízos para o monitoramento do ativo, solucionando o problema da instalação do sistema em ambiente industrial.

Considerando as hipóteses levantadas, este trabalho tem como principal objetivo o desenvolvimento de um sistema e método para detecção de danos no isolamento de motores elétricos de forma preditiva, *on-line* e não invasiva.

Os objetivos específicos do trabalho são:

- Validação da metodologia de varreduras através do ramo de aterramento do ativo sob análise.
- Desenvolvimento de um sistema de varreduras para a aplicação da técnica FRA.
- Desenvolvimento de um acoplamento indutivo para utilização junto ao sistema de varreduras.
- Validação do conjunto formado pelo sistema de varreduras e acoplamento indutivo.
- Acompanhamento de ensaios de envelhecimento de motores com o sistema desenvolvido e com outros equipamentos de mercado.

1.4 Contribuições

As principais contribuições do trabalho são:

- Apresentação de uma nova metodologia de análise do isolamento de motores elétricos via ramo de aterramento do equipamento, contribuindo nos seguintes aspectos:
  - Eliminação da necessidade de um acoplamento para a conexão segura entre ativo monitorado e sistema de análise.
  - Redução do efeito sombra no espectro.
  - Redução da influência de cargas paralelas à fonte de alimentação nas medições.
  - Redução da sensibilidade do sistema à posição do rotor da máquina, garantindo repetibilidade nas medições.
  - Imunidade à tensão de operação da máquina, podendo utilizar o mesmo sistema em motores de baixa, média ou alta tensão.
- Viabilização prática de um equipamento não invasivo para monitoramento da condição de isolação de motores elétricos em operação, contribuindo nos seguintes aspectos:
  - Viabilização prática de um sistema configurável de geração de sinais, apresentando capacidade de gerar sinais com frequência entre 1 kHz e 10 MHz e amplitude entre 0 V e 30 V_{pp}.

  - Viabilização prática de um sistema configurável de leitura de sinais, apresentando capacidade de ler sinais com amplitude entre 350 μV_{pp} e 10 V_{pp} e frequência entre 1 kHz e 10 MHz.
  - Viabilização prática de sistema para a aplicação da técnica FRA em cargas com impedâncias variando entre 10 Ω a 100 kΩ.
  - Estudo teórico e prático envolvendo núcleos magnéticos de diversos materiais para fabricação de transformadores com foco na medição e injeção de sinais.

- Análise de um ensaio de envelhecimento feito com um motor de média tensão, contribuindo nos seguintes aspectos:
  - Apresentação de uma análise comparativa do envelhecimento do dielétrico com diversas técnicas de mercado e com o equipamento desenvolvido.
  - Identificação de uma região do espectro de impedâncias mais sensível à condição do isolamento do motor.
  - Levantamento de uma nova hipótese no estudo da técnica FRA para máquinas elétricas: a tensão aplicada na máquina durante o teste *on-line* causa variações no espectro que são imperceptíveis na análise *off-line*. Caso a hipótese seja confirmada, pode ser aberto um novo campo de estudos para a classificação *on-line* das falhas em transformadores, geradores e motores, onde as investigações são, predominantemente, realizadas com as máquinas desenergizadas.

1.5 Metodologia de pesquisa

A metodologia de pesquisa utilizada neste trabalho consiste nos seguintes pontos:

- Revisão bibliográfica de técnicas para detecção de falhas no isolamento de máquinas elétricas, incluindo a técnica de análise por resposta em frequência.
- Desenvolvimento de um sistema de varredura e análise composto por *hardware*, *firmware* e *software*.
- Estudo e desenvolvimento de um acoplamento indutivo para utilização junto ao sistema de varredura e análise elaborado.
- Pesquisa e validação de uma metodologia de varreduras através do ramo de aterramento de máquinas elétricas em operação.
- Ensaios em laboratório com motores e transformadores para validação do sistema e método proposto.

- Condução de um ensaio de envelhecimento acelerado em um motor de média tensão, monitorando a condição de isolação da máquina com técnicas tradicionais e com o protótipo desenvolvido.

1.6 Organização do trabalho

O Capítulo 2 aborda o estudo bibliográfico dos seguintes pontos: dados estatísticos sobre falhas de isolamento de máquinas elétricas; fatores responsáveis pelo envelhecimento do dielétrico; e técnicas comumente utilizadas para detecção e acompanhamento de danos no isolamento, incluindo a técnica FRA *off-line* e *on-line*.

O Capítulo 3 enuncia, estuda e valida a metodologia de análise via o ramo de aterramento e acoplamento indutivo. A validação é feita através de testes de bancada realizados com transformadores e motores.

O Capítulo 4 apresenta os resultados obtidos pela aplicação da técnica FRA *on-line* utilizando o sistema e método proposto. Dois ensaios de envelhecimento são discutidos: um com um motor de baixa tensão e outro com um motor de média tensão.

O Capítulo 5 traz as conclusões gerais e propostas para trabalhos futuros.

2 Revisão Bibliográfica

Este capítulo apresenta as estatísticas de falhas em motores elétricos, além dos principais mecanismos que levam essas máquinas à falha. Também são abordadas as técnicas utilizadas de modo *off-line* e *on-line* para acompanhamento e diagnóstico da condição de isolação de motores elétricos, enfatizando-se a técnica FRA.

2.1 Contextualização

O motor de indução trifásico (MIT) é considerado a principal fonte de trabalho mecânico na indústria, estima-se que esse tipo de equipamento representa 87% de todos os motores de corrente alternada utilizados pela indústria (24) (25). No Brasil, calcula-se que 25% do consumo de energia elétrica da nação é atribuída a esse tipo de máquina (26). Já em países desenvolvidos, calcula-se que MITs consumam entre 40% e 50% de toda a energia elétrica gerada pelo país, demonstrando a enorme importância que possui para a sociedade (27).

Stone *et al.* (2014, p. 161) (1) apresenta um dos estudos mais completos já realizados envolvendo a análise de falhas em motores de indução de grande porte, a pesquisa foi conduzida pelo EPRI (*Electric Power Research Institute*). No estudo, foram observadas diversas falhas ocorridas em 7500 motores de indução trifásicos, cada uma das falhas foi classificada conforme o componente responsável pela falha (rolamento, estator, rotor, outros). A Tabela 2.1 apresenta a relação entre o componente que ocasionou a falha e sua porcentagem de ocorrência.

Componente de falha	Porcentagem de falha (%)
Rolamentos	41
Estator	37
Rotor	10
Outros	12

Tabela 2.1 – Estatística de falhas em motores de indução trifásicos
Fonte: Stone *et al.* (2014, p. 161) (1)

Como observado na Tabela 2.1, no estudo elaborado pelo EPRI, 37% de todas as falhas são ocasionadas por danos nos enrolamentos estatóricos da máquina. Dentre as falhas observadas no estator, o estudo aponta que 77% das ocorrências relatadas estão diretamente relacionadas com danos no isolamento da máquina (isolamento entre os próprios enrolamentos e entre os enrolamentos e a carcaça do motor)(28). Já em outras

pesquisas, apresentadas em Drif *et al.* (2014) (2), apontam que problemas no isolamento dos enrolamentos estatóricos do equipamento são responsáveis por 26% a 36% das falhas em motores.

Com relação às falhas em geradores elétricos, a literatura aponta uma pesquisa realizada pelo *Comité International Des Grands Réseaux Electriques* (CIGRE) com hidrogeradores durante 10 anos. No estudo, que envolveu 1200 geradores em 20 instalações distintas, observou-se que 56% das falhas foram ocasionadas por danos no isolamento do equipamento (3) (4).

Junto aos dados estatísticos apresentados, Drif *et al.* (2014) (2) ainda ressalta a importância do monitoramento contínuo da condição de isolação de motores elétricos, visto que, caso os danos não sejam identificados e corrigidos a tempo, podem evoluir para uma falha severa do equipamento. Tal falha pode ocasionar a parada, ou em casos mais severos, a destruição do ativo, colocando a operação em risco e ocasionando perdas por lucro cessante. Dessa forma, fica evidente a grande importância da utilização de métodos para detecção precoce de falhas de isolamento em máquinas elétricas, em especial para danos em motores de indução trifásicos, o foco deste trabalho.

2.2 Fatores responsáveis pelo envelhecimento do isolamento de motores elétricos

Conforme apresentado em Stone *et al.* (2014, p. 47-54) (1), são vários fatores que ocasionam a deterioração do isolamento de máquinas elétricas. De forma geral, tais fatores podem ser classificados como estresses térmicos, elétricos, ambientais e mecânicos.

- Estresse térmico: é uma das causas mais reconhecidas pela degradação do isolamento e eventual falha do ativo. Quando o equipamento opera em temperaturas superiores a sua classe de operação, é observada a oxidação dos componentes de isolamento da máquina, acarretando sua deterioração prematura. Uma variação do estresse térmico é o estresse termomecânico, onde o desgaste é ocasionado pelos diferentes coeficientes de expansão térmica dos materiais envolvidos (1) (3) (29).

- Estresse elétrico: apesar do colapso do sistema de isolamento de máquinas elétricas ser precedido de falhas elétricas, observa-se que o estresse elétrico em si não é o fator dominante para o envelhecimento do isolamento. Esse tipo de estresse passa a ser mais relevante quando existem eventos de descargas parciais no material isolante. Nessa situação, por conta das descargas que ocorrem dentro do próprio isolante, os materiais orgânicos que compõem o dielétrico começam a se degradar, acelerando o processo de envelhecimento do equipamento (1) (3) (29).

- Estresse do ambiente: existe uma coleção de fatores oriundos do ambiente onde a máquina está instalada e que podem, com o tempo, degradar o equipamento. Alguns desses fatores são, umidade, óleo, produtos químicos, partículas abrasivas, poeira, insetos, subprodutos de processos industriais, entre outros. Tais fatores podem ser encontrados de forma individual ou combinada, afetando diferentemente o isolamento e dificultando a determinação da relação entre o nível do estresse com a taxa de deterioração do motor (1) (29).

- Estresse mecânico: são variados fatores que estressam mecanicamente o motor, como vibração, força centrífuga no rotor, força mecânica induzida magneticamente nas bobinas/barras do estator por conta de transientes na corrente do estator. Tais fatores podem, com o tempo, desgastar diversos componentes do motor, incluindo seu isolamento. É importante também notar que falhas mecânicas de outras partes do motor também podem comprometer o seu isolamento, como falhas no rolamento, desalinhamento entre estator e rotor, deflexão do eixo do motor, entre outros (1) (3) (29).

A partir dos estresses sofridos pelo motor, são observadas alterações químicas e físicas no material isolante, ocasionando a degradação do dielétrico. Com o passar do tempo, caso os estresses persistam, é observada uma redução contínua na qualidade do isolamento, fragilizando diversos pontos do material. Por fim, chega-se ao ponto onde o material isolante não mais suporta as tensões aplicadas aos enrolamentos e o sistema colapsa (4).

2.3 Técnicas convencionais utilizadas para detecção de falhas em isolamento de motores

As técnicas convencionais utilizadas para o monitoramento da isolação de motores elétrico são, em sua maioria, aplicadas de forma *off-line*, entretanto, também existem alguns métodos que possibilitam a análise *on-line* do ativo.

Para a aplicação de técnicas *off-line* de monitoramento, é necessário que o equipamento seja removido de serviço. Alguns ensaios permitem que o motor seja testado diretamente em seus terminais, entretanto, em determinados testes a máquina precisa ser desmontada, mesmo que parcialmente (1). Uma vantagem apontada por Grubic *et al.* (2008) (30) é que os métodos *off-line* são normalmente mais diretos e com maior acurácia quando comparados com métodos *on-line*, além disso, o usuário que fará a aplicação do teste não precisa ser um especialista para executar o ensaio.

Já as aplicações *on-line* são normalmente preferidas para processos contínuos, onde paradas para inspeções são demasiadamente custosas ou até mesmo inviáveis, como no

caso de máquinas atuando em aplicações petroquímicas, tratamento de água, entre outras. A maior vantagem desse método é que o motor não precisa ser retirado de operação para realizar as medições, reduzindo paradas para inspeção do equipamento e garantindo que a condição de isolação do ativo seja monitorado de forma contínua. Dessa forma, danos incipientes podem ser detectados automaticamente, reduzindo o risco de ocorrências de falhas generalizadas e paradas repentinas no equipamento. Uma das desvantagens é o custo mais elevado para monitoramento de diversos ativos, pois geralmente é utilizado um sistema de monitoramento por máquina. Já no processo de monitoramento *off-line*, o mesmo sistema pode ser aplicado em diversos motores (31).

Os capítulos 14, 15 e 16 de Stone *et al.* (2014) (1) apresentam em detalhes diversas técnicas *off-line* e *on-line* para a detecção e monitoramento de danos de isolamento em máquina elétricas. Em Sant'Ana (2016, p. 11-26) (19), também é apresentado um compilado das principais técnicas. Baseando-se nessas referências, a seguir são apresentados alguns dos principais métodos utilizados atualmente para a análise de isolamento.

2.3.0.1 Inspeção visual

Segundo Stone *et al.* (2014, p. 314) (1), a inspeção visual realizada por um especialista é a melhor forma para avaliação dos enrolamentos da máquina, permitindo a determinação da origem da falta e da avaliação e acompanhamento de um dano em desenvolvimento. Entretanto, para esse tipo de análise, a máquina precisa ser colocada fora de serviço, além da necessidade de desmontagem parcial ou total do equipamento. Outro ponto a ser considerado é a necessidade de uma equipe de manutenção experiente para a correta inspeção e avaliação do ativo. Por fim, salienta-se que o equipamento pode sofrer danos durante sua desmontagem para inspeção, como o bloqueio indevido de um canal de resfriamento, ou um parafuso deixado frouxo durante a montagem.

2.3.0.2 Resistência de isolamento e Índice de polarização

Conforme Stone *et al.* (2014, p. 317) (1), são os testes mais utilizados pela indústria para análise de enrolamentos estatóricos de motores e geradores. A resistência de isolamento (IR, do inglês *insulation resistance*) e o índice de polarização (PI, do inglês *polarization index*) estão em uso por mais de 70 anos e podem ser aplicados simultaneamente, pois utilizam o mesmo equipamento de análises.

O teste de IR mede a resistência do isolamento elétrico entre os condutores de cobre e a carcaça da máquina. Esse ensaio é normalmente utilizado para se ter uma visão geral do sistema de isolamento do equipamento, sendo um dos primeiros testes realizados em uma bateria de ensaios. Caso a máquina analisada passe no teste de resistência de isolamento, podem ser empregados outros testes envolvendo alta tensão de forma relativamente segura, sem colocar em risco o dispositivo sob análise (5).

Como o propósito do isolamento é justamente bloquear o fluxo de corrente elétrica entre os condutores e a carcaça da máquina, espera-se que o valor de IR seja o mais alto possível para um sistema com boa isolação. Desta forma, quanto menor for o valor da resistência de isolamento, maior a probabilidade da existência de um problema com o isolamento do motor (6).

Para a execução do ensaio, uma alta tensão DC é aplicada entre o condutor de cobre e a carcaça da máquina. A corrente que flui entre os dois terminais é medida e a resistência de isolamento é calculada (6). É importante notar que a referência ao tempo em que foi realizada a medição é necessária, visto que o valor total da corrente de fuga sofre alterações em função do tempo de execução do teste.

A norma IEEE-Std-43-2000 (32) afirma que a tensão utilizada no teste é função da tensão de operação da máquina, conforme a Tabela 2.2. A norma também especifica os valores esperados de resistência de isolamento dos ativos durante os ensaios.

Tensão fase-fase da máquina (V)	Tensão de teste (V)
<1000	500
1000 - 2500	500 - 1000
2501 - 5000	1000 - 2500
5001 - 12000	2500 - 5000
>12000	5000 - 10000

Tabela 2.2 – Tensões para aplicação do teste IR e PI
Fonte: IEEE-Std-43-2000 (32)

Uma das maiores desvantagens desse método, segundo Grubic *et al.* (2008) (31), é a alta dependência do valor de IR em função da temperatura em que o ensaio é feito, sendo necessários métodos para compensar essa variável.

Já a técnica de PI, sendo uma variação do teste de IR, é definida pela razão entre o valor de IR obtido após 10 minutos de teste (R_{10}) e o valor de IR após 1 minuto de teste (R_1), conforme a Equação 2.1.

$$PI = \frac{R_{10}}{R_1} \tag{2.1}$$

Um valor baixo de PI indica uma possível contaminação do enrolamento por água, óleo, sujeira, ou outros elementos (6). Esse ensaio foi desenvolvido com a ideia de minimizar os efeitos da temperatura existente na medição da resistência de isolamento (1).

2.3.1 Teste Hipot DC

Stone *et al.* (2014, p. 326) (1) aponta que o teste hipot DC (do inglês *High Potential* DC) é um teste de sobretensão. Nesse ensaio, os enrolamentos da máquina sob análise são submetidos a uma tensão DC significativamente superior à tensão AC (de pico) de operação do equipamento. Se os enrolamentos não falharem durante o teste, conclui-se que o isolamento da máquina está em boas condições para continuar operando por mais um certo período. Se o enrolamento falhar, deverá ser efetuado de forma obrigatória o reparo ou a rebobinagem do equipamento. Geralmente o ensaio é aplicado aos motores logo após sua fabricação ou rebobinagem. Caso o objetivo do ensaio seja apenas acompanhamento do ativo, o teste é geralmente realizado com uma tensão reduzida.

A norma IEEE Standard 95-2002 (33) apresenta as práticas recomendadas para o teste de motores elétricos utilizando o método hipot DC. São abordados os ensaios para avaliação de motores novos que acabaram de ser instalados em campo, e ensaios para manutenção de máquinas que já estão em operação. Alguns dos problemas de isolamento que podem ser detectados são: rachaduras e fissuras, contaminação de superfície, problemas na resina, absorção de umidade, delaminação, espaços vazios no isolamento.

A norma ainda afirma que o teste DC apresenta as seguintes vantagens com relação ao teste AC:

- O equipamento utilizado para a medição DC é menor e mais leve que o equipamento para medição AC, facilitando seu transporte.
- Comparando-se com o teste AC, o ensaio DC causa menos descargas parciais no equipamento analisado, sendo menos agressivo ao isolamento do ativo.
- Estresses do tipo DC possuem maior semelhança com eventos de sobretensão observados durante a vida útil do equipamento, proporcionando um estresse mais condizente com a realidade.

Por fim, são especificados também algumas desvantagens e limitações desse ensaio.

- Em determinadas condições, um técnico especializado é necessário para interpretação dos resultados.
- A distribuição do estresse nos enrolamentos da máquina causado pelo ensaio DC não representa a real distribuição do estresse quando o motor está em operação, ou durante um ensaio AC.
- Rachaduras e fissuras podem não ser detectadas até serem contaminadas com umidade, sujeira, ou outros materiais condutivos.

2.3.2 Teste Hipot AC

Conforme Stone *et al.* (2014, p. 335), a ideia para aplicação do teste hipot AC é similar ao teste hipot DC. A diferença é a utilização de um sinal alternado, geralmente na frequência de operação da máquina (50 Hz ou 60 Hz), para a realização dos ensaios. Ainda podem ser utilizados sinais de frequências mais baixas, como 0,1 Hz AC, utilizando um testador VLF (do inglês *very low frequency*).

O teste pode ser utilizado tanto como prova de aceite de um equipamento recém-fabricado quanto para acompanhamento de um ativo já em operação. A norma IEEE Standard 56-2016 (34) afirma que valores de tensão entre 125% a 150% da tensão RMS de operação do motor são normais nesse tipo de ensaio. A norma ainda informa que, normalmente, os testes são conduzidos por 60 segundos.

O ensaio hipot AC é considerado superior ao ensaio DC, pois a distribuição da tensão ao longo do isolamento do motor é a mesma distribuição encontrada com a máquina em serviço, garantindo uma distribuição mais uniforme da tensão. Além disso, em contraste com a aplicação DC, onde a queda de tensão ao longo dos componentes do isolamento depende da resistência (resistividade) dos componentes, na aplicação AC a queda de tensão depende da capacitância (constante dielétrica) de cada componente. Dessa forma, para os isolamentos mais modernos que apresentam materiais isolantes com alta resistividade, o ensaio DC poderia concentrar a queda de tensão em pequenas camadas do isolante, reduzindo a distribuição da tensão por toda a massa do material (6) (1).

Por fim, conforme Klempner e Kerszenbaum (2004, p. 499) (5), geralmente o teste hipot tem como resultado a máquina ser aprovada ou reprovada. Entretanto, o ensaio pode acarretar a geração de arcos elétricos que podem ser escutados e vistos durante a aplicação da alta tensão. Nesse caso, é possível utilizar o ensaio para identificar e reparar tais problemas.

2.3.3 Fator de dissipação (Tangente δ)

Segundo Stone et al. (2014, p. 344) (1), o fator de dissipação (DF, do inglês *Dissipation Factor*) fornece uma medição das perdas dielétricas no isolamento. Alguns processos de deterioração aumentam essas perdas, como o estresse térmico e retenção de umidade. Sendo assim, o fator pode ser acompanhado ao longo do tempo para identificação de problemas de isolamento.

Para a realização do ensaio, aplica-se uma tensão alternada (V, apresentada na Figura 2.1) entre os enrolamentos e a carcaça do motor analisado, e realiza-se a leitura da corrente (I, apresentada na Figura 2.1) que circula no circuito fechado.

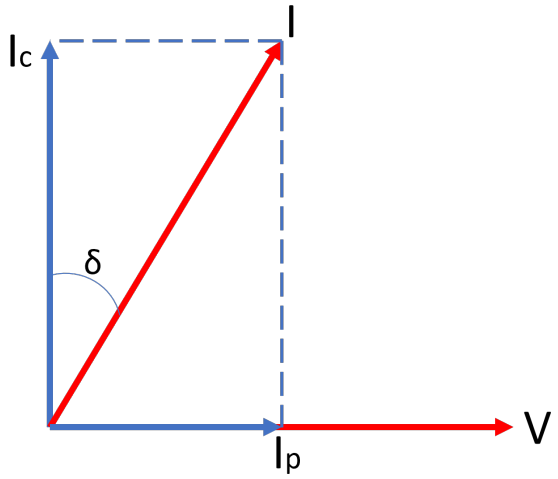

Figura 2.1 – Fator de dissipação - Tangente Delta

Para um dielétrico ideal, o isolamento da máquina deveria atuar como um capacitor puro, apenas armazenando energia. Dessa forma, conforme observado por Sant'Ana (2016, p. 10) (19), apenas a componente capacitiva da corrente deveria existir (I_c, apresentada na Figura 2.1).

Na prática, os materiais isolantes utilizados sofrem aquecimento quando excitados por uma tensão alternada, dissipando energia. Sendo assim, observa-se a presença de uma componente real da corrente (I_r, que também pode ser denominada corrente de perda - I_p, apresentada na Figura 2.1).

O ângulo δ é definido como o ângulo entre a corrente capacitiva (I_c) e a corrente medida (I), conforme mostrado na Figura 2.1. O fator de dissipação é obtido do valor da tangente do ângulo δ ($tan(\delta) = \frac{I_r}{I_c}$).

Portanto, o valor obtido é adimensional e pode ser expresso na forma de porcentagem. Seu aumento ao longo do tempo está diretamente relacionado à deterioração do isolamento da máquina analisada. Em Klempner e Kerszenbaum (2004, p. 503) (5), afirma-se que tal deterioração pode estar relacionada com o aumento na quantidade de deformidades (vazios) internas ao isolamento, delaminação do material e deterioração do material isolante dos enrolamentos. Como as medições são função do tipo do sistema de isolação da máquina, afetado diretamente pela temperatura dos enrolamentos, é importante que as leituras sejam obtidas em temperaturas semelhantes, caso contrário, podem ser observadas alterações nos valores que não estejam diretamente relacionadas ao envelhecimento do isolamento.

2.3.4 Descargas Parciais

Conforme Sant'Ana (2016, p. 15) (19), as descargas parciais (PD, do inglês *Partial Discharge*) são descargas elétricas de rápida duração que acontecem no isolamento entre dois condutores elétricos. Elas ocorrem em cavidades no interior do material dielétrico, onde os gases presentes nessas cavidades podem se ionizar e formar um canal imperfeito de condução, onde não existe energia suficiente para o estabelecimento por completo de um arco elétrico.

A norma IEEE 1434-2014 (35) fornece um guia para teste e diagnóstico utilizando-se a medição de descargas parciais. A norma apresenta procedimentos para a realização dos ensaios de forma *off-line* e *on-line*. O método em questão mede os pulsos de correntes resultantes das descargas parciais que ocorrem no interior do material isolante. Portanto, é possível detectar processos de falhas que possuam como resultado as descargas parciais (6).

Conforme apresentado pela norma, alguns dos possíveis métodos utilizados para detecção de descargas parciais são:

- Sensor de pulsos elétricos para monitoramento das descargas que acontecem em todo o estator. Esses sensores podem monitorar pulsos de tensões e correntes originárias das descargas parciais, eles são utilizados para quantificar a ocorrência dos eventos. O ensaio pode ser realizado de forma *off-line* ou *on-line* e são sensíveis a diversas fontes de ruídos, sendo necessária a presença de uma equipe experiente para avaliação dos resultados.

- Sensores eletromagnéticos para medição das ondas de radiofrequência (RF) emitidas em função das descargas parciais. Os distúrbios criados possuem frequências de 100 kHz a algumas dezenas de megahertz. Com o uso de sensores e antenas direcionais, torna-se possível detectar as regiões onde as descargas são mais intensas.

- Sensores para detecção acústica e ultrassônica. Descargas parciais criam pequenas ondas de choque, causadas pelo rápido aumento da temperatura dos gases nas proximidades das descargas. Tais ondas geram ruídos acústicos que podem ser detectados com o uso de determinados sensores. A frequência dos ruídos varia entre algumas centenas de hertz até a faixa de 150 kHz, apresentando mais energia acústica por volta de 40 kHz.

- Utilização de instrumentos de imagem para detecção do efeito corona, como um visor de radiação ultravioleta.

Segundo Stone (2005) (6), o monitoramento de descargas é um dos ensaios de maior relevância realizados em máquinas que operam acima de 2300 V, sendo uma técnica

interessante para se comparar com as análises relatadas neste trabalho.

2.4 Análise por Resposta em Frequência

A técnica de análise pela resposta em frequência (FRA, do inglês *Frequency Response Analysis*) é um técnica de diagnóstico comumente empregada para análise da integridade mecânica de transformadores (36) (37). Entretanto, existem estudos da aplicação da técnica para avaliação de outros ativos elétricos, como motores, geradores e para-raios (38).

Essa técnica se relaciona a uma classe de métodos denominados por espectroscopia de impedância (IS, do inglês *Impedance Spectroscopy*). Segundo Macdonald (1992) (39), os métodos de análise por espectroscopia de impedância medem a resposta de um determinado material para um estímulo elétrico. Os sinais medidos são utilizados para a obtenção de informações úteis do sistema analisado, como as propriedades físicas e químicas do material ensaiado.

2.4.1 Funcionamento da técnica FRA

Segundo Kraetge *et al.* (2008) (40), existem dois métodos para aplicar a técnica FRA: por impulso (IFRA, do inglês *Impulse Frequency Response Analysis*) e por varredura (SFRA, do inglês *Sweep Frequency Response Analysis*). Para o primeiro caso, aplica-se um impulso à entrada do sistema, a resposta medida é processada e o espectro é obtido através da transformada de Fourier. Já para o segundo caso, são injetados sinais senoidais de amplitudes constantes e frequências variadas no sistema, através das respostas medidas, calcula-se o espectro de impedâncias do sistema.

Ryder (2003) (41) identifica as seguintes vantagens do método SFRA com relação ao método IFRA:

- Melhor relação sinal/ruído;
- Maior acurácia;
- Banda mais ampla para análise;
- Necessidade de uma quantidade menor de equipamentos.

Como desvantagem, a literatura aponta principalmente o maior tempo gasto para a realização do SFRA (42) (41). Como para a análise de motores o tempo da varredura não é um limitante, sendo preferível o cálculo mais exato do valor da impedância, optou-se pela utilização da técnica SFRA nesta pesquisa, que será tratada apenas como FRA no restante do documento.

A Figura 2.2 apresenta um exemplo de circuito que pode ser utilizado para a aplicação da técnica FRA. Na figura, uma fonte de sinais de alta frequência (V_{af}) e um resistor *shunt* (R_{sh}) são acoplados à carga que se deseja medir (Z).

Através da geração de um sinal de alta frequência e as medições das tensões antes (V_1) e após (V_2) o *shunt*, calcula-se, com a Equação 2.2, a impedância (Z) da carga monitorada.

$$\vec{Z} = \frac{R_{sh}\vec{V_2}}{\vec{V_1} - \vec{V_2}} \tag{2.2}$$

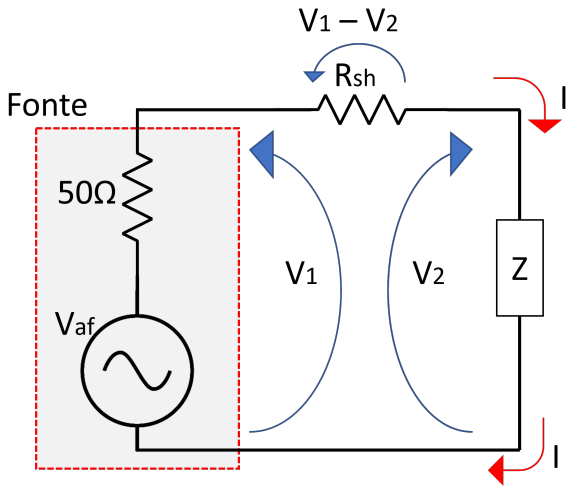

Figura 2.2 – Exemplo de circuito para aplicação da técnica FRA
Fonte: Baseado em Sant'Ana (2016, p. 26) (19)

O processo de injeção e medição de sinais é repetido para uma ampla faixa de frequências, obtendo-se o espectro de impedâncias do ativo monitorado.

O espectro base da máquina, ou seja, o espectro obtido com a máquina funcionando corretamente, é denominado *baseline*. Com o envelhecimento do dielétrico do ativo, os novos espectros obtidos começam a sofrer alterações com relação ao espectro base, com isso, especialistas conseguem inferir sobre a existência de problemas mecânicos e elétricos na máquina (19).

2.4.1.1 Uso de indicadores estatísticos com a técnica FRA

Como as análises dos espectros obtidos com a técnica FRA são totalmente dependentes da interpretação de especialistas, alguns trabalhos propõem o uso de indicadores estatísticos para uma análise mais objetiva da saúde do ativo. Dessa forma, é possível a criação de curvas de tendências para cada ativo analisado, facilitando a interpretação dos dados por usuários não especialistas na técnica de análise.

Sant'Ana *et al.* (2016b) (43) e Sant'Ana *et al.* (2017) (44) trazem uma revisão completa dos principais indicadores apontados pela literatura da técnica FRA. Os trabalhos também apresentam comparações de alguns dos indicadores para variadas faixas de frequências, levando a um diagnóstico mais completo do ativo sob análise.

No estudo desenvolvido por Yousof *et al.* (2021) (45), é apresentada uma comparação entre indicadores estatísticos para monitoramento de um motor de indução trifásico, onde foram simulados danos no isolamento da máquina. As análises foram realizadas para três faixas de frequência (baixa, média e alta). O trabalho conclui que o uso de indicadores é eficaz para a análise da condição de isolamento do ativo. De todos os indicadores estudados, o índice ASLE (do inglês *Absolute Sum of Logarithmic Error*) foi o que apresentou melhor resposta para o ensaio realizado.

Segundo Kim *et al.* (2005) (46), o indicador ASLE é adimensional e compara dois conjuntos de dados em uma escala logarítmica, o seu cálculo é feito pela Equação 2.3.

$$ASLE(x, y) = \frac{\sum_{i=1}^{N} |20 \log_{10} y_i - 20 \log_{10} x_i|}{N} \tag{2.3}$$

Na Equação 2.3, N é o número de pontos do espectro analisado; y_i é a impedância para determinada frequência do espectro *baseline*; x_i é a impedância para determinada frequência do atual espectro analisado.

Caso os dois conjuntos de dados sejam exatamente iguais, o valor do ASLE será 0. O índice altera à medida que os conjuntos se diferenciam, portanto, quanto maior seu valor, maior a diferença entre os conjuntos (47).

Além do estudo apresentado por Yousof *et al.* (2021) (45), outros trabalhos também apontam vantagens para a utilização do ASLE em relação a outros indicadores, dessa forma, adotou-se o índice ASLE para as análises realizadas nesta pesquisa.

2.4.2 Considerações sobre máquinas rotativas

O uso da técnica FRA em máquinas rotativas é ainda acadêmico e experimental, portanto, não existe uma norma específica para realização das análises.

As patentes Dister *et al.* (2000) (7) e Kendig e Regovin (2002) (8), apesar de não utilizarem explicitamente a nomenclatura "FRA", utilizam uma técnica praticamente igual à técnica de análise pela resposta em frequência. Nas patentes, é proposto um método para determinação precoce de danos no enrolamento estatórico de máquinas elétricas, em especial de motores de indução trifásicos, para isso, é analisado o espectro de impedâncias do equipamento.

A justificativa fornecida pelas patentes para utilização do FRA é justamente a pos-

sibilidade de uma análise preditiva que, segundo os documentos mencionados, permitem a detecção e acompanhamento de danos incipientes no isolamento dos ativos, algo que as técnicas convencionais não possibilitam.

Apesar da inexistência de uma norma específica para o método, na literatura são encontrados diversos estudos que corroboram com a afirmativa de Dister *et al.* (2000) (7) e Kendig e Regovin (2002) (8) de que a técnica FRA garante precocidade na análise do isolamento de máquinas elétrica.

Na sequência são apresentadas pesquisas e aplicações do FRA em máquinas rotativas tanto de forma *off-line* quanto de forma *on-line*.

2.4.3 FRA *off-line*

No trabalho de Platero *et al.* (2012) (10), é apresentado um estudo da aplicação do FRA de forma *off-line* para detectar curto-circuito entre espiras nos enrolamentos estatóricos de máquinas elétricas. O artigo afirma que o uso da técnica FRA em máquinas rotativas apresenta uma análise mais complexa do que as análises com transformadores. Esta maior dificuldade é função justamente da própria composição do circuito equivalente do estator da máquina. Além disso, como comprovado por Platero *et al.* (2011) (48), para alguns casos, o rotor do equipamento exerce influência nas medições. Entretanto, Platero *et al.* (2012) (10) afirma que mesmo apresentando maior grau de complexidade na análise, a técnica FRA consegue detectar, de forma confiável, falhas de isolamento em máquinas rotativas.

Em Gama *et al.* (2019) (49), é apresentado um ensaio com a aplicação da técnica FRA de forma *off-line* em um gerador síncrono de dois polos lisos de 2 kW e 220 V. Como constatado por Perisse *et al.* (2007) (21), o enrolamento das máquinas elétricas sofre um aumento de capacitância conforme o isolamento do equipamento envelhece, desta forma, no trabalho mencionado, foram utilizados capacitores para simular o envelhecimento do isolamento da máquina. O acompanhamento da degradação do isolamento foi possível através do uso de indicadores estatísticos aplicados a uma determinada faixa de frequência.

O sistema de análise do isolamento utilizado em Gama *et al.* (2019) (49) é detalhado em Gama (2019) (50), onde também é apresentado um ensaio de envelhecimento realizado com um motor de indução trifásico. Nesse experimento, também foram utilizados capacitores para simular a degradação do isolamento do ativo, sendo que a deterioração do equipamento foi acompanhada por meio de indicadores estatísticos.

Em Gama *et al.* (2022) (51), são utilizadas diferentes faixas de frequências para monitoramento da degradação do isolamento de máquinas rotativas. São calculados indicadores estatísticos para cada faixa do espectro, dessa forma, é possível acompanhar e diferenciar danos ocorridos em faixas de baixa, média e alta frequência, além de monitorar

a sensibilidade de cada indicador para a falha analisada.

No estudo desenvolvido por Al-Ameri *et al.* (2022) (14), a técnica FRA é utilizada para a detecção de curto-circuito entre fases, entre espiras de uma mesma fase, entre fase e terra e entre fase e neutro. Os ensaios são realizados em motores de indução trifásicos e concluem que a análise por resposta em frequência é uma ferramenta de diagnóstico eficaz para a detecção de falhas internas em máquinas rotativas.

Em Alawady *et al.* (2020a) (12) e Alawady *et al.* (2020b) (13), são apresentados mais estudos envolvendo a aplicação da técnica FRA para detecção de curto-circuito entre espiras de uma mesma fase e curto-circuito entre espiras de fases diferentes. Os trabalhos também concluem que a técnica é sensível o suficiente para detectar tais tipos de falhas, sendo que as variações mais significativas se encontram entre a faixa de 20 kHz e 200 kHz dos espectros analisados.

No trabalho de Uhrig *et al.* (2020) (15), o método FRA é empregado para detectar falhas de barra quebrada em um motor de indução do tipo gaiola de esquilo. Para este tipo de falha, foram observadas variações nos espectros na faixa entre 1 kHz e 300 kHz.

Na pesquisa de Mayora *et al.* (2022) (16), são apresentados experimentos feitos em 8 máquinas de média tensão, os testes incluem motores e geradores. Nos ensaios realizados, foi utilizada a técnica FRA para detecção de danos no estator e no rotor das máquinas. O método foi capaz de detectar falhas causadas por danos de isolamento entre fase e terra, além disso, também foi possível detectar o rompimento do enrolamento ocasionado por um curto-circuito entre espiras do estator. O trabalho traz também algumas conclusões sobre a aplicação da técnica em si, um dos pontos levantados é que o nível da tensão aplicada ao dispositivo sob teste não interfere significativamente na resposta em frequência da carga analisada. Além disso, diferentemente dos resultados observados em transformadores, os terminais de excitação e medição utilizados para a aplicação da técnica FRA podem ser invertidos sem acarretar mudanças no espectro final. Por fim, o trabalho também conclui que máquinas com características construtivas similares apresentam espectros similares, tal fato permite que padrões de falhas identificados em uma máquina possam ser extrapolados para outras máquinas semelhantes.

2.4.4 FRA *on-line*

Um dos desafios enfrentados para a aplicação da técnica FRA de forma *on-line* é o acoplamento entre o equipamento de varreduras, que opera em poucos volts, e a máquina a ser analisada, que pode operar em centenas ou milhares de volts (19). Para solucionar esse problema, Perisse *et al.* (2007) (21) propõe o uso de um filtro capacitivo para realizar o devido isolamento entre o ativo monitorado e o equipamento de análise.

Entretanto, segundo Sant'Ana (2016) (19), o uso do acoplamento capacitivo oca-

siona um efeito sombra no espectro do ativo. Tal efeito é causado pelo uso de capacitores para realizar o acoplamento, reduzindo a área útil do espectro analisado. Dessa forma, existe um compromisso entre o nível de proteção do sistema de varreduras e a área útil do espectro da máquina sob análise.

Os trabalho de Sant'Ana (2016) (19) e Sant'Ana *et al.* (2016c) (18) trazem estudos sobre o uso de acoplamentos formados por elementos capacitivos e indutivos em substituição do filtro puramente capacitivo. Os estudos mostram que esse tipo de filtro, quando comparado com filtros puramente capacitivos, possui melhor atenuação dos sinais de baixa frequência, nocivos ao sistema de análise. Ao mesmo tempo, o modelo proposto garante que o acoplamento não inviabilize a análise do ativo devido ao efeito sombra, inerente ao processo de filtragem.

Em Sant'Ana *et al.* (2021a) (20), é proposto o uso de um acoplamento ativo, baseado em eletrônica de potência, para aplicar a técnica FRA de forma *on-line* em máquinas elétricas. Detalhes de projeto do acoplamento proposto são apresentados em Sant'Ana *et al.* (2021b) (52). A ideia do sistema proposto é realizar o cancelamento apenas da tensão da rede, permitindo, teoricamente, o uso de todo o espectro e eliminando-se o efeito sombra no espectro. Os resultados com a máquina energizada foram condizentes com os dados obtidos com a máquina desenergizada, entretanto, apresentam alguns problemas: a região de baixa frequência foi afetada pelo filtro, reduzindo a área útil para análise do espectro; o sistema é susceptível à influência de cargas paralelas ao ativo monitorado; espectros apresentados se mostraram ruidosos, prejudicando a repetibilidade das medições, os autores argumentam que essa condição pode estar relacionada com a influência do rotor nas medições e com interferências eletromagnéticos causadas pelo próprio filtro ativo; o sistema proposto necessita contato direto com as fases da máquina sob análise, sendo invasivo para a instalação elétrica.

O problema da influência de cargas paralelas à máquina sob análise é relatada por Perisse *et al.* (2007) (21) e Mayora *et al.* (22), onde os autores mencionam o uso de um filtro passa-baixas para desacoplar o sistema de análise das demais cargas conectadas à fonte de alimentação do ativo monitorado. Dessa forma, as correntes de alta frequência geradas pelo sistema de varreduras serão apenas direcionadas para o dispositivo sob análise. Maiores detalhes do circuito de injeção de sinal utilizado em Perisse *et al.* (2007) (21) podem ser encontrados em Perisse *et al.* (2008) (53), entretanto, em nenhum dos trabalhos é detalhado o sistema utilizado para desacoplar as altas frequências, uma parte fundamental para a aplicação do sistema em campo.

O trabalho de Neti *et al.* (2017) (23) propõe uma metodologia para amenizar a influência de cargas paralelas à máquina analisada. Ao invés de utilizar um sistema para desacoplar o equipamento de análise das demais cargas conectadas à rede de alimentação, os autores propõem o uso de um TC para a medição da corrente de alta frequência que,

de fato, está sendo consumida pelo ativo sob análise. Nesse modelo, a impedância do ativo é calculada com base na medição da tensão e da corrente que estão sendo aplicadas ao dispositivo sob análise. A metodologia proposta reduz a influência das cargas paralelas, entretanto, a eficácia das medições é condicionada à sensibilidade do TC. Ou seja, se as cargas em paralelo possuírem impedâncias suficientemente baixas, o TC não será sensibilizado e o monitoramento do ativo não será possível. A metodologia também não é eficaz quando o transformador de alimentação do circuito possui fechamento em estrela com o neutro aterrado, nesse caso, toda a corrente de alta frequência seria desviada para o aterramento da instalação.

Conforme discutido nos parágrafos anteriores, os trabalhos mais recentes na área de FRA *on-line* enfrentam os seguintes desafios:

- **Relação entre segurança do sistema e área útil de análise:** geralmente, a proteção é feita utilizando-se um acoplamento capacitivo para a conexão entre o sistema de análise e as fases de alimentação do ativo monitorado. Os estudos concluem que existe um compromisso entre a proteção do dispositivo de varreduras e a área útil disponível para ser analisada. Portanto, os projetistas desses equipamentos devem escolher um ponto de operação que garanta a segurança do equipamento de análise, sem prejudicar a área útil de análise do espectro.

- **Influência de cargas paralelas:** para as topologias apresentadas pela literatura, foi observado que cargas conectadas em paralelo ao ativo monitorado podem fornecer caminhos de baixa impedância para os sinais gerados pelo equipamento de análise. No caso da existência de tais cargas, o sistema seria incapaz de realizar corretamente a leitura da impedância da máquina analisada. Os trabalhos estudados não detalham a solução para esse problema, alguns artigos apenas mencionam o uso de filtros para realizar o desacoplamento dos sinais, mas não apresentam uma solução prática para o problema.

- **Falta de repetibilidade nas medições:** estudos apontam que o posicionamento do rotor afeta as medições. Uma das hipóteses levantadas pela literatura é que a variação da indutância mútua entre rotor e estator é a responsável por tais alterações. Essa condição pode ser amenizada com o uso de tratamentos estatísticos, entretanto, por afetar a repetibilidade das medições, é um ponto constantemente abordado nas pesquisas.

- **Instalação invasiva:** Os estudos apresentados utilizam uma abordagem invasiva para a instalação elétrica. O atual conceito para a análise *on-line* é através de um sistema de varreduras com contato direto às fases do ativo monitorado. Essa metodologia pode trazer riscos ao sistema elétrico onde o equipamento está inserido, pois uma falha em seu funcionamento pode interferir em toda a instalação.

Desta forma, o presente trabalho propõe uma abordagem para mitigar os problemas levantados anteriormente. No próximo capítulo, uma metodologia de varreduras é proposta e testada para a aplicação da técnica FRA de forma *on-line*.

3 Conclusões

Este trabalho introduz um sistema e metodologia para a análise *on-line* do isolamento de motores elétricos. O método proposto aplica a técnica FRA através do ramo de aterramento do ativo monitorado. O novo formato de varreduras foi testado e validado em ensaios com transformadores e motores. Foram também desenvolvidos acoplamentos indutivos para o sistema de varreduras, permitindo que a análise do isolamento da máquina seja feita de forma não invasiva. O sistema final desenvolvido foi testado e utilizado para acompanhamento de dois ensaios de envelhecimento realizados com motores de indução trifásicos.

Analisando isoladamente os ensaios realizados para avaliação da metodologia de análise via o ramo de aterramento, foram obtidas as seguintes conclusões:

- Não se verificou qualquer dano sofrido pelo sistema de análise durante os ensaios com a máquina energizada, portanto, nas condições abordadas no trabalho, o acoplamento entre o sistema de varreduras e o dispositivo sob análise se mostrou seguro. Esse fato é justificado pela ausência de tensão entre a carcaça da máquina analisada e o ponto onde é feito seu aterramento.

- Tanto para os ensaios *off-line* quanto *on-line*, não foram observadas variações nas medições em função do posicionamento do rotor, portanto, foi garantida a repetibilidade das medições. Uma possível justificativa para esse fato é a redução da influência da indutância mutua entre rotor e estator para a metodologia adotada. Nota-se que, para as metodologias empregadas na literatura, o sistema de varreduras é conectado diretamente nas fases do dispositivo analisado, obtendo-se um espectro com uma região indutiva nas baixas frequências, condição que deixa as medições mais susceptíveis à influência da indutância mútua entre rotor e estator.

- O efeito sombra, reportado na literatura e responsável por limitar a faixa de análise do espectro, foi eliminado. Esse fato é justificado pela conexão direta entre o sistema de varreduras e o motor sob análise, tornando desnecessária a utilização de filtros para o acoplamento entre os dispositivos.

- Caso o transformador de alimentação do equipamento sob análise esteja conectado em estrela com o neutro aterrado, a influência de cargas paralelas ao dispositivo é praticamente nula, pois, nessa condição, o circuito é fechado entre: carcaça do motor, isolamento do motor, fases do motor, fases do transformador e terra (através do neutro). Caso o transformador esteja fechado em delta ou estrela com o neutro não

aterrado, o seu isolamento entra em série com o isolamento do motor, dificultando a análise.

- Em alguns casos, foram observadas variações no formato e na amplitude quando comparados os espectros *off-line* e *on-line*. Tais variações podem estar relacionadas com a rede de alimentação e com os cabos e aterramento da instalação. Também é possível que a tensão aplicada ao ativo ocasione alterações nas propriedades físico/químicas do isolante, condição refletida no espectro de impedâncias. Entretanto, mais estudos são necessários para análise dessa hipótese.

- A metodologia se mostrou válida quando o motor analisado apresenta apenas um ramo de aterramento. Para o caso onde existem vários ramos de terra, o método deve ser adaptado, pois o espectro apresentaria a medição de um curto-circuito entre os ramos da máquina.

Analisando os ensaios realizados para avaliação do sistema não invasivo de varreduras desenvolvido, foram obtidas as seguintes conclusões:

- Nas condições abordadas, a realização de varreduras através do uso de acoplamentos indutivos se mostrou viável. Devido sua alta permeabilidade magnética, o material que se mostrou mais adequado para a fabricação das bobinas foi o nanocristalino.

- O sistema de varreduras proposto foi capaz de medir impedâncias entre 10 Ω e 100 kΩ, entretanto, verificou-se que na região de impedâncias superiores a 1 kΩ e frequências superiores a 1 MHz, as componentes parasitas do sistema começam a interferir nas medições.

- Para a análise de motores, a região de baixa frequência, entre 1 kHz e 10 kHz, se mostrou mais ruidosa em comparação com as demais regiões do espectro. Esse fato é justificado pela alta impedância da máquina nessa região, dificultando a leitura da corrente de alta frequência que circula pelo equipamento sob análise. Portanto, conclui-se que para cargas com impedâncias próximas ao limite do sistema, essa região deve ser evitada para a análise. Uma possível forma de aumentar o limite do sistema, consequente reduzindo os ruídos nessa região, é através do aumento da tensão de injeção.

- A região de alta frequência, entre 1 MHz e 10 MHz, se mostrou mais susceptível à infraestrutura da própria instalação elétrica do motor sob análise. Ou seja, variações no transformador de alimentação e no cabeamento da instalação têm mais influência no espectro do que o isolamento da máquina analisada. Portanto, a faixa em questão não se mostrou interessante para a análise do isolamento.

Analisando os ensaios de envelhecimento realizados, foram obtidas as seguintes conclusões:

- Para o ensaio com o motor de baixa tensão, a técnica FRA se mostrou mais precoce do que o ensaio de resistência de isolamento, realizado com o megômetro. Enquanto o indicador ASLE apresentou um crescimento constante durante o período de ensaio, variando de 0,32 a 1,23, a resistência de isolamento permaneceu na faixa de 300 GΩ a 400 GΩ durante todo o teste.

- Para o ensaio de média tensão, verificou-se que a técnica FRA *on-line* se mostrou mais precoce do que a técnica de medição de descargas parciais. O indicador ASLE apontou um crescimento constante durante o ensaio, variando de 0,09 a 1,03 no período, sendo que já na segunda semana de monitoramento o índice acusava 0,17. Em contrapartida, o ensaio de descargas parciais mostrou os primeiros indícios de envelhecimento da máquina após quase um mês de ensaio, com o aumento da taxa de repetições de descargas de 11075 N/s para 16309 N/s, para a polaridade positiva, e de 5290 N/s para 11136 N/s, para a polaridade negativa.

- Ainda considerando o ensaio com o motor de média tensão, foram observadas variações na faixa entre 300 kHz a 800 kHz no espectro *on-line* que não foram percebidas nos espectros *off-line*. As diferenças notadas ainda carecem de mais estudos, mas levantou-se a hipótese de que a tensão aplicada à máquina durante sua operação acarreta alterações no isolamento perceptíveis à técnica FRA.

Por fim, as duas hipóteses levantadas no início da pesquisa foram confirmadas. O trabalho propõe soluções para os atuais problemas relatados na literatura do FRA, contribuindo com uma metodologia e sistema de análise *on-line* e não invasivo de isolamento de motores elétricos.

Sugestões para trabalhos futuros:

- Desenvolvimento de um método para calibração do sistema.

- Estudo de soluções para o caso onde a máquina analisada apresenta mais de um ramo de aterramento.

- Estudo relacionando falhas de isolamento com alterações no espectro de impedâncias obtidos de forma *on-line*.

- Estudos envolvendo a aplicação da técnica FRA *on-line* em geradores e transformadores.

Apêndices

APÊNDICE A – Definições e esclarecimentos de termos-chave

Visando uma compreensão clara e precisa do documento, são apresentadas as definições e esclarecimentos dos termos: monitoramento *off-line* e *on-line*; sistema de medição invasivo e não invasivo.

A.1 Monitoramento *off-line* e *on-line*

Segundo definição de Stone *et al.* (2014, p. 313-314) (1), o monitoramento *off-line* é caracterizado pela parada, ao menos temporária, da máquina sob análise para a realização das medições. Alguns dos ensaios *off-line* são feitos pelos terminais do equipamento, outros apenas são possíveis com a máquina parcial ou totalmente desmontada.

De forma oposta, o monitoramento *on-line* se refere a testes feitos com a máquina em operação. Portanto, não é necessário a parada do sistema, entretanto, a condição de operação da máquina pode ser alterada para auxiliar o diagnóstico (1).

Em geral, o monitoramento *on-line* é preferível e apresenta as seguintes vantagens: ativo não precisa sair de operação para ser avaliado; monitoramento automático e contínuo, facilitando a manutenção preditiva; presença dos estresses reais que a máquina sofre durante operação (temperatura, umidade, tensão, forças mecânicas).

A.2 Sistema de medição invasivo e não invasivo

Conforme apontado por Rahiman (2005, p. 18-19) (54), não existe uma definição universal aceita para os termos "invasivo"e "não invasivo", mas a ideia geral é que um instrumento invasivo possui contato físico com o processo em que se efetua a medida.

Ainda segundo Rahiman (2005, p. 18-19) (54), o termo "invasivo"não deve ser confundido com "intrusivo"; o instrumento intrusivo interage com o processo em que se efetua a medida. A Figura A.1 apresenta uma comparação entre os possíveis tipos de medição, considerando instrumentos invasivos, não invasivos, intrusivos e não intrusivos.

Segundo Alotabi *at al.* (2021) (55), medições não invasivas ainda podem ser classificadas como "sem contato"e "com contato".

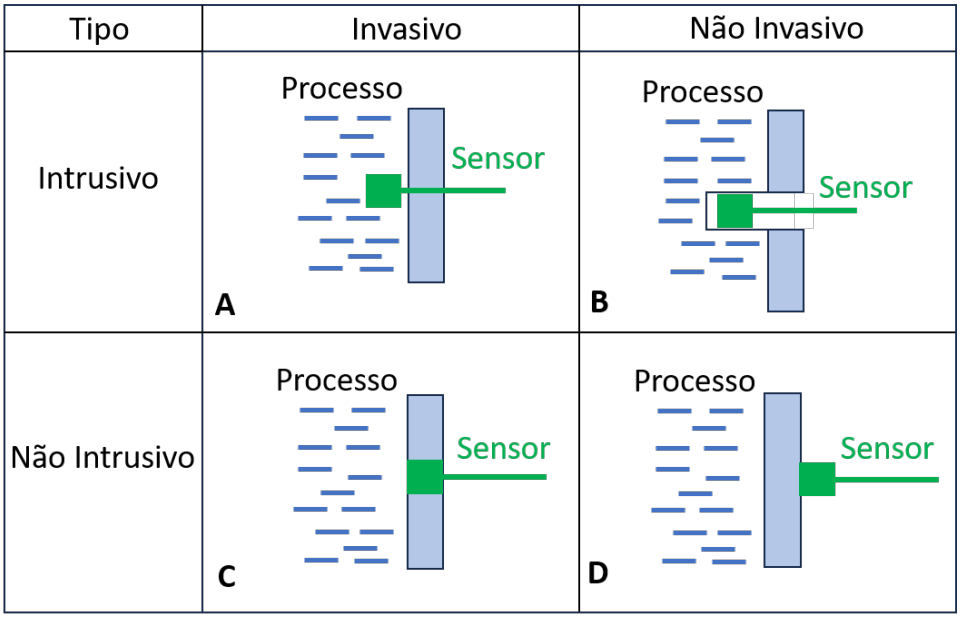

Figura A.1 – Comparação entre medição invasiva e intrusiva (A); não invasiva e intrusiva (B); invasiva e não intrusiva (C); não invasiva e não intrusiva (D)
Fonte: Baseado em Rahiman (2005, p. 18-19) (54)

O instrumento não invasivo com contato não apresenta uma conexão física entre o elemento sensor e a máquina, mas sua instalação é feita dentro do sistema da máquina (estruturas e componentes diretamente em contato com a máquina sob análise). Alguns exemplos são sensores para medição de: fluxo magnético, tensão, corrente, vibração.

O instrumento não invasivo e sem contato, além de não apresentar contato físico entre o elemento sensor e a máquina, também não depende do contato físico ao corpo ou ao sistema da máquina. Alguns exemplos são sensores que funcionam com base em: rádio frequência, imagens, ondas acústicas, termografia.

A Figura A.2 apresenta uma comparação entre os dois tipos de instrumentos não invasivos, segundo Alotabi *at al.* (2021) (55).

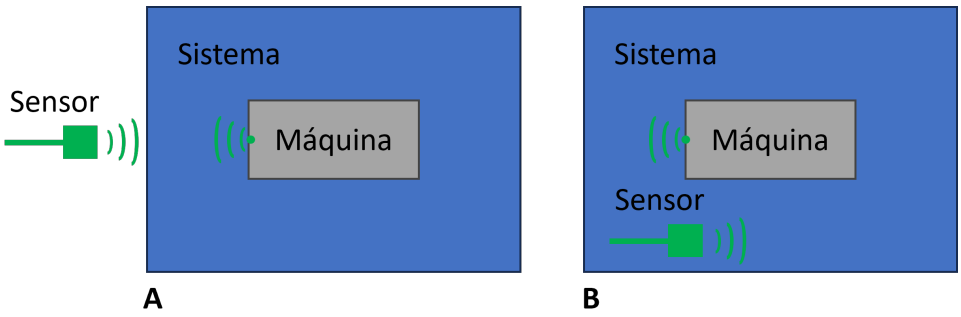

Figura A.2 – Comparação entre medição não invasiva sem contato (A) e com contato (B)
Fonte: Baseado em Alotabi *at al.* (2021) (55)

A.3 Considerações finais sobre os termos adotados no trabalho

Com base nas definições apresentadas, conclui-se que durante a operação, o sistema proposto e desenvolvido atua de forma *on-line*, pois efetua as medições com a máquina em operação; é não intrusivo, pois não interage com parâmetros da máquina (tensão e corrente); é não invasivo e com contato, pois não possui contato físico com o ativo, mas está inserido em seu sistema (ramo de aterramento).

Por fim, ressalta-se que, por segurança, a instalação do sistema é feita com a máquina desenergizada. Além disso, podem ser necessárias intervenções no ativo e em sua estrutura para instalação de bobinas, painéis, fontes e demais componentes do sistema de monitoramento. Sendo assim, apesar da atuação *on-line* e não invasiva quando em operação, o sistema ainda pode demandar procedimentos invasivos para sua instalação.

APÊNDICE B – Estudos realizados com núcleos magnéticos

Este apêndice apresenta os estudos realizados com núcleos magnéticos de diferentes materiais, os ensaios foram executados para verificar qual material é mais adequado para o desenvolvimento dos acoplamentos indutivos.

B.1 Informações gerais dos núcleos

A Tabela B.1 apresenta informações sobre o material, dimensões (diâmetro externo, diâmetro interno e altura), valor de indução de saturação (B_{sat}) e permeabilidade relativa (μ_r) para cada um dos núcleos analisados. As informações apresentadas foram obtidas das folhas de dados fornecidas pelo fabricante dos núcleos (56) (57) (58) (59) (60) (61) (62) (63).

Material	Diâmetro Externo (mm)	Diâmetro Interno (mm)	Altura (mm)	B_{sat} (T)	$\mu_r(\mu/\mu_0)$
Nanocristalino 521	100	50	25	1,2	280000
Nanocristalino 520	100	50	20	1,2	280000
Nanodust	58	34,7	14,86	1,3	26
Ferro-Silício	101,06	57,2	16,5	1,6	50
Sendust	57,2	26,4	15,2	1,05	60
Ferrite 144	63,0	38,0	25,0	0,5	2400
Ferrite 110	63,0	38,0	25,0	0,4	10000
Pó de Ferro 034	77,2	49,0	25,4	1,1	33
Pó de Ferro 052	77,2	49,0	25,4	1,4	7

Tabela B.1 – Informações gerais dos núcleos magnéticos
Fonte: *Datasheets* (56) (57) (58) (59) (60) (61) (62) (63)

Como pode ser observado na Tabela B.1, os núcleos de material nanocristalino apresentam a maior permeabilidade relativa. Uma bobina feita de um material com alta permeabilidade magnética permite que as linhas de fluxo magnético sejam mais facilmente estabelecidas em seu núcleo (64), auxiliando tanto na injeção quanto na aquisição dos sinais através das bobinas.

Da tabela, também pode ser observado que os núcleos de ferrite apresentam os menores valores de indução de saturação. A indução de saturação, medida em Teslas (T), informa o valor de densidade de fluxo magnético que o material suporta até saturar. Sendo assim, quanto maior seu valor, maior a quantidade de linhas de fluxo magnético que o material suporta por metro quadrado. Essa característica é interessante para a bobina de

injeção de sinais, pois se eleva o limite de tensão que pode ser aplicada nas bobinas sem que ocorra a saturação do núcleo.

Com base nos dados apresentados, percebe-se que o material nanocristalino apresenta maior permeabilidade magnética e maior indução de saturação do que os demais materiais analisados, sendo uma possível opção para a aplicação desejada.

B.2 Medições de parâmetros com LCR

Continuando as análises dos núcleos, foram feitas medições para a determinação da impedância e da permeabilidade magnética absoluta dos núcleos. Um medidor LCR foi utilizado para a realização das medições, a fotografia do LCR e dos núcleos ensaiados é apresentada na Figura B.1.

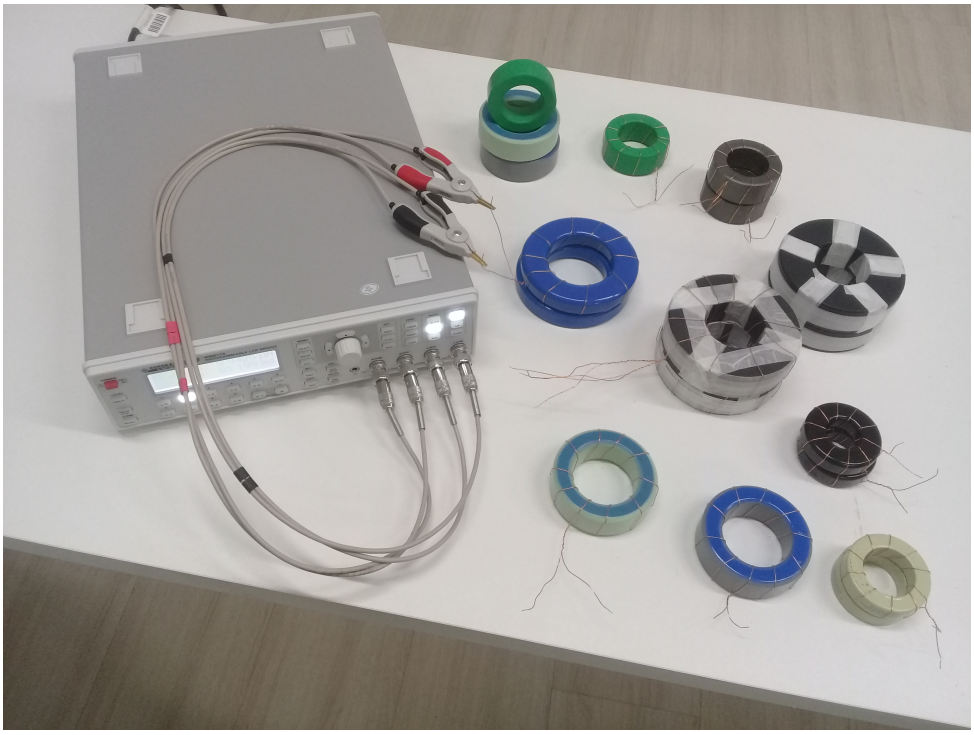

Figura B.1 – Núcleos e medidor LCR utilizado nas análises

Para realização dos ensaios, os núcleos foram enrolados com 10 espiras cada, formando um transformador toroidal. Utilizou-se o LCR para medição da impedância e da indutância do conjunto.

A indutância do conjunto também pode ser calculada pela Equação B.1 (64). Onde: "L"é a indutância; "μ"é a permeabilidade magnética absoluta; "A"é a área da seção transversal toroidal; "n"é o número de voltas da bobina; "l"é o comprimento do caminho magnético.

$$L = \frac{\mu A n^2}{l} \tag{B.1}$$

A área da seção transversal e o comprimento do caminho magnético podem ser calculados com base nas dimensões fornecidas na Tabela B.1. Os valores calculados são apresentados na Tabela B.2.

Material	Área (mm^2)	Comprimento do caminho magnético (mm)
Nanocristalino 521	625	236
Nanocristalino 520	500	236
Nanodust	173	146
Ferro-Silício	358	198
Sendust	234	131
Ferrite 144	313	159
Ferrite 110	313	159
Pó de Ferro 034	358	198
Pó de Ferro 052	358	198

Tabela B.2 – Cálculo da área e do comprimento do caminho magnético dos núcleos

Desta forma, com a indutância medida e os valores calculados na Tabela B.2, é possível calcular através da Equação B.1 o valor da permeabilidade magnética absoluta de cada material.

A Tabela B.3 apresenta o valor de impedância medida (Z) e de permeabilidade magnética absoluta calculada (μ) para cada material analisado, foram utilizadas as frequências de 1 kHz e 100 kHz para as análises.

Material	$\lvert Z\rvert_{1kHz}(\Omega)$	$\lvert Z\rvert_{100kHz}(\Omega)$	$\mu_{1kHz}(H/m)$	$\mu_{100kHz}(H/m)$
Nanocristalino 521	252	2800	$147\ 10^{-3}$	$33\ 10^{-3}$
Nanocristalino 520	127	3100	$94\ 10^{-3}$	$42\ 10^{-3}$
Nanodust	$59\ 10^{-3}$	2,5	$31\ 10^{-6}$	$31\ 10^{-6}$
Ferro-Silício	$107\ 10^{-3}$	6,5	$6{,}8\ 10^{-6}$	$6{,}8\ 10^{-6}$
Sendust	$108\ 10^{-3}$	8,6	$76\ 10^{-6}$	$76\ 10^{-6}$
Ferrite 144	3,2	282	$2{,}6\ 10^{-3}$	$2{,}3\ 10^{-3}$
Ferrite 110	13	610	$10{,}7\ 10^{-3}$	$7{,}9\ 10^{-3}$
Pó de Ferro 034	$89\ 10^{-3}$	4,7	$40\ 10^{-6}$	$40\ 10^{-6}$
Pó de Ferro 052	$130\ 10^{-3}$	9,8	$83\ 10^{-6}$	$83\ 10^{-6}$

Tabela B.3 – Cálculo da impedância e permeabilidade magnética dos núcleos

Como observado na Tabela B.3, o material que apresenta maior valor de permeabilidade magnética absoluta é o nanocristalino. Para o nanocristalino tipo 521, os valores

de permeabilidade para as frequências de 1 kHz e 100 kHz foram de 0,147 H/m e 0,033 H/m, respectivamente. Para o nanocristalino tipo 520, os valores para as frequências de 1 kHz e 100 kHz foram de 0,094 H/m e 0,042 H/m, respectivamente.

Considerando as impedâncias medidas, as bobinas feitas com o núcleo nanocristalino também apresentaram os maiores valores. Para o nanocristalino tipo 521, os valores para as frequências de 1 kHz e 100 kHz foram de 252 Ω e 2800 Ω, respectivamente. Para o material 520, obteve-se 127 Ω em 1 kHz e 3100 Ω em 100 kHz. Valores altos de impedância auxiliam tanto a bobina de injeção quanto a bobina de leitura. Para a bobina de injeção, o alto valor reduz a potência que deve ser entregue pelo circuito de injeção à bobina, já a bobina de leitura se beneficia pela redução da interferência no *burden* do circuito de medições.

Conforme os estudos realizados, conclui-se que o material nanocristalino é o mais adequado para o desenvolvimento dos acoplamentos indutivos do sistema. Os valores altos de permeabilidade magnética, impedância e indução de saturação favorecem o uso desse material com relação aos demais analisados.

APÊNDICE C – Desenvolvimento do sistema de varreduras

C.1 Introdução

Este apêndice aborda o desenvolvimento do equipamento de monitoramento *on-line* da condição de isolação de motores elétricos. São demonstradas as etapas do desenvolvimento do sistema, assim como os ensaios realizados para sua validação.

O desenvolvimento do sistema pode ser dividido em três etapas principais: desenvolvimento do *hardware*, desenvolvimento do *software*, desenvolvimento da estrutura mecânica. Para o desenvolvimento do *hardware*, foi elaborado um circuito digital em FPGA responsável pela injeção, aquisição, e filtragem de sinais. Além disso, foi também desenvolvido um circuito analógico contendo amplificadores e filtros para condicionamento dos sinais. Para o desenvolvimento do *software*, foi elaborado o código do *firmware*, que comunica diretamente com o *hardware* e faz o controle da geração, aquisição e armazenamento dos dados do sistema, permitindo a execução das varreduras. Também foram desenvolvidas as telas do *software* de análise, responsável pela visualização e processamento dos dados obtidos das varreduras. Por fim, foi projetada e desenvolvida toda a estrutura mecânica para armazenar as placas eletrônicas e as bobinas de leitura e injeção.

C.2 Desenvolvimento do *hardware*

As especificações levantadas para o desenvolvimento *hardware* são apresentadas a seguir.

C.2.1 Especificações para o circuito de condicionamento analógico

O circuito analógico geral foi dividido em três circuitos menores, cada um com suas próprias especificações. O primeiro circuito abordado realiza a amplificação de sinais para a bobina de injeção de sinais, as especificações desse caso são apresentadas na Tabela C.1.

Como observado na Tabela C.1, a entrada do amplificador é um sinal de 1 V_{pp} proveniente da plataforma STEMLab, adotada para a implementação do circuito em FPGA para geração e aquisição de sinais.

Parâmetro	Especificação
Entrada	1 V_{pp} em modo comum
Saída	30 V_{pp} em modo diferencial
Frequência	1 kHz a 10 MHz
Ganho	30 (fixo)
Impedância de entrada	Mínimo de 1 MΩ
Impedância de saída	Máximo de 1 Ω
Potência de saída	3 W

Tabela C.1 – Especificações do circuito de injeção

O sinal de entrada passa por um estágio de ganho fixo de 30, obtendo-se 30 V_{pp} na saída do circuito, em modo diferencial. Essa saída é aplicada ao secundário da bobina de injeção (projetada com 3 voltas), é esperado um sinal de 10 V_{pp} no primário da bobina.

Ainda analisando a Tabela C.1, percebe-se que a faixa de frequência para operação do sistema foi definida entre 1 kHz e 10 MHz, tais valores são baseados nos limites de geração e aquisição de sinais da plataforma STEMLab (65). A impedância de entrada do amplificador deve ser alta (mínimo de 1 MΩ), dessa forma, não devem ocorrer interferências com a baixa impedância de saída de 50 Ω do sistema de geração de sinais. E a impedância de saída deve ser baixa (máximo de 1 Ω), para não ocorrer interações com o enrolamento da bobina. Por fim, a potência de saída foi estabelecida em 3 W para toda banda de operação.

O segundo circuito é responsável pelo condicionamento dos sinais lidos pela bobina de leitura de corrente, as especificações são apresentadas na Tabela C.2.

Parâmetro	Especificação
Entrada	5 µV_{pp} a 5 V_{pp} em modo diferencial
Saída	0,5 V_{pp} em modo comum
Frequência	1 kHz a 10 MHz
Ganho	0,1 a 1000000 (ajustável)
Impedância de entrada	Mínimo de 1 MΩ
Impedância de saída	Máximo de 100 Ω

Tabela C.2 – Especificações do circuito de leitura de corrente

Como observado na Tabela C.2, a entrada do amplificador é um sinal diferencial que apresenta amplitude mínima de 5 µV_{pp} e máxima de 5 V_{pp}. Esses valores foram obtidos com base na amplitude da tensão que será aplicada à carcaça da máquina e nos valores máximos e mínimos das impedâncias observadas nos motores a serem analisados. É aplicado um ganho ajustável entre 0,1 até 100000 no sinal de entrada, obtendo-se, na saída do

amplificador, um sinal com 0,5 Vpp, em concordância com a entrada do ADC LTC2145-14 (66) utilizado na plataforma de aquisição. A faixa de frequência se mantém entre 1 kHz e 10 MHz. A impedância de entrada deve ser no mínimo de 1 MΩ, não interferindo com a tensão do *burden* (resistência de 50 Ω), e a impedância de saída com valor máximo de 100 Ω, contrastando com a alta impedância do sistema de aquisições.

O terceiro circuito é responsável pela leitura da tensão que é aplicada ao motor, as especificações são apresentadas na Tabela C.3.

Parâmetro	Especificação
Entrada	10 V_{pp} em modo diferencial
Saída	0,5 V_{pp} em modo comum
Frequência	1 kHz a 10 MHz
Ganho	0,05 (fixo)
Impedância de entrada	Mínimo de 1 kΩ
Impedância de saída	Máximo de 100 Ω

Tabela C.3 – Especificações do circuito de leitura de tensão do motor

Como observado na Tabela C.3, a tensão de entrada será de 10 V_{pp}, em modo diferencial, que é a tensão gerada no primário da bobina de injeção. Aplicando-se um ganho fixo de 0,05 no sinal de entrada, obtém-se um sinal de 0,5 V_{pp} (modo comum) na saída, portanto, em concordância com a entrada do ADC LTC2145-14 (66) do sistema de aquisições. A faixa de frequência de análise será entre 1 kHz e 10 MHz. Visando a não interferência com o enrolamento de leitura de tensão, tem-se que a impedância mínima de entrada deve ser de 1 kΩ. A impedância de saída deve ser, no máximo, 100 Ω, com isso é possível realizar as medições com segurança utilizando-se a plataforma de aquisições.

C.2.2 Especificações para o circuito digital

O circuito digital, implementado em FPGA, possui as seguintes especificações.

- Capacidade de geração de sinais na faixa de 1 kHz até 10 MHz.
- Capacidade de aquisição de dados compatível com a faixa de frequência dos sinais de geração. Portanto, considerando a aquisição mínima de 10 pontos por ciclo, o ADC deve possui uma frequência de aquisição mínima de 100 MHz.
- Possibilidade de realizar a subamostragem dos sinais de entrada. Essa característica garante o controle da quantidade de pontos adquiridos pelo sistema. Sendo assim, é possível reduzir o espaço de memória para armazenamento de dados e, consequentemente, o tempo de aquisição, processamento, e transferência dos dados.

Com base nas especificações apresentadas, foi realizado o projeto e a implementação dos circuitos analógicos e digitais do sistema.

C.3 Desenvolvimento do *firmware* e do *software* de análise

São duas classes de *softwares* desenvolvidos para o sistema. O controle de baixo nível é feito pelo *firmware*, desenvolvido em linguagem C. E o controle de alto nível, processamento de dados e análise de sinais é feito pelo *software* de análise, desenvolvido em linguagem C#. Ambos sistemas são apresentados na sequência.

C.3.1 Desenvolvimento do *firmware*

O *firmware* é responsável pela comunicação e controle de baixo nível com o *hardware* de varreduras. Sendo assim, foi desenvolvido um *script*, em linguagem C, que será executado através do Linux embarcado na plataforma STEMLab. Esse *script*, juntamente com o arquivo de configurações, é responsável pela geração dos sinais a serem aplicados na bobina de injeção, pela aquisição dos sinais lidos através da bobina de aquisição, e pela aquisição dos sinais de tensão aplicados ao ativo sob análise. Na Figura C.1, é apresentado o fluxograma do *firmware*.

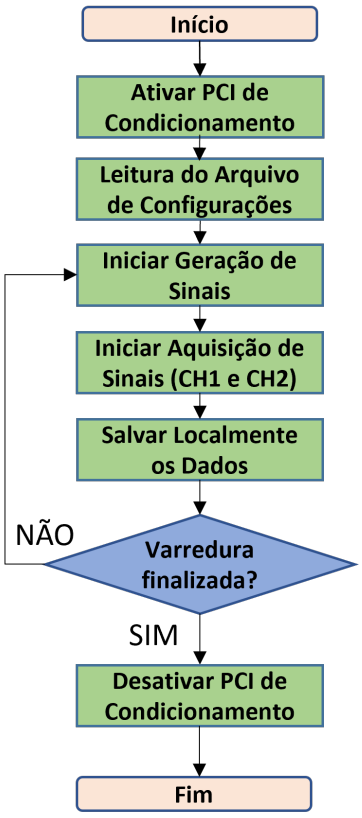

Figura C.1 – Fluxograma do *firmware*

Como pode ser observado na Figura C.1, a primeira operação realizada pelo *script* é ativar as placas de condicionamento, ativando os circuitos para injeção e leitura de sinais. Em seguida, é realizada a leitura de um arquivo de configurações CSV (*Comma-separated values*) com as seguintes informações (para cada frequência do espectro): frequência de geração, frequência de aquisição, número de pontos de aquisição. Cada conjunto de informações contido em cada linha do CSV corresponde a um ponto do espectro de impedâncias, que será construído ao final da varredura.

As próximas operações do *script* são justamente para realizar a varredura em frequência, ou seja: iniciar a geração do sinal de alta frequência, iniciar a aquisição de dados (em ambos canais), e salvar localmente (em CSV) os dados obtidos. É importante notar que os dados que são salvos correspondem aos sinais de tensão lidos em cada um dos canais analógicos da plataforma STEMLab. Ao fim do ciclo descrito, o código verifica se a varredura foi finalizada, ou seja, se todas as linhas do arquivo de configurações foram percorridas, caso afirmativo, as placas de condicionamento são desativadas e a aplicação é encerrada, caso contrário, todo o procedimento é repetido para a próxima frequência a ser analisada.

O *firmware* também é responsável por controlar o ganho que a placa de leitura de corrente aplica aos sinais de sua entrada. Desta forma, foi desenvolvido um algoritmo para realizar esse controle, o fluxograma do algoritmo é apresentado na Figura C.2.

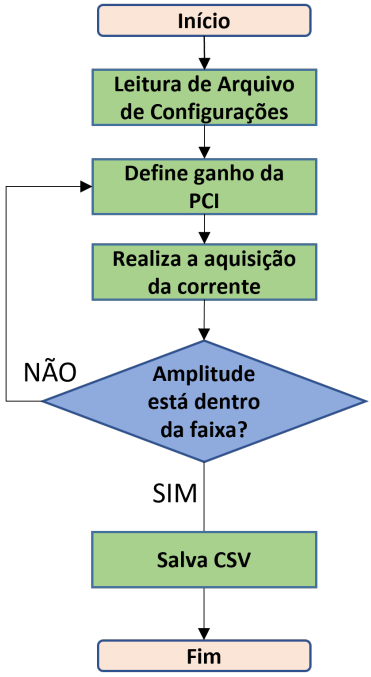

Figura C.2 – Fluxograma do algoritmo de seleção de ganhos para placa de leitura de corrente

Como pode ser observado na Figura C.2, o algoritmo inicia lendo um arquivo de configurações, onde irá encontrar informações das frequências de geração e aquisição a

serem executadas. Um ganho inicial é então definido e é realizada a aquisição do sinal de corrente lido pela bobina de leitura. Com base no sinal lido, o algoritmo analisa se o mesmo está dentro de uma faixa de amplitude aceitável para medição, caso esteja, o valor do ganho é salvo em um arquivo CSV para posterior leitura pelo *software* de análise; o bloco de código é encerrado, dando prosseguimento ao processo de varredura. Caso esteja fora da faixa pré-definida, um novo ganho é escolhido e o processo é repetido, esse procedimento é realizado até que o ganho ideal seja encontrado ou o *timeout* seja acionado. Esse procedimento é executando durante a etapa de aquisição de sinais do fluxograma da Figura C.1.

C.3.2 Desenvolvimento do *software* de análise

O *software* de análise é responsável por controlar o *hardware* de varreduras e por processar e exibir visualmente os resultados obtidos das varreduras. O controle das varreduras é realizado mediante um algoritmo de varreduras. Para a visualização dos dados, foram desenvolvidas telas onde podem ser exibidos os sinais no domínio do tempo, no domínio da frequência e os indicadores estatísticos.

C.3.2.1 Algoritmo de varreduras

O algoritmo de varreduras é responsável pelo processo de geração, aquisição, e processamento de sinais em variadas frequências. Seu objetivo final é a obtenção dos espectros de impedância e dos indicadores estatísticos, utilizados para analisar a condição de isolamento dos motores. O algoritmo apresentado nesta seção trabalha em conjunto com o algoritmo do *firmware*, apresentado anteriormente. Dessa forma, o fluxograma completo (composto pelos fluxogramas do *firmware* e do *software* de análise) é apresentado na Figura C.3.

Como pode ser observado na Figura C.3, o início do processo de varreduras parte do *software* de análise, que é o controlador de todas as ações executadas durante as varreduras. A primeira etapa realizada pelo algoritmo é acessar o dispositivo remoto, ou seja, o *hardware* do equipamento, e executar o *script* responsável pelo processo de varredura em frequência. O acesso remoto é realizado através do protocolo SSH (*Secure Shell Protocol*), caso a conexão falhe por algum motivo (queda na comunicação, queda na alimentação, credenciais de acesso inválidas), o algoritmo é encerrado e uma mensagem relativa ao erro é fornecida ao usuário. Caso a conexão seja bem-sucedida, o *script* é executado e sua finalização é aguardada pela *thread* principal do *software* de análise.

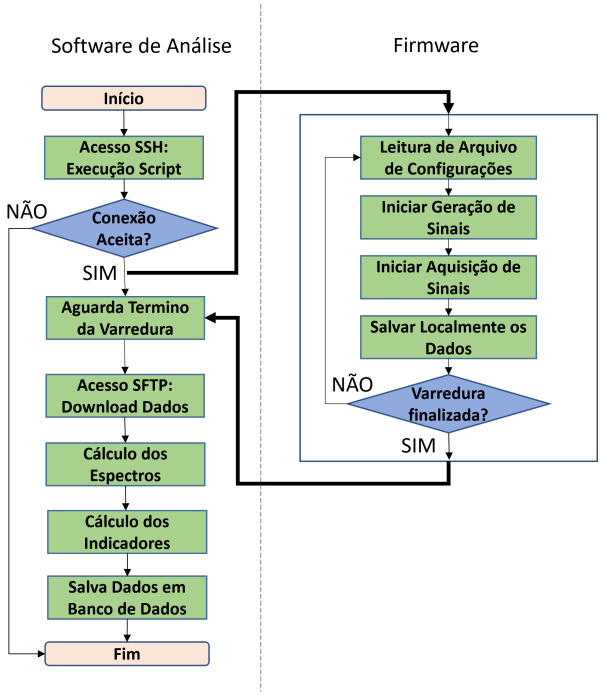

Figura C.3 – Fluxograma do algoritmo de varreduras

Após o término da varredura, os dados remotos obtidos pelo *hardware* são baixados localmente pelo *software* de análise, para isso, é utilizado o protocolo SFTP (*Secure File Transfer Protocol*). De posse dos dados, são feitos os cálculos dos espectros de impedância e dos indicadores estatísticos. Por fim, todos os sinais processados são salvos localmente em um banco de dados e o algoritmo de varreduras é encerrado.

C.3.2.2 Telas do *software* de análise

As telas desenvolvidas permitem a visualização e a análise gráfica dos espectros e indicadores estatísticos. A seguir são apresentadas as três principais telas desenvolvidas para o *software* de análise: tela de sinais no tempo, tela de varreduras, tela de análise estatística.

A tela de sinais no tempo, apresentada na Figura C.4, é utilizada para análise visual dos sinais de tensão obtidos pelo sistema. O sinal em azul corresponde ao canal 1, portanto, ao sinal de tensão aplicado ao equipamento em análise. O sinal em laranja corresponde ao canal 2, portanto, ao sinal de tensão lido no *burden* da bobina de aquisição.

A análise visual dos sinais no tempo permite ao analista identificar problemas relacionados, principalmente, ao próprio sistema. Dessa forma, é possível diagnosticar falhas nos sistemas de geração e aquisição de sinais, assim como na própria eletrônica do sistema e nos cabos. Com isso, eliminam-se conclusões erradas com relação ao motor analisado.

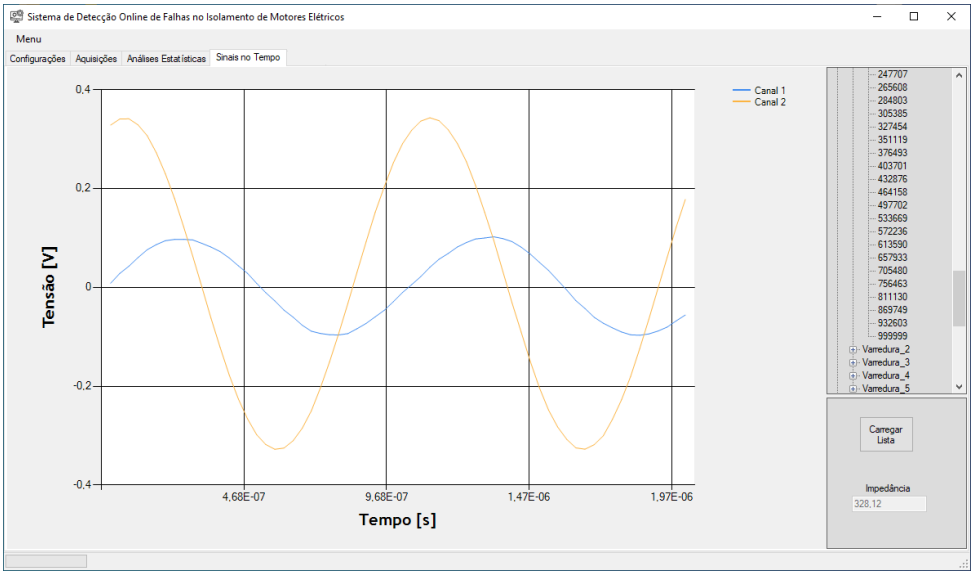

Figura C.4 – Tela de sinais no tempo

A tela de varreduras, apresentada na Figura C.5, é utilizada para controlar o início ou a parada de uma varredura, além disso, permite a análise visual dos espectros obtidos pelo sistema. A análise gráfica dos espectros permite ao analista detectar certos padrões nos espectros e correlacioná-los com tipos de falhas observadas na máquina analisada.

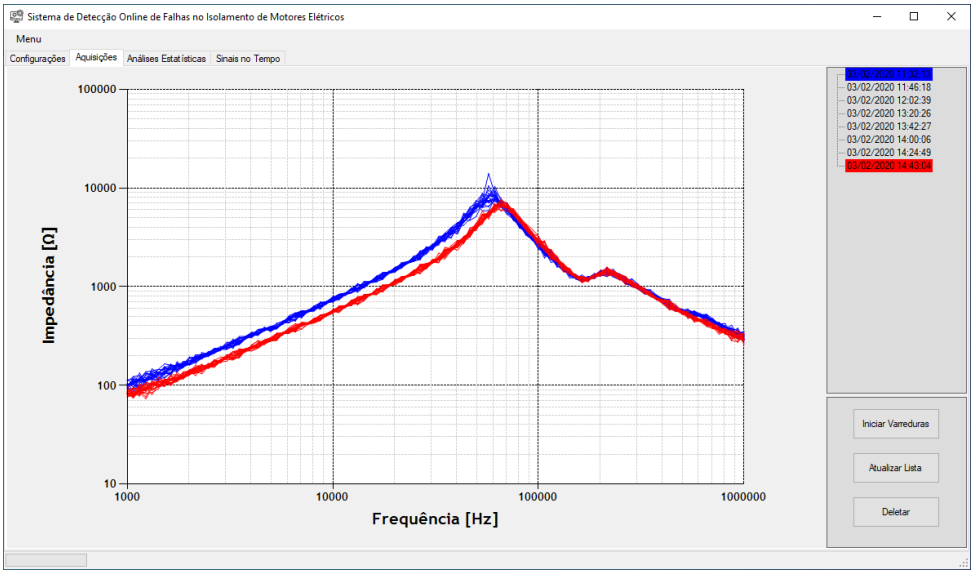

Figura C.5 – Tela de varreduras

A tela de análise estatística, apresentada na Figura C.6, é utilizada para visualização dos indicadores estatísticos definidos para o motor sob análise. Cada indicador está atrelado a uma faixa de frequência, podendo existir, para uma mesma faixa de frequência, vários indicadores diferentes. Observa-se que na tela são apresentados, além do índice ASLE, diversos outros indicadores (CC, MSE, RMSE, etc), entretanto, para este trabalho, foi utilizado apenas o indicador ASLE. Informações mais detalhadas sobre os demais indicadores podem ser encontradas em Sant'Ana (2016) (19) e Gama (2019) (50).

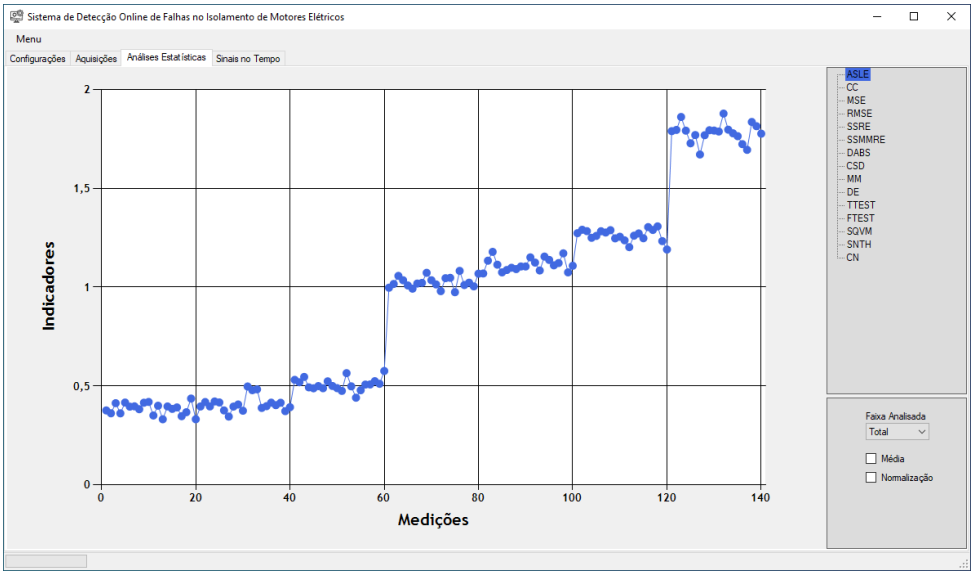

Figura C.6 – Tela de análise estatística

C.4 Desenvolvimento da estrutura mecânica

A estrutura mecânica do equipamento é apresentada na Figura C.7. Os componentes que compõem a estrutura são apresentados na sequência.

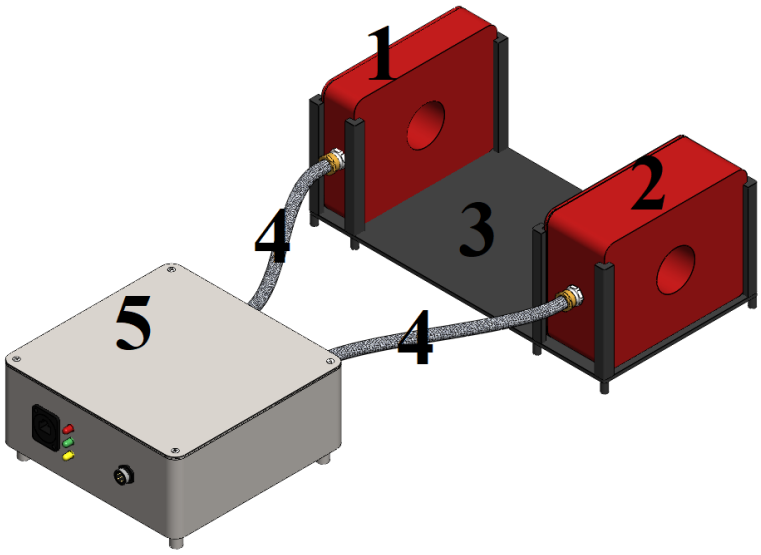

Figura C.7 – Desenho da estrutura mecânica do equipamento desenvolvido

- **Número 1:** invólucro da bobina de leitura (vista explodida apresentada na Figura C.8). Para evitar interferências entre o envoltório e o campo magnético medido pela bobina, foi escolhido o poliacetal como material base para produção. Conforme pode ser observado na Figura C.8, o invólucro apresenta uma rosca plástica IP 67 para engate com o conduíte.

- **Número 2:** invólucro da bobina de injeção (vista explodida apresentada na Figura C.9). Também foi utilizado poliacetal como matéria-prima para produção do envoltório, evitando interferências magnéticas entre o campo gerado na bobina e a estrutura. O invólucro também possui uma rosca plástica IP 67 para conexão com o conduíte para passagem de cabos.

- **Número 3:** suporte para os envoltórios das bobinas feito em poliacetal, apresenta as dimensões 310 x 161 x 113. O suporte tem como objetivo manter as bobinas fixas, na posição correta de operação, e com a distância de 20 cm entre elas, evitando interferências dos campos magnéticos.

- **Número 4:** conduíte para aplicações industriais com grau de proteção IP 67. Utilizado para passagem de cabos de conexão entre as bobinas de leitura/injeção e as placas eletrônicas. Além disso, mantém um distanciamento mínimo de 20 cm entre bobinas e case de alumínio, reduzindo interferências eletromagnéticas nos circuitos eletrônicos por parte das bobinas.

- **Número 5:** Case de alumínio, com dimensões 184 x 180 x 89 mm, para acomodar as placas eletrônicas desenvolvidas (vista explodida apresentada na Figura C.10). Possui LEDs para informar o *status* de funcionamento do equipamento, um conector RJ45 fêmea para conexão do cabo de rede, e um conector industrial de 4 vias para alimentação do circuito.

Por fim, na Figura C.11, é apresentada toda a estrutura mecânica fabricada e pronta para utilização.

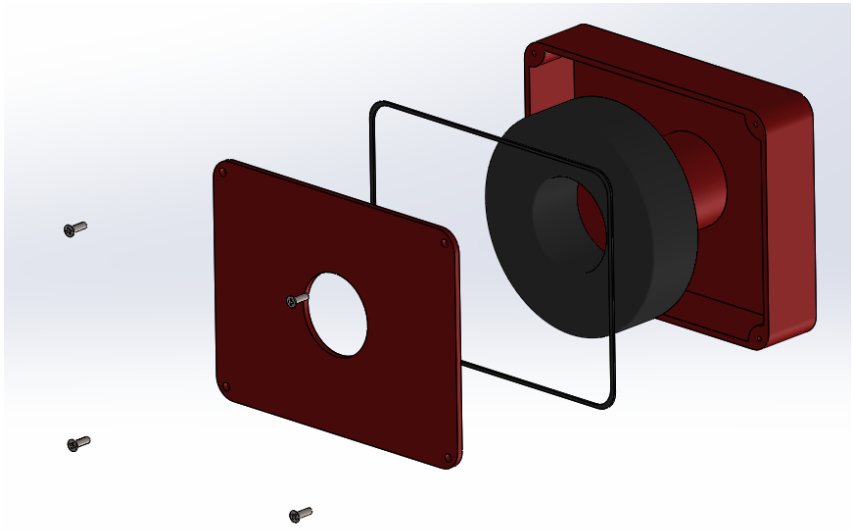

Figura C.8 – Vista explodida do case para bobina de leitura

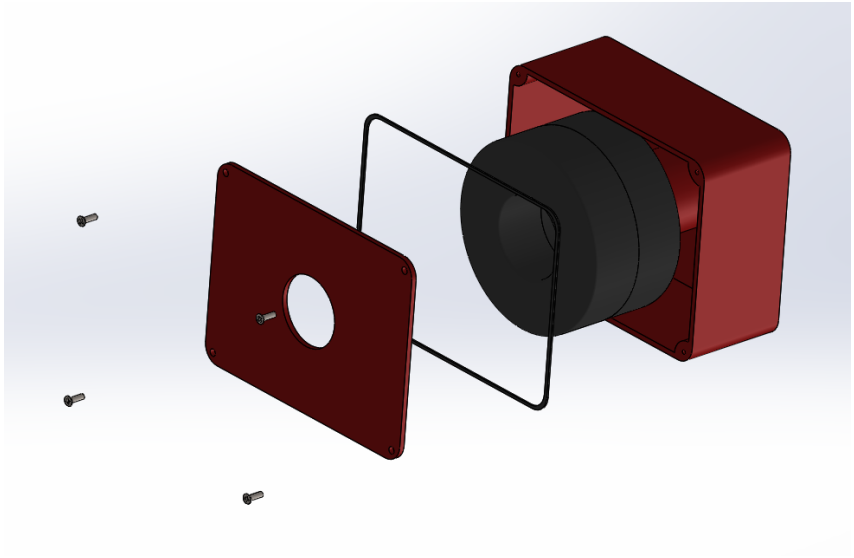

Figura C.9 – Vista explodida do case para bobina de injeção

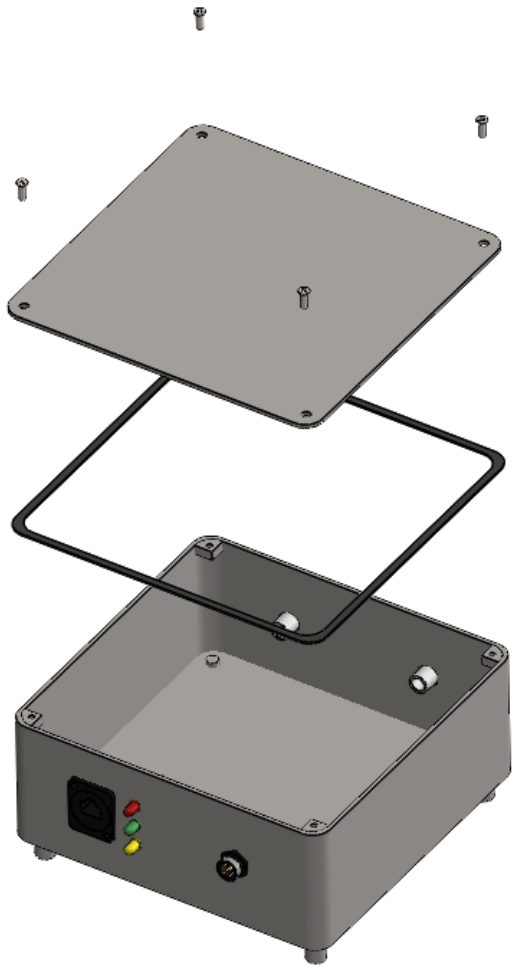

Figura C.10 – Vista explodida do case para as placas eletrônicas

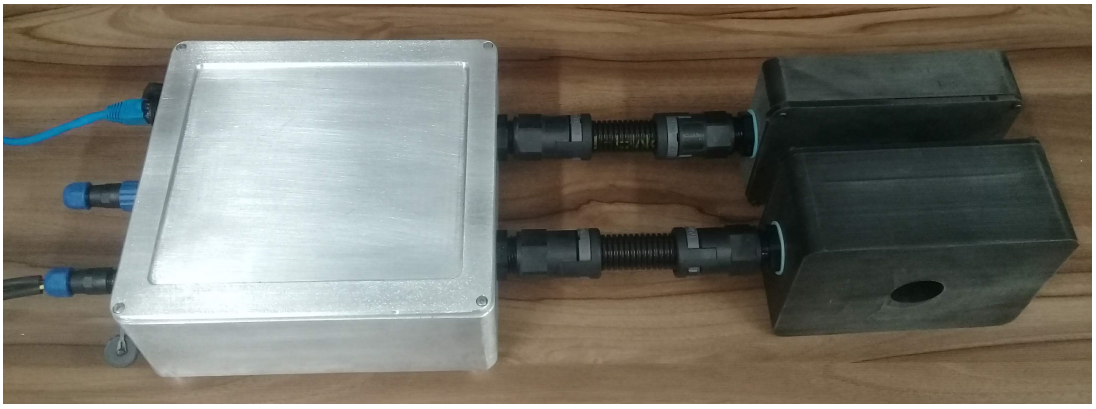

Figura C.11 – Fotografia da estrutura mecânica desenvolvida para o equipamento

C.5 Ensaios de validação do sistema

Para cada placa de condicionamento desenvolvida (injeção, leitura de corrente, leitura da tensão do motor), foi realizado um ensaio isolado com o circuito projetado. Dessa forma, foi possível levantar e analisar, individualmente, as respostas de cada um dos circuitos. Além dos ensaios isolados, foi realizado o ensaio com as placas em conjunto para a validação do sistema completo. Os testes realizados são apresentados a seguir.

C.5.1 Ensaio com circuito para medição da tensão do motor

A primeira placa analisada é a responsável pela leitura da tensão que está sendo aplicada ao motor sob análise. Uma fotografia da placa é apresentada na Figura C.12.

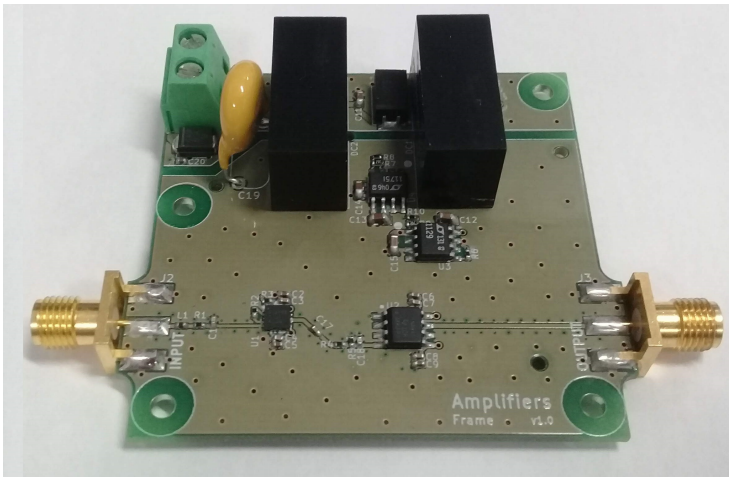

Figura C.12 – Fotografia da placa desenvolvida para medição da tensão do motor

A placa recebe como entrada o sinal de tensão que está sendo aplicado ao motor sob análise, a leitura desse sinal é feita através de uma espira na bobina de injeção. A amplitude do sinal de entrada é de, aproximadamente, 10 V_{pp}, conforme definido pelo *firmware*. Os sinais lidos apresentam frequências entre 1 kHz e 10 MHz. A função da placa é adequar o nível de tensão em sua entrada para níveis compatíveis com o sistema

de leitura conectado à saída da placa. Sendo assim, a placa aplica um ganho de 1/26 ao sinal de entrada, garantindo que, em sua saída, os sinais estejam dentro da faixa de $\pm 0,5$ V_{pp}, compatível com o sistema de medição.

São apresentados dois testes nessa configuração, o primeiro utilizando-se como entrada um sinal de 1 KHz e 13 V_{pp} (saída apresentada na Figura C.13), e o segundo utilizando-se como entrada um sinal de 1 MHz e 13 V_{pp} (saída apresentada na Figura C.14).

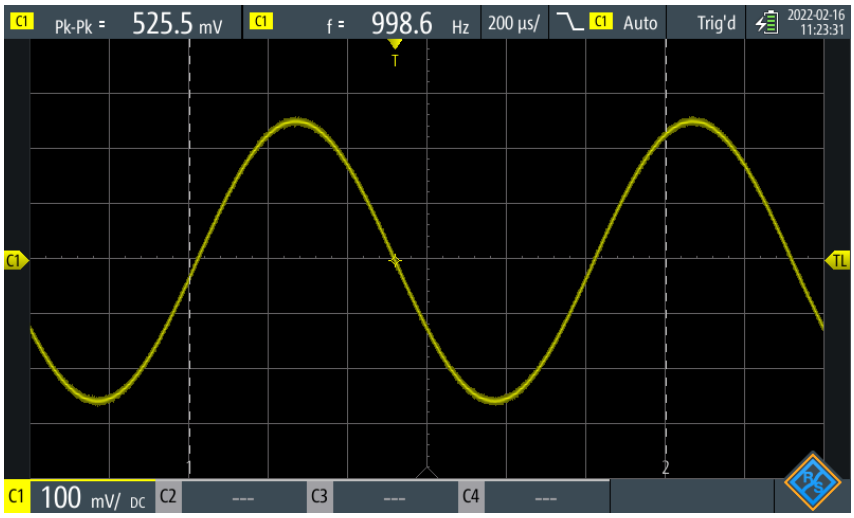

Figura C.13 – Sinal de saída da placa para uma entrada de 13 Vpp e 1 kHz

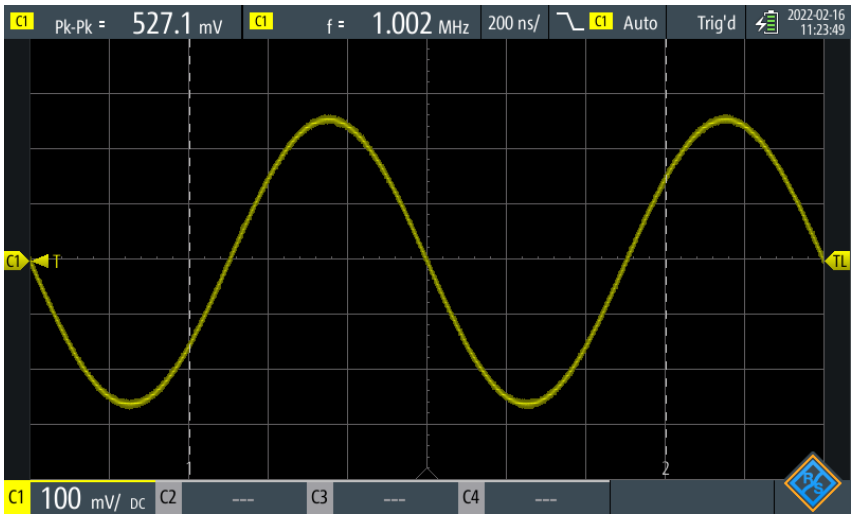

Figura C.14 – Sinal de saída da placa para uma entrada de 13 Vpp e 1 MHz

Como observado na Figura C.13, o sinal de saída possui frequência de 1 kHz e amplitude de 525,5 mV_{pp}. Como o sinal de entrada utilizado foi de 13 V_{pp}, conclui-se que a placa está, corretamente, realizando a atenuação do sinal, gerando uma saída próxima de 500 mV_{pp}.

Já na Figura C.14, observa-se que o sinal apresentado possui frequência de 1 MHz e amplitude de 527,1 mV_{pp}. Como o sinal de entrada utilizado foi de 13 V_{pp}, conclui-se que a atenuação também está sendo feita corretamente.

C.5.2 Ensaio com circuito para medição de corrente

A segunda placa ensaiada é a responsável pela leitura da corrente de alta frequência que circula no primário da bobina, portanto, é o circuito que vai ao secundário da bobina de leitura. Uma fotografia da placa é apresentada na Figura C.15.

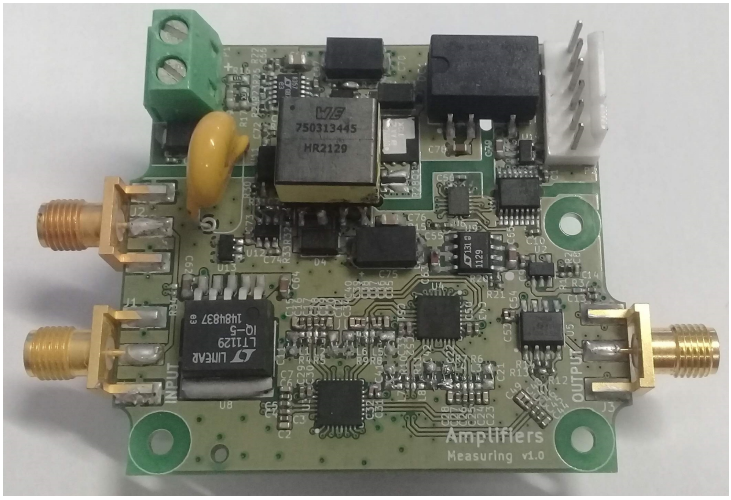

Figura C.15 – Fotografia da placa para medição da corrente de alta frequência

Como o circuito para medição de corrente está acoplado à bobina de leitura, ele possui como entrada um sinal diferencial de amplitude variada (em função da impedância do motor sob análise). Esse sinal recebido é amplificado (com um ganho variável e configurado por SPI) para a faixa de entrada do sistema de aquisições, que é de 0,5 V_{pp}.

São apresentados dois ensaios com a placa em questão, em ambos, foi utilizada uma carga resistiva de 110 Ω e os sinais foram aplicados com um gerador de sinais. Nesse documento, duas frequências são apresentadas e analisadas: 1 kHz (com a tensão de 11 V_{pp} aplicada à carga - Figura C.16), e 1 MHz (com a tensão de 11 V_{pp} aplicada à carga - Figura C.17).

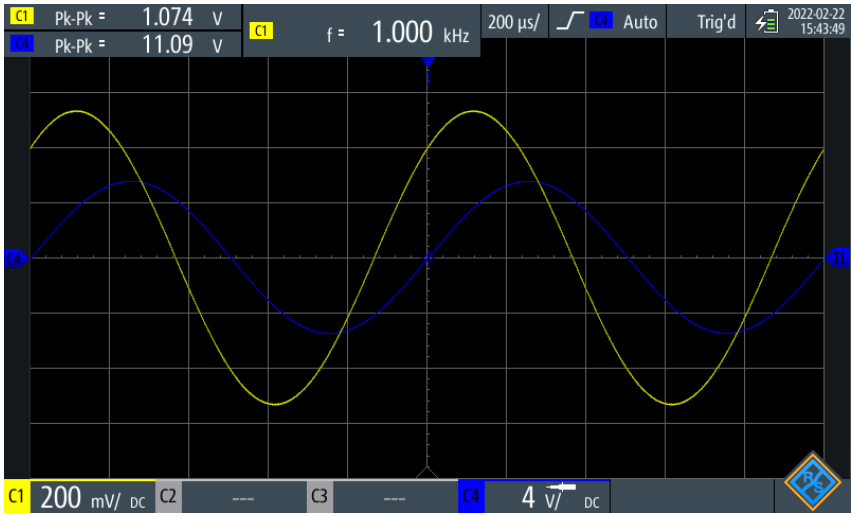

Figura C.16 – Sinal de saída da placa para entrada de 13 Vpp e 1 kHz

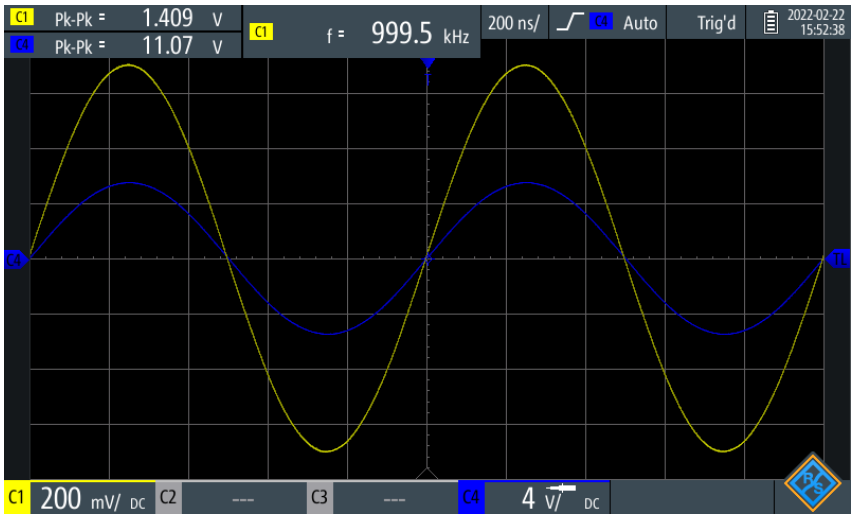

Figura C.17 – Sinal de saída da placa para entrada de 13 Vpp e 1 MHz

Na Figura C.16 são observados dois sinais: em azul, a tensão aplicada à carga resistiva, em amarelo, a tensão na saída da placa de condicionamento após a aplicação do ganho (nesse caso, ganho unitário). Para ambos ensaios, como a tensão aplicada é de 11 V_{pp}, considerando a carga resistiva de 110 Ω, a bobina com 20 voltas, e um *burden* de 200 Ω, tem-se que o valor teórico na saída da placa deve ser de 1 V_{pp}. O valor obtido na saída da placa, para o primeiro ensaio (sinal de 1 kHz), condiz com o valor teórico, desta forma, conclui-se que, para a frequência adotada, a placa está condicionando corretamente os sinais de entrada.

Para o segundo ensaio (sinal de 1 MHz), apresentado na Figura C.17, observa-se que a tensão na saída da placa é de 1.4 V_{pp}, portanto, com uma diferença de 40% em relação ao valor esperado. Para corrigir as variações entre ganho teórico e ganho real, foi implementada uma etapa de calibração das placas eletrônicas, garantindo o correto cálculo das impedâncias medidas.

C.5.3 Ensaio com circuito para injeção de sinais de alta frequência

A terceira placa testada é responsável pela injeção de sinais de alta frequência no motor sob análise. Portanto, é a placa que vai ao secundário da bobina de injeção. Uma foto da placa é apresentada na Figura C.18.

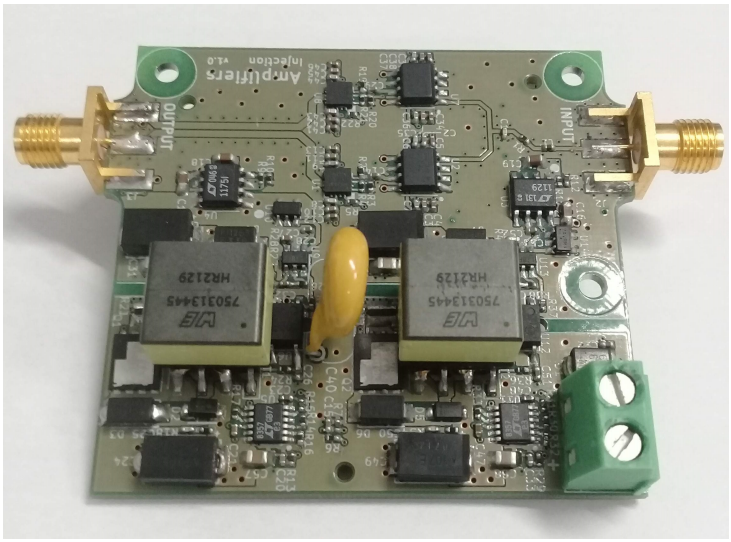

Figura C.18 – Fotografia da placa desenvolvida para injeção de sinais de alta frequência

A saída da placa de injeção está acoplada ao secundário da bobina de injeção. Sua entrada recebe o sinal proveniente do sistema de geração de sinais. Os sinais injetados possuem frequência variando entre 1 kHz e 10 MHz, com amplitude variável entre 0 V e 2,0 V_{pp}.

A placa foi projetada para a aplicação de um ganho fixo de 50 nos sinais de entrada, entretanto, na prática, foi verificado o ganho de 48,7.

Foram realizados dois ensaios com o circuito apresentado, para isso, foi utilizado um gerador de sinais na entrada da placa e a saída foi conectada diretamente ao osciloscópio. A amplitude utilizada para os sinais de entrada foi de 100 mV_{pp}. As respostas obtidas são apresentadas na Figura C.19 e Figura C.20.

A Figura C.19 apresenta a saída da placa para um sinal de 1 kHZ e a Figura C.20 apresenta a saída para um sinal de 1 MHz. Considerando um sinal de entrada de 100 mV_{pp} e um ganho fixo de 48,7, conclui-se que o sinal esperado na saída da placa deve ser de 4,8 V_{pp}. Como notado nas figuras, tanto para o caso do sinal de 1 kHz, quanto para o caso do sinal de 1 MHz, são observadas, respectivamente, as amplitudes de 4,44 V_{pp} e 4,97 V_{pp}. Portanto, conclui-se que a placa de injeção de sinais está operando conforme foi projetada.

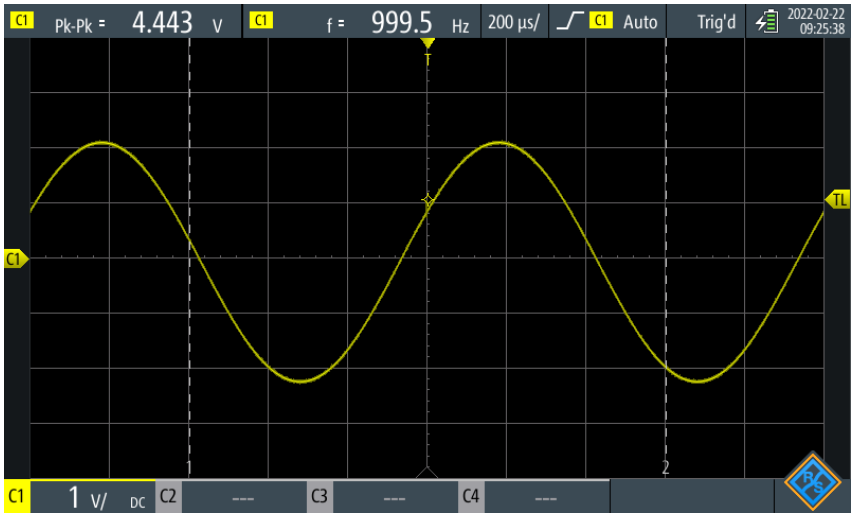

Figura C.19 – Sinal de saída da placa para entrada de 100 mV_{pp} e 1 kHz

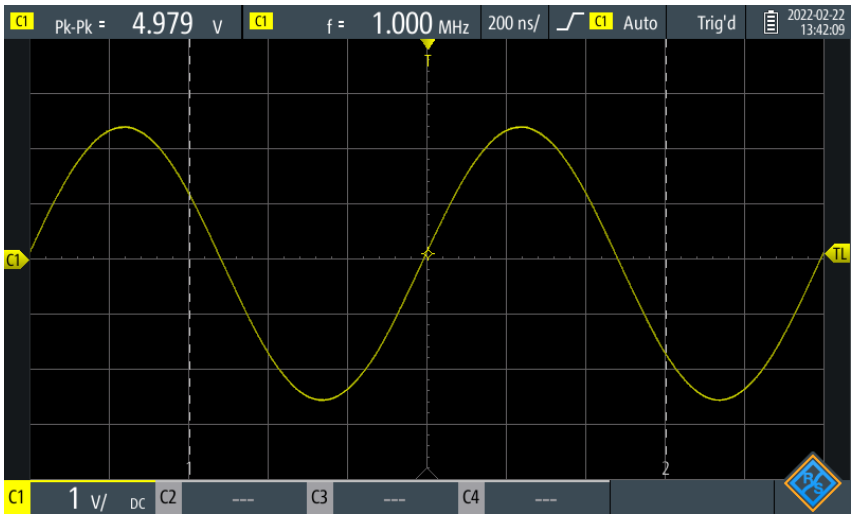

Figura C.20 – Sinal de saída da placa para entrada de 100 mV_{pp} e 1 MHz

C.5.4 Ensaio de medição de cargas resistivas

Após a validação das placas individualmente, foi realizado o teste com o conjunto todo montado. Para esse ensaio, foram analisadas cinco cargas resistivas (10 Ω, 100 Ω, 1 kΩ, 10 kΩ e 100 kΩ) e os espectros obtidos são apresentados na Figura C.21.

Como observado na Figura C.21, o espectro obtido para a carga de 10 Ω manteve seu valor teórico esperado até a faixa de 1 MHz, após essa frequência, observa-se um comportamento indutivo no espectro. Por conta do baixo valor da impedância medida, esse comportamento pode estar associado às indutâncias existentes na própria carga analisada e ao sistema.

As cargas de 100 Ω e 1 kΩ correspondem aos valores esperados para toda a faixa de frequência analisada.

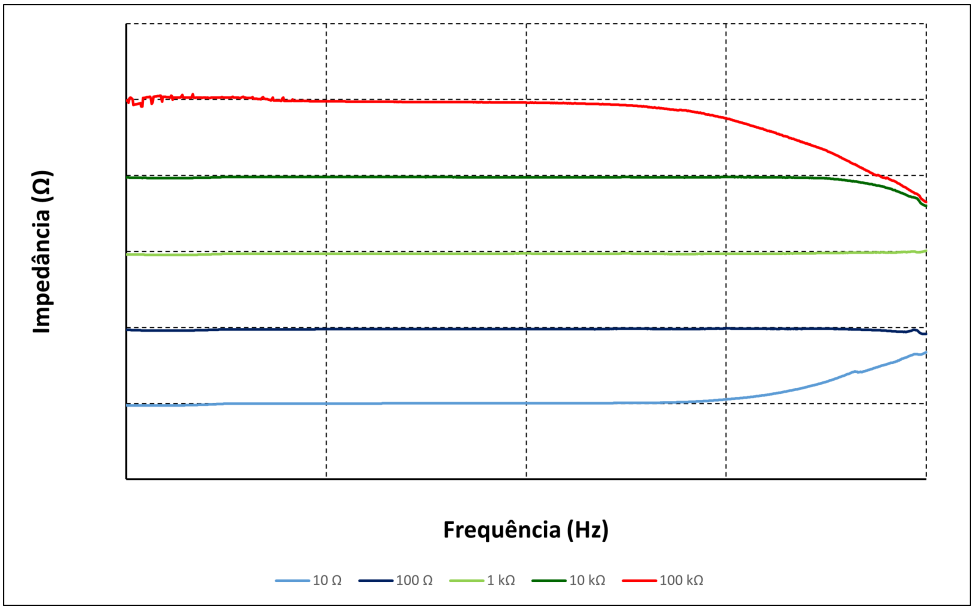

Figura C.21 – Espectros obtidos com cargas resistivas

Para a carga de 10 kΩ, observa-se que o espectro medido corresponde ao teórico para a faixa de frequência de 1 kHz até 3 MHz. Para as frequências superiores, nota-se uma leve queda na impedância medida. Já para a carga de 100 kΩ, observa-se que o espectro se comporta como o esperado entre as frequências de 1 kHz até 100 kHz, para as demais frequências, observa-se uma queda na impedância. Esse comportamento capacitivo, observado nos dois casos apontados, está relacionado com as capacitâncias parasitas do sistema, envolvendo cabos, bobinas, enrolamentos e a própria eletrônica.

Para cargas superiores a 100 kΩ, não foram obtidos espectros satisfatórios, sendo, portanto, o limite de impedância que o equipamento desenvolvido é capaz de medir. Esse limite está associado a dois fatores, às capacitâncias parasitas do sistema e à sensibilidade da bobina de medição de corrente.

Quanto maior a carga a ser medida, menor a corrente passando pela bobina de leitura, consequentemente, maior a sensibilidade necessária para a correta leitura desta corrente. A pequena faixa ruidosa entre 1 kHz e 10 kHz do espectro de 100 kΩ é um indício de que a bobina de leitura já está no limite da corrente que é capaz de medir.

Com este ensaio, foi possível observar o comportamento do sistema para várias cargas distintas. De forma geral, o sistema respondeu como o esperado para praticamente toda a faixa de frequência analisada. Além disso, foi possível levantar o limite superior do equipamento, ou seja, a impedância máxima que o sistema consegue medir com acurácia, que é em torno de 100 kΩ.

Os comportamentos capacitivos e indutivos observados nos ensaios podem ser mitigados com uma calibração do sistema. Nesse trabalho não é tratado sobre o processo de calibração, sugerido para trabalhos futuros. Entretanto, mesmo sem um processo de com-

pensação, o sistema desenvolvido é capaz de realizar medições que podem ser comparadas com equipamentos de mercado.

APÊNDICE D – Publicações do autor realizadas durante o período de doutoramento

D.1 Artigos completos publicados em periódicos

1. **Gama, Bruno R.**; Sant'ana, Wilson C.; Lambert-Torres, Germano; Salomon, Camila P.; Bonaldi, Erik L.; Borges-Da-Silva, Luiz E.; Carvalho, Rafael B. B.; Steiner, Fabio M.; *FPGA Prototyping Using the STEMlab Board With Application on Frequency Response Analysis of Electric Machinery*. IEEE Access, v. 9, p. 26822-26838, 2021.

2. Sant'ana, Wilson C.; **Gama, Bruno R.**; Lambert-Torres, Germano; Bonaldi, Erik L.; Oliveira, Levy E. L.; Assuncao, Frederico O.; Arantes, Daniel A.; Areias, Isac A. S.; Borges-Da-Silva, Luiz E.; Steiner, Fabio M.; *Development of a Modular Educational Kit for Research and Teaching on Power Electronics and Multilevel Converters*. IEEE Access, v. 9, p. 127496-127514, 2021.

3. Sant'ana, Wilson Cesar; Lambert-Torres, Germano; Bonaldi, Erik Leandro; **Gama, Bruno Reno**; Zacarias, Tiago Goncalves; Areias, Isac Antonio Dos Santos; Arantes, Daniel De Almeida; Assuncao, Frederico De Oliveira; Campos, Mateus Mendes; Steiner, Fabio Monteiro. *Online Frequency Response Analysis of Electric Machinery through an Active Coupling System Based on Power Electronics*. SENSORS, v. 21, p. 8057, 2021.

4. Zacarias, Tiago Goncalves; Martins, Rafael; Xavier, Carlos Eduardo; Castioni, Julio Cezar Oliveira; Sant'ana, Wilson Cesar; Lambert-Torres, Germano; **Gama, Bruno Reno**; Areias, Isac Antonio Dos Santos; Bonaldi, Erik Leandro; Assuncao, Frederico De Oliveira. *Detection of Failures in Metal Oxide Surge Arresters Using Frequency Response Analysis*. SENSORS, v. 23, p. 5633, 2023.

D.2 Capítulos de livros publicados

1. **Gama, Bruno R.**; Sant'ana, Wilson Cesar; Silva, L. E. B.; Bonaldi, E. L.; Lambert-Torres, G.; Salomon, C. P.; Areias, Isac A. S.; Arantes, Daniel A.; Vilas Boas, F. M.; Steiner, F. M.; Carvalho, R. B. B.; *System for Early Detection of Insulation Failures of Electric Machinery*. In: João Onofre Pereira Pinto; Marcio Luiz Magri Kimpara; Renata Rezende Reis; Turuna Seecharan; Belle R. Upadhyaya; Joe Amadi-Echendu.

(Org.). *World Congress on Engineering Asset Management*. 1ed.: Springer, 2021, v. 15, p. 344-352.

2. Sant'ana, Wilson Cesar; Salomon, Camila Paes; Lambert-Torres, Germano; Bonaldi, Erik Leandro; **Gama, Bruno Reno**; Gonzatti, Robson Bauwelz; Pereira, Rondineli Rodrigues; Borges-Da-Silva, Luiz Eduardo; Mollica, Denis; Santana-Filho, Joselino. Implementação Em FGA Para Pesquisa e Ensino na Área de Eletrônica de Potência de Modulador PWM para Conversores Multiníveis. 1ed.: Editora Científica Digital, 2021, p. 258-272.

3. Vilas Boas, F. M.; Assuncao, Frederico De Oliveira; Silva, L. E. B.; Bonaldi, E. L.; Oliveira, Levy E. L.; Lambert-Torres, G.; Claudio Inacio De Almeida Costa; Helcio Francisco Villa-Nova; Sandro Fernandes De Souza; Danilo De Souza Lima; Josué Da Costa Lacerda; **Gama, Bruno R.**. *Model Proposal for Failure Detection and Classification of Internal Combustion Engine Operating Condition*. In: João Onofre Pereira Pinto; Marcio Luiz Magri Kimpara; Renata Rezende Reis; Turuna Seecharan; Belle R. Upadhyaya; Joe Amadi-Echendu. (Org.). *World Congress on Engineering Asset Management*. 1ed.: Springer, 2021, v. 15, p. 344-352.

D.3 Trabalhos completos publicados em anais de congressos

1. **Gama, B. R.**; Santana, W. C.; Silva, L. E. B.; Bonaldi, E. L.; Lambert-Torres, G.; Salomon, Camila P.; Areias, Isac A. S.; Arantes, Daniel A.; Vilas Boas, F. M.; Steiner, F. M.; Carvalho, Rafael B. B.; *System for Early Detection of Insulation Failures of Electric Machinery*. In: *15th World Congress on Engineering Asset Management*, 2021, Bonito. Virtual. *Proc. of the 15th World Congress on Engineering Asset Management*, 2021. v. 1. p. 1-12.

2. Vilas Boas, F. M.; Assuncao, Frederico De Oliveira; Silva, L. E. B.; Bonaldi, E. L.; Oliveira, Levy E. L.; Lambert-Torres, G.; Claudio Inacio De Almeida Costa; Helcio Francisco Villa-Nova; Sandro Fernandes De Souza; Danilo De Souza Lima; Josué Da Costa Lacerda; **Gama, Bruno R.**. *Model Proposal for Failure Detection and Classification of Internal Combustion Engine Operating Condition*. In: *15th World Congress on Engineering Asset Management*, 2021, Bonito. Virtual. *Proc. of the 15th World Congress on Engineering Asset Management*, 2021.

Referências

1 STONE, G. C. et al. General principles of winding failure, repair and rewinding. In: *Electrical Insulation for Rotating Machines: Design, Evaluation, Aging, Testing, and Repair*. 2nd. ed. Hoboken, New Jersey: Wiley, 2014. Citado 9 vezes nas páginas 14, 20, 21, 22, 23, 24, 25, 26 e 41.

2 DRIF, M.; CARDOSO, A. J. M. Stator fault diagnostics in squirrel cage three-phase induction motor drives using the instantaneous active and reactive power signature analyses. *IEEE Transactions on Industrial Informatics*, v. 10, n. 2, p. 1348–1360, 2014. Citado 2 vezes nas páginas 14 e 21.

3 BRUTSCH, R. et al. Insulation failure mechanisms of power generators [feature article]. *IEEE Electrical Insulation Magazine*, v. 24, n. 4, p. 17–25, 2008. Citado 3 vezes nas páginas 14, 21 e 22.

4 SUMEREDER, C. Statistical lifetime of hydro generators and failure analysis. *IEEE Transactions on Dielectrics and Electrical Insulation*, v. 15, n. 3, p. 678–685, 2008. Citado 3 vezes nas páginas 14, 21 e 22.

5 KLEMPNER, G.; KERSZENBAUM, I. Operation and maintenance of large turbogenerators. John Wiley & Sons, v. 14, 2004. Citado 4 vezes nas páginas 14, 23, 26 e 27.

6 STONE, G. Recent important changes in ieee motor and generator winding insulation diagnostic testing standards. *IEEE Transactions on Industry Applications*, v. 41, n. 1, p. 91–100, 2005. Citado 4 vezes nas páginas 14, 24, 26 e 28.

7 DISTER, C. J.; DELVECCHIO, P. A.; ROGOVIN, D. N. System to provide low cost excitation to stator winding to generate impedance spectrum for use in stator diagnostics. Google Patents, mar. 7 2000. US Patent 6,035,265. Citado 3 vezes nas páginas 14, 31 e 32.

8 KENDIG, M. W.; ROGOVIN, D. N. Method of conducting broadband impedance response tests to predict stator winding failure. Google Patents, nov. 19 2002. US Patent 6,483,319. Citado 3 vezes nas páginas 14, 31 e 32.

9 IEEE Guide for the Application and Interpretation of Frequency Response Analysis for Oil-Immersed Transformers. *IEEE Std C57.149-2012*, p. 1–72, 2013. Citado na página 14.

10 PLATERO, C. et al. Application of sweep frequency response analysis (sfra) for interturn detection of in medium-voltage coils manufacturing. *44th International Conference on Large High Voltage Electric Systems*, 2012. Citado 2 vezes nas páginas 14 e 32.

11 SANT'ANA, W. C. et al. Influence of rotor position on the repeatability of frequency response analysis measurements on rotating machines and a statistical approach for more meaningful diagnostics. *Electric Power Systems Research*, v. 133, p. 71–78, 2016a. ISSN 0378-7796. Citado na página 14.

12 ALAWADY, A. A. et al. Frequency response analysis technique for induction motor short circuit faults detection. *International Journal of Power Electronics and Drive System (IJPEDS)*, v. 11, n. 3, p. 1653–1659, 2020a. Citado 2 vezes nas páginas 14 e 33.

13 ALAWADY, A. A. et al. Phase to phase fault detection of 3-phase induction motor using fra technique. *International Journal of Power Electronics and Drive System (IJPEDS)*, v. 11, n. 3, p. 1241–1248, 2020b. Citado 2 vezes nas páginas 14 e 33.

14 AL-AMERI, S. M. et al. Application of frequency response analysis method to detect short-circuit faults in three-phase induction motors. *Applied Sciences*, v. 12, n. 4, 2022. ISSN 2076-3417. Citado 2 vezes nas páginas 14 e 33.

15 UHRIG, S. et al. Reliable diagnostics on rotating machines using fra. *2020 International Conference on Diagnostics in Electrical Engineering (Diagnostika)*, p. 1–6, 2020. Citado 2 vezes nas páginas 15 e 33.

16 MAYORA, H. et al. Experiences of fra measurements on medium voltage rotating machines. *2022 IEEE Electrical Insulation Conference (EIC)*, p. 253–256, 2022. Citado 2 vezes nas páginas 15 e 33.

17 GOMEZ-LUNA, E. et al. Current status and future trends in frequency-response analysis with a transformer in service. *IEEE Transactions on Power Delivery*, v. 28, n. 2, p. 1024–1031, 2013. Citado na página 15.

18 SANT'ANA, W. C. et al. Early detection of insulation failures on electric generators through online frequency response analysis. *Electric Power Systems Research*, v. 140, p. 337–343, 2016c. ISSN 0378-7796. Citado 2 vezes nas páginas 15 e 34.

19 SANT'ANA, W. C. *Detecção precoce de danos no isolamento de geradores elétricos através da análise do espectro de impedâncias*. Tese (Doutorado), 2016. Citado 8 vezes nas páginas 15, 23, 27, 28, 30, 33, 34 e 55.

20 SANT'ANA, W. C. et al. Online frequency response analysis of electric machinery through an active coupling system based on power electronics. *Sensors*, v. 21, n. 23, 2021a. ISSN 1424-8220. Citado 2 vezes nas páginas 15 e 34.

21 PERISSE, F.; WERYNSKI, P.; ROGER, D. A new method for ac machine turn insulation diagnostic based on high frequency resonances. *IEEE Transactions on Dielectrics and Electrical Insulation*, v. 14, n. 5, p. 1308–1315, 2007. Citado 4 vezes nas páginas 15, 32, 33 e 34.

22 MAYORA, H. et al. Condition assessment of rotating electrical machines using sfra - a survey. *2021 IEEE Electrical Insulation Conference (EIC)*, p. 26–29, 2021. Citado 2 vezes nas páginas 15 e 34.

23 NETI, P.; GRUBIC, S. Online broadband insulation spectroscopy of induction machines using signal injection. *IEEE Transactions on Industry Applications*, v. 53, n. 2, p. 1054–1062, 2017. Citado 2 vezes nas páginas 15 e 34.

24 DE SOUZA, D. F. et al. A performance evaluation of three-phase induction electric motors between 1945 and 2020. *Energies*, v. 15, n. 6, 2022. ISSN 1996-1073. Citado na página 20.

25 DE ALMEIDA, A. T. et al. Energy using products (eup) study on motors (lot 11). *ISR - University of Coimbra*, 2008. Citado na página 20.

26 LINESSIO, R. P. *Análise de vibrações em motores elétricos utilizando um acelerômetro óptico biaxial*. Dissertação (Mestrado), 2016. Citado na página 20.

27 THOMSON, W.; FENGER, M. Current signature analysis to detect induction motor faults. *IEEE Industry Applications Magazine*, v. 7, n. 4, p. 26–34, 2001. Citado na página 20.

28 CORNELL, E. P. et al. Improved motors for utility applications. *EPRI Report EL2678*, Volumes I and II, 1982. Citado na página 20.

29 SIDDIQUE, A.; YADAVA, G.; SINGH, B. A review of stator fault monitoring techniques of induction motors. *IEEE Transactions on Energy Conversion*, v. 20, n. 1, p. 106–114, 2005. Citado 2 vezes nas páginas 21 e 22.

30 GRUBIC, S. et al. A survey on testing and monitoring methods for stator insulation systems of low-voltage induction machines focusing on turn insulation problems. *IEEE Transactions on Industrial Electronics*, v. 55, n. 12, p. 4127–4136, 2008. Citado na página 22.

31 GRUBIC, S. et al. A survey of testing and monitoring methods for stator insulation systems in induction machines. *2008 International Conference on Condition Monitoring and Diagnosis*, p. 196–203, 2008. Citado 2 vezes nas páginas 23 e 24.

32 IEEE Recommended Practice for Testing Insulation Resistance of Electric Machinery. *IEEE Std 43-2013 (Revision of IEEE Std 43-2000)*, p. 1–37, 2014. Citado na página 24.

33 IEEE Recommended Practice for Insulation Testing of AC Electric Machinery (2300 V and Above) With High Direct Voltage. *IEEE Std 95-2002 (Revision of IEEE Std 95-1977)*, p. 1–56, 2002. Citado na página 25.

34 IEEE Guide for Insulation Maintenance of Electric Machines. *IEEE Std 56-2016*, p. 1–86, 2016. Citado na página 26.

35 IEEE Guide for the Measurement of Partial Discharges in AC Electric Machinery. *IEEE Std 1434-2014 (Revision of IEEE Std 1434-2000)*, p. 1–89, 2014. Citado na página 28.

36 ABU-SIADA, A. et al. Understanding power transformer frequency response analysis signatures. *IEEE Electrical Insulation Magazine*, v. 29, n. 3, p. 48–56, 2013. Citado na página 29.

37 IEEE Guide for the Application and Interpretation of Frequency Response Analysis for Oil-Immersed Transformers. *IEEE Std C57.149-2012*, p. 1–72, 2013. Citado na página 29.

38 ZACARIAS, T. G. et al. Detection of failures in metal oxide surge arresters using frequency response analysis. *Sensors*, v. 23, n. 12, 2023. ISSN 1424-8220. Citado na página 29.

39 MACDONALD, J. R. Impedance spectroscopy. *Annals of Biomedical Engineering*, v. 20, n. 3, p. 289–305, 1992. Citado na página 29.

40 KRAETGE, A.; KRUGER, M.; FONG, P. Frequency response analysis — status of the worldwide standardization activities. *2008 International Conference on Condition Monitoring and Diagnosis*, p. 651–654, 2008. Citado na página 29.

41 RYDER, S. Diagnosing transformer faults using frequency response analysis. *IEEE Electrical Insulation Magazine*, v. 19, n. 2, p. 16–22, 2003. Citado na página 29.

42 SANCHEZ, B. et al. Basics of broadband impedance spectroscopy measurements using periodic excitations. *Measurement Science and Technology*, IOP Publishing, v. 23, n. 10, p. 105501, aug 2012. Citado na página 29.

43 SANT'ANA, W. C. et al. A survey on statistical indexes applied on frequency response analysis of electric machinery and a trend based approach for more reliable results. *Electric Power Systems Research*, v. 137, p. 26–33, 2016b. ISSN 0378-7796. Citado na página 31.

44 SANT'ANA, W. C. et al. On the use of hypothesis tests as statistical indexes for frequency response analysis of electric machinery. *Electric Power Systems Research*, v. 147, p. 245–253, 2017. ISSN 0378-7796. Citado na página 31.

45 YOUSOF, M. F. M. et al. Fra indicator limit for faulty winding assessment in rotating machine. *2021 IEEE International Conference on the Properties and Applications of Dielectric Materials (ICPADM)*, p. 346–349, 2021. Citado na página 31.

46 KIM, J.-W. et al. Fault diagnosis of a power transformer using an improved frequency-response analysis. *IEEE Transactions on Power Delivery*, v. 20, n. 1, p. 169–178, 2005. Citado na página 31.

47 BADGUJAR, K.; MAOYAFIKUDDIN, M.; KULKARNI, S. Alternative statistical techniques for aiding sfra diagnostics in transformers. *IET Generation, Transmission Distribution*, v. 6, n. 3, 2012. Citado na página 31.

48 PLATERO, C. A. et al. Influence of rotor position in fra response for detection of insulation failures in salient-pole synchronous machines. *IEEE Transactions on Energy Conversion*, v. 26, n. 2, p. 671–676, 2011. Citado na página 32.

49 GAMA, B. R. et al. Desenvolvimento em plataforma fpga de sistema de detecção precoce de falhas em isolamento de máquinas elétricas. *Revista de Engenharia e Tecnologia*, v. 9, n. 2, p. 49–58, 2019. Citado na página 32.

50 GAMA, B. R. *Sistema em FPGA para detecção precoce de danos no isolamento de máquinas elétricas baseado na análise do espectro de impedâncias*. Dissertação (Mestrado), 2019. Citado 2 vezes nas páginas 32 e 55.

51 GAMA, B. R. et al. System for early detection of insulation failures of electric machinery. *15th WCEAM Proceedings - Springer International Publishing*, p. 185–195, 2022. Citado na página 32.

52 SANT'ANA, W. C. et al. Development of a modular educational kit for research and teaching on power electronics and multilevel converters. *IEEE Access*, v. 9, p. 127496–127514, 2021b. Citado na página 34.

53 PERISSE, F. et al. Diagnostic based on high frequency resonances and information fusion. *Conference Record of the 2008 IEEE International Symposium on Electrical Insulation*, p. 628–631, 2008. Citado na página 34.

54 RAHIMAN, M. H. F. *Non-invasive imaging of liquid/gas flow using ultrasonic transmission-mode tomography*. Tese (Doutorado), 01 2005. Citado 2 vezes nas páginas 41 e 42.

55 ALOTAIBI, M.; ASLI, B. H. S.; KHAN, M. Non-invasive inspections: A review on methods and tools. *Sensors*, v. 21, n. 24, 2021. ISSN 1424-8220. Citado 2 vezes nas páginas 41 e 42.

56 MAGMATTEC. Datasheet: Núcleos nanocristalinos - material 520 e 521. 2021. [Acesso em 10/09/2021]. Disponível em: <https://www.magmattec.com.br/nucleo-magnetico-amorfo-e-nanocristalino>. Citado na página 44.

57 MAGMATTEC. Datasheet: Núcleos nanodust n26. 2021. [Acesso em 10/09/2021]. Disponível em: <https://www.magmattec.com.br/nucleos-magneticos-de-liga-metalica>. Citado na página 44.

58 MAGMATTEC. Datasheet: Núcleos de pó de fe-si f14 | f50 | f75. 2021. [Acesso em 10/09/2021]. Disponível em: <https://www.magmattec.com.br/nucleos-magneticos-de-liga-metalica>. Citado na página 44.

59 MAGMATTEC. Datasheet: Núcleos sendust s26 | s40 | s60 | s75 | s25. 2021. [Acesso em 10/09/2021]. Disponível em: <https://www.magmattec.com.br/nucleos-magneticos-de-liga-metalica>. Citado na página 44.

60 MAGMATTEC. Datasheet: Núcleos de ferrite material 139 | 140 | 144. 2021. [Acesso em 10/09/2021]. Disponível em: <https://www.magmattec.com.br/nucleo-de-ferrite>. Citado na página 44.

61 MAGMATTEC. Datasheet: Núcleos de ferrite material 107 | 110 | 199. 2021. [Acesso em 10/09/2021]. Disponível em: <https://www.magmattec.com.br/nucleo-de-ferrite>. Citado na página 44.

62 MAGMATTEC. Datasheet: Núcleos de pó de ferro material 034. 2021. [Acesso em 10/09/2021]. Disponível em: <https://www.magmattec.com.br/nucleos-de-po-de-ferro>. Citado na página 44.

63 MAGMATTEC. Datasheet: Núcleos de pó de ferro material 052. 2021. [Acesso em 10/09/2021]. Disponível em: <https://www.magmattec.com.br/nucleos-de-po-de-ferro>. Citado na página 44.

64 BOYLESTAD, R. L. Introdução à análise de circuitos. *Editora Pearson, Sao Paulo*, 2012. Citado 2 vezes nas páginas 44 e 45.

65 REDPITAYA. Red pitaya documentation. 2023. [Acesso em 18/10/2023]. Disponível em: <https://redpitaya.readthedocs.io/en/latest/>. Citado na página 49.

66 TECHNOLOGY, L. *Datasheet: LTC2145-14/ LTC2144-14/ LTC2143-14 14-Bit, 125Msps/ 105Msps/ 80Msps Low Power Dual ADCs*. 2011. Citado na página 50.

Anexos

ANEXO A – Artigo publicado na edição de fevereiro de 2021 da revista IEEE Access

FPGA Prototyping Using the STEMlab Board With Application on Frequency Response Analysis of Electric Machinery

IEEE Access
Multidisciplinary | Rapid Review | Open Access Journal

Received January 20, 2021, accepted February 5, 2021, date of publication February 8, 2021, date of current version February 17, 2021.

Digital Object Identifier 10.1109/ACCESS.2021.3058059

FPGA Prototyping Using the STEMlab Board With Application on Frequency Response Analysis of Electric Machinery

BRUNO R. GAMA[1,2], WILSON C. SANT'ANA[1,2], (Member, IEEE), GERMANO LAMBERT-TORRES[1], (Fellow, IEEE), CAMILA P. SALOMON[2], (Member, IEEE), ERIK L. BONALDI[1], LUIZ E. BORGES-DA-SILVA[2], (Senior Member, IEEE), RAFAEL B. B. CARVALHO[3], AND FABIO M. STEINER[3]

[1]Instituto Gnarus, Itajuba 37500-052, Brazil
[2]Instituto de Engenharia de Sistemas e Tecnologia da Informação, Universidade Federal de Itajuba, Itajuba 37500-903, Brazil
[3]EDF Norte Fluminense, Macae 27910-970, Brazil

Corresponding author: Bruno R. Gama (brrgama@gmail.com)

This work was supported by the Brazilian Research Agencies CNPq, CAPES, FAPEMIG, and ANEEL Research and Development.

ABSTRACT This paper presents a complete procedure on prototyping using the FPGA of the STEMlab board and is intended to serve as a guide for developers, students and researchers interested in speeding up their projects and experiments. Due to the reconfigurability of its internal circuitry, being as simple as a code modification (using hardware description language), FPGA technology allows testing of several controller topologies and/or parameters without the need of any physical change at hardware. This feature allows a much faster development cycle of either commercial products or academic experiments. Besides the reconfigurability of the FPGA, the STEMlab board also offers the advantage of several peripheral already available, which includes, among others, high speed analog-to-digital and digital-to-analog converters, Ethernet communication and a dual-core ARM processor capable of running a Linux operating system. In this paper, a didactic method of use of this board is presented, from getting started to a complete academic and industrial application: detection of early damage on an induction motor using frequency response analysis.

INDEX TERMS Electronic engineering education, field programmable gate arrays, system-on-a-chip.

I. INTRODUCTION

Developers and academics in the engineering field have to face an increasing pressure to either reduce the time-to-market of commercial products [1] or to ethically deal with the so called ''Publish or Perish'' mindset of the academia [2]. In both cases, the expected results are required to be achieved faster and faster. In this sense, any tool that helps the speeding-up of collection of results is of great value.

Field-Programmable Gate Array (FPGA) technology allows hardware synthesis and reconfigurability into a tiny chip device. This characteristic is a tremendous advantage to any student/researcher/developer as an entire board of digital circuitry now can fit into a tiny device and, even better, the entire circuit can be modified as desired by altering some lines on its HDL (Hardware Description Language) code.

The associate editor coordinating the review of this manuscript and approving it for publication was Christian Pilato.

Also, due to its parallel processing capabilities, FPGAs can shorten the computational time of a given application (FPGAs can be several times faster than a conventional CPU, with the same data precision [3] - although comparisons must not generalize performance without consideration of the technical specifications [4]), resulting in lower control delay and better dynamic performance [5]. Due to this characteristic, FPGAs have been employed to perform co-simulation in Real-Time Simulators. A co-simulation can be defined as the division of a complex mathematical model to be simulated synchronously in different hardwares [6]. Real-time simulators are any machine capable of solving the model equations at the same time-step of the real-world system being simulated [7]. Considering systems with slow dynamics, such as mechanical systems, a regular digital processor could be employed. However, when considering systems with fast dynamics, such as power systems, power electronics, electric machinery and drives and etc., powerful and fast processors

This work is licensed under a Creative Commons Attribution 4.0 License. For more information, see https://creativecommons.org/licenses/by/4.0/

must be employed and here is also a niche where the parallel nature of FPGAs offers many advantages [8].

The literature presents several applications of FPGAs, either as real-time simulators or implementing real-time controllers. However, these papers are focused on describing their application itself and not give any sort of hint on how a beginner student could start his own project. This current paper is in an instructional form, in order to provide the basic concepts of FPGA programming. A bottom-up approach is taken, where the reader is introduced to the FPGA workflow by performing simple tasks such as reading/writing from/to I/O pins and evolves into more complexes tasks such as Ethernet communication and the use of the analog peripherals of the board. It is important to notice that the examples presented here are based on simple digital electronics concepts - as these can be useful for the majority of students/researchers, without expanding too much the scope of the paper. Concerning specific topics, such as signal processing and filtering, textbooks are a good starting point - although, some issues, such as the accumulating roundoff errors can be better solved using the approach proposed in [9].

The introductory concepts are summed up into a practical academic and industrial project, which is the detection of failures in electric machinery through Frequency Response Analysis (FRA). In the FRA technique [10], a high speed digital-to-analog converter (DAC) is employed to inject a signal at a given frequency at the machine windings and two high speed analog-to-digital converters (ADC) measure the voltage response. For each injected frequency, an impedance is calculated based on the two measured voltages - forming an impedance spectrum. The failure detection is achieved by comparison of the spectra obtained at different stages of the machine lifetime. The FRA is a technique similar to Electrochemical Impedance Spectroscopy (EIS), with some differences in the frequency range of the injected signals and the mathematical analysis tools. Literature shows that the EIS technique has already been developed using a low cost FPGA board in [11]. However, that paper (alongside with the literature) was also focused on describing the application itself and did not provided the resources needed for a beginner student to start his own development. The contribution of this current paper is twofold: the first is to provide the necessary means for the students/researchers in order to develop their own projects on an intimidating platform such as FPGAs (especially those with ARM processors integrated); the second is to provide an academic example that makes full use of the resources available at the board.

Section II presents an overview of the low cost STEMlab board, manufactured with a Zynq-7000 device (a Xilinx FPGA with a dual core ARM processor at the same chip) and high speed analog peripherals. The Xilinx workflow is presented in subsection II-A (including a simple example of read/write in I/O pins) and the basics of TCP/IP communication on this board are presented in subsection II-B. Section III presents the basics required to control the high speed digital-to-analog converter available at the board (including an example of analog voltage synthesis controlled from TCP/IP commands). Section IV presents the basics required to control the high speed analog-to-digital converter available at the board (including an example of analog acquisition also controlled from TCP/IP commands). Section V presents a practical application of the previous concepts, performing detection of failures on an induction motor using the FRA technique.

TABLE 1. STEMLab boards comparison.

	STEMLab 125-10	STEMLab 125-14
Processor	Dual core ARM Cortex A9	Dual core ARM Cortex A9
FPGA	Xilinx Zynq 7010 SOC	Xilinx Zynq 7010 SOC
RAM	256 MB	512 MB
System memory	Micro SD (32 GB)	Micro SD (32 GB)
Power consumption	5 V; 1.5 A	5 V; 2 A
RF input/output channels	2	2
Sample rate	125 MS/s	125 MS/s
ADC/DAC resolution	10 bit	14 bit
Input impedance	1 MΩ; 10 pF	1 MΩ/; 10 pF
Load impedance	50 Ω	50 Ω

II. OVERVIEW OF THE STEMLAB BOARD AND GETTING STARTED

The two most important players on the programmable logic market are, noticeably, Xilinx and Altera/Intel - both with a large range of devices, from the less resourceful CPLDs (Complex Programmable Logic Devices) to the more powerful FPGAs with integrated ARM cores, capable of running complete Linux-based operating systems. Due to the versatility and high connectivity of the Linux systems, the choice for a development board with an integrated ARM core has been made priority. This would allow the students on the research group to easily change parameters and to remotely control their applications. The next choice has been made on the specific board, among the many available options. Here, the intended applications are the most important criteria: for example, for an application on multilevel power electronics converters, where an elevated number of digital I/O pins are required, one of the best options on the market would be the Snickerdoodle board [12], which provides access to more than 100 pins of the FPGA. On the other hand, regarding the FRA application (to be discussed on Section V), it is required to have a board with at least two high speed ADCs and at least one high speed DAC. Based on these requirements, it has been chosen the STEMLab board [13], which provides two ADCs and two DAC of both 125 MSample/s.

There are two different versions of the STEMLab board. The main difference between them is related to the resolution of the ADC and DAC used in each version. Table 1 compares basic technical specifications of the two boards: one of them has 10 bit resolution converters, while the other one has 14 bit resolution converters. Fig.1 presents a platform overview, with some main components highlighted.

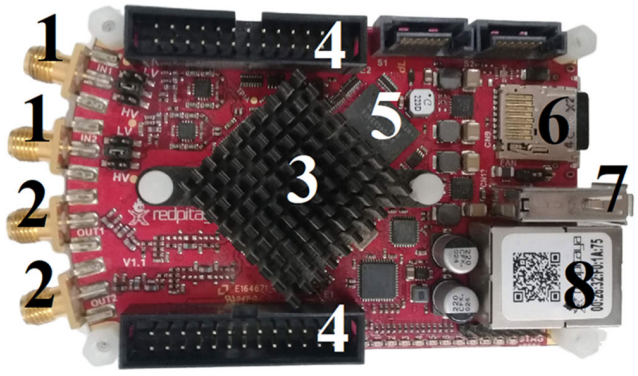

FIGURE 1. Board general components. 1: ADC inputs; 2: DAC outputs; 3: SoC Zynq-7000; 4: Extension connectors; 5: RAM; 6: micro SD slot; 7: USB; 8: Ethernet.

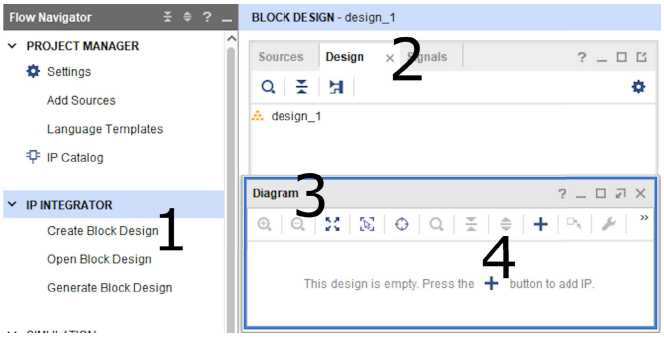

FIGURE 2. Creating a Block Design.

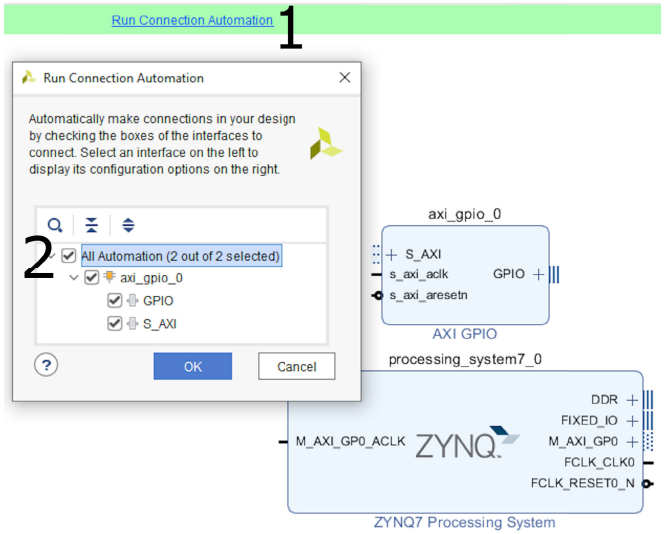

FIGURE 3. Adding IP blocks and connecting them.

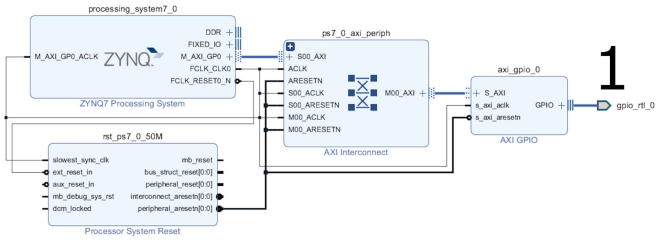

FIGURE 4. Regenerating Design.

The core of the models is a Zynq-7000 device, comprising a Xilinx FPGA (hereafter defined as PL - programmable logic) and an integrated dual-core ARM cortex-A9 processor (hereafter defined as PS - processing system) [14].

A. XILINX WORKFLOW AND GPIO EXAMPLE

Aiming an understanding of the Xilinx workflow, here it is presented an example of GPIO read/write. From this example more complex systems can be developed. It is used the Vivado Design Suit, a powerful tool by Xilinx for synthesis and analysis of hardware description language (HDL) designs.

Starting with a new project, a block design must be created, this is done by accessing the "Create Block Design" button, represented by number 1 in Fig. 2. The created design can be seen in tab "Design", represented by number 2.

The created diagram opens in a new screen, pointed by number 3 in Fig. 2. This is where the Intellectual Property (IP) blocs are added to compose the diagram. Those IPs are pre-implemented circuits that perform determined functions, they are used to speed the development of a circuit. The IPs can be added to the diagram by clicking on the "+" icon numbered by 4 in Fig. 2. Now, the following IPs must be added to the created design: ZYNQ7 Processing System and AXI GPIO. For that, the user can click the "+" icon and search for those IPs. It is necessary to connect the added blocks: for that, there is an option to build automatically all connections, which is performed by clicking on "Run Connection Automation", pointed as number 1 in Fig. 3.

Then, the user can select "All Automation", pointed by number 2 in Fig. 3 and, finally, press "OK". The result of this procedure is presented in Fig. 4. One can see that two more blocks were automatically added to the design to perform the connection between the ZYNQ7 Processing System and the AXI GPIO, also, all wire connections were done. This group of IPs will be from now on considered a single block (with the default name "design_1") which communicates with other blocks using the input and output ports, marked as number 1 in Fig. 4.

With the presented blocks configuration, the communication between ARM and FPGA can be performed.The main block is the ZYNQ7 Processing System, it works as a logic connection between PS and PL structures [15]. The AXI Interconnect block is responsible for the connection between one or more AXI memory-mapped master device to one or more AXI memory-mapped slave device [16]. In the presented example the connection is made between the master ZYNQ7 Processing System and the slave AXI GPIO. The AXI GPIO IP is a block with general purpose input/output interface, it provides access to the internal properties of the device and can control the behavior of external devices [17].

FIGURE 5. Editing Offset Address.

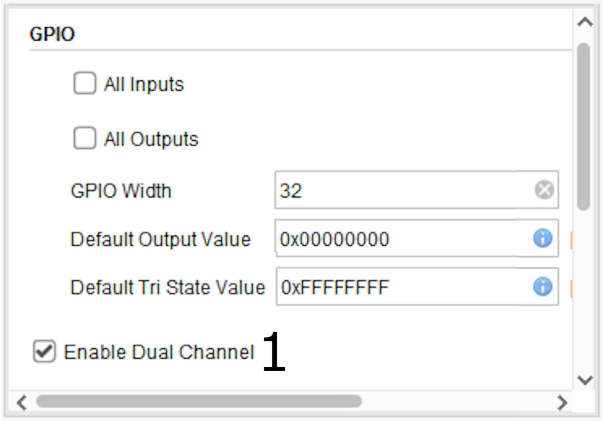

FIGURE 6. Enabling second channel to GPIO.

FIGURE 7. Creating a new source.

The GPIO IP is used to send commands from Linux to FPGA, and for reading data from FPGA by a program running on Linux.

GPIOs can be accessed by a memory mapping on a Linux running program, for that, it is necessary to set the range of memory address that is available for GPIO access. This is defined at "Address Editor" tab and "Offset Address" field, which are presented respectively by number 1 and 2 in Fig. 5.

It is also possible to add a second channel for the GPIO block, this can be done by double clicking the GPIO IP and selecting "Enable Dual Channel", pointed by number 1 in Fig. 6.

1) WRITE TO A LED

A first basic example is presented here. In this proposed system, the user must be able to turn on/off a LED of the board.

To begin, a new design source must be created, this can be achieved by pressing "Add Source" (number 1 in Fig. 7) and,

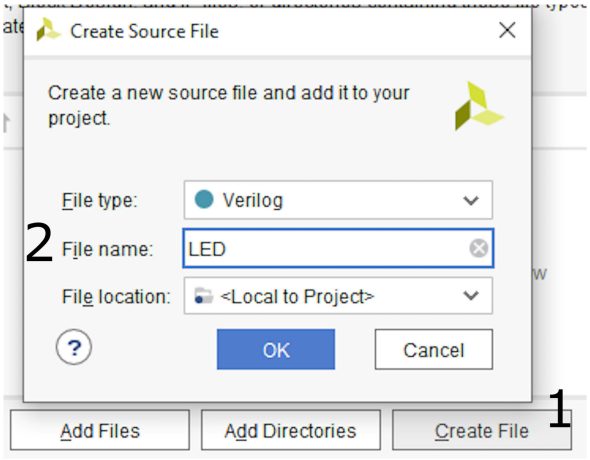

FIGURE 8. Selecting file name and type of the new source.

in the new screen, selecting "Add or create a design source" (number 2 in Fig. 7). Select "Next" and a new screen is open, presented by Fig. 8. In this new screen, a new file is created by selecting "Create File" (number 1 in Fig. 8), in the new small screen, it is defined the file type and the file name (number 2 in Fig. 8), as can be seen, it is selected "Verilog" for file type and "LED" for file name. Select "OK" and "Finish".In this created file, the following Verilog code must be written and saved:

```
module LED (control, led);

    input control;
    output led;
    wire [31:0] control;
    assign led = control[0:0];

endmodule
```

This block receives as input a control signal. This signal is supplied by the previous designed GPIO block (design_1). This block outputs a signal that will be used to turn on or off the LED, depending on the value of the received control signal.

A second Verilog source is created, this one must be the top module block. This block is responsible for assembling the final circuit, which makes the connection between the control block (design_1), the LED block and board's LED. This block is named "top" and has the following Verilog code:

```
    output led_o;
    wire [31:0] wire_control;
    wire wire_led;
    design_1 u1(
                .gpio_rtl_0_tri_o(
                wire_control)
                );
    LED u2(
            .control(wire_control),
            .led(wire_led)
            );
    assign led_o = wire_led;

endmodule
```

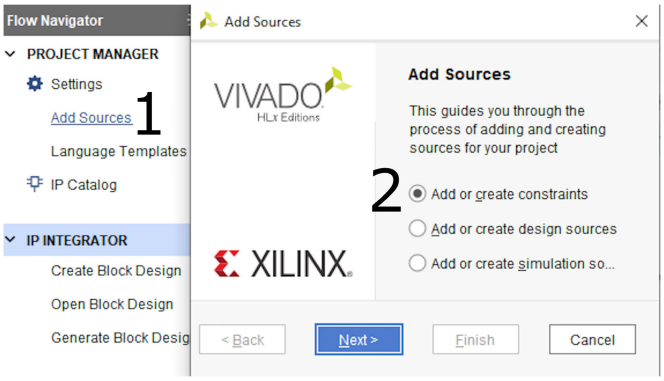

FIGURE 9. Creating a new constraints source.

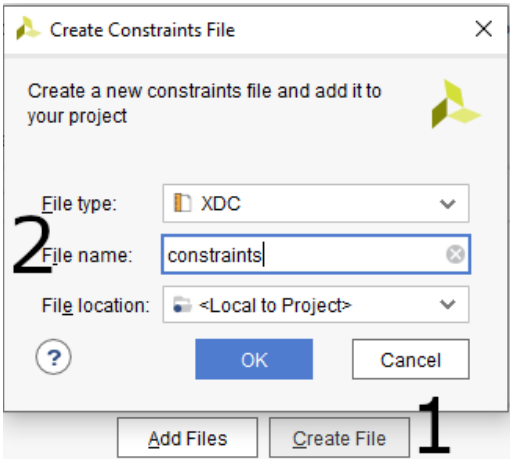

FIGURE 10. Selecting file name and type of the constraints source.

In the presented Verilog code, the "u1" is a block of type "design_1", and "u2" block is a block of type "LED". The "led_o" is the output signal which is attached to a FPGA's pin, this pin is connected to one of the board's LED. This attachment is made by a source file called "Constraints". To create a constraints file, one should access "Add Sources" (number 1 in Fig. 9), on the new screen select "Add or create constraints" (number 2 in Fig. 9), select "Next". The next screen allows the creating of the new constraints, one should click on "Create File" (number 1 in Fig. 10), select the file type and file name (number 2 in Fig. 10), then select "OK" and "Finish". In this new constraints file, it must be written a code that defines the "led_o" as an output and attaches it to the FPGA's pin F16, which is a pin connected to one of the board's available LED, according to [13]. The _i, _o and _t suffixes define the connections to the iobuffer. The constraints code is presented as follows:

```
### LED

set_property
        IOSTANDARD LVCMOS33
        [get_ports {led_o}]

set_property
        SLEW SLOW
        [get_ports {led_o}]

set_property
        DRIVE 8
        [get_ports {led_o[*]}]

set_property
        PACKAGE_PIN F16
        [get_ports {led_o}]
```

The circuit must now be synthesized, implemented and its bitstream must be generated, these procedures can be accomplish by selecting the left menu buttons "Run Synthesis", "Run Implementation", and "Generate Bitstream", which are respectively pointed in Fig. 11 by numbers 1, 2, and 3.

After all processes are finished, a bitstream file (.bit) will be available in the project's folder: "project"/runs/impl_1. This file is used to configure the FPGA.

Two codes are presented as follows: the first one defines the address and the access to the hardware GPIO by a memory mapping, and the second is the C code used to test the system.

For the next examples, the parameters.h code will be omitted, since its content is the same.

```
//-------------
//parameters.h
//-------------

#define gpio_address 0x42000000
#define gpio_mmap mmap(NULL, sysconf(_SC_PAGESIZE),
                       PROT_READ|PROT_WRITE,
                       MAP_SHARED, fd, gpio_address)
#define led_reg *((uint32_t *)(gpio_mmap))
```

```
//-------------
//WriteToLED.c
//-------------

#include <stdio.h>
#include <stdint.h>
#include <unistd.h>
#include <sys/mman.h>
#include <fcntl.h>
#include <stdlib.h>
#include "parameters.h"

int main(int argc, char **argv)
{
  while(1)
  {
   void *cfg;
   int fd, control;

   printf(
          "Press 1 to turn on LED or
           0 to turn off LED: "
          );

   //Read user input
   scanf("%d",&control);

   char *name = "/dev/mem";
   if((fd = open(name, O_RDWR)) < 0)
   {
    perror("open");
    return 1;
   }

   led_reg = control;
   munmap(cfg, sysconf(_SC_PAGESIZE));
  }
 return 0;
}
```

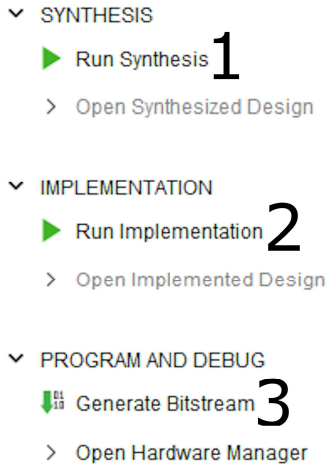

FIGURE 11. Synthesis, implementation and generate bitstream.

The presented code reads an input from the user. If it is the number 1, it will turn the LED on. Conversely, if it is 0, it will turn the led off. As a result of this experiment, the reader is able to develop a simple circuit that writes to a FPGA pin - in this case, a pin attached to a LED.

2) BLINKING LED

This second example will upgrade the previous one by adding the capability of blinking a led.

For a blinking led example, it is necessary to use a clock signal, therefore the 50 MHz clock signal supplied by the ZYNQ7 Processing System block has been used through the FCLK_CLK0 pin. The new LED module has the following Verilog code:

```
module LED (control, led, clk);

    input control;
    input clk;
    output led;

    wire [31:0] control;
    reg [26:0] counter;

    always @(posedge clk)
    begin
        counter <= counter + 1;
    end

    assign led = control? counter[26] : 1'b0;

endmodule
```

In this new module, a counter register has been used in order to produce the effect of blinking led. Therefore, at each positive edge of the clock signal, the 27 bits counter increases by 1 its counting. The most significant bit of the counter is assigned to the output of the module, turning the led on and off at fixed periods of time. Considering a clock frequency of 50 MHz and a 27 bits counter register, the frequency of the blinking led is 0.37 Hz, therefore, a square wave with a period of 2.7 seconds.

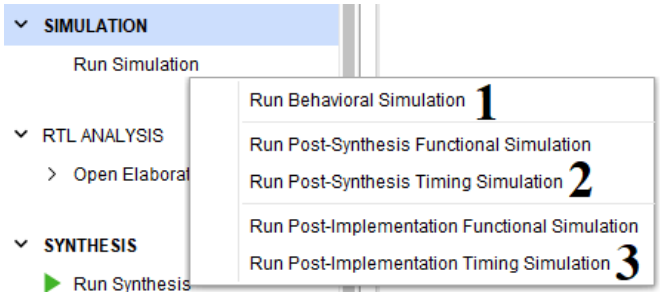

FIGURE 12. Timing diagram simulation.

FIGURE 13. Post-Synthesis Timing Simulation.

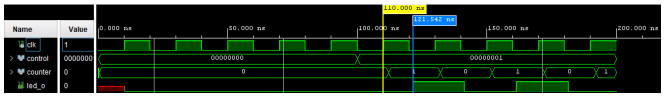

FIGURE 14. Post-Implementation Timing Simulation.

After designing, synthesizing and implementing a new circuit, it is a good practice to analyze its timing diagrams. Those diagrams provide information about the signals' delays. This procedure is quite simple with Vivado Software, as one should select one of the tree available simulation options: Behavioral Simulation (number 1 in Fig. 12), Post-Synthesis Timing Simulation (number 2 in Fig. 12), or Post-Implementation Timing Simulation (number 3 in Fig. 12).

Fig. 13 and Fig. 14 present, respectively, the Post-Synthesis Timing Simulation and the Post-Implementation Timing Simulation. In order to ease the visualization of the clock signal (tag clk) and the output signal (tag led_o), it has been necessary to reduce the size of the counter from 27 bits to 1 bit, resulting in a 25 MHz frequency for the led_o signal.

The total simulation time is 200 ns, from 0 ns to 100 ns, the control input signal (tag control) is set to 0, generating a logical low output. From time 100 ns to 200 ns, the control signal is set to logical high, therefore the led should start blinking (this can be seen by analyzing the led_o signal). By the post-synthesis timing simulation, it can be seen that there is a delay of 16.75 ns between the clock positive edge (time 110.00 ns in Fig. 13), and the led_o positive edge (time 116.78 ns in Fig. 13); while, for the post-implementation timing simulation, there is a delay of 21.542 ns between those two signals. Based on those timing analysis, the designer is provided with detailed information of how the circuit will perform, validating it and identifying possible errors and bottlenecks.

3) READ FROM A PIN

This third example will work with the reading operation. This is done by a FPGA circuit that is constantly reading the state of a digital pin, and a software, build in C language, that

interacts with the user and prints, on screen, the pin's digital value.

To begin, a new project is created. Second, the same previously presented control block must be created (''design_1''), this block will be the interface between the C program and the FPGA. Third, the following constraints file must be created:

```
### Digital IO
set_property
        IOSTANDARD LVCMOS33
        [get_ports DIO_0]

set_property
        SLEW FAST
        [get_ports DIO_0]

set_property
        PACKAGE_PIN G18
        [get_ports DIO_0]
```

This code defines the ''DIO_0'' as an input and attaches it to the FPGA's pin G18, which is a pin connected to one of the board's available digital I/O, according to [13].

The Verilog code used to build the block responsible for receiving the digital signal as input and transferring it to the control block is presented bellow:

```
module ReadPin( data_i, data_o);

       input data_i;
       output data_o;
       wire data_i;
       assign data_o = data_i;

endmodule
```

The top module block is presented below. This block connects the digital input pin (DIO_0), the read block (ReadPin), and the control block (design_1). To clarify the connections made by the top module, Fig.15 presents the RTL schematic generated with the Vivado software. With this schematic, one can see the data path, which is received from the digital input pin and transferred through the read block up to the control block.

```
module top(DIO_0);

    input DIO_0;
    wire [31:0] wire_control;
    wire wire_pin;

    design_1 u1(
                .gpio_rtl_0_tri_i(
                wire_control)
                );

    ReadPin u2(
           .data_i(wire_pin),
           .data_o(wire_control)
           );

    assign wire_pin = DIO_0;

endmodule
```

Finally, the program, developed in C language, prints on user's screen the value of the digital pin each time the enter key is pressed. The C code is presented below:

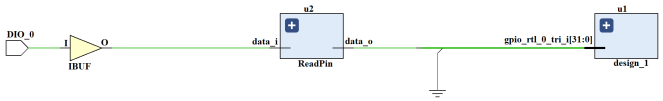

FIGURE 15. Read from a pin - RTL schematic.

```
//-------------
//ReadPin.c
//-------------

#include <stdio.h>
#include <stdint.h>
#include <unistd.h>
#include <sys/mman.h>
#include <fcntl.h>
#include <stdlib.h>
#include "parameters.h"

int main(int argc, char **argv)
{
 while(1)
 {
  void *cfg;
  int fd;
  int c;
  int control;

  printf("Press enter to read
                the digital pin: ");
  c = getchar();

  char *name = "/dev/mem";
  if((fd = open(name, O_RDWR)) < 0)
  {
   perror("open");
   return 1;
  }

  control = pin_reg;
  printf("Pin value: %d\n", control);

  munmap(cfg, sysconf(_SC_PAGESIZE));
 }
 return 0;
}
```

B. TCP/IP COMMUNICATION

One of the greatest advantages of using the SoC (System On Chip) Zynq-7000 device is the possibility to integrate all the flexibility and reconfigurability provided by a FPGA with the software programmability and connectivity provided by a dual core ARM processor running Linux. This allows the students/researchers to remotely control their applications.

In order to improve the previously presented examples, the system now can communicate in a network using a client-server model. Therefore, the server, running in the hardware, must be able to receive, interpret, and execute commands sent by the client (which is running in a remote PC). The client-server communication uses TCP/IP based sockets. A simplified diagram of this model is presented in Fig. 16 [18].

In the presented model, the stages to accomplish a TCP communication are:

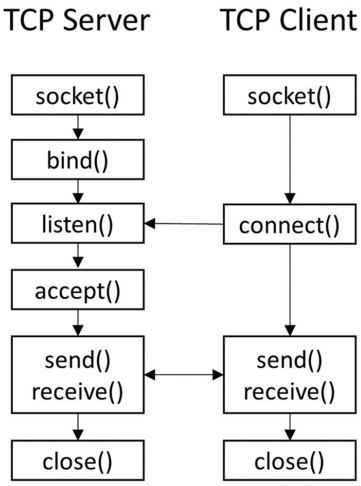

FIGURE 16. Simplified diagram of TCP-IP based socket communication. Adapted from [18].

- Socket(): Creation of an instance of the socket abstraction.
- Bind(): Associate the server with an address and port.
- Listen(): Listen for connections from clients.
- Connect(): Try a connection with a server (for the client).
- Accept(): Accept a client connection.
- Send/Receive(): Exchange data.
- Close(): Close connection.

Two new applications are presented. In the first one, a remote client is able to write to one of the hardware's led. The second application shows a read operation, where a remote client is able to read the state of one of the hardware's pin. In both cases, a server software must be build and executed at the ARM processor, while a client software must be build and executed in a remote machine.

1) REMOTELY WRITE TO A LED

The FPGA hardware circuit to remotely write to a LED is exactly the same circuit as the presented in Sec. II-A1 - therefore, no changes are needed. To develop the server software, it has been used the C language. The steps presented in Fig. 16 were followed. A base code has been developed and it is presented in sequence.

To develop the client software, it has been used the Python language, although the user could use Matlab, Visual Basic or any other high level language. The steps presented in Fig. 16 have been followed and a base code has been developed and it is presented in sequence.

2) REMOTELY READ FROM A PIN

The FPGA hardware circuit to remotely read from a pin is exactly the same circuit as the presented in Sec. II-A1 - therefore, no changes are needed. To develop the server software, it has been used the C language. The steps presented in Fig. 16 have been followed. A base code has been developed and it is presented in sequence.

```
//-------------
//RemotelyWriteToLED.c
//-------------

#include <stdio.h>
#include <stdlib.h>
#include <stdint.h>
#include <string.h>
#include <sys/types.h>
#include <sys/socket.h>
#include <netinet/in.h>
#include <unistd.h>
#include <sys/mman.h>
#include <fcntl.h>
#include "parameters.h"

//Connection port
#define PORT_SERVER 3030

// Write to a LED function
int writeToLED(int newsockfd,
               volatile void *address);

int main(int argc, char **argv)
{
 while(1)
 {
  void *cfg;
  int fd;

  //Variable to receive command
  //message from client
  char buffer_word[5];
  buffer_word[4] = '\0';

  char *name = "/dev/mem";
  fd = open(name, O_RDWR);


  //Server Configuration
  int sockfd, newsockfd, portno;
  socklen_t clilen;
  struct sockaddr_in serv_addr, cli_addr;

  //socket()
  sockfd = socket(AF_INET,
                  SOCK_STREAM, 0);

  setsockopt(sockfd, SOL_SOCKET,
             SO_REUSEADDR, &(int){1},
                 sizeof(int));

  bzero((char *) &serv_addr,
                 sizeof(serv_addr));

  serv_addr.sin_family = AF_INET;
  serv_addr.sin_addr.s_addr = INADDR_ANY;
  serv_addr.sin_port = htons(PORT_SERVER);

  //bind()
  bind(sockfd, (struct sockaddr *)&
  serv_addr, sizeof(serv_addr));

  //listen()
  listen(sockfd,5);

  printf("Waiting for connection...\n");
  clilen = sizeof(cli_addr);

  //Accepts client connection
  newsockfd =
          accept(sockfd,
          (struct sockaddr *) &cli_addr,
          &clilen);
```

```
  bzero(buffer_word,4);

  //Receives client's command
  recv(newsockfd,buffer_word,4,0);

  //Function: write to a LED
  if (
      strncmp(buffer_word,
      "WLED", 4) == 0
     )
  {
   int e = writeToLED(newsockfd);
  }

  //Close connection
  close(newsockfd);
  close(sockfd);
 }
 return 0;
}

int writeToLED(int newsockfd)
{
 //Variable to receive control signal
 char control_char [1];

 recv(newsockfd,
 &control_char,
 sizeof(control_char), 0);

 int control_int = atoi(control_char);

 //Write to LED
 led_reg = control_int;

 return 0;
}
```

To develop the client software, it has been used the Python language. The steps presented in Fig. 16 have been followed. A base code has been developed and it is presented in sequence.

```
import socket

#socket()
s = socket.socket(socket.AF_INET,
                  socket.SOCK_STREAM)

#Connect to IP and Port of the server
s.connect(('192.168.0.35',3030))

print("Connected to server")

msg = "WLED"
#Send command message to server
s.send(bytes(msg,"utf-8"))
modeLed = input("Enter with 1 to turn"+
                "on LED or with 0 to"+
                "turn off LED:\n")
msg = modeLed
#Send control signal to turn on/off LED
s.send(bytes(msg,"utf-8"))
```

III. HIGH SPEED DIGITAL-TO-ANALOG CONVERTER

To build a signal generating system, some concepts must be understood. Therefore, first, there must be an explanation about the system clock and the high speed DAC of the board. After presenting the main concepts, a signal generation system which is remotely controlled is proposed, designed and implemented, and the results obtained with the system are presented.

```
//-------------
//RemotelyReadPin.c
//-------------

#include <stdio.h>
#include <stdlib.h>
#include <stdint.h>
#include <string.h>
#include <sys/types.h>
#include <sys/socket.h>
#include <netinet/in.h>
#include <unistd.h>
#include <sys/mman.h>
#include <fcntl.h>
#include "parameters.h"

//Connection port
#define PORT_SERVER 3030

// Read digital pin function
int readDigPin(int newsockfd,
               volatile void *address);

int main(int argc, char **argv)
{
 while(1)
 {
  void *cfg;
  int fd;

  char buffer_word[5];
  buffer_word[4] = '\0';

  char *name = "/dev/mem";
  fd = open(name, O_RDWR);

  //Server Configuration
  int sockfd, newsockfd, portno;
  socklen_t clilen;
  struct sockaddr_in serv_addr, cli_addr;

  //socket()
  sockfd = socket(AF_INET,
                  SOCK_STREAM, 0);

  setsockopt(sockfd, SOL_SOCKET,
             SO_REUSEADDR, &(int){1},
                 sizeof(int));

  bzero((char *) &serv_addr,
                 sizeof(serv_addr));

  serv_addr.sin_family = AF_INET;
  serv_addr.sin_addr.s_addr = INADDR_ANY;
  serv_addr.sin_port = htons(PORT_SERVER);

  //bind()
  bind(sockfd, (struct sockaddr *)&
  serv_addr, sizeof(serv_addr));

  //listen()
  listen(sockfd,5);
  printf("Waiting for connection...\n");
  clilen = sizeof(cli_addr);

  //Accepts client connection
  newsockfd =
          accept(sockfd,
          (struct sockaddr *) &cli_addr,
          &clilen);

  bzero(buffer_word,4);

  //Receives client's command
  recv(newsockfd,buffer_word,4,0);
```

A. SYSTEM CLOCK

For the proper work of the system, it is necessary a global clock that will be used for the whole system. According with the board circuits presented in [13], a differential clock of 125MHz is supplied to the FPGA.

```
  //Function: read digital pin
  if (strncmp(buffer_word,"RPIN",4)==0)
  {
   int e = readDigPin(newsockfd);
  }

  //Close connection
  close(newsockfd);
  close(sockfd);
 }
 return 0;
}

int readDigPin(int newsockfd)
{
 //Variable to receive digital pin state
 int pinValue_int;

 //Read from the pin
 pinValue_int = pin_reg;

 char pinValue_char[1];
 sprintf(pinValue_char,
         "%d",
         pinValue_int);

 //Send to client the pin value
 send(newsockfd,
&pinValue_char,
 sizeof(pinValue_char), 0);

 return 0;
}
```

```
import socket

 #socket()
 s = socket.socket(socket.AF_INET,
                   socket.SOCK_STREAM)

 #Connect to IP and Port of the server
 s.connect(('192.168.0.35',3030))

 print("Connected to server")

 msg = "RPIN"
 #Send command message to server
 s.send(bytes(msg,"utf-8"))
 #Receive data from server
 msg = s.recv(1024)
 print("Pin state is: "
      + msg.decode("utf-8"))
```

B. DIGITAL TO ANALOG CONVERTER

The DAC available in STEMLab board is the DAC1401D125. It is a dual port, 2-channels Complementary Metal Oxide Semiconductor (CMOS) DAC. It supports an update rate of up to 125 Msps (therefore a high speed device) and has a resolution of 14 bit. Besides the high dynamic performance, it can operates with low power dissipation. It has two operation mode, Dual Port Mode and Interleaved Mode. The operation mode is selected by MODE pin on DAC, if MODE = 0, it works on Interleaved Mode, if MODE = 1, it works on Dual Port Mode [19]. According with the board circuits presented in [13], in the STEMlab board, its DAC1401D125 has its MODE pin connected to the ground - meaning that the STEMlab board is hard-wired to use interleaved mode only.

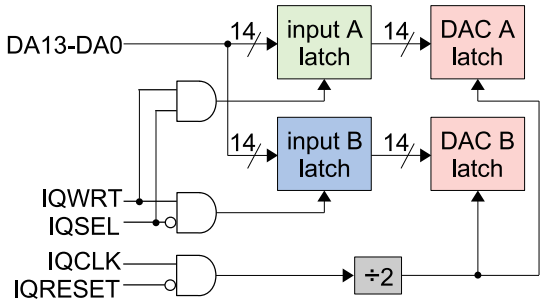

FIGURE 17. Interleaved mode circuit. Based on [19].

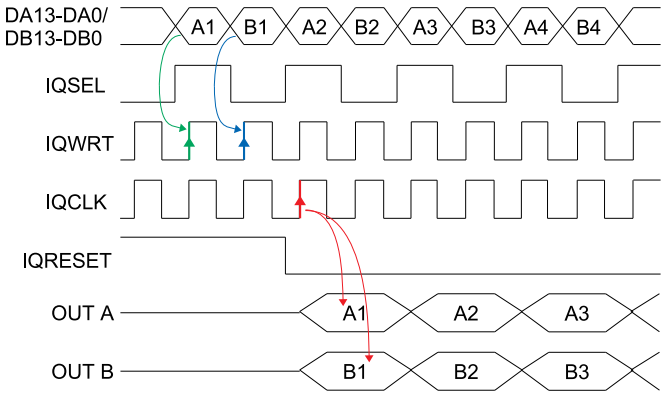

FIGURE 18. Interleaved mode signals. Based on [19].

Interleaved mode circuit is presented in Fig. 17. In this mode, both DACs use the same data input channel. On rising edge of IQWRT, input signals (DA13-DA0) are directed to Input Latch A or to Input Latch B. The selection of the direction of the data is made by the IQSEL signal. If IQSEL = 0, input data goes to Input Latch A, if IQSEL = 1, input data goes to Input Latch B. To operate with an update rate of 125 Msps, the system clock (IQCLK) must operate at 250 MHz. The IQCLK signal is divided by 2 to obtain the 125 Msps update rate at DAC Latch A output and DAC Latch B output. When IQRESET is enable, IQCLK is disable.

Fig. 18 presents a timing chart for the interleaved mode. When IQRESET is low, the outputs are valid. One can see the green arrow indicating a rising edge on IQWRT while IQSEL is high - on this condition, the digital data of channel A is saved by Input Latch A. Also, the blue arrow indicates a rising edge on IQWRT while IQSEL is low - on this condition, the digital data of channel B is saved by Input Latch B. The red arrows indicates the subsequent rising edge on IQCLK - on this condition, the analog outputs of both channels are update through the output latches.

C. SIGNAL GENERATION SYSTEM

Fig. 19 presents an application example system for two channel signal generation. In the presented layout, the Clock block is a Xilinx IP Core, the Configuration block and FPGA/DAC Interface block are custom made blocks by the authors, and

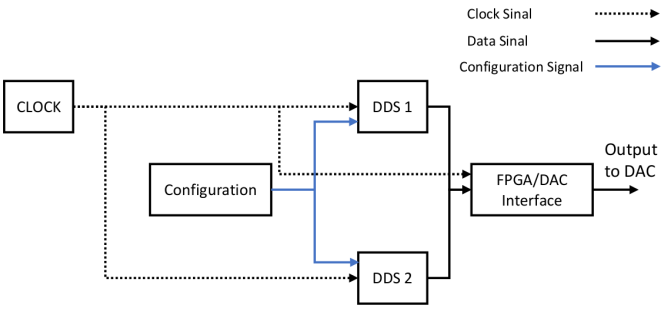

FIGURE 19. Signal generator schematic.

the DDS block in an open-core obtained from [20]. These blocks are fully described further in this subsection.

Four distinct blocks are presented. The clock block is responsible for supplying a reliable clock signal to the whole system. The DDS (Direct Digital Synthesis) block produces a programmable sine wave at its output. The frequency and phase of this wave are adjustable at runtime [21]. The configuration block configures the two DDSs blocks. Finally, the Interface block is responsible for correctly supplying DAC with data and signals. Each of these blocks mentioned represents an IP that is add to FPGA project, those IPs are now presented.

1) CLOCK BLOCK

The IP used to supply a constant and reliable clock signal to the system is the IP Clocking Wizard. This is a block designed by Xilinx that allows the creation of a clocking circuit that operates with a required frequency, phase and duty cycle, with reduced jitter. It uses mixed-mode clock manager (MMCM) or phase-locked loop (PLL) primitive [22].

In this project, the core operates as a PLL, which, as input, it receives a differential 125 MHz signal from external oscillator, and, as output, it supplies two signals, one with 125 MHz and a second with 250 MHz. Also, the IP provides a locked signal, which indicates whether the output clocks are stable and usable.

Since the available DAC in STEMLab board supports an update rate of up to 125Msps, the 125 MHz clock signal must be used as input of the DDSs blocks. On the other hand, a 250 MHz clock signal is used as input of the FPGA/DAC Interface block. This is necessary for the correct operation of the interleaved mode, as explained in section III-B.

2) DDS BLOCK

The IP used to produce a sine wave signal is an open source core called Direct Digital Synthesizer IP Core. With this IP, the frequency and phase of generating signal can be modified at runtime. Also, it is possible to define the wave phase and amplitude resolution [21].

As presented in [21], the output frequency f_{DDS} is determined by *FTW* (Frequency Tuning Word), according to (1).

$$f_{DDS} = \frac{FTW}{(2^{14})} f_s \tag{1}$$

where f_s is the sampling rate.

Also presented in [21], the initial phase (p_{DDS}) is determined by *PTW* (Phase Tuning Word), according to (2).

$$p_{DDS} = \frac{PTW}{(2^{14})} 2\pi \tag{2}$$

3) FPGA/DAC INTERFACE

This is the IP that connects FPGA with DAC, it implements all signals that allows DAC to work properly. Those signals are: DA13-DA0/DB13-DB0, IQWRT, IQSEL, IQCLK, IQRESET, and must behave as presented in Fig.18.

To clarify how this block is build, it is presented how each of the presented signal must be treated:

- IQWRT and IQCLK: Since both signals must operate at the rate of 250 MHz (Fig. 18), the interface block must replicate the 250 MHz clock signal coming from the Clock Block to those two signals.
- IQSEL: Since this signal must operate at the rate of 125 MHz (Fig. 18) it is used the 125 MHz clock signal coming from the Clock Block to generate it.
- DA13-DA0/DB13-DB0: Signals from channel one and channel two must be updated according to the state of the IQSEL signal, and must follow the rising edge of the IQCLK signal.

4) CONFIGURATION BLOCK

This IP controls both DACs. It provides them with the desired frequency and phase for the output signal. It is desirable to be able to modify those signals during system runtime operation, therefore the configuration IP must integrate the PS and PL sides. This way, it is possible for a user to input a desired signal frequency into a software (PS side), and this information is used to configure the DDS block (PL side).

The exchange of data between PS and PL is made by the use of the following Xilinx blocks:

- Zynq7 Processing System: Responsible for creating a logic connection between PL and PS structures.
- AXI GPIO: It is a general purpose input/output interface block. With this block, it is possible to access internal properties of the device and control external devices.
- AXI Interconnect: Responsible for connecting a AXI memory-mapped master (Zynq7 Processing System) to a AXI memory-mapped slave (AXI GPIO).

The entire process to create and connect all these blocks is explained in Section II.

5) EXPERIMENTAL RESULTS FOR SIGNAL GENERATION

The system presented in Fig. 19 has been implemented in the Vivado software.

The software developed for this application is available in a git repository in [23]. To validate its functionality, it has been used an oscilloscope to analyse the signals generated by the system. Fig. 20 presents the measurements made for a generated signal of 1MHz and 0.8V peak-to-peak. The yellow signal is from channel one and the cyan signal is from channel two.

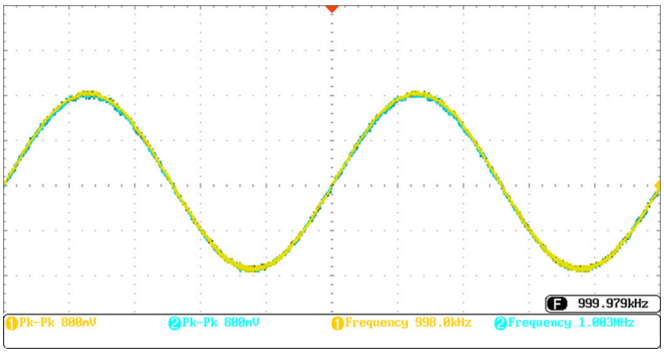

FIGURE 20. 1MHz signal generation.

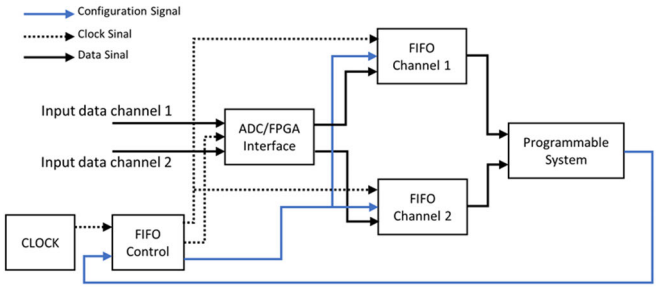

FIGURE 21. Signal acquisition schematic.

IV. HIGH SPEED ANALOG-TO-DIGITAL CONVERTER

To build a signal acquisition system, it is necessary to fully understand the working of the board's ADC, therefore, this device must be explained first. After that, a signal acquisition system is proposed, designed and implemented, and the results obtained with the system are presented.

A. ANALOG TO DIGITAL CONVERTER

The ADC incorporated to the STEMLab board is the LTC2145CUP-14. This converter is a 2-channel simultaneous sampling 14-bit device, it is designed for digitalizing high frequency and wide dynamic range signals. It works with a sampling frequency of up to 125Msps. Digital outputs can be full rate CMOS, double data rate CMOS, or double data rate Low-voltage differential signalling (LVDS) [24].

B. SIGNAL ACQUISITION SYSTEM

The idea for the signal acquisition system is presented in Fig. 21.

Five different blocks were used to build this system. The clock block is a Xilinx IP Core and is the same used for the signal generating system, it has the purpose to supply a reliable clock signal to the whole system. The FIFO Control block is a custom made block by the authors, and is responsible to control the FIFO's operations, like writing to it or reading from it. The FIFO itself is an open-core obtained from [20]. It is a memory block, used to temporary store data from DAC. The ADC/FPGA Interface is also a custom made block by the authors. It is the block that receives data from the ADC and transfers it to the FPGA. Finally, the Programmable system block is an arrangement of Xilinx IPs, which is responsible for the communication between PS and PL sides - it controls the FIFO Control block and receives and saves data from the FIFOs. Each of these blocks mentioned represents an IP that is added to the FPGA project. Those IPs are presented as follows.

1) CLOCK BLOCK

Same block presented in section III-C1.

2) FIFO CONTROL

As presented in Fig. 21, the FIFO Control block has tree functions.

The first function is to supply a clock signal to the ADC/FPGA Interface block - thus it is possible to control the data acquisition rate. To provide a variable clock, it has been applied the same idea presented in Sub-subsection II-A2, where a square wave, with predefined frequency, is obtained by incrementing a counter at each rising edge of the clock signal. In the case of the FIFO Control block, based on a input configuration signal, it is possible to link any bit of the counter to the block output.

The second function is to provide a clock signal to the FIFOs blocks - thus, it is possible to control the rate of the data writing and data reading operation. For the data writing operation, it is used the same rate applied to the ADC/FPGA Interface block. Whereas for the reading operation, it is used a rate determined by the Programmable System block.

The third function is to supply a configuration signal to the FIFOs blocks - this configuration defines the operation mode of the FIFO, whether the reading or writing operating mode.

The FIFO Control block receives, as input two signals, which are: the clock signal, provided by the Clock block, and the configuration signal, provided by the Programmable System block.

3) ADC/FPGA INTERFACE

The ADC/FPGA Interface block is responsible to convert the input data, from the offset binary format, to the two's complement format. This can be performed with a simple logic inversion of the most significant bit.

The interface block, as observed in Fig. 21 receives as inputs the data from the DAC's channel one and channel two. Also, it receives the clock signal provided by the FIFO Control block. As previously explained, this clock determines the rate of writing data to the FIFOs, or the rate of reading data from the FIFOs.

The block outputs the converted to two's complement data from channels one and two to the next blocks. Another function performed by this block is the conversion of the 14 bit input data into an integer size (32 bit) output data. This conversion is performed in order to better manipulate the data - since the software running on the PS treats the input data as an integer.

4) FIFO

The First In First Out (FIFO) block is a memory block, where data can be stored and read. In this kind of block,

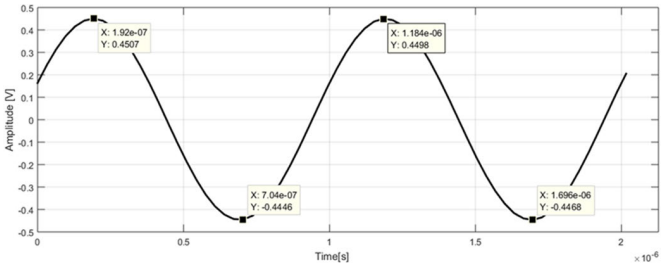

FIGURE 22. 1MHz signal acquisition.

the first stored data are the first to be read. This IP is also an OpenSource block, obtained from the site OpenCores [20].

It is possible to reset the FIFO using the input port RESET, that must be active high for at least two clock cycles.

Data is written to the FIFO using the input port WRITE. Data can only been written to the FIFO if it is not full. It is possible to monitor if the FIFO is complete or not complete with the output port FULL. This port is high when the FIFO is full.

Data is retrieved from the FIFO using the input port READ. The output port, DATA_PRESENT, indicates the existence of data inside the FIFO - therefore, if DATA_PRESENT is active high, the reading operation is allowed.

5) PROGRAMMABLE SYSTEM

This IP integrates the PS and PL sides. This way, it is possible to use a software (running in PS size) to control the FPGA (PL size). Therefore, the block is responsible to supply the configuration signal to the FIFO Control block, as observed in Fig. 21. It is also responsible for receiving and saving the data stored in the FIFO IPs. This block is made by some Xilinx IPs, which are: Zynq7 Processing System, AXI GPIO, AXI Interconnect, all of this blocks were explained in Subsubsection III-C4. The exchange data between PS and PL follows the explanation of Section II.

C. EXPERIMENTAL RESULTS FOR SIGNAL ACQUISITION

The system in Fig. 21 has been implemented in the Vivado software. The software developed for this application is available in a git repository in [23]. To validate it, the system has been used to acquire signals from a signal generator. In Fig. 22 it is presented the acquisition of an 1MHz and 0.9V peak-to-peak signal with the developed system. The highlighted points in Fig. 22 are the positive and negative peak values. Those values are, respectively, approximately $+0.45$V and -0.45V, which are in concordance with the generated signal.

V. APPLICATION EXAMPLE - FREQUENCY RESPONSE ANALYSIS (FRA)

Using the instructions from the previous sections, the user can integrate the previous concepts in a practical application. As an application example, it is presented a system to detect early damage on the insulation of electrical machines. The system applies the FRA technique in addition to statistical indexes to obtain a fault tendency on a device under test. In this example, it is used an induction machine with taps, which gives the possibility to simulate damages to its insulation by inserting parasitic elements across the taps.

TABLE 2. Post-Synthesis Resources utilization.

Resource	Estimation	Available	Utilization %
LUT	3678	17600	20.90
LUTRAM	2048	6000	34.13
FF	381	35200	1.08
IO	71	100	71.00
BUFG	1	32	3.13

TABLE 3. Post-Implementation Resources utilization.

Resource	Estimation	Available	Utilization %
LUT	5945	17600	33.78
LUTRAM	2112	6000	35.20
FF	4852	35200	13.80
IO	73	100	73.00
BUFG	4	32	12.50
PLL	1	2	50.00

For this application, the required FPGA resources have been consulted and are presented, in Table 2, for Post-Syntheses and, in Table 3, for Post-Implementation. In both presented tables, LUT stands for lookup table, LUTRAM stands for lookup table random access memory, FF stands for flip-flop, IO stands for input-output, BUFG stands for global buffer, and PLL stands for phase-locked loop.

1) FREQUENCY RESPONSE ANALYSIS

The FRA technique is a powerful diagnosis tool. A complete view of the technique is presented in [25]. The method applies a wide range of frequency signals into the machine's winding, and, for each frequency applied, the winding's impedance is calculated. After a complete frequency sweep, an impedance spectrum is obtained. This procedure must be repeated periodically during the lifetime of the analysed device, and, based on the differences between all spectrum obtained with a base spectrum (called baseline), it is possible to infer about the machine's insulation condition [26].

For proper application of the FRA technique it is necessary the use of a measurement circuit. Reference [27] presents these circuits. The one selected for this work is presented in Fig. 23.

By a analysis of the circuit in Fig. 23, it is obtained (3).

$$Z = \frac{V1}{(V1 - V2)} Rsh \tag{3}$$

where, $V1$ and $V2$ are, respectively, the measured voltage at channels 1 and 2 of the developed system. Z is the impedance being measured, and R_{sh} is a shunt resistor to measure the current at impedance Z.

2) ABSOLUTE SUM OF LOGARITHMIC ERROR (ASLE)

With the use of the FRA method, the diagnosis is made by a visual comparative analysis between the baseline spectrum

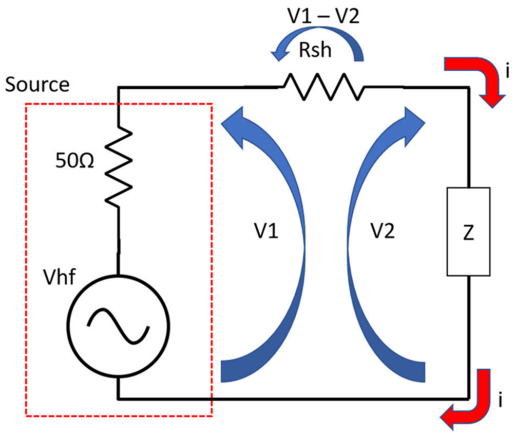

FIGURE 23. Measurement circuit.

and the new obtained spectra. The problem with this method it that the diagnostic is strongly dependent of subjectiveness of the analyst team. A way to enhance the analysis is by the use of statistical indexes [28], this allows a simple and practical way of analysing the machine, reducing the need of a specialist team and, also, reducing the subjectiveness component of the analysis. There are a variety of indexes in the literature of the FRA [29], however a well known index is the Absolute Sum of Logarithmic Error (ASLE), which is presented in (4). This index compares two set of data in a logarithmic scale. Two signals with high similarity are represented by a small ASLE index value, for two identical set of data the ASLE value is 0. Therefore, the higher the index value, the higher are the difference between the comparing data [30].

$$ASLE = \frac{\sum_{i=1}^{n} |20log_{10}y_i - 20log_{10}x_i|}{n} \quad (4)$$

where n is the number of points of the generated spectrum, x are the impedance points of the analysed spectrum, and y are the impedance points of the baseline spectrum.

3) CONTROL SOFTWARE

A software must be used to control the developed hardware in FPGA. The interaction between this two instances is made by a client-server architecture, where the server is the hardware and the client is the control software. Thus, the server is responsible by receiving and executing commands from the client, and the client is responsible by sending a sequence of commands to perform the frequency sweep into the machine under test, and by calculating the statistical indexes. The control software has been developed in Python language, the diagram of its operation is presented in Fig. 24. For study purpose, a simplified version of the server and client software are presented in a git repository in [23].

4) EXPERIMENTAL SETUP

The developed system is applied to a 3HP, 460V, 4 poles squirrel-cage induction machine, presented in Fig. 25, with the developed system coupled.

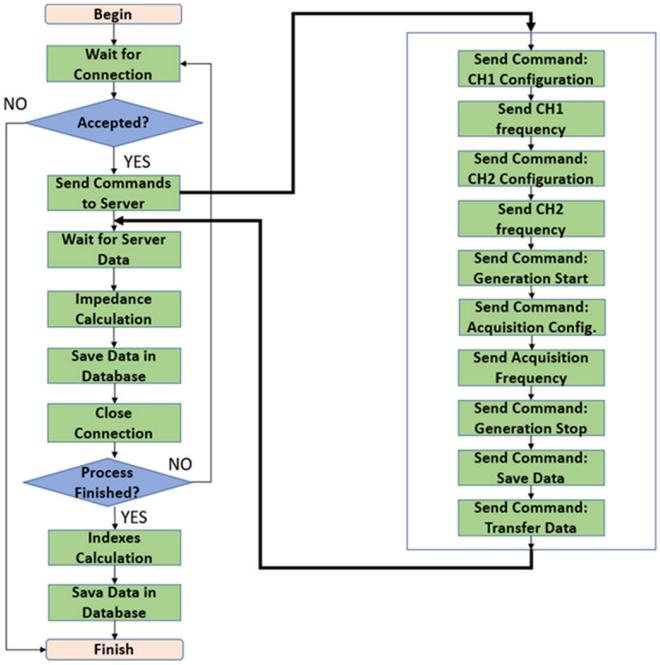

FIGURE 24. Software sweep frequency algorithm.

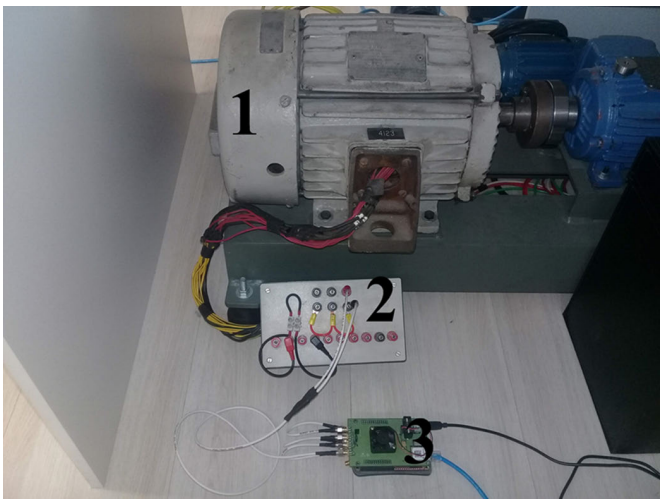

FIGURE 25. Developed system applied to induction machine. 1: induction machine. 2: panel to access taps of machine winding. 3: developed system.

The analysed machine is custom made, with access to some winding points (taps). According with [31], the insulation condition is related to machine winding capacitance, therefore, in this work, insulation faults are simulated by introducing different capacitors into taps of machine winding.

5) RESULTS ON THE INDUCTION MACHINE

For the experiments with the induction machine, six different capacitor values were used between two taps of the machine winding. These taps represent 5% of the total machine winding. The values of the capacitors were chosen to simulate a progression of the insulation failure. The system was configured to analyse the machine in range of 1kHz to 1MHz.

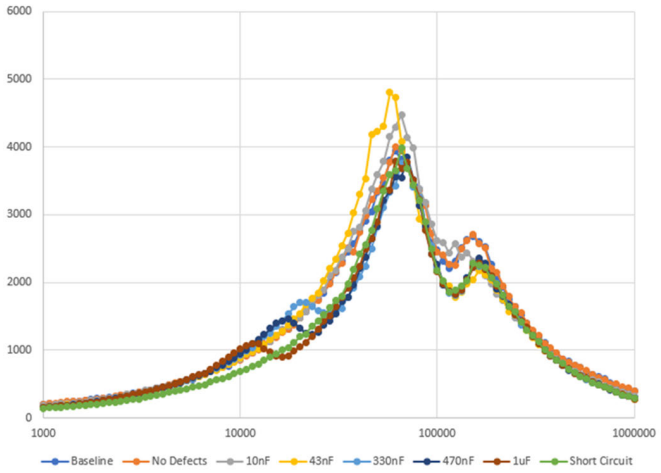

FIGURE 26. Impedance spectra for each insulation condition.

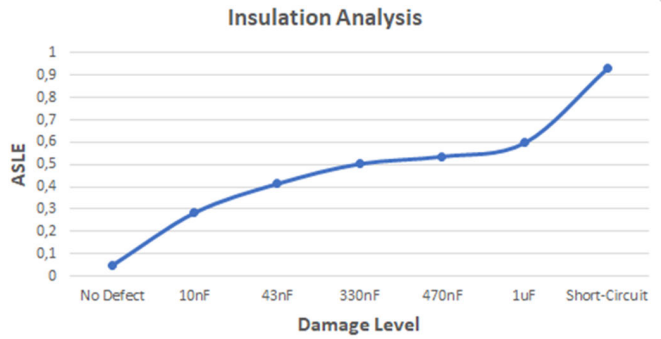

FIGURE 27. Induction machine statistical index curve.

For each different condition, twenty impedance spectra are obtained. The spectra are presented in Fig. 26, where the x-axis represents the analysed frequencies, and the y-axis represents the machine impedance. To avoid visual pollution, it is taken the average of the twenty spectra obtained for each condition. The capacitances inserted in the taps to simulate damage are: 10nF, 43nF, 330nF, 470nF, 1uF, and a short-circuit case.

From Fig. 26, it is seen that the quantification, based only on visual analysis, of the difference between an analysed spectrum and the baseline is not a trivial task, and can be easily misinterpreted by the analyst team. Therefore, the use of statistical indexes brings an impartial way of spectra interpretation. Fig. 27 presents the statistical index ASLE curve obtained.

Observing the results presented in Fig. 27, one can conclude about the machine's insulation damage evolution. For a condition without damage to insulation, it is obtained an index of, approximately, 0.05. This value increases as the damage to insulation becomes more severe, achieving a maximum value of 0.93 with the critical condition of short-circuit between winding's taps.

VI. CONCLUSION

This work has presented a detailed instructional guide on FPGA prototyping using a low cost development board. The goal of this guide is to serve as an introductory material for graduate and undergraduate students developing their own research projects. Key concepts have been presented, starting with the basic workflow and read/write on I/O pins until the control of high speed analog peripherals and TCP/IP communication.

The instructions were focused on the STEMlab board, that comprises a Xilinx FPGA - although, with some modifications, they can also be applied to other boards, even the ones with FPGAs from another vendors (such as Altera/Intel).

Besides the introductory guide, this paper also has presented a complete academic and industrial application that sums-up the basic concepts introduced, presenting a system for detection of failures in electric machinery using FRA. The high speed analog peripherals included in the board have been used to perform frequency sweeps on the tested machine and the resulting impedance spectra have been used to infer about the motor's condition. Parasitic capacitances have been used to emulate early insulation damage on the machine's winding. The presented system have been able to properly detect the evolution of damage from a healthy baseline condition until a turn-insulation-short damage of 5% of the winding, passing through the intermediary stages with variation the parasitic capacitance.

As future development, some other previous research applications that were originally designed using commercial data acquisition systems are expected to be migrated to the STEMlab board (such as the detection of failures in electric machinery using electrical signature analysis [32], estimation of efficiency and torque of induction motors [33], among others). The intention is to familiarize undergraduate and masters degree students with the activities performed by the research group and also to train the students on the FPGA boards in order for them to develop their new applications.

REFERENCES

[1] P. M. Menghal and A. J. Laxmi, "Real time simulation: Recent progress & perspective," in *Proc. Conf. Rec. Int. J. Electr. Eng. Electr. Syst.*, vol. 3, no. 1, 2010, pp. 45–59.

[2] C. A. Gross, "Dealing ethically with the publish or perish pressure," in *Proc. IEEE Power Energy Soc. Gen. Meeting - Convers. Del. Electr. Energy 21st Century*, Jul. 2008, pp. 1–2, doi: 10.1109/PES.2008.4596692.

[3] A. Ebrahimi and M. Zandsalimy, "Evaluation of FPGA hardware as a new approach for accelerating the numerical solution of CFD problems," *IEEE Access*, vol. 5, pp. 9717–9727, 2017, doi: 10.1109/ACCESS.2017.2705434.

[4] R. Inta, D. J. Bowman, and S. M. Scott, "The 'chimera': An off-the-shelf CPU/GPGPU/FPGA hybrid computing platform," *Int. J. Reconfigurable Comput.*, vol. 2012, pp. 1–10, Jan. 2012, doi: 10.1155/2012/241439.

[5] Z. Ma and X. Zhang, "FPGA implementation of sensorless sliding mode observer with a novel rotation direction detection for PMSM drives," *IEEE Access*, vol. 6, pp. 55528–55536, 2018, doi: 10.1109/ACCESS.2018.2871730.

[6] H. Palahalli, E. Ragaini, and G. Gruosso, "Smart grid simulation including communication network: A hardware in the loop approach," *IEEE Access*, vol. 7, pp. 90171–90179, 2019.

[7] M. D. O. Faruque, T. Strasser, G. Lauss, V. Jalili-Marandi, P. Forsyth, C. Dufour, V. Dinavahi, A. Monti, P. Kotsampopoulos, J. A. Martinez, K. Strunz, M. Saeedifard, X. Wang, D. Shearer, and M. Paolone, "Real-time simulation technologies for power systems design, testing, and analysis," *IEEE Power Energy Technol. Syst. J.*, vol. 2, no. 2, pp. 63–73, Jun. 2015.

[8] J. Belanger, P. Venne, and J. Paquin, "The what, where and why of real-time simulation," *Planet RT*, vol. 1, no. 1, pp. 25–29, 2010.

[9] M. J. Newman and D. G. Holmes, "Delta operator digital filters for high performance inverter applications," *IEEE Trans. Power Electron.*, vol. 18, no. 1, pp. 447–454, Jan. 2003, doi: 10.1109/TPEL.2002.807105.

[10] W. C. Sant'Ana, G. Lambert-Torres, L. E. Borges da Silva, E. L. Bonaldi, L. E. de Lacerda de Oliveira, C. P. Salomon, and J. G. Borges da Silva, "Influence of rotor position on the repeatability of frequency response analysis measurements on rotating machines and a statistical approach for more meaningful diagnostics," *Electr. Power Syst. Res.*, vol. 133, pp. 71–78, Apr. 2016, doi: 10.1016/j.epsr.2015.11.044.

[11] Y. Lee, Y. Kuo, H. Chen, and Y. Hsieh, "Field-programmable gate array-based coating impedance detector for rapid evaluation of early degradation of protective coatings," *IEEE Access*, vol. 7, pp. 20472–20478, 2019, doi: 10.1109/ACCESS.2019.2896996.

[12] (2016). *Snickerdoodle User Guide*. KRTKL Embedded Systems. [Online]. Available: https://krtkl.com/resources/docs/

[13] (2017). *STEMLab Documentation*. Red Pitaya. Red Pitaya Revision 7cf3a9a8. [Online]. Available: https://redpitaya.readthedocs.io/en/latest/

[14] *Zynq-7000 SoC Data Sheet: Overview*, Xilinx, 2018, dS190. [Online]. Available: https://www.xilinx.com/support/documentation/data_sheets/ds190-Zynq-7000-Overview.pdf

[15] (2017). *Processing System 7 v5.5 LogiCORE IP Product Guide*. Xilinx, pG082. [Online]. Available: https://www.xilinx.com/support/documentation/ip_documentation/processing_system7/v5_5/pg082-processing-system7.pdf

[16] (2017). *AXI Interconnect v2.1 LogiCORE IP Product Guide*. Xilinx, pG059. [Online]. Available: https://www.xilinx.com/support/documentation/ip_documentation/axi_interconnect/v2_1/pg059-axi-interconnect.pdf

[17] (2016). *AXI GPIO v2.0 LogiCORE IP Product Guide*. Xilinx. pG144. [Online]. Available: https://www.xilinx.com/support/documentation/ip_documentation/axi_gpio/v2_0/pg144-axi-gpio.pdf

[18] K. L. C. M. J. Donahoo, "Basic tcp sockets," in *TCP IP Sockets in C—A Practical Guide for Programmers*, 2nd ed., Burlington, MA, USA: Morgan Kaufmann, 2009, ch. 2, pp. 11–35.

[19] (2012). *DAC1401D125 Dual 14-bit DAC, up to 125 Msps*. IDT. rev. 03. [Online]. Available: https://www.idt.com/br/en/document/dst/dac1401d125-datasheet

[20] (2020). *The Reference Community for Free Open Source Gateware IP Cores*. OpenCores. rev. 2020. [Online]. Available: http://opencores.org

[21] (2008). *Direct Digital Synthesizer IP Core*. M. Kumm. [Online]. Available: https://opencores.org/projects/dds_synthesizer

[22] (2016). *Clocking Wizard v5.3 LogiCORE IP Product Guide*. Xilinx. pG065. [Online]. Available: https://www.xilinx.com/support/documentation/ip_documentation/clk_wiz/v5_3/pg065-clk-wiz.pdf

[23] (2020). *Client and Server Software Developed to Control a Signal Generation and Acquisition System Designed With FPGA*. [Online]. Available: https://github.com/brrgama/FPGA-Prototyping-Tutorial

[24] (2011). *LTC2145-14 14-bit, 125 Msps Low Power Dual ADC*. Linear Technology. lT 0712 REV A. [Online]. Available: https://www.analog.com/media/en/technical-documentation/data-sheets/21454314fa.pdf

[25] S. A. Ryder, "Diagnosing transformer faults using frequency response analysis," *IEEE Elect. Insul. Mag.*, vol. 19, no. 2, pp. 16–22, Mar. 2003, doi: 10.1109/mei.2003.1192032.

[26] W. C. Sant'Ana, C. P. Salomon, G. Lambert-Torres, L. E. B. da Silva, E. L. Bonaldi, L. E. de Lacerda de Oliveira, and J. G. B. da Silva, "Early detection of insulation failures on electric generators through online frequency response analysis," *Electr. Power Syst. Res.*, vol. 140, pp. 337–343, Nov. 2016, doi: 10.1016/j.epsr.2016.06.007.

[27] L. Lamarre and P. Picher, "Impedance characterization of hydro generator stator windings and preliminary results of FRA analysis," in *Proc. Conf. Rec. IEEE Int. Symp. Electr. Insul.*, Jun. 2008, pp. 227–230, doi: 10.1109/elinsl.2008.4570316.

[28] J.-W. Kim, B. Park, S. C. Jeong, S. W. Kim, and P. Park, "Fault diagnosis of a power transformer using an improved frequency-response analysis," *IEEE Trans. Power Del.*, vol. 20, no. 1, pp. 169–178, Jan. 2005, doi: 10.1109/tpwrd.2004.835428.

[29] W. C. Sant'Ana, C. P. Salomon, G. Lambert-Torres, L. E. B. Silva, E. L. Bonaldi, L. E. L. Oliveira, and J. G. B. Silva, "A survey on statistical indexes applied on frequency response analysis of electric machinery and a trend based approach for more reliable results," *Electr. Power Syst. Res. (Print)*, vol. 137, pp. 26–33, 2016, doi: 10.1016/j.epsr.2016.03.044.

[30] K. P. Badgujar, M. Maoyafikuddin, and S. V. Kulkarni, "Alternative statistical techniques for aiding SFRA diagnostics in transformers," *IET Gener., Transmiss. Distrib.*, vol. 6, no. 3, pp. 189–198, Mar. 2012, doi: 10.1049/iet-gtd.2011.0268.

[31] F. Perisse, P. Werynski, and D. Roger, "A new method for AC machine turn insulation diagnostic based on high frequency resonances," *IEEE Trans. Dielectr. Electr. Insul.*, vol. 14, no. 5, pp. 1308–1315, Oct. 2007, doi: 10.1109/tdei.2007.4339494.

[32] C. P. Salomon, C. Ferreira, W. C. Sant'Ana, G. Lambert-Torres, L. E. B. da Silva, E. L. Bonaldi, L. E. L. de Oliveira, and B. S. Torres, "A study of fault diagnosis based on electrical signature analysis for synchronous generators predictive maintenance in bulk electric systems," *Energies*, vol. 12, no. 8, pp. 1–16, 2019, doi: 10.3390/en12081506.

[33] C. P. Salomon, W. C. Sant'Ana, G. Lambert-Torres, L. E. B. da Silva, E. L. Bonaldi, and L. E. L. D. Oliveira, "Comparison among methods for induction motor low-intrusive efficiency evaluation including a new AGT approach with a modified stator resistance," *Energies*, vol. 11, no. 4, pp. 1–21, 2018, doi: 10.3390/en11040691.

BRUNO R. GAMA received the B.S. degree in automation and control engineering and the M.Sc. degree in electrical engineering from Itajuba Federal University (UNIFEI), Itajuba, Brazil, in 2017 and 2019, respectively, where he is currently pursuing the D.Sc. degree in electrical engineering.

Since 2017, he has been a Research Assistant at Gnarus Institute, Itajuba, Brazil. He has experience with development of systems based on SOC/FPGAs. His research interests include condition-based maintenance of electric machinery and digital signal processing.

WILSON C. SANT'ANA (Member, IEEE) received the B.S., M.Sc., and D.Sc. degrees in electrical engineering from Itajuba Federal University (UNIFEI), Itajuba, Brazil, in 2001, 2004, and 2016, respectively.

Since 2011, he has been a Researcher with the Gnarus Institute, Itajuba. He has experience with development of hardware and software for microcontrollers, DSPs, and FPGAs. His research interests include condition-based maintenance, frequency response analysis of electric machinery, power electronics, and control systems.

GERMANO LAMBERT-TORRES (Fellow, IEEE) received the Ph.D. degree in electrical engineering from the Ecole Polytechnique de Montreal, Canada, in 1990.

From 1983 to 2012, he was with the Electrical Engineering Department, Itajuba Federal University (UNIFEI), Itajuba, Brazil, where he was also the Dean of the Research and Graduate Studies, from 2000 to 2004. From 1995 to 1996, he was a Visiting Professor with the University of Waterloo, Waterloo, ON, Canada. Since 2010, he has been the Director of the Research and Development, PS Solucoes, Itajuba. He also serves as a Consultant for many utility companies in Brazil and South America, and he has taught numerous IEEE tutorials in USA, Europe, and Asia. He is the author/editor or coauthor of nine books, more than 30 book chapters, and 50 transactions articles on intelligent systems and nonclassical logic.

CAMILA P. SALOMON (Member, IEEE) received the B.S., M.Sc., and D.Sc. degrees in electrical engineering from the Itajuba Federal University (UNIFEI), Itajuba, Brazil, in 2011, 2014, and 2017, respectively.

Since 2018, she has been with the Institute of Electrical Engineering and Power Systems, UNIFEI. Her research interests include condition-based maintenance, electrical signature analysis, artificial intelligence application, and induction motor efficiency methodologies.

ERIK L. BONALDI received the B.S., M.Sc., and Ph.D. degrees in electrical engineering from Itajuba Federal University, Itajuba, Brazil, in 1999, 2002, and 2006, respectively.

He is currently the CEO with PS Solutions, Itajuba, and a Research Associate with the Gnarus Institute, Itajuba. His research interests include industrial electronic automation, predictive maintenance, artificial intelligence methodologies, and rough sets classifier.

LUIZ E. BORGES-DA-SILVA (Senior Member, IEEE) received the B.S. and M.Sc. degrees in electrical engineering from Itajuba Federal University (UNIFEI), Itajuba, Brazil, in 1977 and 1982, respectively, and the Ph.D. degree from the Ecole Polytechnique de Montreal, Montreal, QC, Canada, in 1988.

In 1998, he was a Visiting Professor with The University of Tennessee, Knoxville, TN, USA. He is currently a Professor with the Department of Electronic Engineering, UNIFEI. His research interests include power electronics, electronic power systems, power converters, and applications of adaptive and intelligent control in industrial problems.

RAFAEL B. B. CARVALHO received the B.S. degree in electrical engineering from Itajuba Federal University (UNIFEI), Itajuba, Brazil, in 2009.

He was a Research Assistant with the High Voltage Laboratory (LAT - Laboratorio de Alta Tensao), UNIFEI. He is currently with EDF Norte Fluminense, Brazil, as the Coordinator of electrical maintenance. His research interests include condition based maintenance and vibration analysis.

FABIO M. STEINER received the bachelor's degree in administration from the Candido Mendes University, Brazil, in 1991.

His specializations in Finance from IBMEC and Oil and Gas Business Management from COPPE. From 2003 to 2012, he was with the Brazilian National Electric System Operator (ONS - Operador Nacional do Sistema Eletrico). Since 2012, he has been with EDF Norte Fluminense, Brazil, as the Manager of Research and Development.

ANEXO B – Artigo publicado na edição de dezembro de 2021 da revista Sensors *Online Frequency Response Analysis of Electric Machinery through an Active Coupling System Based on Power Electronics*

sensors

MDPI

Article

Online Frequency Response Analysis of Electric Machinery through an Active Coupling System Based on Power Electronics

Wilson Cesar Sant'Ana [1,*], Germano Lambert-Torres [1], Erik Leandro Bonaldi [1], Bruno Reno Gama [2], Tiago Goncalves Zacarias [1], Isac Antonio dos Santos Areias [2], Daniel de Almeida Arantes [2], Frederico de Oliveira Assuncao [1,2], Mateus Mendes Campos [1,2] and Fabio Monteiro Steiner [3]

[1] Gnarus Institute, Itajuba 37500-052, MG, Brazil; germano@institutognarus.com.br (G.L.-T.); erik@institutognarus.com.br (E.L.B.); tiago@institutognarus.com.br (T.G.Z.); fredeoa@gmail.com (F.d.O.A.); mateusmcampos@unifei.edu.br (M.M.C.)
[2] Pro-Reitoria de Pesquisa e Pos-Graduacao (PRPPG), Itajuba Federal University, Itajuba 37500-903, MG, Brazil; brrgama@gmail.com (B.R.G.); isacareias@gmail.com (I.A.d.S.A.); daniel_arantes@unifei.edu.br (D.d.A.A.)
[3] EDF Norte Fluminense, Macae 27910-970, RJ, Brazil; fabio.steiner@edfnf.com.br
* Correspondence: wilson_santana@ieee.org

Abstract: This paper presents an innovative concept for the online application of Frequency Response Analysis (FRA). FRA is a well known technique that is applied to detect damage in electric machinery. As an offline technique, the machine under testing has to be removed from service—which may cause loss of production. Experimental adaptations of FRA to online operation are usually based on the use of passive high pass coupling—which, ideally, should provide attenuation to the grid voltage, and at the same time, allow the high frequency FRA signals to be injected at the machine. In practice, however, the passive coupling results in a trade-off between the required attenuation and the useful area obtained at the FRA spectra. This paper proposes the use of an active coupling system, based on power electronics, in order to cancel the grid voltage at the terminals of FRA equipment and allow its safe connection to an energized machine. The paper presents the basic concepts of FRA and the issue of online measurements. It also presents basic concepts about power electronics converters and the operating principles of the Modular Multilevel Converter, which enables the generation of an output voltage with low THD, which is important for tracking the grid voltage with minimum error.

Keywords: condition based monitoring; failure diagnosis; electric machinery; frequency response analysis; modular multilevel converters; power electronics; predictive maintenance

check for updates

Citation: Sant'Ana, W.C.; Lambert-Torres, G.; Bonaldi, E.L.; Gama, B.R.; Zacarias, T.G.; Areias, I.A.d.S.; Arantes, D.d.A.; Assuncao, F.d.O.; Campos, M.M.; Steiner, F.M. Online Frequency Response Analysis of Electric Machinery through an Active Coupling System Based on Power Electronics. *Sensors* **2021**, *21*, 8057. https://doi.org/10.3390/s21238057

Academic Editors: Rafal Burdzik, Minvydas Ragulskis, Maosen Cao, Radosław Zimroz, Chaari Fakher and Łukasz Konieczny

Received: 19 October 2021
Accepted: 29 November 2021
Published: 2 December 2021

Publisher's Note: MDPI stays neutral with regard to jurisdictional claims in published maps and institutional affiliations.

Copyright: © 2021 by the authors. Licensee MDPI, Basel, Switzerland. This article is an open access article distributed under the terms and conditions of the Creative Commons Attribution (CC BY) license (https://creativecommons.org/licenses/by/4.0/).

1. Introduction

Condition Based Maintenance (CBM) is the continuous monitoring and analysis of some parameters of an asset in order to evaluate some tendency toward a decrease in performance or incipient fault [1]. According to Kafeel et al. [2], the parameters most often monitored are current, sound and vibration. Ribeiro et al. [3] presented a monitoring system for the currents of hydro-generators and applied a Fast Fourier Transform (FFT) over the Park transform of the currents. Variants of Fourier transforms are usually used for vibration and acoustic signals, as presented in [2]. Verellen et al. [4] presented a non-invasive monitoring system for acoustic signals using a sparse microphone array in order to detect bearing failures in rotating machines. Conventional vibration analysis use accelerometers, which are contact sensors and need to be attached to the part under investigation [4]. An interesting approach to contactless monitoring of vibration was proposed by Śmieja et al. [5], where image processing is employed.

Another technique, Frequency Response Analysis (FRA), has been widely used for the offline diagnosis of transformers, in which case its application is guided by the standard IEEE-Std-C57.149 [6], and several pieces of commercial equipment are available on the market for this purpose. According to Blanquez et al. [7], despite the great developments in

FRA for transformers, its application for rotating machines (motors and generators) is still under research. Additionally, some recent interesting applications of FRA include the work of Guerrero et al. [8] on the detection of fluid degradation, the work of Al-Ameri et al. [9] on the detection of failures in transformer tap changers and the work of Kumar et al. [10] on the identification of the location of an inter-turn insulation fault in a transformer winding.

The FRA technique is based on the comparison of spectra, either of admittance/impedance or of any relation of gains in the tested machine. Usually, a reference spectrum, known as baseline or fingerprint, is measured with the machine in a healthy condition, and this spectrum is compared against new spectra measured during the machine's lifespan. If there is a difference in the comparison, this is an indication that the intrinsic parameters of inductances, capacitances and resistances have changed and might indicate the beginning of a failure.

According to Pramanik et al. [11], the baseline or reference signature is not always available, specially for old machines. Hence, they proposed the injection of two equal and opposite polarity sinusoidal excitation from the two ends of a winding. For a healthy machine, the two measured admittances/impedances are likely to be identical. Conversely, a discrepancy between the two measurements is an indication of failure. Some other alternatives to the need for historical data, as suggested in the standard IEEE-Std-C57.149 [6], may be the use as reference the measurements performed on a "sister machine", or even, in another phase of the same machine —although some concerns have been raised for both cases. Additionally, it is common sense in CBM to always consider a trend curve of the measurements. Hence, even if the measurements have been started at a later point in the lifetime of the machine, the analysis can start from that point on. The trend based approach, also, adds more tolerance to imprecision in the measurements and is useful when uncontrolled external factors are an inevitable part of the process. These uncontrollable factors can be related to temperature and humidity, which are known to affect the measurements [12,13]. Additionally, in a rotating machine, the angular position of the rotor produces variations in the inductive regions of spectra due to differences in the machine's air gap [14,15].

According to Ryder [16], the comparisons performed between the measured spectra are usually visual and require an experienced observer in order to identify changes in the shapes of the curves and in the resonant frequencies. Additionally, according to Ryder [16], the main problem with this method is that the expert's opinion may lack objectivity. Hence, it is proposed the use of statistical indexes in order to objectively indicate the amount of agreement/disagreement between the spectra. A literature survey on these indexes was written by us [17]. However, according to Al-Ameri et al. [18], consistent interpretations of FRA signatures are still challenging due to the lack of widely accepted FRA codes. Recent efforts in order to improve the interpretation of FRA signatures have been reported, usually using some form of machine learning, such as the works of Ferreira et al. [19] and Li et al. [20].

Another aspect of great interest is the use of FRA on an energized machine—without the need to stop and disconnect the machine in order for the tests to be performed, hence, without loss of production—in what is called online operation. Gomez-Luna et al. [21] presented a review on the efforts towards online applications of FRA. These methods can be based on the measurement of spectra caused by either an impulsive nonperiodic excitation (named IFRA, or Impulse Frequency Response Analysis) or by a sweep in frequency of a periodic sinusoidal excitation (named SFRA, or Sweep Frequency Response Analysis).

In the case of IFRA, it is assumed that the excitation impulse will have enough frequency components in order to extract the resulting spectra using some domain transformation tool—conventionally, the FFT. As the excitation impulse is not periodic, and periodicity is a requirement for application of FFT, recent works in the literature, such as Zhao et al. [22], explored other transformation tools more appropriate for non periodic signals, such as wavelets transforms. The excitation impulses can be either generated in a controlled way (using an impulse generator) or an uncontrolled way (using disturbances

that naturally occur in the system, such as the opening and closing of a breaker or atmospheric events [21]). According to [21], controlled excitation has the advantage of a better bandwidth for the spectra—although the measurement of uncontrolled transients is less intrusive and requires less complex instrumentation. Furthermore, concerning the use of controlled excitation on IFRA, the recent works of Arunachalam et al. [23,24] show that, whenever the exciting impulse has a moderate high voltage, even partial discharges can be measured—in addition to FRA.

In the case of SFRA, low voltage sinusoidal excitation is applied in a controlled and precise frequency sweep (from hertz to megahertz). According to Ryder [16], the main advantages of the SFRA in relation to IFRA are the better signal to noise ratio and nearly equal accuracy across the whole measurement range. Furthermore, the work of Rahimpour et al. [25] adds that, with SFRA, there is a reduced need for complex signal processing—as no domain transformations, such as FFT or wavelets, are required. However, for online applications, the low voltage signal generator responsible for the frequency sweep has to be connected to the energized machine through some sort of coupling device; otherwise, the low voltage equipment would be damaged due to the operating voltage of the energized machine (at hundreds or, even, thousands of Volts).

Besides the attenuation of the operating voltage, the coupling device should not interfere with the high frequency signals being injected into the energized machine. The review presented by Gomez-Luna et al. [21] also highlights that these requirements are very similar to the ones required in Power-Line Communication (PLC), where the high frequency modulated data are injected into an energized power line through passive high-pass filters. For power transformers, usually there are bushing taps (which act as high-pass capacitive voltage dividers) that are used experimentally for online FRA. For rotating machines (motors and generators) and transformers without bushing taps, following the PLC approaches, passive high-pass filters can be used.

We studied in [26] the effects of a passive high-pass filter over the measured FRA spectrum. An ideal high-pass filter must offer high impedance at low frequencies and low impedance at high frequencies. It has been found, however, that, in order to achieve proper attenuation of the grid voltage, the impedance of a real passive filter must still be high enough to have an impact on the measurements—producing a "shadow" over the low frequency region of the measured spectrum. The same phenomenon has also been noted by Bagheri et al. [27] while studying bushing taps.

This paper proposes a novel concept of active coupling of a FRA low voltage equipment to energized machinery (generator, motor or transformer). The proposed active coupling device is based on the active power filtering concept, widely used in power electronics to compensate harmonics. Here, however, the active coupling generates the exact opposite voltage of the grid (in order to cancel it), so that the FRA equipment is still connected to the energized machine but at a minimum resulting residual voltage. Although the application in this paper of the active coupling is specifically online FRA, it can also be used for connection of PLC modems or any low voltage equipment that one desires to be connected to an energized grid.

The rest of the paper is organized as follows: Section 2 presents the fundamental concepts of the proposition—which have been divided into subsections. Section 2.1 presents the basic concepts about FRA, including three of the most used statistical indexes. Section 2.2 presents an explanation on why passive filters, and also capacitive bushing taps, create a "shadow" over the low frequency regions of the FRA spectra. Section 2.3 presents the main idea of the active coupling based on a power electronics converter. Although this system could be implemented using any of the main topologies for DC–AC converters, a multilevel topology is presented—as it is modular and can be easily adapted to higher voltage levels. Furthermore, basic concepts about power electronics converters are presented in this subsection. Section 3 presents the experimental results. Finally, Section 4 presents the main conclusions of the work and some opportunities for future research.

2. Methods

2.1. Frequency Response Analysis

According to [28], FRA can be basically described as the comparison of two spectra, taken at different instants of time of the machine's lifespan. Differences between a given spectrum and its baseline spectrum may indicate the onset of a failure.

The literature presents different types of spectra to be compared: impedance/admittance spectra and the spectra of any relation between two measurable quantities of the machine. Henceforth, this work focuses on the impedance spectra of the machine under testing.

Figure 1 presents the measurement circuit used to obtain the spectra. It is composed of a programmable analog output (which usually has an output impedance of 50 Ω) and two general purpose analog inputs (which usually have input impedances of 1 MΩ). It is important to note that this circuit can be implemented with general purpose ADCs and DACs and is different from the commercial FRA equipment (whose analog inputs also have 50 Ω impedance and are connect to the circuit to be measured differently), as presented in [15,29]. Considering the circuit of Figure 1, the current flowing through the impedance to be tested is indirectly obtained using a shunt resistor R_{sh}. Based on the amplitude of the signal V_2 ($|\vec{V}_2|$) and on the amplitude of the signal resulting from the subtraction of V_2 from V_1 ($|\vec{V}_1 - \vec{V}_2|$), the impedance Z can be determined as Equation (1). The Appendix A presents a method to extract the amplitude of a signal through DFT.

$$|\vec{Z}| = \frac{|\vec{V}_2|}{|\vec{I}|} = \frac{|\vec{V}_2|}{|\frac{\vec{V}_1 - \vec{V}_2}{R_{sh}}|} = R_{sh} \cdot \frac{|\vec{V}_2|}{|\vec{V}_1 - \vec{V}_2|}, \quad (1)$$

where R_{sh} is the shunt resistor used to indirectly obtain the current I from the two measured analog voltages V_1 and V_2.

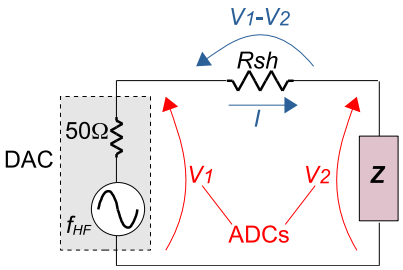

Figure 1. Measurement circuit for frequency sweep of the impedance under test Z, using general purpose ADCs and DACs and a shunt resistor R_{sh}—Redraw based on [15].

It is important to note that Equation (1) calculates only a point of impedance—specifically at the frequency being injected (f_{HF} in Figure 1). With the variation of f_{HF} within a large range of frequencies, an impedance spectrum is obtained. Then this obtained spectrum is compared against its historical data, in order to detect discrepancies.

As the FRA technique is based on the comparison of spectra obtained at different stages of the machine lifespan and as these comparisons may be subjective to the experience of the analyst [17], statistical indexes have been proposed in order to achieve more objective diagnoses. A survey on these indexes is presented in [17]. The advantage of using such indexes is that the result of each comparison is a numerical score that indicates, quantitatively, how much a given spectrum is differing from its baseline condition. However, each of these indexes has its own particularities and respond differently to different types of damages. Due to these different responses, [30] recommends the use of more than one index, in a complimentary way—in order to avoid underestimation or exaggeration of certain deviations. Equations (2)–(4) present three of the most used indexes. These same indexes were used in the analysis of the experimental results presented in Section 3. For these three indexes, two spectra of n frequencies are considered (as $X = \{x_1, x_2, \ldots, x_n\}$ and $Y = \{y_1, y_2, \ldots, y_n\}$), where the X spectrum represents the baseline spectrum.

The Absolute Sum of Logarithmic Error (ASLE) index, as discussed by Kim et al. in [31], is defined as Equation (2).

$$ASLE = \frac{\sum_{i=1}^{n} |20log_{10}y_i - 20log_{10}x_i|}{n}. \quad (2)$$

The Sum Squared Max–Min ratio error (SSMMRE) index, as discussed by Kim et al. in [31], is defined as Equation (3).

$$SSMMRE = \frac{\sum_{i=1}^{n} \left(\frac{max(x_i, y_i)}{min(x_i, y_i)} - 1 \right)^2}{n}. \quad (3)$$

The Minimum–Maximum ratio (MM) index, as discussed by Secue and Mombello in [32], is defined as Equation (4).

$$MM = \frac{\sum_{i=1}^{n} min(y_i, x_i)}{\sum_{i=1}^{n} max(y_i, x_i)}. \quad (4)$$

Furthermore, according to [26], the FRA is, essentially, an offline method. This implies that the machine being tested must be disconnected from the grid in order for the tests to be performed—otherwise, the grid voltage may damage the low voltage electronics of the FRA equipment. In order to perform online FRA measurements to an energized machine, a coupling system is required. Section 2.2 presents the issues concerning traditional passive coupling. Section 2.3 presents the proposed solution, which is the use of a power electronics based active coupling.

2.2. Passive Coupling and Its Effects on the Spectra

Figure 2 presents the effect of a passive capacitive coupling on the measurement of a fictitious motor stator winding impedance spectrum. For the motor winding we consider a parallel association of the stator inductance (L_w) with a parasitic capacitance (C_w, which predominates at higher frequencies). The red plot in the figure represents the impedance spectrum measured without any coupling. At this condition, at low frequencies (before the resonance between L_w and C_w, at $f_w = \frac{1}{2\pi\sqrt{L_w C_w}}$), the inductive part predominates at the measurements—hence, the red plot follows the ascending dashed asymptote given by $2\pi f L_w$. Furthermore, at high frequencies (after the resonance at f_w), the capacitive part predominates at the measurements—hence, the red plot follows the descending dashed asymptote given by $\frac{1}{2\pi f C_w}$.

The blue plot in Figure 2 represents the impedance spectrum measured with a passive capacitive coupling. At this condition, at low frequencies (before the resonance between the coupling capacitor C_c and the winding inductance L_w, at $f_c = \frac{1}{2\pi\sqrt{L_w C_c}}$), the coupling capacitor predominates at the measurements—hence, the blue plot follows the descending dashed asymptote given by $\frac{1}{2\pi f C_c}$. At middle frequencies (higher than f_c and lower than f_w), the winding inductance L_w predominates—hence, the blue plot follows the ascending dashed asymptote given by $2\pi f L_w$. At high frequencies (after the resonance at f_w), the winding capacitance C_w predominates—hence, the blue plot follows the descending dashed asymptote given by $\frac{1}{2\pi f C_w}$.

From Figure 2, it can be noted that the passive coupling has produced a "shadow" over the low frequency region (below the resonance f_c, between the capacitance of the coupling C_c and the winding inductance L_w) of the spectrum. Hence, while using a passive coupling, there will be a trade off between the desired attenuation at the grid voltage and the useful "not shadowed" region of the measured spectrum [26].

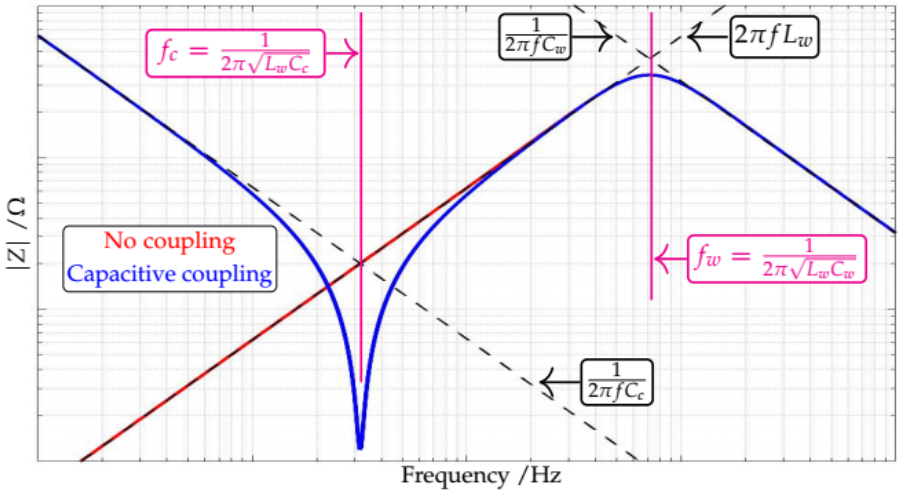

Figure 2. Coupling "shadow" over measured impedance spectrum —Redraw based on [26].

2.3. Proposed Active Coupling Based on Power Electronics Converter

In order to be able to couple an electronic measurement equipment to an energized winding of an electric machinery (generator, motor or transformer), this paper proposes an innovative concept of active coupling based on power electronics. The operating principle of the active coupling is similar to the principle of a series active power filter (widely used in power systems in order to compensate for voltage harmonics and voltage sags [33]). Figure 3 presents the proposed active voltage blocker, with indication of the main voltages that are going to be used in the analysis.

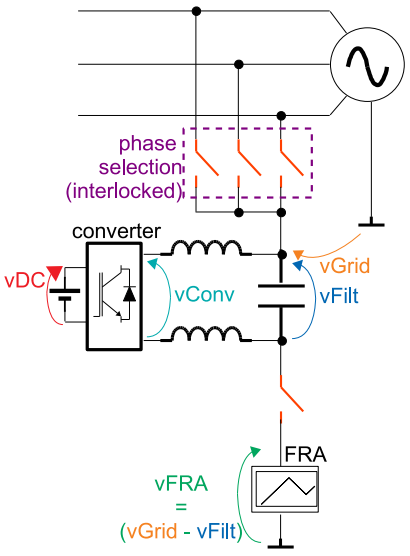

Figure 3. Proposed active voltage block for safe online operation of the FRA or any electronic system operating at a higher frequency than the grid.

The orange arrow in Figure 3 represents the grid phase voltage (line-to-ground) *vGrid* which we desire to eliminate from the terminals of the FRA electronic measurement system (indicated by the green arrow *vFRA*). It is known, from Kirchhoff's voltage law, that the sum of the voltages inside a loop must be zero. Hence, if a power electronics converter is inserted in series between the grid and the FRA, generating a filtered voltage indicated by the blue arrow *vFilt*, the voltage of the grid can be completely eliminated at the FRA terminals if *vFilt* is controlled to be exactly the same as *vGrid*.

The power electronics DC–AC converter, however, can only chop its DC input voltage (represented by the red arrow *vDC* in Figure 3) proportionally to its reference command

and re-arrange the chopped voltages into an AC staircase pattern (indicated by the cyan arrow *vConv*). In order to extract the average information (i.e., the filtered signal *vFilt*) contained in the unfiltered output of converter *vConv*, a passive LC filter is usually used. As the LC filter can produce a phase delay and amplitude attenuation on the filtered signal, a closed loop controller is also required—in order to produce a *vFilt* voltage as close as possible to *vGrid*.

Particularly in the experimental results of Section 3, the topology of the power electronics DC–AC converter is a Modular Multilevel Converter (MMC)—although other known topologies could have been used. The advantage of the chosen topology is the smaller THD at *vConv*—which requires a smaller passive filter at its output in order to obtain *vFilt*. Furthermore, as a multilevel topology, the voltage drop at each IGBT is divided among the submodules—which makes this topology ideal for operation on higher voltages. Section 2.3.1 describes the MMC topology. An important aspect to be noted in this application is that the power electronics converter does not require high current rating (as it is connected in series only with the FRA equipment and there will be no current at fundamental frequency flowing through them)—however, the IGBTs of the converter must be rated according to the voltage share at each level.

Furthermore, particularly in the experimental results of Section 3, the type of controller used to make *vFilt* track *vGrid* is the Proportional Plus Resonant (PR) controller—although other known controller structures could have been used. The advantage of this type of controller is that it enables tracking of sinusoidal references (without steady state errors) without the need of coordinate transformations. Section 2.3.2 describes the PR controller.

2.3.1. Modular Multilevel Converter—MMC

The work of Debnath et al. [34] presents a review on aspects related to the MMC converter. Among the advantages, we can highlight the modularity and scalability in order to meet any voltage level requirement and its superior harmonic performance—as, with the increase in the number of voltage levels, the resulting staircase pattern will be closer to sinusoidal, even without filtering.

Figure 4 presents the general schematics of a three-phase MMC converter. Each phase of the converter is composed by two arms (a lower arm and an upper arm). Each arm is composed by N submodules (SMs) and an arm inductance. The function of the arm inductance is to suppress the high frequency components in the arm current [34]. The work of Debnath et al. [34] lists several of the circuits that can be used as SMs in the MMC. For this work, the half-bridge SM was chosen, as it is the one that uses the least components and is the simplest to control.

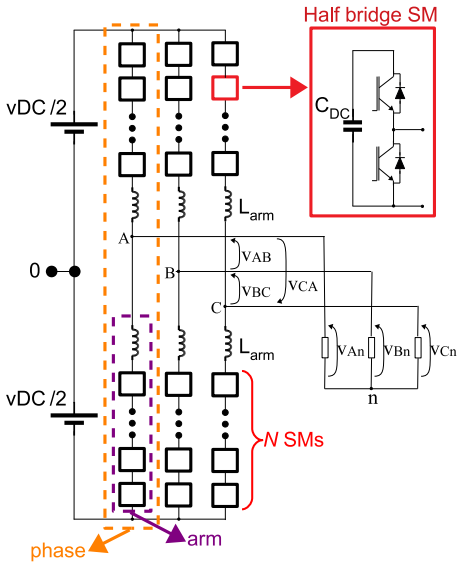

Figure 4. General schematics of a three-phase MMC (2 arms/phase and N SMs/arm).

As presented in Figure 3, in case of the application as active voltage blocker for the FRA equipment, a single-phase converter is connected between one the phases and the grounded FRA. For single-phase applications, only one of the phases of the MMC of Figure 4 could be used, as long as the load is connected to the middle point of the DC source (indicated by the point 0 in Figure 4). This type of connection, however, is sensitive to unbalance in the DC voltage in the upper and lower parts of the figure. Hence, for the active voltage blocker, as a more precise voltage *vConv* is required, two phases of the MMC of Figure 4 are used—which eliminates the necessity for connection to the middle point of the DC source. Figure 5 presents a bi-phase MMC, with 6 SMs/arm (the same configuration which is going to be used in the experiments of Section 3).

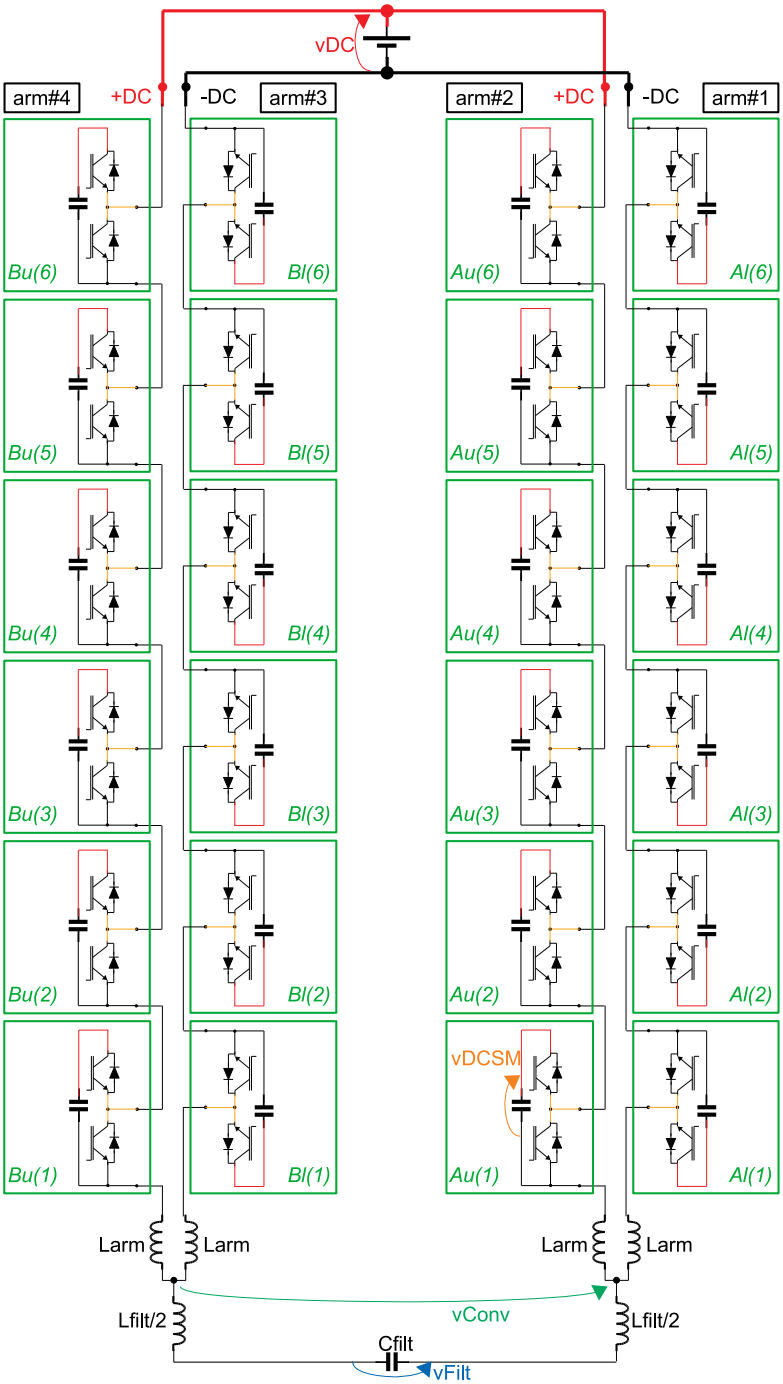

Figure 5. Schematics of the Modular Multilevel Converter (MMC) topology (bi-phase, 4 arms, $N = 6$ SMs/arm).

The SMs in Figure 5 are indicated by their phase (either A or B), their arm position (either l for lower arm or u for upper arm) and their SM number within each arm (1 to 6). In order to save space in the figure, the positioning of the upper and lower arms are folded around the arm inductances—which implies that all SMs in the lower arms ($Al(1\ldots6)$ and $Bl(1\ldots6)$) are drawn upside down in relation to the SMs in the upper arms ($Au(1\ldots6)$ and $Bu(1\ldots6)$).

In order to make the IGBTs of the converter switch proportionally to the desired voltage at the output of the converter, a PWM technique is used. Figure 6 presents the working principle of the basic building block of the majority of the PWM techniques, based on the comparison of the reference signal (also known as modulating signal) with a triangular carrier. Whenever the modulating signal has a value greater than (or equals) the value of the triangular carrier, the command pulse to the IGBTs of a particular SM is activated (logic level "1"). Conversely, whenever the modulating signal has a value less than the value of the triangular carrier, the command pulse to the IGBTs of that particular SM is deactivated (logic level "0").

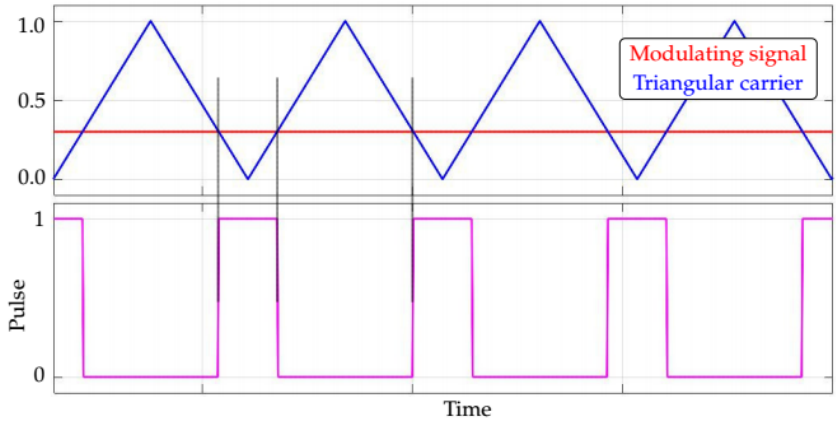

Figure 6. Basic PWM pulse generation.

For each phase of the converter, the modulating signal of the upper arm must have a 180° phase difference in relation to the respective lower arm. Furthermore, there must be a phase difference between each phase of the converter. For a three-phase MMC (Figure 4), the phase difference of the modulating signals (from one phase to another) should be 120°. However, for a bi-phase MMC, a 180° phase difference is used.

Each SM of the MMC will have its own triangular carrier. The literature presents many different techniques for PWM in multilevel converters—where the differences are mainly related to the shifts of the triangular carrier of a SM in relation to the others. These shifts may be in relation to amplitude of the modulating signal (level shift PWM) or in relation to phase angle among the carriers (phase shift PWM). In this work, the phase shift technique is preferred, as the semiconductor stresses and the power handled by each SM are evenly distributed [35].

The work of Li et al. [35] presents an analysis of the phase shifts between each triangular carrier and the way they affect either the harmonic content of the output voltage or the arm current. In this current work, it is more important to minimize the harmonic content of the output voltage (as it is desired to have $vFilt$ as close as possible to $vGrid$ in Figure 3). The phase shifts between the triangular carriers of the lower arms ($\theta_l(i)$) can be calculated as Equation (5).

$$\theta_l(i) = \frac{360^\circ}{N} \cdot (i-1), \tag{5}$$

where N is the number of SMs per arm and i an index that varies from 1 to N. With respect to Figure 5 (where $N = 6$), $\theta_l(i)$ can be either $A_l(i = 1\ldots6)$ or $B_l(i = 1\ldots6)$.

The phase shifts between the triangular carriers of the upper arms ($\theta_u(i)$) can be calculated based on a constant phase difference θ between $\theta_l(i)$ and $\theta_u(i)$, as Equation (6). When it is desired to minimize the harmonic content at the output voltage, the constant angle θ can be calculated as Equation (7), according to [35].

$$\theta_u(i) = \theta + \theta_l(i). \tag{6}$$

$$\theta = \begin{cases} 0^\circ, & \text{when N is odd;} \\ 180^\circ/N, & \text{when N is even.} \end{cases} \tag{7}$$

With respect to Figure 5 (where $N = 6$—hence, an even number), $\theta = 30^\circ$. Table 1 summarizes the PWM parameters for this particular case. The parameter *mod* refers to the phase angle between the modulating signals.

Table 1. PWM parameters for the bi-phase MMC with $N = 6$ SMs/phase of Figure 5.

arm#1 ($mod_1 = 0^\circ$)	arm#2 ($mod_2 = 180^\circ$)	arm#3 ($mod_3 = 180^\circ$)	arm#4 ($mod_4 = 0^\circ$)
$A_l(1) = 0^\circ$	$A_u(1) = 30^\circ$	$B_l(1) = 0^\circ$	$B_u(1) = 30^\circ$
$A_l(2) = 60^\circ$	$A_u(2) = 90^\circ$	$B_l(2) = 60^\circ$	$B_u(2) = 90^\circ$
$A_l(3) = 120^\circ$	$A_u(3) = 150^\circ$	$B_l(3) = 120^\circ$	$B_u(3) = 150^\circ$
$A_l(4) = 180^\circ$	$A_u(4) = 210^\circ$	$B_l(4) = 180^\circ$	$B_u(4) = 210^\circ$
$A_l(5) = 240^\circ$	$A_u(5) = 270^\circ$	$B_l(5) = 240^\circ$	$B_u(5) = 270^\circ$
$A_l(6) = 300^\circ$	$A_u(6) = 330^\circ$	$B_l(6) = 300^\circ$	$B_u(6) = 330^\circ$

2.3.2. Proportional Plus Resonant Controller—PR

In order to well remove the grid voltage on the FRA (or any other low voltage electronic equipment to be connected to the grid, such as PLC modems) of Figure 3, the filtered voltage generated by the converter *vFilt* must track as close as possible the grid voltage *vGrid* (i.e., $vFilt \approx vGrid$)—hence, a closed loop controller must be used.

For three-phase systems, usually, the control loops are performed on d-q reference frames; thus, the control variables are constant in relation to time. Hence, PI controllers can be used without major issues [36]. However, in the case of single-phase systems, the control variables have sinusoidal references, which cannot be properly tracked by regular PI controllers without steady state errors [36].

Considering the application of the active voltage blocker, any steady state error may imply in a voltage large enough to damage the FRA system. Hence, in order to properly track sinusoidal references, a Proportional plus Resonant Controller (PR) is more appropriate.

Figure 7 presents the PR controller. At each sampling instant, the measured *vFilt* is compared against its reference value (*vGrid*), generating an error signal *e*. The PR controller will act on the error *e* by means of a proportional controller k_p (in order to improve transient response) and several resonant controllers ($Res_{1...h}$, in order to minimize steady state errors at each of the resonant frequencies, or harmonics) [37].

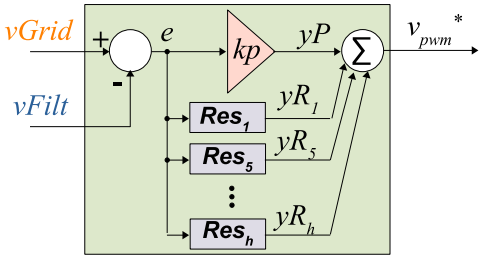

Figure 7. Proportional plus Resonant Controller —Redraw based on [37].

The transfer function at the continuous frequency domain s for each of the resonant controllers of Figure 7 is given by Equation (8).

$$Res_h(s) = \frac{yR_h(s)}{e(s)} = \frac{k_{Rh} \cdot s}{s^2 + \omega_h^2}, \tag{8}$$

where k_{Rh} is the resonant gain at the harmonic frequency ω_h.

In order to implement the controller in a digital signal processor, Equation (8) must be discretized. Using the well known trapezoidal/Tustin method [38], the difference Equation (9) is obtained.

$$v_{pwm}{}^*(t) = k_P \cdot e(t) + \sum_h b_h \cdot k_{Rh} \cdot [e(t) - e(t-2)] - \sum_h [a_{1h} \cdot y_{Rh}(t-1) + a_{2h} \cdot y_{Rh}(t-2)], \tag{9}$$

where a_{1h}, a_{2h} and b_h are parameters calculated by Equation (10), which are dependent on the sampling time $T_s = 1/f_s$ and on the harmonic frequencies ω_h [36,37].

$$\begin{cases} a_{0h} = 4/T_s^2 + \omega_h^2; \\ a_{1h} = \left[-8/T_s^2 + 2 \cdot \omega_h^2\right]/a_{0h}; \\ a_{2h} = 1; \\ b_h = [2/T_s]/a_{0h}. \end{cases} \tag{10}$$

The output $v_{pwm}{}^*$ is the reference (or modulating) signal of the multilevel PWM modulator (discussed in Section 2.3.1).

3. Results and Discussion

In order to evaluate the idea of online FRA through active coupling, a synchronous generator was used as the machine under testing. Figure 8 presents the schematics of the test setup, where each part is explained as follows. The stator windings of this generator were specially constructed (as described in [39]) with taps, where parasitic elements can be inserted in order to simulate insulation failures.

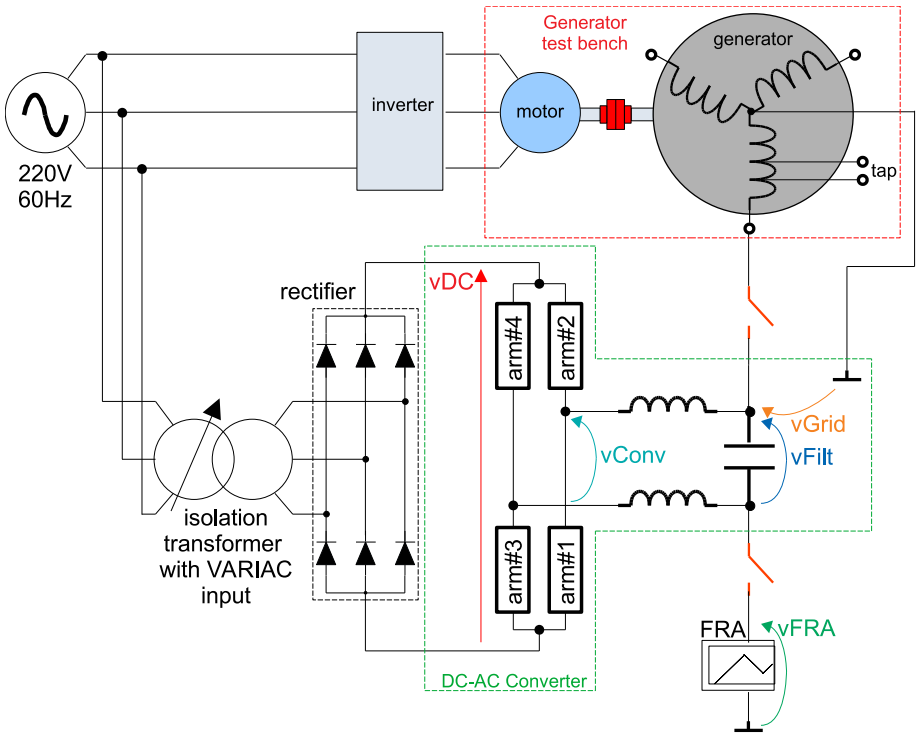

Figure 8. Schematics of the test setup.

Figure 9 presents a photograph of the test bench with the 2 kW/220 V/60 Hz synchronous generator. An induction motor (fed by inverter) is used as the prime mover.

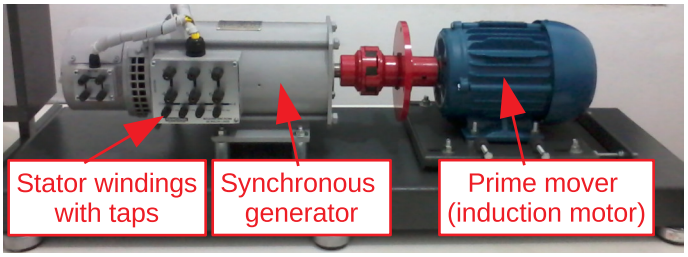

Figure 9. Test bench with 2 kW/220 V/60 Hz synchronous generator.

The FRA measurement circuit of Figure 1 was implemented on a STEMlab FPGA board, which has two high speed ADCs and two high speed DACs (both operating at a rate up to 125 Msps and 14 bits resolution). An example of implementation of the FRA firmware on the STEMlab board is presented in [40].

Figure 10 presents a photo of the bi-phase MMC DC–AC converter (with $N = 6$ SMs/arm), according to Figure 5. Subfigure (a) presents the power stage of the converter, whereas subfigure (b) presents the control stage. The DC input of the power stage (vDC) must be isolated from the grid voltage $vGrid$. In the case of the setup of Figure 8, the DC link is fed by a rectifier isolated from the main supply through a transformer—although any other source of isolated DC power can be used. Furthermore, in the particular case of the setup of Figure 8, a VARIAC is used at the primary side of the transformer, in order to be able to change the DC voltage to different values.

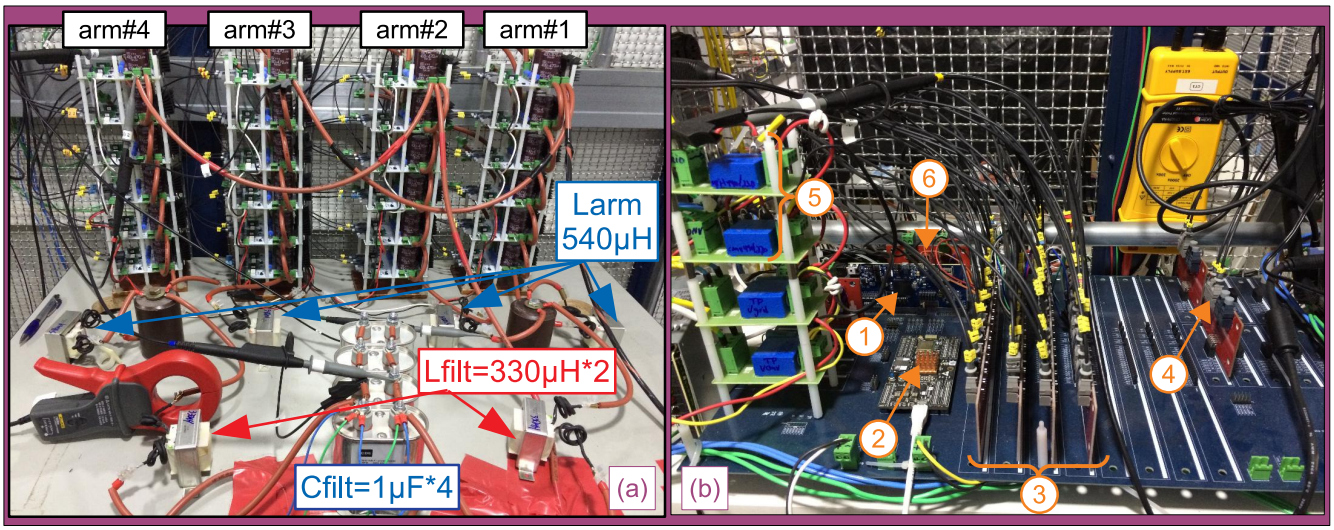

Figure 10. Test bench of the DC–AC converter: (**a**) power stage of the Modular Multilevel Converter (MMC) topology (bi-phase, 4 arms, $N = 6$ SMs/arm); (**b**) control stage (gate signals sent to the power stage through optical fibers).

Each SM board receives their gate signals through optical fibers. A detailed project on these SM boards, including the gate drivers, is presented in [41].

The control loop of Section 2.3 was implemented in a Texas Instruments DSP (TMS320F28379D, on a ControlCard [42]). This DSP, however, has only 12 PWM channels. In order to control the 24 SMs of Figures 5 and 10, a Xilinx FPGA (Zynq 7020, on a system-on-module snickerdoodle [43]) was used in order to implement the multilevel PWM. At each sampling time, the DSP performed the whole algorithm and sent (through SPI) the modulation indexes to the FPGA. The SPI communication between DSP and FPGA was performed physically in a mother board (presented in details in [41]). Figure 10b presents the mother board with the following accessory boards:

1. DSP TMS320F28379D ControlCard [42].
2. FPGA system-on-module snickerdoodle [43].
3. Four optical fiber interface boards between the FPGA and the SM boards. Each of these boards can interface to six SM boards and are presented in detail in [41].
4. Optical fiber interface between the DSP and a relay board (both boards presented in detail in [41]) that acted as the circuit breaker of Figure 3.
5. Hall effect sensors for *vGrid* and *vConv* of Figure 3. These boards isolated and converted the nominal voltages of the machine under testing and DC-AC converter to signals between $-10V_{peak}$ and $+10V_{peak}$, referenced to a common ground.
6. Analog signal conditioning board (presented in detail in [41]). These boards fit the output of the Hall effect sensors to the range of 0 V to $+3V_{peak}$ of the analog channels of the DSP.

3.1. Operation of the bi-Phase MMC Converter

Figure 11 presents the open loop operation of the MMC bi-phase converter, with the DC link voltage set to $v_{DC} = 200$ V. During steady state operation, the total DC link voltage is divided by the N SMs in an arm. The plot in red is the total DC voltage of the converter $v_{DC} = 200$ V. The yellow plot is the voltage at the DC capacitor of one of the SMs $v_{DCSM} = v_{DC}/N = 200V/6 = 33$ V. The green plot is the output of the converter (non filtered) v_{Conv}. It can be noted that this voltage has 13 levels, as expected for $N = 6$ SMs/arm with modulation $2 \cdot N + 1$. The blue plot is the voltage after the LC filter v_{Filt}.

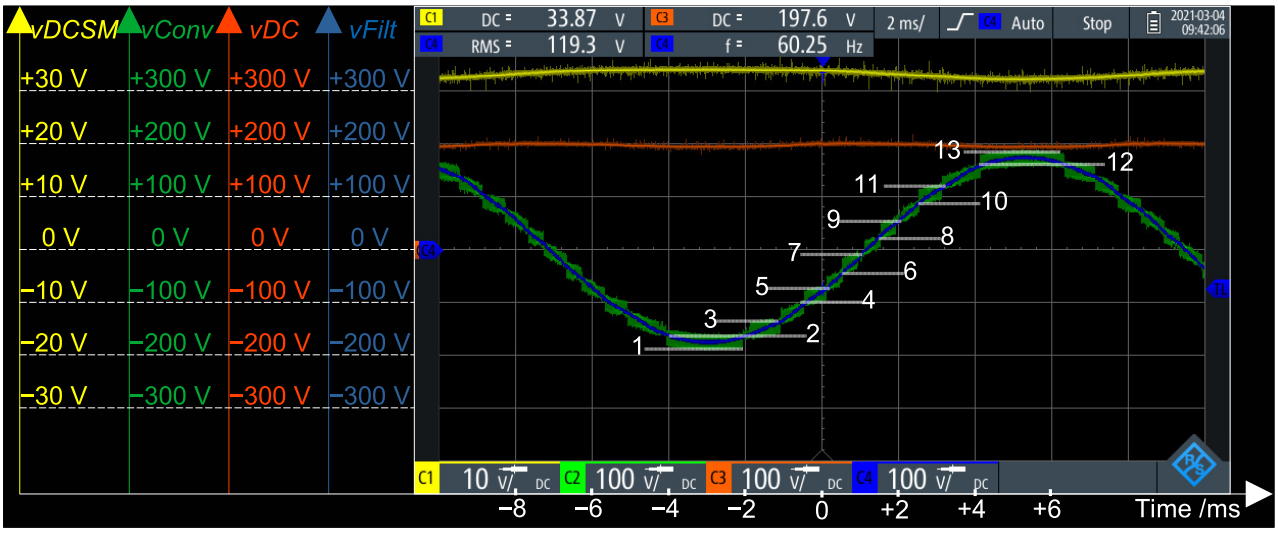

Figure 11. Open loop operation of the Modular Multilevel Converter (MMC) topology (bi-phase, 4 arms, $N = 6$ SMs/arm $\Rightarrow$13 levels).

3.2. Active Voltage Blocking

Figure 12 presents an FFT of the generator's voltage (v_{Grid} in Figure 3), under no load and without operation of the active voltage blocking. It can be noted that, besides the fundamental, there are components at the 3rd, 5th, 7th and 17th harmonics. In order to well cancel this voltage at the FRA point, the voltage control loop of the converter must track each of these components the best as possible.

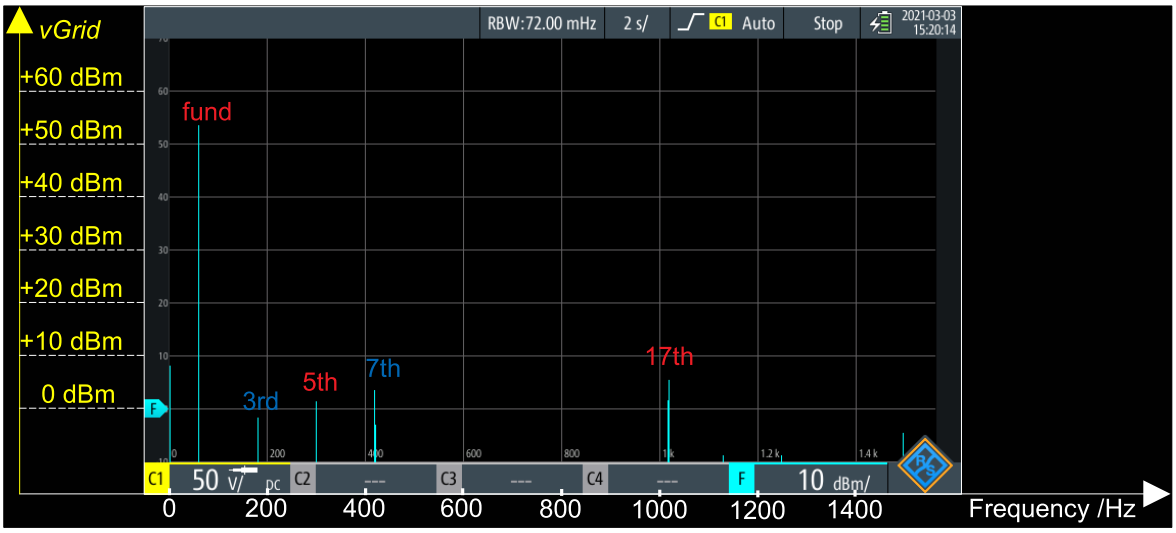

Figure 12. FFT of generator's voltage v_{Grid}.

With a sampling rate of $f_s = 5$ kHz, the DSP should have no problems in tracking the fundamental (with 83 samples per 60 Hz cycle) and the 3rd (with 28 samples per 180 Hz cycle) harmonics. In case of the 5th (with 17 samples per 300 Hz cycle) and the 7th (with 12 samples per 420 Hz cycle) harmonics, a higher sampling frequency would improve the results. However, in order to well compensate the 17th harmonics (1020 Hz), the sampling frequency should be, at least, 20 kHz—which would imply in a shorter time frame in order to execute the whole algorithm and in a higher memory usage (in order to be able to store larger buffers, as the number of samples per cycle would increase dramatically). Hence, in the results that follow, there is no compensation for the 17th harmonics.

The results that follow have been obtained with the voltage control loop parameters defined in Table 2.

Table 2. Parameters of the voltage controller.

Parameter	Value
f_s	5 kHz
k_p	0.60
k_{r1}	25.0
ω_{c1}	π rad/s
$k_{r3} = k_{r5}$	15.0
$\omega_{c3} = \omega_{c5}$	$2 \cdot \pi$ rad/s
k_{r7}	20.0
ω_{c7}	$2 \cdot \pi$ rad/s

Initially, as shown in Figures 13 and 14, the active voltage blocker was tested with a 1 kΩ resistor instead of the FRA analyzer of Figure 3. This resistor had the same value of the shunt resistor of the FRA measurement circuit of Figure 1.

Figure 13 presents the performance of the active voltage blocker. The red plot is the total DC link voltage of the converter, set at $vDC = 200$ V. The yellow plot (which is superposed by the blue plot) is the generator's voltage $vGrid$ (around $220/\sqrt{3}V_{RMS} = 180V_{peak}$). The blue plot is the filtered voltage of the MMC converter, $vFilt$. It can be noted that it is, practically, superposed to $vGrid$, as expected. The green plot is the residual voltage at the 1 kΩ resistor. It can be noted that, although the blue and yellow plots are superposed (meaning that the converter was successfully tracking the generator's voltage), there is still a residue. It is important to note that the scale of the green channel is magnified 10 times in relation to the others (10 V/division—in opposition to 100 V/division of the other channels).

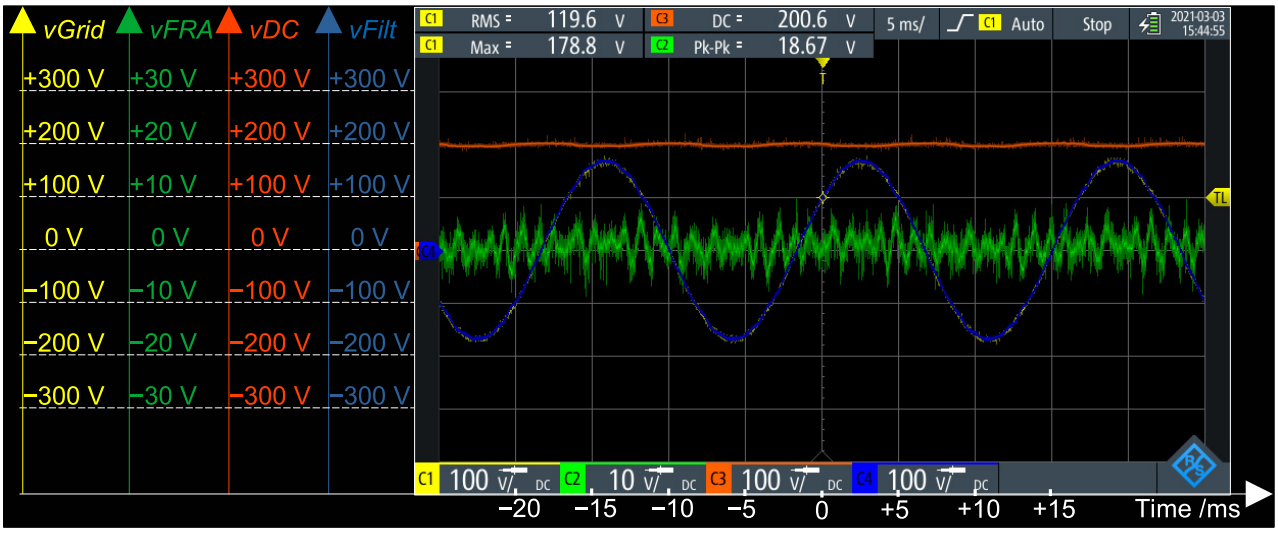

Figure 13. Operation of the active voltage blocker.

Figure 14 presents the FFT of the residual voltage. When comparing this figure against Figure 12 (FFT of the generator's voltage), it can be noted that the fundamental component has dramatically dropped and that the 3rd and 5th are eliminated. Due to the smaller number of samples per cycle, the 7th harmonics are still present—although attenuated to bellow 0 dBm (approximately $0.22V_{RMS} = 0.31V_{peak}$). However, it can be noted that the higher order harmonics (which are not compensated by the controller) have increased (although all of them are below 10dBm, approximately $0.707V_{RMS} = 1V_{peak}$).

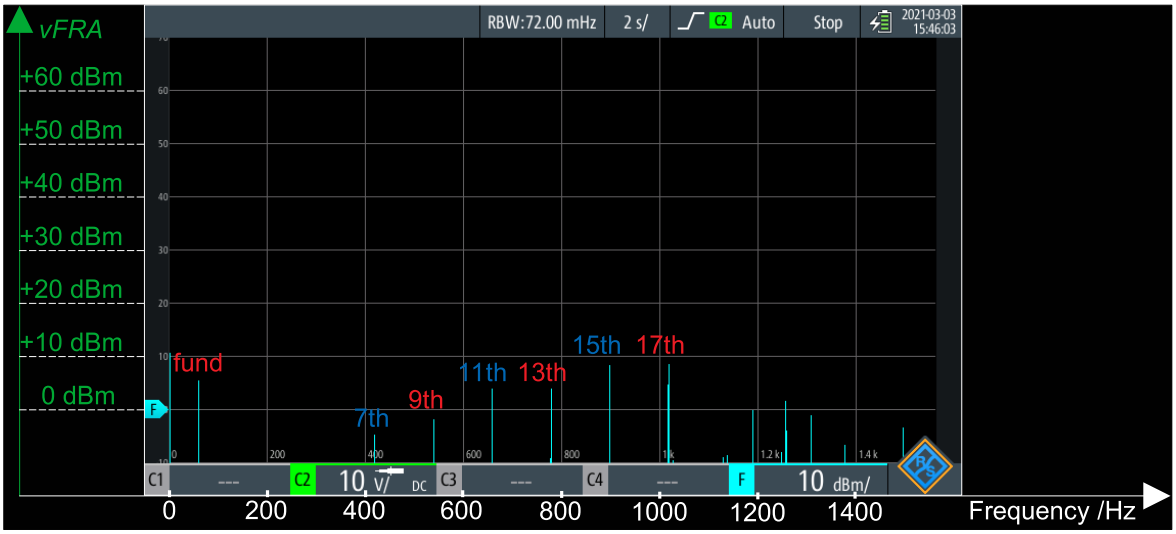

Figure 14. FFT of residue voltage v_{FRA}.

This residual voltage, although not perfectly eliminated, allows the safe connection of the FRA equipment for online measurements, as will be presented in Section 3.4. First, Section 3.3 presents the offline measurements on the same machine, with the same fault progression—in order to well compare offline and online results.

3.3. Offline FRA

Figure 15 presents the results of offline measurements on the synchronous generator of Figure 9. According to [15], besides temperature and humidity, the rotor position may have an influence on the measurements—hence, in order to achieve maximum repeatability in the measurements, all offline measurements have been performed with the rotor at a fixed position.

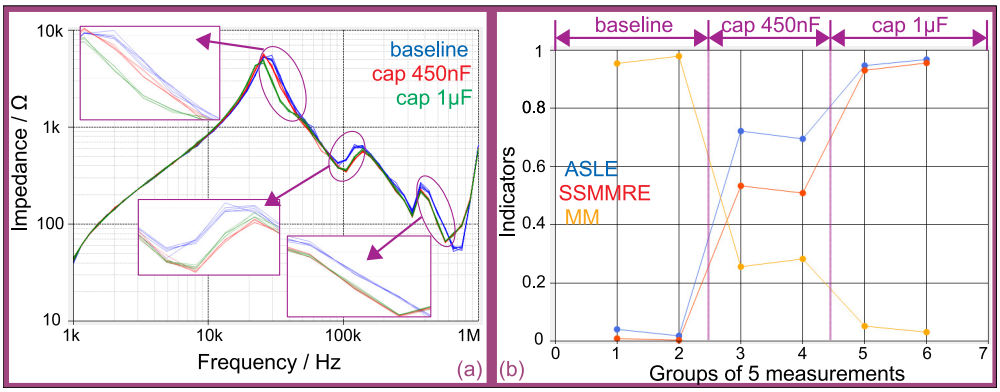

Figure 15. Offline FRA for a progression of turn insulation failure (capacitors inserted between taps): (**a**) impedance spectra; (**b**) trend curves of some statistical indicators.

Figure 15a presents the offline impedance spectra for a progression of insulation failures (simulated with the insertion of parasitic capacitances between two taps representing 2% of the winding) on the generator's stator. The choice of capacitances as the parasitic elements is based on the studies of Perisse et al. [44] and Madonna et al. [45], that show that winding capacitance increases with the insulation aging—hence, this is an easy way to simulate early damage on the insulation system. It is important to note that, although the parasitic capacitances inserted at the taps can only simulate insulation failures, the effect of any other type of failure (as long as they produce a change in the parameters of the windings) could be detected as well. In order to avoid visual pollution, the figure presents only five measurements at each insulation condition (although the complete set of measurements is used in order to calculate the trend curve of the statistical indicators):

- Blue for the baseline condition (three groups at baseline condition were measured, although only the first group is shown in the figure);
- Red for the condition with a capacitor of 450 nF inserted on the 2% tap (two groups at 450 nF condition were measured, although only the first group is shown in the figure);
- Green for the condition with a capacitor of 1 µF inserted on the 2% tap (two groups in 1 µF condition were measured, although only the first group is shown in the figure).

The first detail of Figure 15a (presenting a zoom on the region between 20 and 50 kHz) reveals a slight displacement between the five measurements at 450 nF from the five measurements at baseline. Furthermore, the five measurements at 1 µF are clearly displaced from the measurements at either 450 nF and baseline conditions.

The second and third details of Figure 15a (presenting zooms on the region between 80 kHz and 150 kHz and on the region between 400 and 600 kHz, respectively) show that both conditions with 450 nF and 1 µF are clearly displaced from the baseline—although they seem to be very close to each other.

It is important to note that interpretations of the displacements in relation to the baseline are not within the scope of this paper, as this would require an analysis of the equivalent circuit of the winding, and it would be far complex and distant from the goal of this paper (which is the proposition of the active coupling). Instead, apart from the physical interpretation of the displacements, we consider it enough to understand the displacements as variations of some of the parameters of the machine. The aging of the turn insulation of a generator was simulated with the insertion of the parasitic capacitors. However, some other displacements in the spectra could be visualized as well—as in the case of a mechanical deformation on the windings of a transformer, which also produces changes on the measured parameters.

In order to reduce the subjectivity concerning the displacements in relation to the baseline, as presented in Section 2.1, the literature proposes the use of statistical indexes (a survey on these indexes is presented in [17]) which quantify the displacements as numbers or scores. In order to ease the comparisons in case of noisy measurements (which is the case of online measurements), the average of the calculated statistical indexes among the

same group of five measurements was plotted. This number of five measurements was chosen arbitrarily.

Each group of five measurements has been compared against the baseline condition (the average spectrum of the blue plots in Figure 15a) using the ASLE (Equation (2)), the SSMMRE (Equation (3)) and the MM (Equation (4)) indexes. It is important to note that each one of the indexes has a different scale of values. Thus, in order to ease the comparisons between them in a same figure, all of their scales have been normalized, considering their maximum values ($max(idx)$) and minimum values ($min(idx)$) according to Equation (11) [17]. Furthermore, some of the indexes, such as the ASLE and the SSMMRE, have higher values during worsening conditions (in relation to failure)—whereas some others, such as the MM, have lower values.

$$idx_{norm} = \frac{idx - min(idx)}{max(idx) - min(idx)} \tag{11}$$

where idx is any one of the indexes.

Figure 15b presents the trend curve of the average of the selected statistical indexes. It can be noticed that the groups 1 and 2 have been identified as in similar condition to the baseline (and, indeed, these 3 groups of measurement were taken at the same condition). Furthermore, it can be noted the progression of failure, with groups 3 and 4 (measurements taken at 450 nF condition) at an intermediary stage and groups 5 and 6 (measurements taken at 1 µF condition) at a further level.

3.4. Online FRA

Figure 16 presents the results of online measurements on the synchronous generator of Figure 9 operating at $220V_{RMS}$ phase-phase, with active coupling connected phase-ground ($220/\sqrt{3}V_{RMS} = 180V_{peak}$).

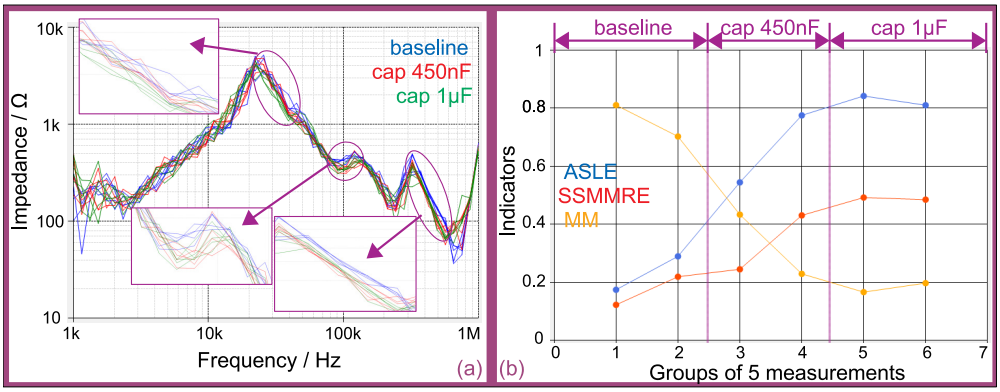

Figure 16. Online FRA for a progression of turn insulation failure (capacitors inserted between taps): (**a**) impedance spectra; (**b**) trend curves of some statistical indicators.

Figure 16a presents the online impedance spectra for the exact same progression of failures of the offline case. Furthermore, groups of five measurements were taken under each condition.

The obvious conclusion after the comparison between Figures 15a and 16a is that the online measurements are much noisier. One supposition for the noise is the influence of rotor position on the inductive regions of the spectrum (as studied in [15])—although, the electromagnetic noise (originated from either the inverter driving the prime mover and the power electronics converter of the active coupling) may have an important contribution on this matter. Apart from the noise, it is clear that the online measurements follow the same pattern of the offline ones.

Just like in the offline case, the zooms on the same regions of the spectra show the same conclusions (although, due to the noise, the measurements within a same group are more spread from each other): the zoom on the region between 20 and 50 kHz shows a

slight displacement of the five measurements at 450 nF from the five measurements at baseline and a further displacement at 1 µF; the zooms on the other two regions show both 450 nF and 1 µF at the same displacement from the baseline.

As the online measurements are noisier than the offline ones, the average of the statistical indexes can give a much more objective result than the visual comparison. Figure 16b presents the trend curve of the average of the selected statistical indexes. It can be noted, just like in the offline case, that the groups 1 and 2 have been identified as in similar condition to the baseline (although they are more spread than in the offline case). Furthermore, it can be noted the progression of failure, with groups 3 and 4 (measurements taken at 450 nF condition) at an intermediary stage and groups 5 and 6 (measurements taken at 1 µF condition) at a further level.

It is important to note that the scope of this paper was the presentation of the concept of active coupling; hence, no advanced analysis was performed. Although, for example, the use of control charts [46] on the trend curves of the indicators would detect a variation outside the normal limits of statistical variations of the indicator, and would be appropriate for dealing with such noisier measurements.

4. Conclusions

This paper presented the development of an active coupling system for the online application of FRA to energized machines. The system is based on a power electronics converter and generates a voltage that cancels out the grid voltage at the terminals of the FRA equipment—hence, the FRA can be safely connected to the energized machine. Didactic descriptions of the principles of FRA and power electronics converters have been presented. The issue of passive coupling and the loss of low frequency regions on the spectra have been discussed. The proposed active coupling, on the other hand, is based on the cancellation of the grid voltage, allowing in theory the use of the whole spectrum.

A first implementation of the concept of the active coupling has been presented. This concept, however, is still experimental, with plenty of room for improvement. It can be noted that, although in perfect agreement with the offline results, the online results were clearly noisier than their offline counterparts. This noise could be related to the issue of variation of the inductive measurements in relation to the rotor position (as studied in [15]), as in the online case the rotor position of the generator is constantly varying—although a more realistic hypothesis is the contamination by electromagnetic noise (at the ADCs of the FRA equipment) generated by either the inverter of the prime mover of the test-bench or by the proposed power electronics converter itself. As the proposition was a proof-of-concept, no EMC test has been performed on the prototype—although it is an essential future step [47]. Apart from the noise at the measurements, the proposed concept has been proved.

It must be highlighted that the proposed system might also have applications in the power line communications/carrier system, as the issues of injecting a high frequency signal on an energized power line are the same.

Author Contributions: Conceptualization, W.C.S., G.L.-T., E.L.B. and F.M.S.; methodology, W.C.S.; resources, G.L.-T., E.L.B. and F.M.S.; software, investigation and formal analysis, W.C.S., B.R.G., T.G.Z., I.A.d.S.A., D.d.A.A., F.d.O.A. and M.M.C.; supervision, G.L.-T. and E.L.B.; writing, W.C.S. All authors have read and agreed to the published version of the manuscript.

Funding: This research received no external funding.

Institutional Review Board Statement: Not applicable.

Informed Consent Statement: Not applicable.

Data Availability Statement: Not applicable.

Acknowledgments: The authors would like to thank EDF Norte Fluminense, and the Brazilian Research Agencies CNPq, CAPES and ANEEL R&D, for their support of this project.

Conflicts of Interest: The authors declare no conflict of interest.

Abbreviations

The following abbreviations are used in this manuscript:

ADC	Analog-to-Digital Converter
CBM	Condition Based Maintenance
DAC	Digital-to-Analog Converter
DFT	Discrete Fourier Transform
DSP	Digital Signal Processor
FFT	Fast Fourier Transform
FPGA	Field Programmable Gate Array
FRA	Frequency Response Analysis
IFRA	Impulse Frequency Response Analysis
IGBT	Insulated-Gate Bipolar Transistor
MMC	Modular Multilevel Converter
PLC	Power-Line Communication/Carrier
PI	Proportional-Integral
PR	Proportional plus Resonant
PWM	Pulse Width Modulation
SFRA	Sweep Frequency Response Analysis
SM	Submodule
SPI	Serial Peripheral Interface
THD	Total Harmonic Distortion

Appendix A. Amplitude Extraction through DFT

Given a discretized signal v (which in Equation (1) could be either the signal $\vec{V}_2$ or the resulting subtraction of $\vec{V}_1$ and $\vec{V}_2$), composed of N_s samples, obtained at a f_{sFRA} sampling rate (not to be confused with the sampling rate of the voltage controller loop, f_s), the amplitude of the component at the frequency f_{HF} (i.e., the high frequency being injected in the machine) can be extracted using the well known DFT procedure [48]. This procedure is based on the correlation between the signal v and a cosinusoidal wave at frequency f_{HF}, which results its real component (calculated as Equation (A1)), and on its correlation with a sinusoidal wave (also at frequency f_{HF}), which results in its imaginary component (calculated as Equation (A2)).

$$Re_{vHF} = \sum_{k=0}^{N_s-1} v(k) \cdot \cos\left(2 \cdot \pi \cdot \frac{f_{HF}}{f_{sFRA}} \cdot k\right). \tag{A1}$$

$$Im_{vHF} = \sum_{k=0}^{N_s-1} v(k) \cdot \sin\left(2 \cdot \pi \cdot \frac{f_{HF}}{f_{sFRA}} \cdot k\right). \tag{A2}$$

The amplitude of the component at frequency f_{HF} is, then, calculated as the absolute value of the real and imaginary components as equation (A3).

$$|v_{HF}| = \frac{\sqrt{Re_{vHF}^2 + Im_{vHF}^2}}{N_s/2}. \tag{A3}$$

References

1. Salomon, C.P.; Ferreira, C.; Sant'Ana, W.C.; Lambert-Torres, G.; Borges da Silva, L.E.; Bonaldi, E.L.; de Oliveira, L.E.d.L.; Torres, B.S. A Study of Fault Diagnosis Based on Electrical Signature Analysis for Synchronous Generators Predictive Maintenance in Bulk Electric Systems. *Energies* **2019**, *12*, 1506. [CrossRef]
2. Kafeel, A.; Aziz, S.; Awais, M.; Khan, M.A.; Afaq, K.; Idris, S.A.; Alshazly, H.; Mostafa, S.M. An Expert System for Rotating Machine Fault Detection Using Vibration Signal Analysis. *Sensors* **2021**, *21*, 7587. [CrossRef] [PubMed]
3. Ribeiro, L.C.; Bonaldi, E.L.; de Oliveira, L.E.L.; da Silva, L.E.; Salomon, C.P.; Santana, W.C.; da Silva, J.G.B.; Lambert-Torres, G. Equipment for Predictive Maintenance in Hydrogenerators. *AASRI Procedia* **2014**, *7*, 75–80.

4. Verellen, T.; Verbelen, F.; Stockman, K.; Steckel, J. Beamforming Applied to Ultrasound Analysis in Detection of Bearing Defects. *Sensors* **2021**, *21*, 6803. [CrossRef]
5. Smieja, M.; Mamala, J.; Praznowski, K.; Cieplinski, T.; Szumilas, L. Motion Magnification of Vibration Image in Estimation of Technical Object Condition-Review. *Sensors* **2021**, *21*, 6572. [CrossRef]
6. IEEE-Std-C57.149. *IEEE Guide for the Application and Interpretation of Frequency Response Analysis for Oil-Immersed Transformers*; IEEE Std C57.149-2012; IEEE: Piscataway, NJ, USA, 2013; pp. 1–72. [CrossRef]
7. Blanquez, F.R.; Platero, C.A.; Rebollo, E.; Blanquez, F. Evaluation of the applicability of FRA for inter-turn fault detection in stator windings. In Proceedings of the 2013 9th IEEE International Symposium on Diagnostics for Electric Machines, Power Electronics and Drives (SDEMPED), Valencia, Spain, 27–30 August 2013; pp. 177–182. [CrossRef]
8. Guerrero, J.M.; Castilla, A.E.; Sanchez-Fernandez, J.A.; Platero, C.A. Fluid Degradation Measurement Based on a Dual Coil Frequency Response Analysis. *Sensors* **2020**, *20*, 4155. [CrossRef]
9. Al-Ameri, S.M.; Almutairi, A.; Kamarudin, M.S.; Yousof, M.F.M.; Abu-Siada, A.; Mosaad, M.I.; Alyami, S. Application of Frequency Response Analysis Technique to Detect Transformer Tap Changer Faults. *Appl. Sci.* **2021**, *11*, 3128. [CrossRef]
10. Kumar, A.; Bhalja, B.R.; Kumbhar, G. An Approach for Identification of Inter-Turn Fault Location in Transformer Windings using Sweep Frequency Response Analysis. *IEEE Trans. Power Deliv.* **2021**. [CrossRef]
11. Pramanik, S.; Ganesh, A.; Duvvury, V.S.B.C. Double-End Excitation of A Single Isolated Transformer Winding: An Improved Frequency Response Analysis for Fault Detection. *IEEE Trans. Power Deliv.* **2021**, Early Access. [CrossRef]
12. Reykherdt, A.A.; Davydov, V. Case studies of factors influencing frequency response analysis measurements and power transformer diagnostics. *IEEE Electr. Insul. Mag.* **2011**, *27*, 22–30. [CrossRef]
13. Bagheri, M.; Phung, B.T.; Blackburn, T. Influence of temperature and moisture content on frequency response analysis of transformer winding. *Dielectr. Electr. Insul. IEEE Trans.* **2014**, *21*, 1393–1404. [CrossRef]
14. Platero, C.A.; Blazquez, F.; Frias, P.; Ramirez, D. Influence of Rotor Position in FRA Response for Detection of Insulation Failures in Salient-Pole Synchronous Machines. *IEEE Trans. Energy Convers.* **2011**, *26*, 671–676. [CrossRef]
15. Sant'Ana, W.C.; Lambert-Torres, G.; Borges da Silva, L.E.; Bonaldi, E.L.; de Lacerda de Oliveira, L.E.; Salomon, C.P.; Borges da Silva, J.G. Influence of rotor position on the repeatability of frequency response analysis measurements on rotating machines and a statistical approach for more meaningful diagnostics. *Electr. Power Syst. Res.* **2016**, *133*, 71–78. [CrossRef]
16. Ryder, S.A. Diagnosing transformer faults using frequency response analysis. *IEEE Electr. Insul. Mag.* **2003**, *19*, 16–22. [CrossRef]
17. Sant'Ana, W.C.; Salomon, C.P.; Lambert-Torres, G.; Silva, L.E.B.; Bonaldi, E.L.; Oliveira, L.E.L.; Silva, J.G.B. A survey on statistical indexes applied on frequency response analysis of electric machinery and a trend based approach for more reliable results. *Electr. Power Syst. Res.* **2016**, *137*, 26–33. [CrossRef]
18. Al-Ameri, S.M.A.N.; Kamarudin, M.S.; Yousof, M.F.M.; Salem, A.A.; Banakhr, F.A.; Mosaad, M.I.; Abu-Siada, A. Understanding the Influence of Power Transformer Faults on the Frequency Response Signature Using Simulation Analysis and Statistical Indicators. *IEEE Access* **2021**, *9*, 70935–70947. [CrossRef]
19. De Andrade Ferreira, R.S.; Picher, P.; Ezzaidi, H.; Fofana, I. Frequency Response Analysis Interpretation Using Numerical Indices and Machine Learning: A Case Study Based on a Laboratory Model. *IEEE Access* **2021**, *9*, 67051–67063. [CrossRef]
20. Li, Z.; Zhang, Y.; Abu-Siada, A.; Chen, X.; Li, Z.; Xu, Y.; Zhang, L.; Tong, Y. Fault Diagnosis of Transformer Windings Based on Decision Tree and Fully Connected Neural Network. *Energies* **2021**, *14*, 1531. [CrossRef]
21. Gomez-Luna, E.; Aponte Mayor, G.; Gonzalez-Garcia, C.; Pleite Guerra, J. Current Status and Future Trends in Frequency-Response Analysis With a Transformer in Service. *IEEE Trans. Power Deliv.* **2013**, *28*, 1024–1031. [CrossRef]
22. Zhao, Z.; Tang, C.; Yao, C.; Zhou, Q.; Xu, L.; Gui, Y.; Islam, S. Improved Method to Obtain the Online Impulse Frequency Response Signature of a Power Transformer by Multi Scale Complex CWT. *IEEE Access* **2018**, *6*, 48934–48945. [CrossRef]
23. Arunachalam, K.; Madanmohan, B.; Rajamani, R.; Prabaharan, N.; Haes Alhelou, H.; Siano, P. Extended Use for the Frequency Response Analysis: Switching Impulse Voltage Based Preliminary Diagnosis of Potential Sources of Partial Discharges in Transformer. *Appl. Sci.* **2020**, *10*, 8283. [CrossRef]
24. Arunachalam, K.; Madanmohan, B.; Rajamani, R. Extended Application for the Impulse-Based Frequency Response Analysis: Preliminary Diagnosis of Partial Discharges in Transformer. *IEEE Access* **2020**, *8*, 226897–226906. [CrossRef]
25. Rahimpour, H.; Mitchell, S.; Tusek, J. The application of sweep frequency response analysis for the online monitoring of power transformers. In Proceedings of the 2016 Australasian Universities Power Engineering Conference (AUPEC), Brisbane, Australia, 25–28 September 2016; pp. 1–6. [CrossRef]
26. Sant'Ana, W.C.; Salomon, C.P.; Lambert-Torres, G.; Silva, L.E.B.; Bonaldi, E.L.; Oliveira, L.E.L.; Silva, J.G.B. Early detection of insulation failures on electric generators through online Frequency Response Analysis. *Electr. Power Syst. Res.* **2016**, *140*, 337–343. [CrossRef]
27. Bagheri, M.; Nezhivenko, S.; Phung, B.T. Loss of low-frequency data in on- line frequency response analysis of transformers. *IEEE Electr. Insul. Mag.* **2017**, *33*, 32–39. [CrossRef]
28. Sant'Ana, W.C.; Salomon, C.P.; Lambert-Torres, G.; Borges da Silva, L.E.; Bonaldi, E.L.; de Lacerda de Oliveira, L.E.; Borges da Silva, J.G. On the use of hypothesis tests as statistical indexes for frequency response analysis of electric machinery. *Electr. Power Syst. Res.* **2017**, *147*, 245–253. [CrossRef]

29. Lamarre, L.; Picher, P. Impedance Characterization of Hydro Generator Stator Windings and Preliminary Results of FRA Analysis. In Proceedings of the Conference Record of the 2008 IEEE International Symposium on Electrical Insulation, Vancouver, BC, Canada, 9–12 June 2008; pp. 227–230. [CrossRef]
30. Badgujar, K. P.; Maoyafikuddin, M.; Kulkarni, S. V.. Alternative statistical techniques for aiding SFRA diagnostics in transformers. *IET Gener. Transm. Distrib.* **2012**, *6*, 189–198. [CrossRef]
31. Kim, J.W.; Park, B.; Jeong, S.C.; Kim, S.W.; Park, P. Fault diagnosis of a power transformer using an improved frequency-response analysis. *IEEE Trans. Power Deliv.* **2005**, *20*, 169–178. [CrossRef]
32. Secue, J.R.; Mombello, E. Sweep frequency response analysis (SFRA) for the assessment of winding displacements and deformation in power transformers. *Electr. Power Syst. Res.* **2008**, *78*, 1119–1128. [CrossRef]
33. Singh, B.; Al-Haddad, K.; Chandra, A. A review of active filters for power quality improvement. *IEEE Trans. Ind. Electron.* **1999**, *46*, 960–971. [CrossRef]
34. Debnath, S.; Qin, J.; Bahrani, B.; Saeedifard, M.; Barbosa, P. Operation, Control, and Applications of the Modular Multilevel Converter: A Review. *IEEE Trans. Power Electron.* **2015**, *30*, 37–53. [CrossRef]
35. Li, B.; Yang, R.; Xu, D.; Wang, G.; Wang, W.; Xu, D. Analysis of the Phase-Shifted Carrier Modulation for Modular Multilevel Converters. *IEEE Trans. Power Electron.* **2014**, *30*, 297–310. [CrossRef]
36. Sant'Ana, W.C.; Gonzatti, R.B.; Lambert-Torres, G.; Bonaldi, E.L.; Torres, B.S.; de Oliveira, P.A.; Pereira, R.R.; Borges-da Silva, L.E.; Mollica, D.; Santana Filho, J. Development and 24 Hour Behavior Analysis of a Peak-Shaving Equipment with Battery Storage. *Energies* **2019**, *12*, 2056. [CrossRef]
37. Sant'ana, W.C.; Mollica, D.; Lambert-Torres, G.; Guimaraes, B.P.; Pinheiro, G.G.; Bonaldi, E.L.; Pereira, R.R.; Borges-Da-Silva, L.E.; Gonzatti, R.B.; Santana-Filho, J. 13.8 kV Operation of a Peak-Shaving Energy Storage Equipment With Voltage Harmonics Compensation Feature. *IEEE Access* **2020**, *8*, 182117–182132. [CrossRef]
38. Phillips, C.L.; Nagle, H.T. *Digital Control Systems Analysis and Design*, 3rd ed.; Prentice Hall, Inc.: Upper Saddle River, NJ, USA, 1995.
39. Salomon, C.P.; Santana, W.C.; Bonaldi, E.L.; de Oliveira, L.E.L.; Borges da Silva, J.G.; Lambert-Torres, G.; Borges da Silva, L.E.; Pellicel, A.; Lopes, M.A.A.; Figueiredo, G.C. A system for turbogenerator predictive maintenance based on Electrical Signature Analysis. In Proceedings of the 2015 IEEE International Instrumentation and Measurement Technology Conference (I2MTC) Proceedings, Pisa, Italy, 11–14 May 2015; pp. 79–84. [CrossRef]
40. Gama, B.R.; Sant'Ana, W.C.; Lambert-Torres, G.; Salomon, C.P.; Bonaldi, E.L.; Borges-Da-Silva, L.E.; Carvalho, R.B.B.; Steiner, F.M. FPGA Prototyping Using the STEMlab Board with Application on Frequency Response Analysis of Electric Machinery. *IEEE Access* **2021**, *9*, 26822–26838. [CrossRef]
41. Sant'Ana, W.C.; Gama, B.R.; Lambert-Torres, G.; Bonaldi, E.L.; Oliveira, L.E.L.; Assuncao, F.O.; Arantes, D.A.; Areias, I.A.S.; Borges-Da-Silva, L.E.; Steiner, F.M. Development of a Modular Educational Kit for Research and Teaching on Power Electronics and Multilevel Converters. *IEEE Access* **2021**, *9*, 127496–127514. [CrossRef]
42. Texas Instruments. *SPRUI76A—Delfino TMS320F28379D Control CARD R1.3*; Texas Instruments: Dallas, TX, USA, 2017.
43. KRTKL Embedded Systems. *Snickerdoodle User Guide*; KRTKL Embedded Systems: San Francisco, CA, USA, 2016.
44. Perisse, F.; Werynski, P.; Roger, D. A New Method for AC Machine Turn Insulation Diagnostic Based on High Frequency Resonances. *IEEE Trans. Dielectr. Electr. Insul.* **2007**, *14*, 1308–1315. [CrossRef]
45. Madonna, V.; Giangrande, P.; Galea, M. Evaluation of strand-to-strand capacitance and dissipation factor in thermally aged enamelled coils for low-voltage electrical machines. *IET Sci. Meas. Technol.* **2019**, *13*, 1170–1177. [CrossRef]
46. Vilas Boas, F.M.; Borges-da-Silva, L.E.; Villa-Nova, H.F.; Bonaldi, E.L.; Oliveira, L.E.L.; Lambert-Torres, G.; Assuncao, F.d.O.; Costa, C.I.d.A.; Campos, M.M.; Sant'Ana, W.C.; et al. Condition Monitoring of Internal Combustion Engines in Thermal Power Plants Based on Control Charts and Adapted Nelson Rules. *Energies* **2021**, *14*, 4924. [CrossRef]
47. Brodecki, D.; Stano, E.; Andrychowicz, M.; Kaczmarek, P. EMC of Wideband Power Sources. *Energies* **2021**, *14*, 1457. [CrossRef]
48. Asiminoaei, L.; Blaabjerg, F.; Hansen, S. Detection is key—Harmonic detection methods for active power filter applications. *IEEE Ind. Appl. Mag.* **2007**, *13*, 22–33. [CrossRef]